



(12) 发明专利

(10) 授权公告号 CN 104023860 B

(45) 授权公告日 2016. 06. 15

(21) 申请号 201280063552. 6

M·米尔德 R·毛奇斯措克

(22) 申请日 2012. 12. 13

(74) 专利代理机构 永新专利商标代理有限公司

(30) 优先权数据

72002

61/577, 704 2011. 12. 20 US

代理人 李光颖 王英

(85) PCT国际申请进入国家阶段日

(51) Int. Cl.

2014. 06. 20

B06B 1/02(2006. 01)

(86) PCT国际申请的申请数据

(56) 对比文件

PCT/IB2012/057273 2012. 12. 13

US 2009140357 A1, 2009. 06. 04,

(87) PCT国际申请的公布数据

EP 1908529 A2, 2008. 04. 09,

W02013/093728 EN 2013. 06. 27

US 2011057541 A1, 2011. 03. 10,

(73) 专利权人 皇家飞利浦有限公司

CN 1704177 A, 2005. 12. 07,

地址 荷兰艾恩德霍芬

审查员 王伟红

(72) 发明人 R·德克尔 B·马赛利斯

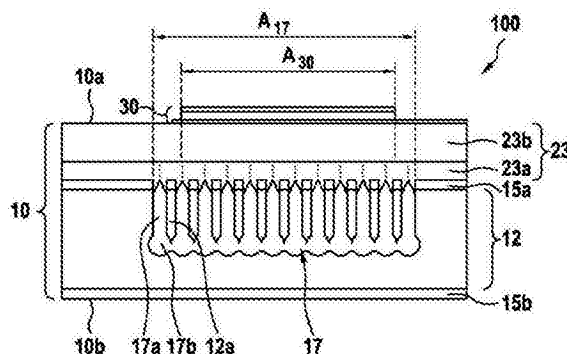
权利要求书2页 说明书10页 附图16页

(54) 发明名称

超声换能器设备及制造所述超声换能器设备的方法

(57) 摘要

本发明涉及一种超声换能器设备,其包括至少一个 cMUT 单元 (30),其用于发射和 / 或接收超声波,所述 cMUT 单元 (30) 包括单元薄膜 (30a) 和单元薄膜下方的空腔 (30b)。所述设备还包括基底 (10),其具有第一侧面 (10a) 和第二侧面 (10b),所述至少一个 cMUT 单元 (30) 被布置在所述基底 (10) 的所述第一侧面 (10a) 上。所述基底 (10) 包括基底基层 (12) 和在正交于基底侧面 (10a、10b) 的方向上延伸进所述基底 (10) 的多个相邻沟槽 (17a),其中,在相邻沟槽 (17a) 之间形成每个间隔物 (12a)。所述基底 (10) 还包括连接空腔 (17b),其连接所述沟槽 (17a) 并且在平行于所述基底侧面 (10a、10b) 的方向上延伸,所述沟槽 (17a) 和所述连接空腔 (17b) 一起形成所述基底 (10) 中的基底空腔 (17)。所述基底 (10) 还包括基底薄膜 (23),其覆盖所述基底空腔 (17)。所述基底空腔 (17) 位于所述 cMUT 单元 (30) 下方的所述基底 (10) 的区域中。本发明还涉及一种制造这样的超声换能器设备的方法。



1. 一种超声换能器设备(100), 包括:

至少一个cMUT单元(30), 其用于发射和/或接收超声波, 所述cMUT单元(30)包括单元薄膜(30a)和所述单元薄膜(30a)下方的空腔(30b),

基底(10), 其具有第一侧面(10a)和第二侧面(10b), 所述至少一个cMUT单元(30)被布置在所述基底(10)的所述第一侧面(10a)上, 其中, 所述基底(10)包括:

基底基层(12), 其被形成成为单独的层,

多个相邻沟槽(17a), 其在正交于所述基底的所述第一侧面(10a)和所述第二侧面(10b)的方向上延伸进所述基底基层(12)内, 其中, 在相邻沟槽(17a)之间形成每个间隔物(12a), 以及

连接空腔(17b), 其连接所述沟槽(17a)并且在平行于所述基底的所述第一侧面(10a)和所述第二侧面(10b)的方向上延伸, 所述沟槽(17a)和所述连接空腔(17b)一起形成所述基底(10)中的基底空腔(17), 其中, 所述连接空腔(17b)被整体形成在所述基底基层(12)内, 以及

基底薄膜(23), 其覆盖所述基底空腔(17),

其中, 所述基底空腔(17)位于所述cMUT单元(30)下方的所述基底(10)的区域中。

2. 根据权利要求1所述的超声换能器设备, 其中, 所述基底空腔(17)位于所述cMUT单元(30)的所述单元薄膜(30a)下方的所述基底(10)的至少整个区域中。

3. 根据权利要求1所述的超声换能器设备, 其中, 所述基底空腔(17)具有低于大气压力的压力。

4. 根据权利要求3所述的超声换能器设备, 其中, 所述基底空腔(17)具有10毫巴或更低的压力。

5. 根据权利要求1所述的超声换能器设备, 其中, 所述基底薄膜(23)包括非共形沉积层, 其被布置为在所述基底空腔(17)之上, 具体地为氧化物层或氮化物层。

6. 根据权利要求1所述的超声换能器设备, 所述基底薄膜(23)包括由高密度材料制成的高密度层(25)。

7. 根据权利要求6所述的超声换能器设备, 其中, 所述高密度层具有足以提供实质上与在所述超声波的传输期间由所述cMUT单元产生的声压力相对的惯性力的质量。

8. 根据权利要求1所述的超声换能器设备, 所述单元薄膜(30a)包括由高密度材料制成的高密度层(32)。

9. 根据权利要求6或权利要求8所述的超声换能器设备, 其中, 所述高密度材料为钨、金或铂, 或者包括钨、金或铂。

10. 根据权利要求6或权利要求8所述的超声换能器设备, 所述高密度层(25)包括多个相邻沟槽, 所述多个相邻沟槽在正交于所述基底的所述第一侧面(10a)和所述第二侧面(10b)的方向上延伸进所述高密度层。

11. 根据权利要求1所述的超声换能器设备, 包括多个cMUT单元(30), 其每个被安装至所述基底(10), 其中, 基底空腔(17)位于cMUT单元(30)下方的所述基底(10)的每个区域中。

12. 一种制造超声换能器设备的方法, 所述方法包括:

提供基底(10), 其具有第一侧面(10a)和第二侧面(10b), 并且具有基底基层(12), 其被形成成为单独的层,

形成多个相邻沟槽(17a),其在正交于所述基底的所述第一侧面(10a)和所述第二侧面(10b)的方向上延伸进所述基底基层(12)内,其中,在相邻沟槽(17a)之间形成每个间隔物(12a),并且

在所述基底基层(12)内整体形成连接空腔(17b),其中,所述连接空腔连接所述沟槽(17a),并且在平行于所述基底的所述第一侧面(10a)和所述第二侧面(10b)的方向上延伸,所述沟槽(17a)和所述连接空腔(17b)一起形成所述基底(10)中的基底空腔(17);

将基底薄膜(23)布置为覆盖所述基底空腔(17),并且

将至少一个cMUT单元(30)布置在所述基底(10)的所述第一侧面(10a)上,

其中,所述基底空腔(17)位于所述cMUT单元(30)下方的所述基底(10)的区域中。

13.根据权利要求12所述的方法,其中,所述多个相邻沟槽(17a)使用各向异性蚀刻来形成。

14.根据权利要求12所述的方法,其中,所述连接空腔(17b)使用各向同性蚀刻来形成。

超声换能器设备及制造所述超声换能器设备的方法

技术领域

[0001] 本发明涉及一种超声换能器设备,其包括至少一个cMUT单元和基底,所述至少一个cMUT单元用于发射和/或接收超声波,至少一个cMUT单元被布置在所述基底上。本发明还涉及一种制造这样的超声换能器设备的方法。

背景技术

[0002] 任何超声(成像)系统的核心是将电能转换为声能以及将声能转换为电能的换能器。传统上,这些换能器由被布置在线性(1-D)换能器阵列中的压电晶体制成,并且在高达10MHz的频率操作。然而,矩阵(2-D)换能器阵列的趋势以及使超声(成像)功能集成到导管和导线中的微型化的驱动导致被称为电容式微加工超声换能器(cMUT)单元的发展。这些cMUT单元能够被放置或制造在包含驱动器电子设备和信号处理的ASIC(专用IC)顶部。这将导致装配成本的显著降低以及最小可能的形状因数。

[0003] cMUT单元包括单元薄膜下方的空腔。为了接收超声波,超声波引起单元薄膜移动或振动,并且能够检测电极之间的电容变化。从而,超声波被变换为相应的电信号。相反地,施加在电极上的电信号引起单元薄膜移动或振动,并且从而发射超声波。

[0004] cMUT设备的重要问题是如何降低或抑制超声波(或回响能量)对基底的声学耦合。即,问题在于如何使不期望的基底相互作用(诸如,反射和横向串音)或耦合最小化。

[0005] 另一个问题是cMUT设备如何连接至ASIC。存在多种方式可以实现cMUT设备与ASIC之间连接,具体地,有三种通用的方式。图1a-图1c示出了cMUT设备连接到ASIC的三种不同的解决方案。图1a中所示的第一种解决方案是将单独的cMUT设备放置在ASIC4顶部(基底1和cMUT单元3),并且使用丝焊5来连接。该第一解决方案是最灵活和最简单的解决方案。然而,该解决方案只对线性阵列有吸引力。

[0006] 对于2D阵列,每个cMUT设备和驱动电子设备之间的大量互连使得有必要将每个cMUT设备直接放置在驱动电子设备的顶部。因此,如图1b所示,第二种解决方案是作为后处理步骤将cMUT单元3处理在已处理过的ASIC4顶部。这产生了所谓的“单片电路”设备(一个芯片),其中cMUT单元直接制造在ASIC顶部。这种“单片电路”设备是最小的、最薄的设备,并且具有在附加的电寄生效应方面的最佳性能。然而,利用该解决方案,为了使不想要的基底相互作用(诸如,反射和横向串音)最小化,会需要对cMUT单元下方的基底进行重大的基底修饰。这些修饰在最坏的情况下在CMOS基底上是不可行的,或者最好的情况是非常难于实施的,因为其会需要与制造cMUT设备和ASIC组合的铸造中可用的或允许的技术不相容的处理步骤和/或材料。不得不做出的妥协导致次优的性能。利用单片集成的该第二种解决方案的另一个挑战是,ASIC处理和cMUT处理是紧密联系的,并且很难改变为例如下一个CMOS处理节点。

[0007] 第三种可替代的解决方案是使用合适的贯穿晶片通孔(through-wafer via hole)技术,将cMUT单元3电连接在基底1的正面上,以在基底1的背侧接触,使基底或设备能够被“倒装插入”(例如通过焊接凸点)在ASIC4上(参见图1c)。这产生了所谓的“混合型”设

备(两个芯片),其包括cMUT设备和ASIC。

[0008] 在一个范例中,cMUT单元被制造为具有基底或在基底内,因此具有与基底相同的技术。例如,这样的cMUT设备在US 2009/0122651 A1中被公开。然而,这样的设备和/或其制造方法需要被进一步改进。

发明内容

[0009] 本发明的目的是提供一种改进的超声换能器设备和/或制造所述超声换能器设备的方法,特别是具有改进的性能和/或改进的制造方式。

[0010] 在本发明的第一方面中,提出一种超声换能器设备,其包括至少一个cMUT单元,其用于发射和/或接收超声波,所述cMUT单元包括单元薄膜和单元薄膜下方的空腔。所述设备还包括基底,其具有第一侧面和第二侧面,至少一个cMUT单元被布置在基底的第一侧面。基底包括基底基层和多个相邻沟槽,其在正交于基底侧面的方向上延伸进基底基层内,其中,在相邻沟槽之间形成每个间隔物。基底还包括连接空腔,其连接沟槽并且在平行于基底侧面的方向上延伸,沟槽和连接空腔一起形成基底内的基底空腔。基底还包括基底薄膜,其覆盖基底空腔。基底空腔位于cMUT单元下方的基底的区域中。

[0011] 在本发明的另一方面中,提出一种制造超声换能器设备的方法,所述方法包括提供基底,其具有第一侧面和第二侧面,并具有基底基层,并且形成多个相邻沟槽,其在正交于基底侧面的方向上延伸进基底基层内,其中,在相邻沟槽之间形成每个间隔物。所述方法还包括形成连接空腔,其连接沟槽,并且在平行于基底侧面的方向上延伸,沟槽和连接空腔一起形成在基底中的基底空腔。所述方法还包括将基底薄膜布置为覆盖基底空腔,以及将至少一个cMUT单元布置在基底的第一侧面。基底空腔位于cMUT单元下方的基底的区域内。

[0012] 本发明的这些方面的基本思想是在cMUT单元下方的基底中提供“浮动的”薄膜或薄膜层。“浮动的”基底薄膜覆盖或被布置在具有特定形状的基底空腔上。基底空腔被形成在基底或基底基层(例如,未在基底和ASIC之间)内。基底空腔具有在正交于基底侧面的方向(例如,垂直方向)上延伸的沟槽以及连接沟槽并且在平行于基底侧面(例如,在水平或横向方向)的方向上延伸的连接空腔。沟槽通常指深度大于宽度的空腔。具体地,连接空腔能够是“未完全腐蚀”的部分。间隔物(由基底基层的材料制成)被形成在每两个相邻沟槽之间。沟槽之间的间隔物能够延伸进基底空腔中(在正交于基底侧面的方向上)。例如,间隔物(仅)在沟槽或基底空腔的边缘或侧面被悬挂至基底基层。以这种方式,基底变薄,但同时仍提供足够的机械完整性或支承。

[0013] 当cMUT单元发射或接收超声波时,基底薄膜将不可避免地总是移动一点点。基底薄膜可以是薄的(以减少超声波的反射效应)和/或具有高质量(以便其只移动一点点)。基底空腔(及其“浮动的”薄膜)位于cMUT单元下方的基底的区域中。即,基底空腔位于安装或制造cMUT单元的基底的区域内(或其下方)。以这种方式,超声波与基底的声学耦合被降低,并因而改善设备的性能。

[0014] 在这种解决方案的一个范例中,cMUT单元以单独的专用技术制造(其性能被优化),然后被安装到基底上。具体地,在“混合型”设备(不具有激活设备)的情况下,提供cMUT单元下方的“浮动的”或“独立式”薄膜是可能的。

[0015] 本发明的优选实施例在从属权利要求中限定。应当理解,所要求保护的方法具有

与所要求保护的设备以及如从属权利要求中所限定的类似的和/或相同的优选实施例。

[0016] 在一个实施例中,基底空腔位于cMUT单元的单元薄膜下方的基底的至少整个区域中。这进一步降低了超声波与基底的声学耦合。

[0017] 在另一实施例中,基底空腔具有低于大气压力的压力。这进一步降低了超声波与基底的声学耦合。在本实施例的变形中,基底空腔具有10毫巴(mBar)或更低的压力。

[0018] 在另一实施例中,基底薄膜包括被布置为越过基底空腔的非共形(non-conformally)沉积层。具体地,所述层能够是氧化物层(例如,氧化硅)或氮化层。所述层(例如通过PECVD)被少量或没有共形地沉积,以使基底空腔(例如,沟槽或连接空腔)能够被容易地覆盖或密封(例如,在已经沉积若干微米之后)。氧化物层(例如通过PECVD沉积)是特别合适的,因为其被非常少量或没有共形地沉积。然而,也能够由氮化层(例如通过PECVD沉积)替代。

[0019] 在其他实施例中,基底薄膜包括由高密度材料制成的高密度层。这进一步降低超声波与基底的声学耦合。本实施例也能够作为独立的方面来实现。

[0020] 在本实施例的变型中,高密度层具有足以提供实质上与在超声波传输期间由cMUT单元改良的声压力相对的惯性力的质量。对于特定的高密度材料,所述质量能够例如通过提供合适的层厚度来选择。

[0021] 在另一实施例中,单元薄膜包括由高密度材料制成的高密度层。换言之,高密度层被布置在cMUT单元上,特别是被布置在cMUT单元的外侧。这改善了声学特性,特别是改善了声波与流体或流体状的物质(例如,身体或水)的耦合。

[0022] 在变型中,高密度材料为钨、金或铂或者包括钨、金或铂。从加工的角度来看,钨也是特别合适的高密度材料。然而,也能够使用金和/或铂。高密度层能够是基底薄膜的高密度层和/或单元薄膜的高密度层。

[0023] 在另一变型中,高密度层包括在正交于基底侧面的方向上延伸进高密度层的多个相邻沟槽。这减轻高密度层内的应力和/或降低声学耦合,特别是降低横向声学耦合。高密度层能够是基底薄膜的高密度层和/或单元薄膜的高密度层。形成这些相邻沟槽的方法能够特别是与形成基底空腔的沟槽的方法相同。以这种方式,制造可以以容易的方式来提供,需要较少的不同的技术。

[0024] 在其他实施例中,连接空腔被形成在基底基层中。以这种方式,基底空腔被形成或位于单个层,基底基层内。

[0025] 在备选实施例中,基底还包括埋层,其被布置在基底基层上,其中,连接空腔被形成在埋层中。以这种方式,基底空腔被形成或位于两个单独的层内。这可以使制造更容易。具体地,在制造期间,埋层可以是部分被去除(例如,通过蚀刻),以形成连接空腔。埋层的剩余部分可以存在于连接空腔的侧面上。

[0026] 在另一实施例中,cMUT单元还包括作为单元薄膜的一部分的顶部电极,以及与顶部电极结合使用的底部电极。这提供了cMUT单元的基本实施例。为了接收超声波,超声波引起单元薄膜移动或振动,并且能够检测到顶部电极和底部电极之间的电容变化。从而,超声波被变换为相应的电信号。相反地,为了发射超声波,被施加至顶部电极和底部电极的电信号引起单元薄膜移动或振动,并且从而发射超声波。

[0027] 在另一实施例中,所述设备还包括多个cMUT单元,所述每个cMUT单元被安装至基

底,其中,基底空腔位于cMUT单元下方的基底的每个区域中。具体地,cMUT单元能够以阵列被布置。以这种方式,能够降低cMUT单元阵列与基底的声学耦合。

[0028] 在另一实施例中,使用各向异性蚀刻形成多个相邻沟槽。这提供了简单的制造方式。

[0029] 在其他实施例中,使用各向同性蚀刻形成连接空腔。本实施例特别是能够与先前的实施例结合使用。在这种情况下,蚀刻能够在各向异性蚀刻之间改变。

[0030] 在本发明的另一方面中,提出一种用于发射和/或接收超声波的cMUT单元,所述cMUT单元包括单元薄膜、单元薄膜下方的空腔、作为单元薄膜一部分的顶部电极,以及与顶部电极结合使用的底部电极,其中,单元薄膜还包括由高密度材料制成的高密度层。

[0031] 本发明的该方面的基本思想是提供在单元薄膜上或作为单元薄膜一部分的高密度层,以改善cMUT单元的声学特性。能够调整高密度层,以改善声学性能。具体地,声波与流体或流体状物质(例如,身体或水)的耦合能够得到改善或调整。高密度层特别是附加至顶部电极层的层。因此,高密度层不(一定)作为顶部电极,而是特别地在cMUT单元的外侧上的附加层。

[0032] 应当理解,cMUT单元具有与所要求保护的超声换能器设备和在从属权利要求中所限定的相似的和/或相同的优选实施例。

[0033] 例如,在一个实施例中,高密度材料为钨、金或铂或包括钨、金或铂。从处理的角度来看,钨也是特别合适的高密度材料。但是,也能够使用金和/或铂。

[0034] 在另一实施例中,高密度层包括延伸进入高密度层的多个相邻沟槽。这减轻高密度层内的应力。

附图说明

[0035] 参考下述实施例,本发明的这些和其他方面将是显而易见的并被阐明。在以下附图中:

[0036] 图1a-图1c示出被连接至ASIC的cMUT设备的三种不同的解决方案;

[0037] 图2示出了根据第一实施例的超声换能器设备的横截面示意图;

[0038] 图2a是范例性cMUT单元的横截面示意图;

[0039] 图2b示出了根据实施例的cMUT单元的横截面示意图;

[0040] 图2c示出根据另一实施例的cMUT单元的横截面示意图;

[0041] 图3a-图3e示出了图2的第一实施例的超声换能器设备在不同制造阶段的横截面示意图;

[0042] 图4示出了根据第二实施例的超声换能器设备的横截面示意图;

[0043] 图5示出了根据第三实施例的超声换能器设备的横截面示意图;

[0044] 图6a-图6j中的每个示出了根据图4的第二实施例或图5的第三实施例的超声换能器设备在不同制造阶段的横截面;

[0045] 图7a-图7d中的每个示出了根据第四实施例的超声换能器设备在不同制造阶段的横截面;

[0046] 图8a-图8c中的每个示出了根据第五实施例的超声换能器设备在不同制造阶段的横截面;以及

[0047] 图9示出了根据实施例的超声换能器设备的基底的一部分的横截面和俯视图。

具体实施方式

[0048] 图2示出了根据第一实施例的超声换能器设备(或组件)100的横截面示意图。超声换能器设备100包括cMUT单元30,其用于发射和/或接收超声波。因此,设备100为cMUT设备。cMUT单元30包括(柔性或可移动的)单元薄膜和单元薄膜下方的空腔。

[0049] 图2a示出了范例性cMUT单元的横截面示意图。cMUT单元30包括单元薄膜30a和单元薄膜30a下方的空腔30b(特别是单独的空腔)。cMUT单元30还包括作为单元薄膜30a的一部分的顶部电极30c,以及与顶部电极30c结合使用的底部电极30d。为了接收超声波,超声波引起单元薄膜30a移动或振动,并且能够检测到顶部电极30c和底部电极30d之间的电容变化。从而,超声波被变换为相应的电信号。相反地,为了发射超声波,被施加至顶部电极30c和底部电极30d的电信号引起单元薄膜30a移动或振动,并且从而发射超声波。

[0050] 在图2a的实施例中,单元薄膜30a包括单元薄膜基底基层30e。顶部电极30c被附接或布置在单元薄膜基底基层30e上。然而,应当理解,顶部电极30c也能够被集成到单元薄膜基底基层30e内(例如,图2b或图2c中所示)。cMUT单元30还包括单元薄膜支撑物30f,单元薄膜30a被布置在其上。空腔30b被形成在单元薄膜支撑物30f中或内。单元薄膜支撑物30f被布置在底部电极30d上。

[0051] 应当理解,图2a中的cMUT单元仅是范例性的、基础的cMUT单元。根据本发明的超声换能器设备100的cMUT单元30能够包括任何合适类型的cMUT单元。

[0052] 图2b示出了根据实施例的cMUT单元30的横截面示意图。用于发射和/或接收超声波的cMUT单元30包括单元薄膜30a、单元薄膜30a下方的空腔30b、作为单元薄膜30a的一部分的顶部电极30c,以及与顶部电极30c结合使用的底部电极30d。对图2a的说明也适用于本实施例。此外,单元薄膜30a包括由高密度材料制成的高密度层32。高密度层32被布置在cMUT单元30的外侧,特别是被布置在对应于发射超声波(由箭头表示)的总体方向的方向上的外侧。该高密度层32改善声学特性,特别改善声波与流体或流体状物质(例如,身体或水)的耦合。优选地,高密度材料为钨或包括钨。然而,应当理解,能够使用任何其他合适的高密度材料,例如铂或金。

[0053] 图2c示出了根据另一实施例的cMUT单元30的横截面示意图。图2c的实施例是基于图2b的实施例。此外,高密度层32包括延伸进入高密度层32的多个相邻沟槽32a。沟槽32a在对应于或者相反于发射超声波的总体方向(或正交于下层基底侧面的方向)上延伸。换言之,高密度层32形成图案。这些沟槽32a消除高密度层32中的应力。

[0054] 现在返回图2,超声换能器设备100还包括基底10,其具有第一侧面10a或表面(此处为顶部侧面或表面)和第二侧面10b或表面(此处为底部侧面或表面)。cMUT单元30被布置或制造在第一基底侧面10a上。第一(顶部)侧面10a(或第一表面)面向cMUT单元30,并且第二(底部)侧面10b(或第二表面)背对cMUT单元30。如在图2中能够看到的,基底10包括基底基层12。如果基底基层12由导电材料(例如硅)制成,基底基层12可以包括在每个侧面上的非导电层15a、15b(例如,由氧化物或氧化基底基层材料制成),如图2所示。基底10还包括多个相邻沟槽17a,其在正交于基底侧面10a、10b的方向(在图2中是垂直的)上延伸进入基底基层12。以这种方式,间隔物12a(由基底基层材料制成)每个被形成在相邻沟槽17a之间。间隔

物12a在沟槽17a的边缘或侧面(在图2的横截面中不可见)保持悬挂至基底基层12。基底10还包括连接空腔17b,其连接沟槽17a,并且在平行于基底侧面10a、10b的方向(图2中的水平或横向)上延伸。沟槽17a和连接空腔17b一起形成基底10中的基底空腔17。间隔物12a在正交于基底侧面10a、10b的方向上延伸进入基底空腔17。基底10还包括覆盖基底空腔17的基底薄膜23。以这种方式,在cMUT单元30下方的基底10(或基底基层12)中提供“浮动的”薄膜。薄膜23可以包括单个薄膜层。备选地,薄膜23可以包括多个薄膜层。在图2的实施例中,两个薄膜层23a、23b被图示出为范例。然而,应当理解,薄膜23能够包括任何合适数量的薄膜层。

[0055] 基底空腔17位于cMUT单元30下方的基底10(或基底基层12)的区域A₃₀内。换言之,该区域是在cMUT单元30a垂直下方的基底10的区域。具体地,基底空腔17位于cMUT单元的单元薄膜30a下方的基底的至少整个区域A₃₀中。如从图2的实施例中能够看到的,基底空腔位于基底10的区域A₁₇中,其甚至延伸超出(或大于)cMUT单元30的单元薄膜30a所位于其上的基底的区域A₃₀。

[0056] 在图2的实施例中,连接空腔17b被形成在或位于基底基层12中。因此,基底空腔17基本上位于基底基层12内。因此,在本实施例中,基底空腔17被形成在或位于单个层内。在图2的实施例中,基底空腔17被完全封闭或密封。基底空腔17能够例如具有低于大气压力的压力,例如,10毫巴或以下和/或3毫巴及以上(具体地在3毫巴和10毫巴之间)。基底薄膜23能够例如包括薄膜层(例如,氧化物层)23a,其被布置为越过基底空腔17(或沟槽17a),如图2所示。通过提供非共形沉积层,诸如氧化物层,基底空腔17(或沟槽17)能够被容易地覆盖或密封。然而,应当理解,能够使用对于这种薄膜层的任何其他合适的材料(例如,氮化物)。

[0057] 图3a-图3e每个示出了图2的第一实施例的超声换能器设备在不同制造阶段的横截面示意图。制造超声换能器设备的方法包括首先提供具有第一侧面和第二侧面并具有基底基层12(参见图3a)的基底的步骤。随后,多个相邻沟槽17a被形成,其在正交于基底侧面的方向(参见图3b)上延伸进入基底基层12。以这种方式,在相邻沟槽17a之间形成每个间隔物12a。例如,能够使用各向异性蚀刻(例如各向异性RIE蚀刻)形成多个相邻沟槽17a。在本实施例中,从第一基底侧面10a形成或蚀刻沟槽17a。

[0058] 所述方法还包括形成连接空腔17b,其连接沟槽17a并且在平行于基底侧面的方向上延伸(参见图3c)。在本实施例中,还在已形成沟槽17a的基底基层12中形成连接空腔17b。沟槽17a和连接空腔17b一起形成基底空腔17,间隔物12a在其中延伸。基底空腔17基本上位于基底基层12中。例如,能够使用各向同性蚀刻(例如,各向同性RIE蚀刻)形成连接空腔17b。具体地,蚀刻能够从各向异性蚀刻(例如RIE)向各向同性蚀刻(例如通过省略蚀刻处理中的钝化周期)改变。以这种方式,沟槽17a是“未蚀刻的”,使得间隔物12a悬挂于基底空腔17的边缘。因此,连接空腔17b是“未蚀刻的”部分。

[0059] 所述方法还包括将基底薄膜23布置为覆盖基底空腔17。在本实施例中,(薄膜23的)第一非共形沉积层23a(诸如,氧化物层)被布置为越过或在基底空腔17或沟槽17a上(参见图3d)。以这种方式,沟槽17a被封闭,以便能够获得允许进一步平面处理的平面表面。任选地,能够应用(薄膜23的)一个或多个附加层23b。附加层23b能够是例如将参考图4更详细进行说明的高密度层。

[0060] 作为范例,图9示出了根据实施例的(特别是图2和图3的实施例的)超声换能器设备100的基底10的一部分的横截面(左图)和俯视图(右图)。在横截面(图9中的左图)中,示

出了在顶部具有非共形沉积层23a(诸如,氧化物层)的基底基层12(或层15a)。在基底基层12(或层15a)中形成沟槽17a。如在横截面(图9中的左图)中能够看到的,沟槽17a包括在其顶部的锥形部分,其延伸进入非共形沉积层23a(例如,氧化物层)内。在该锥形部分上方,非共形沉积层23a(例如,氧化物层)密封沟槽17a或基底空腔。

[0061] 在方法的后续和最后的步骤中,cMUT单元30被布置在或制造在第一基底侧面10a上(参见图3e)。基底空腔17位于cMUT单元30下方的基底10的区域A₃₀中。换言之,cMUT单元30被布置在或制造在基底空腔17位于的(或在基底空腔17的上方垂直地)区域A₃₀中的第一基底侧面10a上。

[0062] 图4示出了根据第二实施例的超声换能器设备100的横截面示意图。由于图4的第二实施例基于图2的第一实施例,与前述附图相同的说明也适用于图4的该第二实施例。在图4的第二实施例中,薄膜23还包括由高密度材料制成的高密度层25。在本实施例中,高密度层25被布置在非共形沉积层23a(例如,氧化物层)上。优选地,高密度材料为钨或包含钨。然而,应当理解,能够使用任何其他合适的高密度材料,例如铂或金。高密度层25或薄膜23具有充分的或足够大的质量(例如通过提供合适的厚度),以提供在超声波传输期间基本上与由cMUT单元30产生的声压力相对的惯性力。此外,高密度层25或薄膜23的厚度是充分的或足够小的,以便不引起不想要的超声波的反射。任选地,高密度层25包括多个相邻沟槽25a,其在正交于基底侧面10a、10b的方向上延伸进入高密度层25。这减轻在高密度层25中的应力,并且降低(横向)声学耦合。沟槽25a被布置在cMUT单元30正下方的基底10的区域A₃₀外侧(或与其不交叉)的区域A₂₅中。然而,应当理解,沟槽25a也能够被布置在任何其他区域,例如cMUT单元30下方的区域A₃₀。任选地,如图4所示,附加层27(例如由氧化物制成的)能够被布置在高密度层25上,特别是覆盖沟槽25a。应当理解,图4的cMUT单元30能够是任何合适类型的cMUT单元,特别是如上所述的图2a、图2b或图2c中的cMUT单元。

[0063] 图5示出了根据第三实施例的超声换能器设备的横截面示意图。由于图5的第三个实施例基于图4的第二实施例,与前述图2至图4相同的说明也适用于图5的该第三实施例。与先前的实施例相比,设备100包括多个cMUT单元30,每个cMUT单元30被安装至基底10。以这种方式,cMUT单元30可以被布置为阵列。基底空腔17位于cMUT单元30下方的基底的每个区域A₃₀中。为了简化的目的,图5仅示出两个cMUT单元30。然而,应当理解,能够使用任何合适数量的cMUT单元。此外,在图5中,cMUT单元30是如上所述的图2c的实施例中的cMUT单元。因此,有图案的高密度层32被布置在cMUT单元30上。这改善了声学特性。然而,应当理解,能够使用任何其他类型的合适的cMUT单元。

[0064] 在图5中示出“混合型”设备(两个芯片),其包括超声换能器设备100和ASIC40。基底10或超声换能器设备(cMUT设备)100被“倒装插入”在ASIC40上。在图5中,以焊接凸点39形式的电连接用于将超声换能器设备100布置在ASIC40上。基底10还包括贯穿晶片通孔50,以提供从第一基底侧面10a至第二基底侧面10b的电连接。以这种方式,第一基底侧面10a上的cMUT单元30能够被电连接至第二基底侧面10b。具体地,贯穿晶片通孔50包括导电层22,其提供通过基底10的电连接。

[0065] 图6a-图6j每个示出了根据图4的第二实施例或图5的第三个实施例的超声换能器设备在不同制造阶段的横截面。首先,参考图6a,抗蚀剂21被施加在第一晶片侧面10a上,然后,(例如,使用深RIE蚀刻)从第一基底侧面10a到基底基层12中形成或蚀刻多个相邻沟槽

17a。在相邻沟槽17a之间形成每个间隔物12a。仅作为范例，沟槽17a每个能够具有约1.5至2 μm 的宽度，和/或间隔物12a每个能够具有1.5至2 μm 的宽度，但并不限于此。然后，参考图6b，在基底10或基底基层12中形成或蚀刻连接空腔17b。连接空腔17b为“未蚀刻的”部分或形成“未蚀刻的”部分，其连接沟槽17a。连接空腔17b能够例如通过从各向异性蚀刻（例如RIE）向各向同性蚀刻的改变来形成。例如，在沟槽17a到达其最终深度后，能够省略蚀刻处理中的钝化周期，使得蚀刻继续处于各向同性模式。这将“未蚀刻”沟槽17a，留下并排的间隔物12a的网格悬挂在基底空腔17的侧壁上。然后去除抗蚀剂21。

[0066] 随后，如图6c所示，施加（或沉积）基底薄膜层23a（具体地，由氧化物制成），使其覆盖基底空腔17。基底薄膜层23a能够例如是非共形沉积层。具体地，基底薄膜层23a能够被施加到基底基层12（的第一侧面）或层15a上。以这种方式，基底空腔17（具体地，沟槽17a）由基底薄膜层23a密封。例如，能够使用PECVD来施加薄膜层（或氧化物层）23a。仅作为范例，薄膜层（或氧化物层）23a的厚度能够在1 μm 至20 μm 之间，特别是在大约4 μm 至6 μm 之间，但并不限于此。例如，基底空腔17内部的压力能够大约是在3至10毫巴的数量级（例如由PECVD反应室中的条件设置的）。如在图6d中能够看到的，任选地，基底薄膜层23a之后能够例如使用短化学机械抛光（CMP）被平坦化，以制备用于制造cMUT单元的基底。在这个阶段中，参考图6e，任选地，导电层22也能够被图案化。参考图6f，任选地，孔23b能够被蚀刻通过基底薄膜层23a，以接入用于提供电连接的贯穿晶片通孔50。

[0067] 然后，如图6g中所示，在基底的薄膜层（或氧化物层）23a上提供高密度层25（例如由钨制成）。仅作为范例，高密度层25能够具有大约3 μm 至5 μm 的厚度，但并不限于此。高密度层25足够薄，以便不引起不想要的反射，但足够重，以提供足够用于移动cMUT单元的惯性。高密度层25的制造能够例如近似于薄膜23的制造。在高密度层25的沉积之后，任选地，沟槽25a能够被蚀刻进高密度层25中（例如，通过RIE蚀刻）。以这种方式，高密度层25能够被划分为小岛。这减轻了高密度层25中的应力，也降低了横向声学耦合。如在图6h中所示，使用例如由氧化物（如氧化硅）制成的附加层27（例如使用PECVD）来密封高密度层25中的沟槽25a，所述附加层然后被平坦化（例如使用CMP）。因此，在本实施例中，薄膜23包括薄膜（氧化物）层23a、高密度层25和附加（氧化物）层27。

[0068] 然后，开始处理cMUT单元30。如在图6i中所示，底部电极30d被施加在基底10上，具体地，被施加在附加的氧化物层27上。参考图6j，提供cMUT单元30的剩余部分，具体地，如参考图2a所说明的空腔30b、薄膜30a和顶部电极30c。任选地（未示出），高密度层32（例如由钨制成）然后能够被布置或沉积在cMUT单元30上，具体地，被布置在顶部电极30c上或单元薄膜基层30e上。任选地，高密度层32可以然后被形成图案，以减轻在该层中的应力。在最后的步骤中，然后能够提供导电层22和ASIC之间的电连接39（例如，焊接凸点），并且然后如参考图2所说明的，超声换能器设备（cMUT设备）100能够被“倒装插入”至ASIC上。

[0069] 尽管在前述实施例中使用了“混合型”设备（两个芯片），超声换能器设备也能够作为“单片”设备（一个芯片）实现，其中cMUT单元被直接制造在ASIC的顶部。图7a-图7d每个示出了根据第四实施例的超声换能器设备在不同制造阶段的横截面。

[0070] 如在图7a中能够看到的，首先，提供基底10，其具有第一侧面10a和第二侧面10b并且具有基底基层12。通过基底基层12与ASIC40在顶部组合形成基底10。然后，如在图7b中所示，至少一个cMUT单元30被布置或制造在基底12（具有ASIC40的基底基层12）的第一侧面

10a上。cMUT单元30被直接制造在ASIC40上。因此,本实施例开始于完全处理的ASIC晶片(基底基层12和ASIC40的组合),并且在该ASIC的顶部处理cMUT单元30。

[0071] 随后,如在图7c中所指示的,形成或蚀刻多个相邻沟槽17a,其在正交于基底侧面10a、10b的方向上延伸进入基底基层12。在相邻沟槽17a之间形成每个间隔物12a。沟槽17a形成沟槽阵列或网格。在本实施例中,从第二基底侧面10b形成或蚀刻沟槽17a。能够使用各向异性蚀刻来形成或蚀刻沟槽17a。以这种方式,基底10能够变薄。例如,沟槽17a上方的基底材料然后能够在300至400 μm 之间,但不限于此。然后,参考图7d,连接空腔17b被形成在基底10或基底基层12上,其连接沟槽17a,并且在平行于基底侧面10a、10b的方向上延伸。参考先前实施例所说明的,这能够例如通过在蚀刻结束时关闭钝化周期来继续各向同性蚀刻来获得。因此,连接空腔17b能够使用各向同性蚀刻来形成。沟槽17a和连接空腔17b一起形成基底10中的基底空腔17。间隔物12a延伸进入基底空腔17。在本实施例中,通过形成基底空腔17,固有地也形成覆盖基底空腔17的基底薄膜23。在这种情况下,基底薄膜23是基底基层12的一部分。因此,有可能通过从各向异性蚀刻向各向同性蚀刻的切换形成薄膜23。以这种方式,形成“浮动的”薄膜。基底空腔17位于cMUT单元30被安装在其上的基底10的每个区域A₃₀中。应当指出,并非蚀刻一个大的孔以使基底10变薄,而是蚀刻具有非常特别的形状的基底空腔17,其提供具有较好的机械完整性的最终设备,因为基底空腔17填充有间隔物12a的网格(由基底基层材料制成)。

[0072] 图7d示出了第四实施例的最终超声换能器装置100。如前所述,超声换能器设备100包括至少一个cMUT单元30,以及基底10(具有ASIC40的基底基层12),其具有第一侧面10a和第二侧面10b。至少一个cMUT单元30被布置在基底10的第一侧面10a上。基底10包括基底基层12,以及在正交于基底侧面10a、10b的方向上延伸进基底基层12的多个相邻沟槽17a。在相邻沟槽17a之间形成每个(基底基层材料的)间隔物12a。基底10还包括连接空腔17b,其连接沟槽17a并且在平行于基底侧面10a、10b的方向上延伸。沟槽17a和连接空腔17b一起形成基底10中的基底空腔17。基底10还包括覆盖基底空腔17的基底薄膜23,其在本实施例中是基底基层12的一部分。基底空腔17位于cMUT单元30下方的基底10的区域A₃₀中。

[0073] 在图7d的第四实施例中,连接空腔17b被形成在或位于基底基层12中,特别是高于或越过沟槽17a。因此,基底空腔17位于基底基层12中。因此,在第四实施例中,基底空腔17被形成在或位于单个层中。在图7d的第四实施例中,由于沟槽17a对第二基底侧面10b是开放的,基底空腔17未完全封闭或密封。任选地,薄膜可以还包括高密度层,如参考图3至图6所说明的。例如,高密度层可以被布置或施加在ASIC40上(例如先于cMUT单元的制造),以提供高惯性基底10。

[0074] 图8a-图8c每个示出了根据第五实施例的超声换能器设备在不同制造阶段中的横截面。图8的该第五实施例是基于图7的第四实施例。因此,对图7的实施例的说明也适用于图8的实施例。与图7的实施例相比,在图8的实施例中,基底10还包括埋层28(例如由氧化物制成),如在图8a中看到的,其被布置在基底基层12上。换言之,基底10是在具有埋层的SOI上处理的ASIC。参考图8b,形成或蚀刻(例如湿法蚀刻),特别是各向异性蚀刻延伸进入基底基层12的多个相邻沟槽17a。从第二基底侧面10b形成或蚀刻沟槽17a。然后蚀刻停止在埋层28。因此,埋层28用作蚀刻停止层。然后,如图8c中所示,连接沟槽17a的连接空腔17b被形成在基底10或埋(蚀刻停止)层28中。以这种方式,每个cMUT单元30被提供在单独的薄膜上。埋

层28是部分被去除或被蚀刻的,以形成连接空腔17b。埋层28的剩余部分存在于连接空腔17b的侧面上。可能使用埋层28作为蚀刻停止层,以便获得薄的“浮动的”薄膜23(例如硅层)。在本实施例中,ASIC(层)40(或其部分)作为薄膜23。

[0075] 图8c示出了第五实施例的最终超声换能器装置100。如前所述,超声换能器设备100包括至少一个cMUT单元30,以及具有第一侧面10a和第二侧面10b的基底10(具有ASIC40的基底基层12)。至少一个cMUT单元30被布置在基底10的第一侧面10a上。基底10包括基底基层12,以及在正交于基底侧面10a、10b的方向上延伸进基底基层12的多个相邻沟槽17a。在相邻沟槽17a之间形成(基底基层材料的)每个间隔物12a。基底10还包括连接空腔17b,其连接沟槽17a并且在平行于基底侧面10a、10b的方向上延伸。沟槽17a和连接空腔17b一起形成基底10中的基底空腔17。基底10还包括覆盖基底空腔17的基底薄膜23,其在本实施例中是基底基层12的一部分。基底空腔17位于cMUT单元30下方的基底10的区域A₃₀中。

[0076] 在图8c的第五实施例中,连接空腔17b被形成在或位于埋层28中,特别是高于或越过沟槽17a。因此,基底空腔17被形成或位于两个单独的层中。在图8c的第五实施例中,由于沟槽17a对于第二基底侧面10b是开放的,基底空腔17未完全封闭或密封。任选地,如参考图3至图6所说明的,薄膜可以还包括高密度层(例如由钨制成)。例如,高密度层可以被布置或施加在ASIC40上(例如先于cMUT单元的制造),以提供高惯性基底10。

[0077] 例如参考图5说明的范例,本文公开的超声换能器设备100能够具体被提供为cMUT超声阵列。这样的超声换能器设备100能够具体用于3D超声应用。超声换能器设备100能够用于具有感测和/或成像以及集成电子设备的导管或导线、心内回波描记术(ICE)设备、血管内超声(IVUS)设备、体内成像和感测设备或图像引导的介入和/或治疗(IGIT)设备。

[0078] 虽然本发明已在附图和前述说明中详细图示和描述,但这种图示和描述应当被认为是图示性或范例性的,而非限制性的;本发明并不限于所公开的实施例。通过研究附图、说明书以及所附权利要求,能够由本领域技术人员在实践所要求保护的发明时理解和实现对所公开的实施例的其他变型。

[0079] 在权利要求中,“包括”一词不排除其他元件或步骤,并且不定冠词“一”或“一个”不排除多个。单个元件或其他单元可以实现权利要求中记载的若干项功能。某些措施被记载在相互不同的从属权利要求中的事实并不意味着这些措施的组合不能被有利地使用。

[0080] 在权利要求书中的任何附图标记不应被解释为限制其范围。

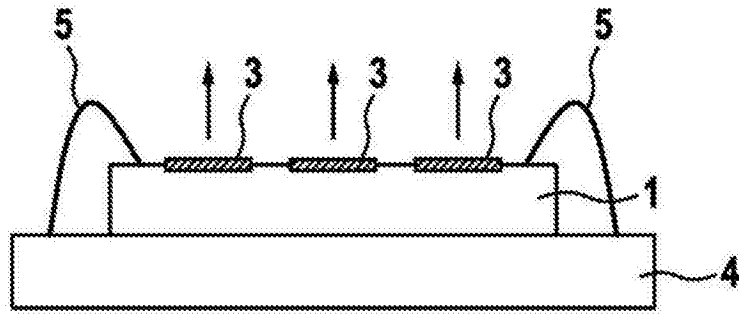


图1a

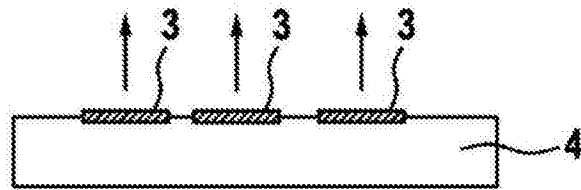


图1b

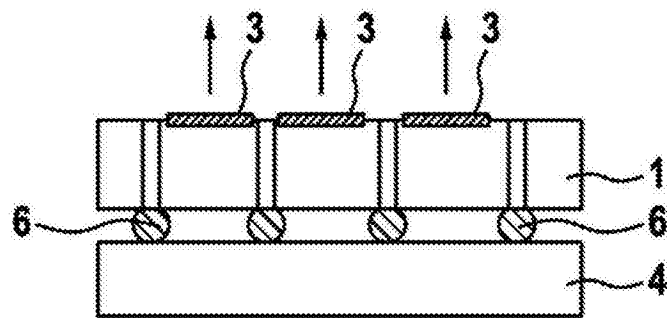


图1c

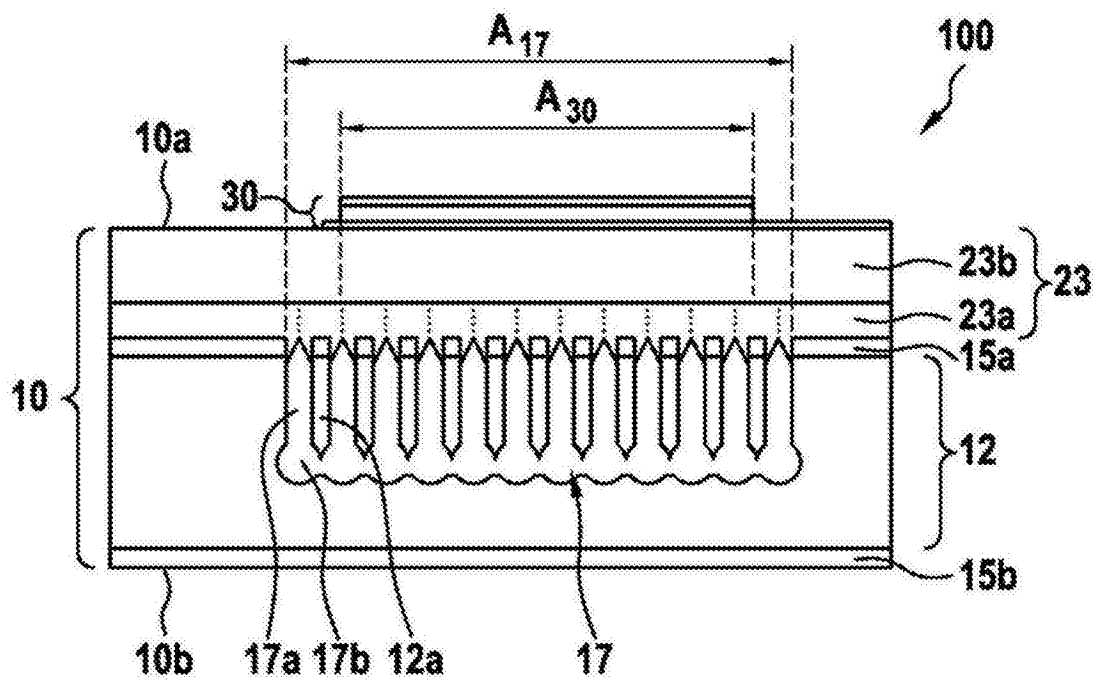


图2

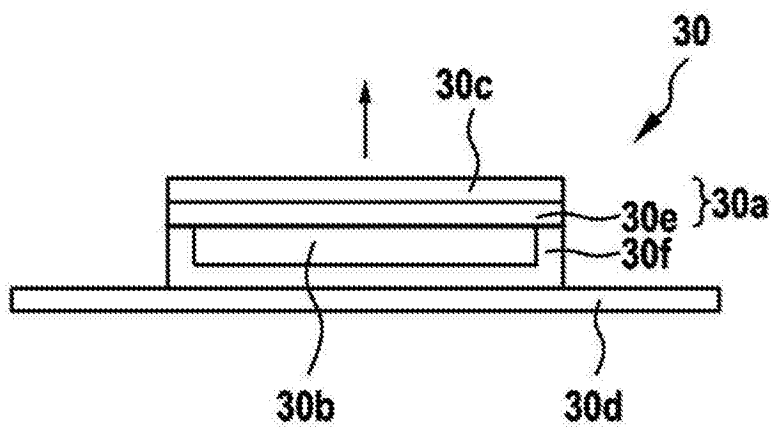


图2a

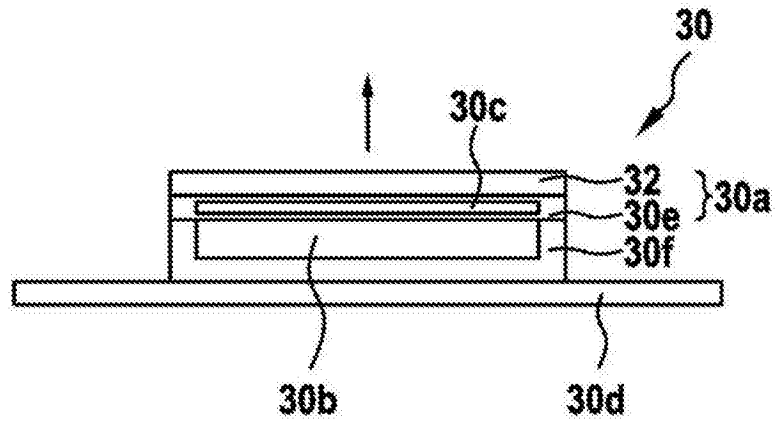


图2b

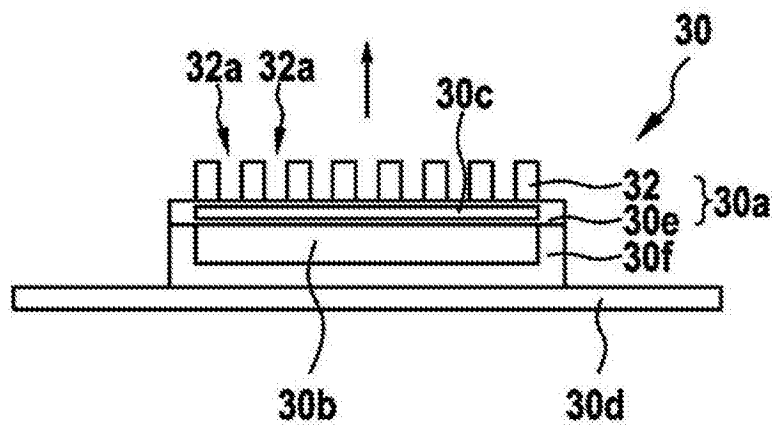


图2c

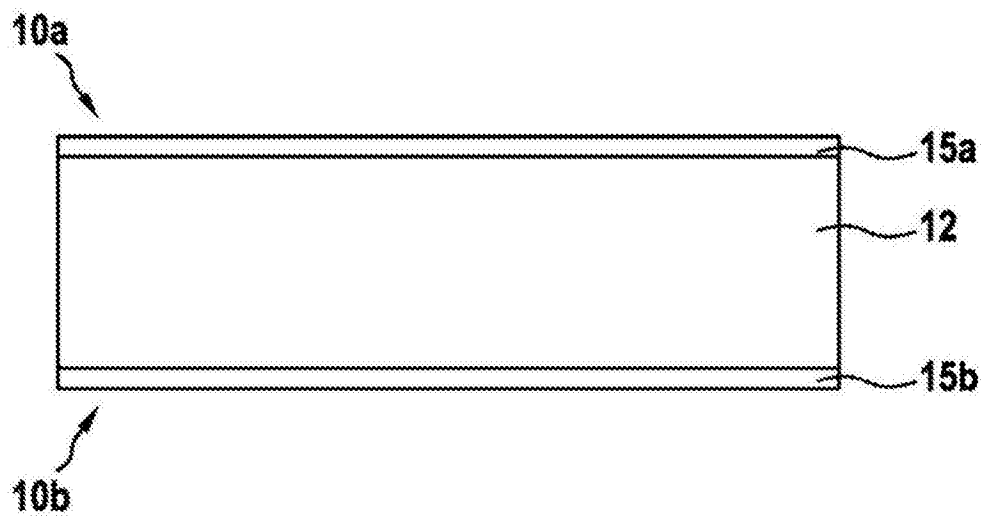


图3a

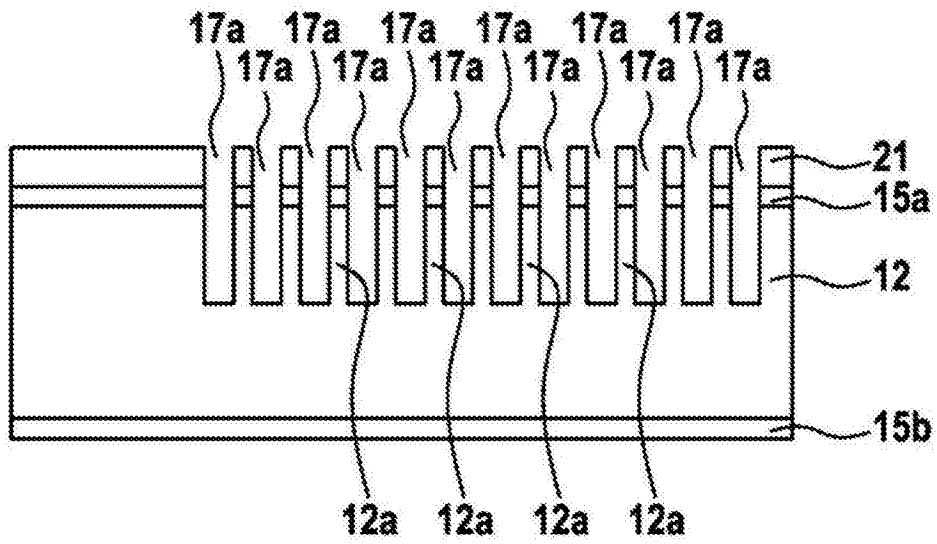


图3b

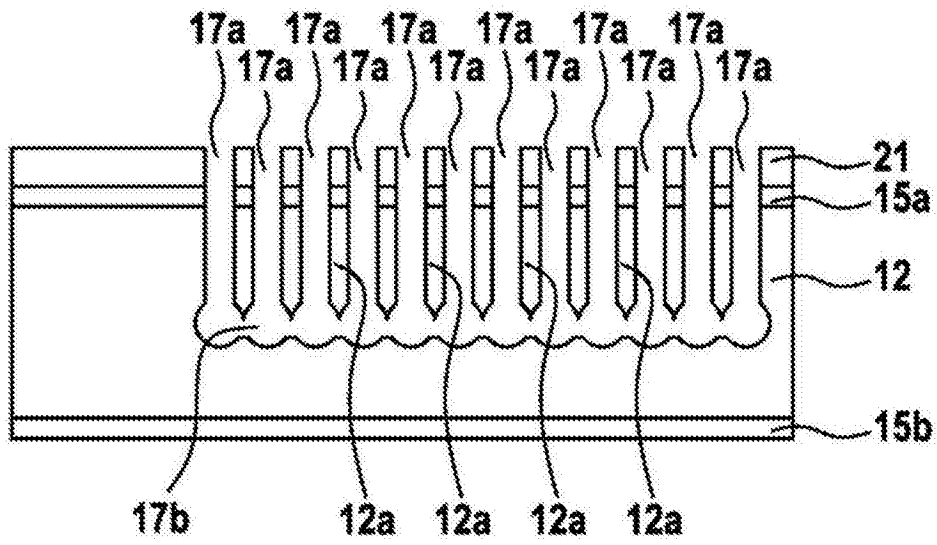


图3c

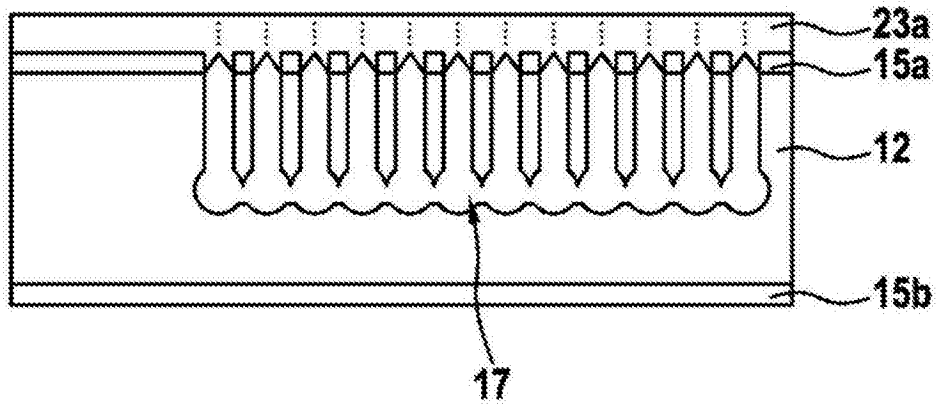


图3d

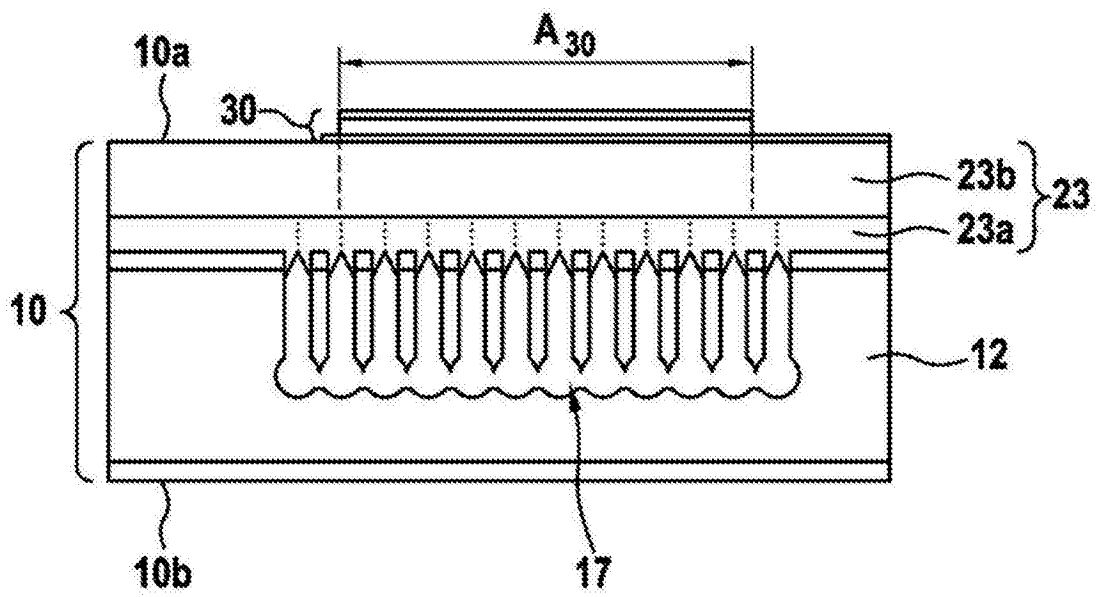


图3e

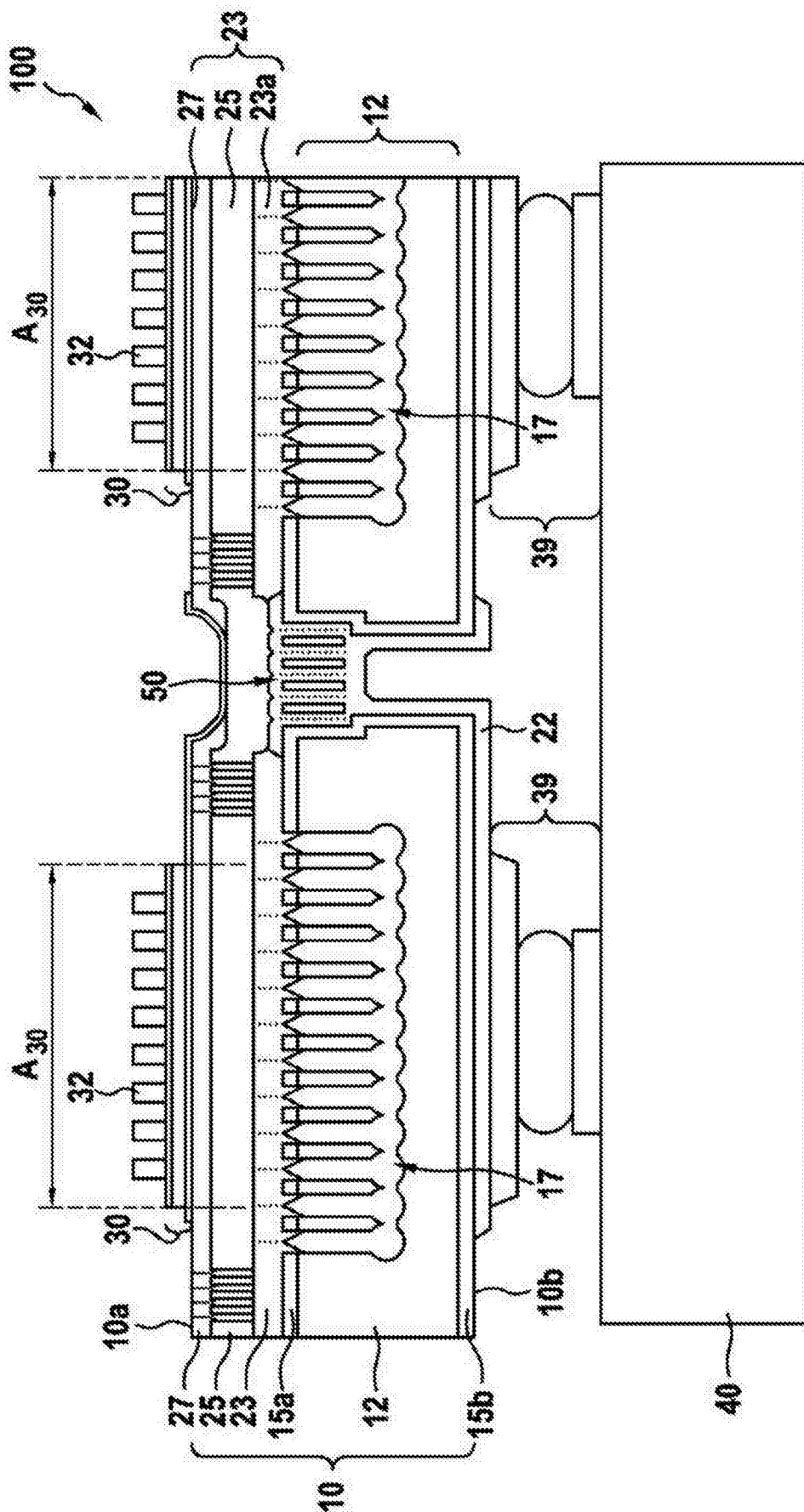


图5

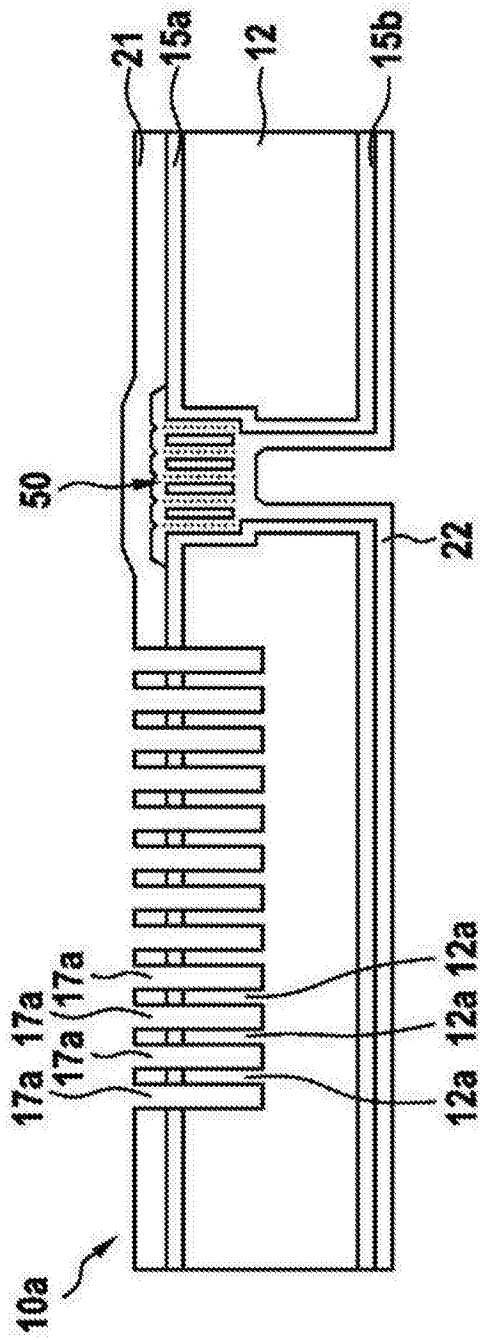


图6a

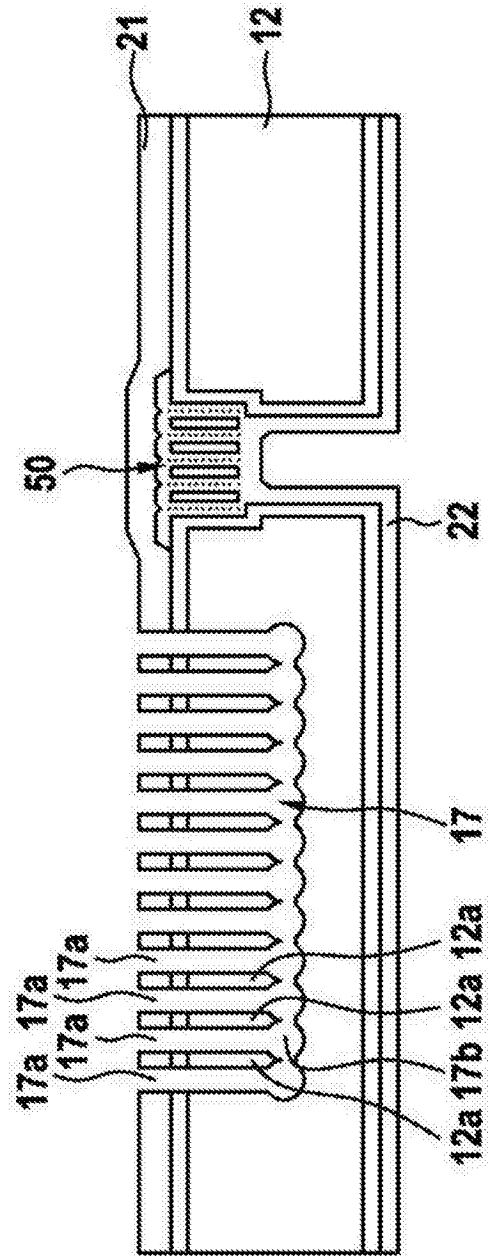


图6b

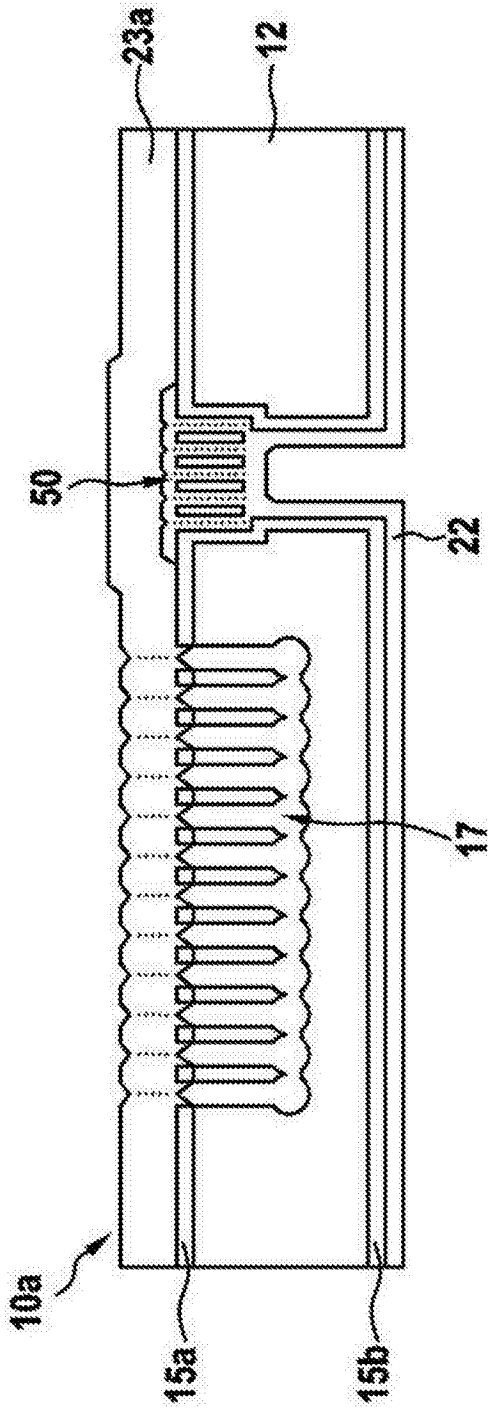


图6c

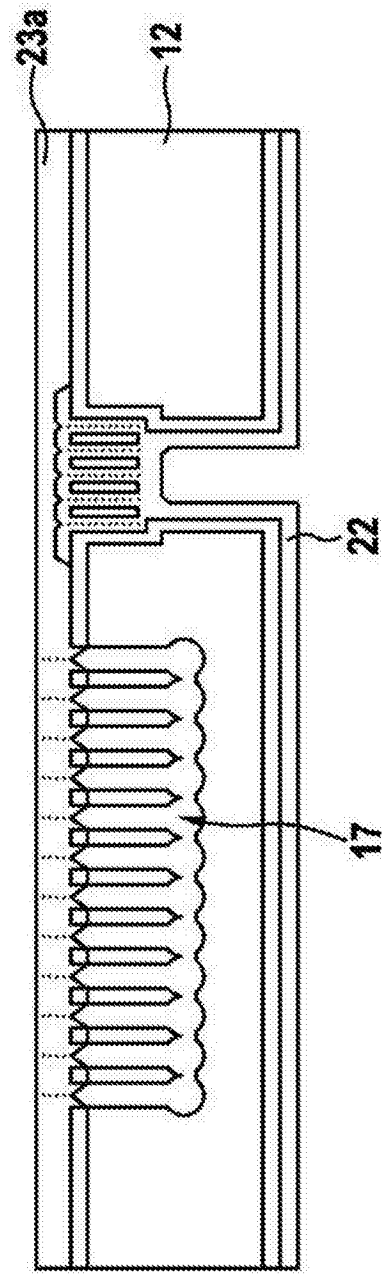


图6d

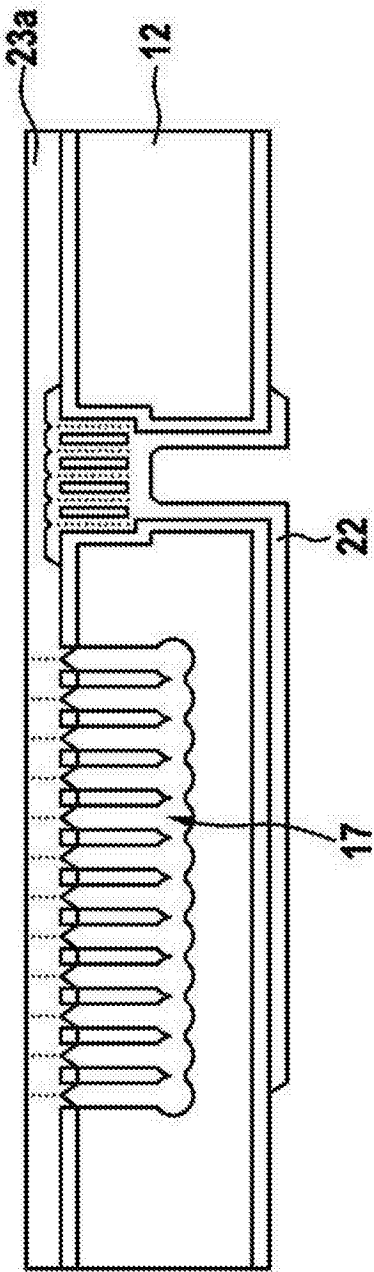


图6e

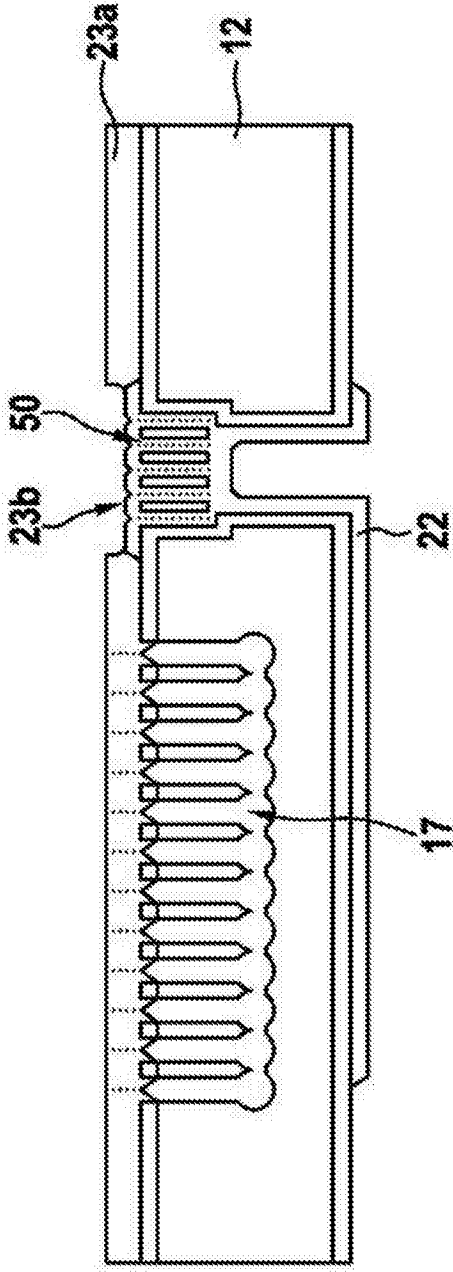


图6f

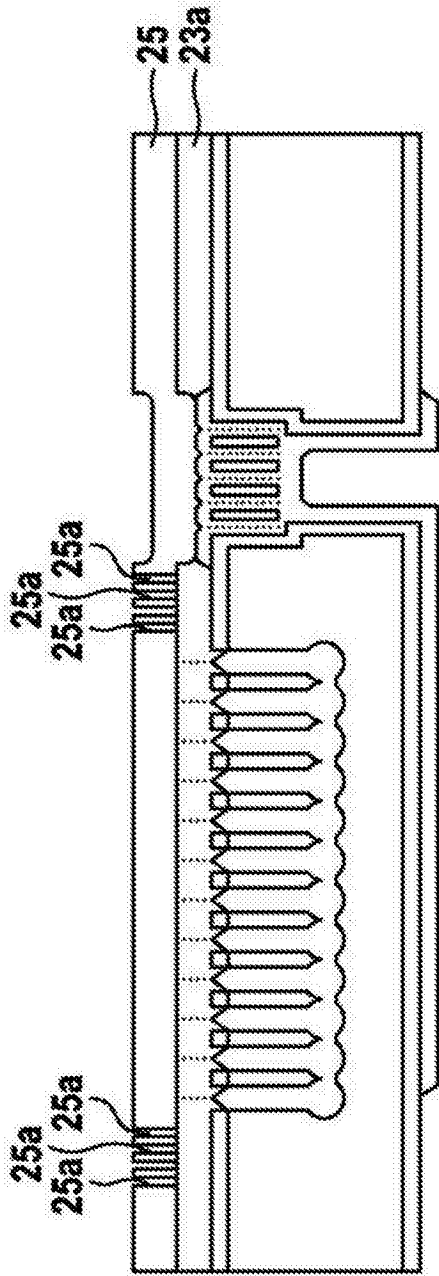


图6g

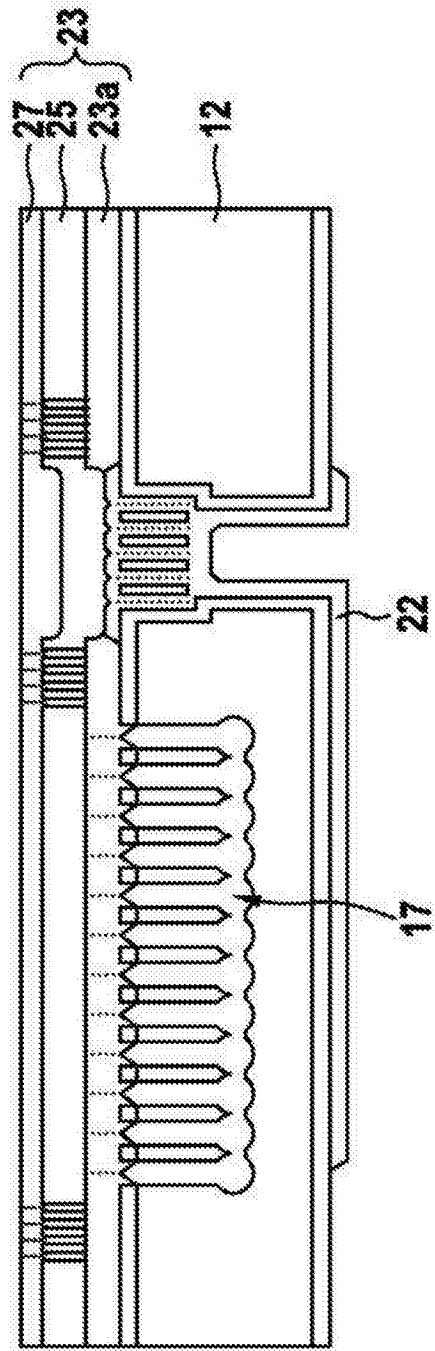


图6h

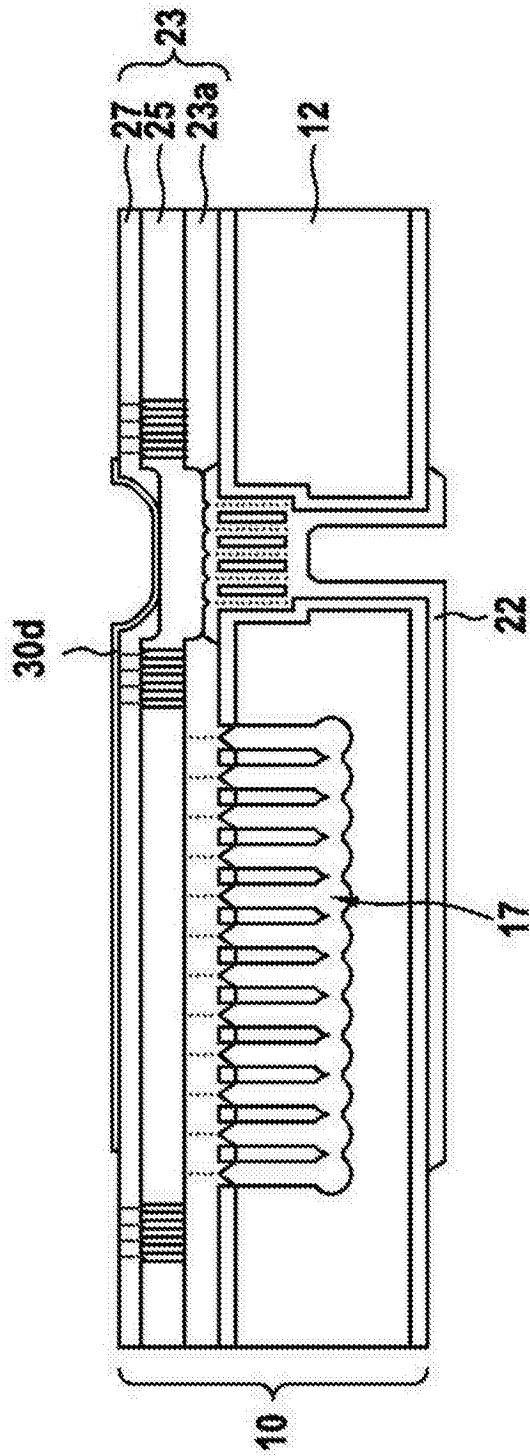


图6i

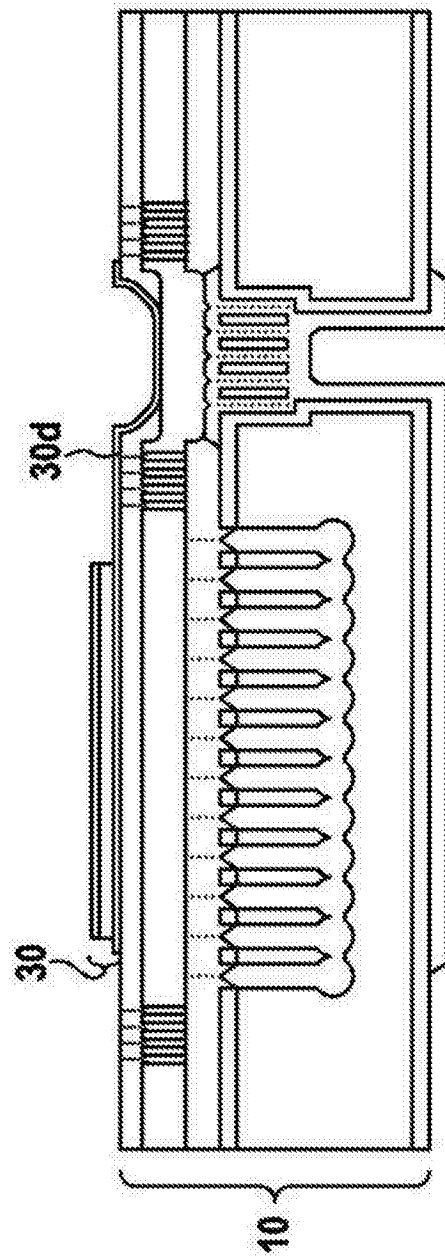


图6j

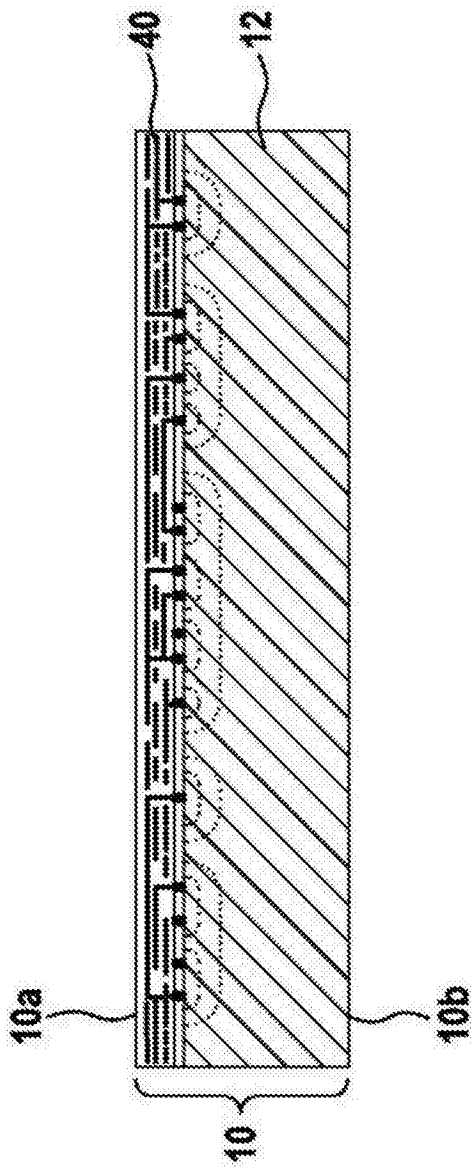


图7a

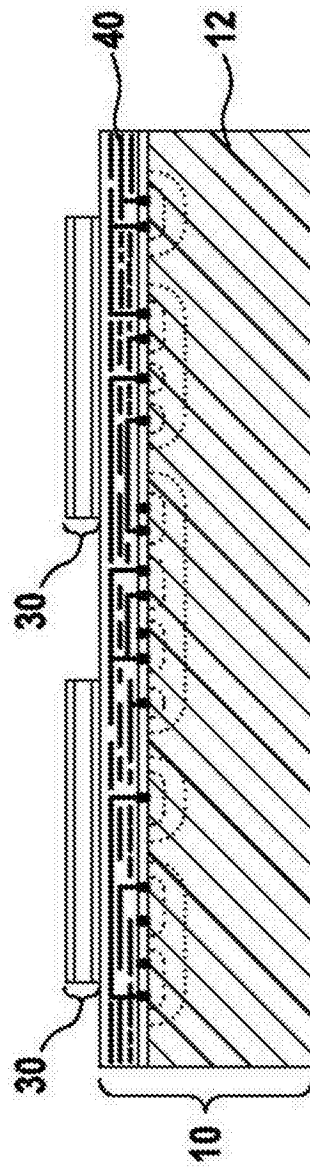


图7b

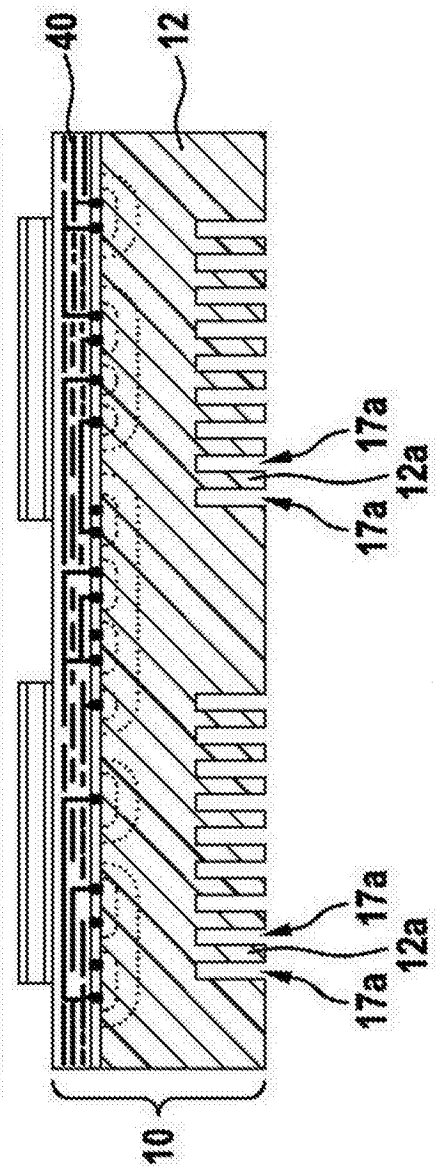


图7c

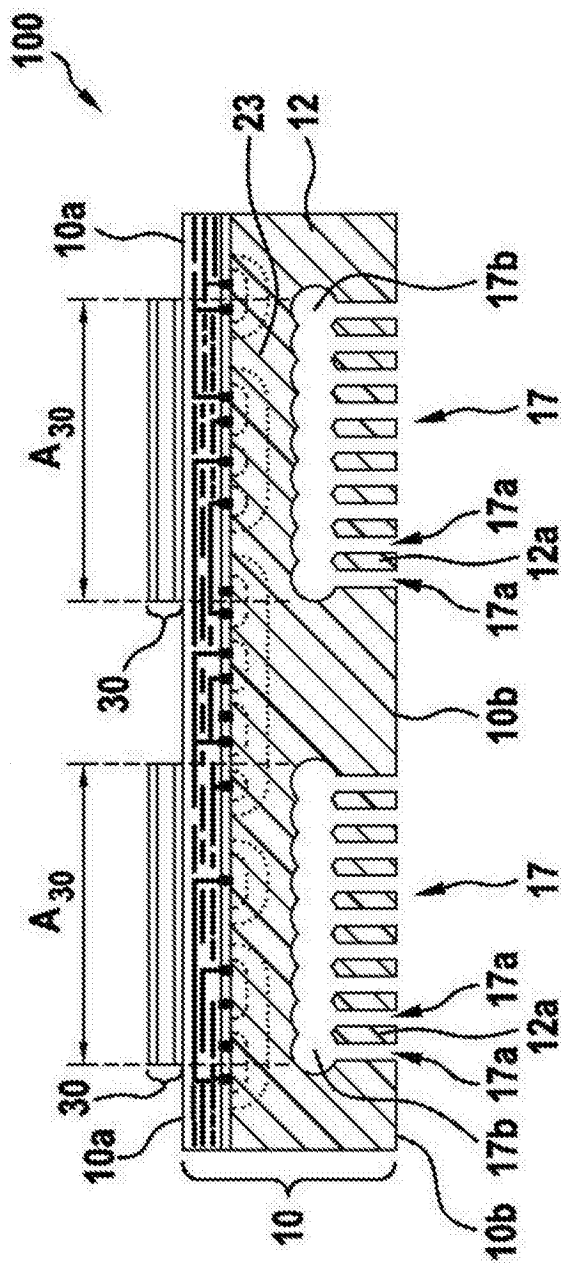


图7d

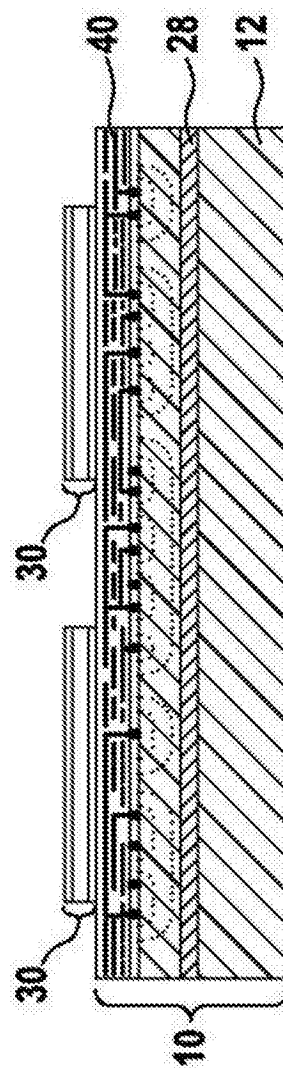


图8a

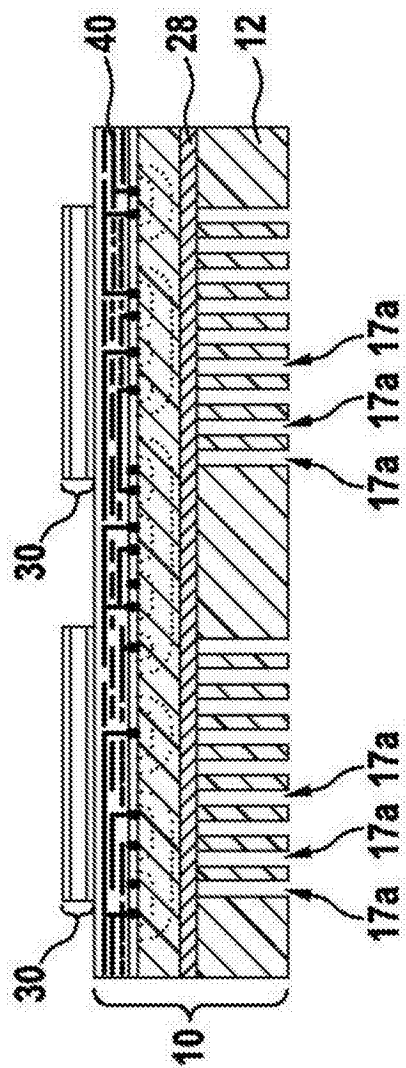


图8b

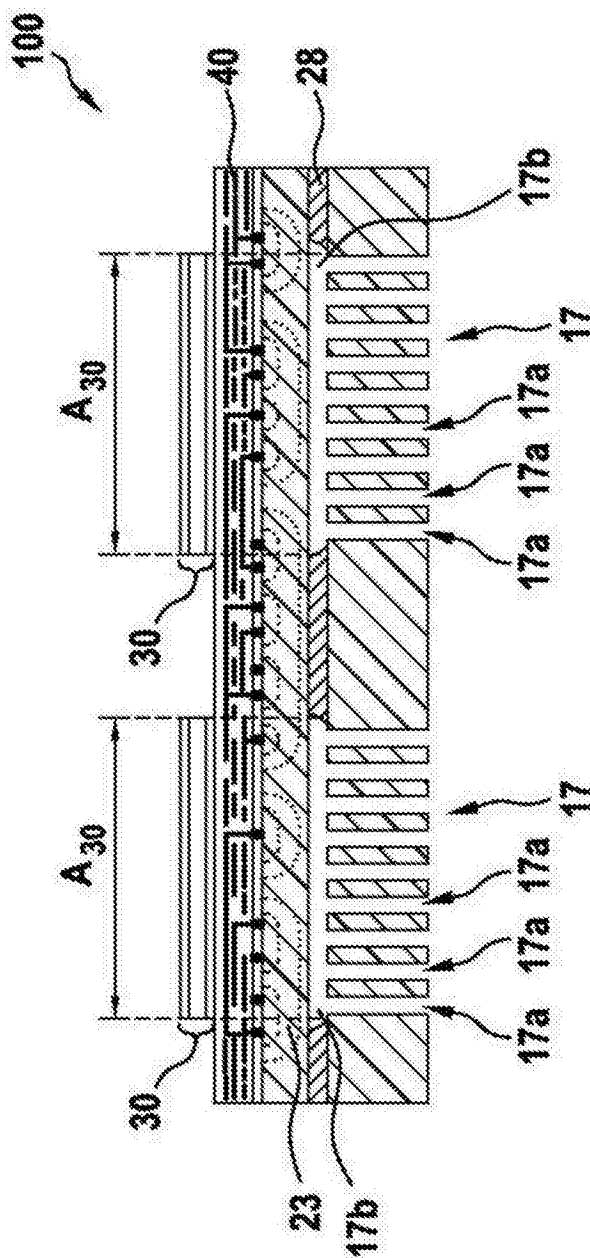


图8c

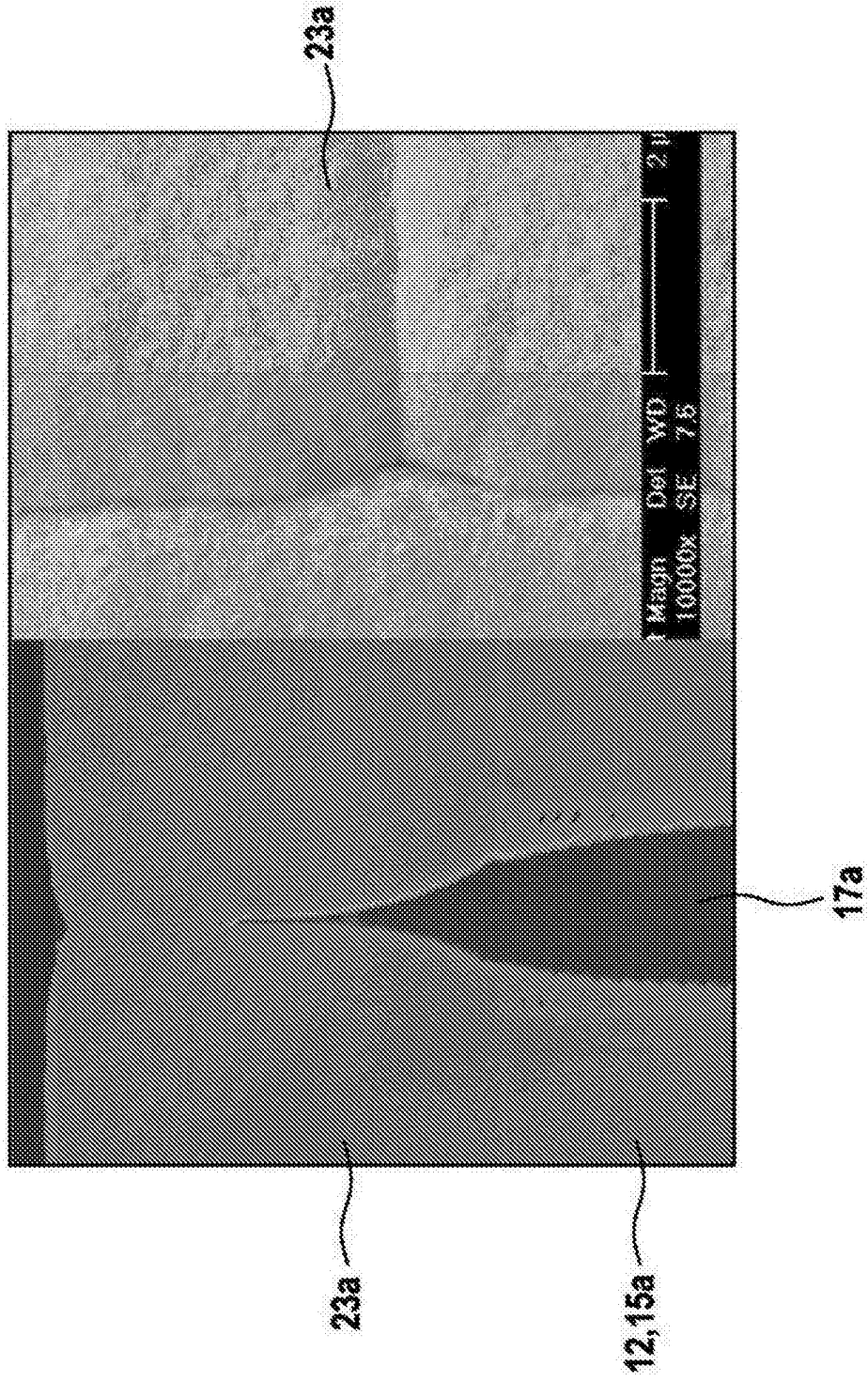


图9