

ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

220190

(11)

(81)

(22) Přihlášeno 16 12 81
(21) [PV 9385-81]

(40) Zveřejněno 27 08 82

(45) Vydáno 15 10 85

(51) Int. Cl.³
G 06 F 9/04

(75)

Autor vynálezu

KÁRNÝ ZDENĚK ing., PRAHA

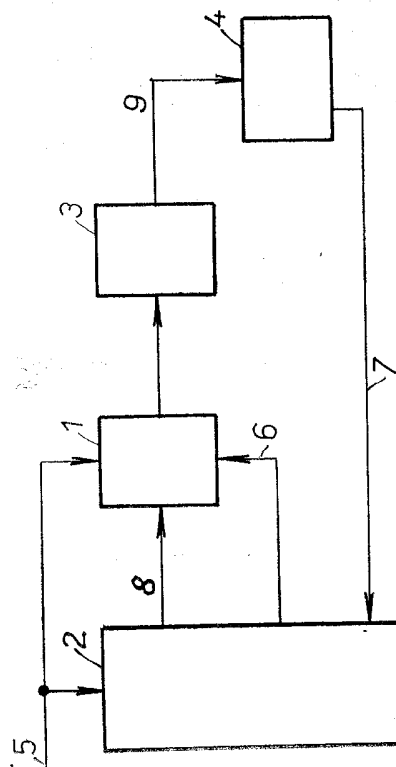
(54) Zapojení pro inicializaci mikropočítače

1

Pro generování inicializační sekvence se využívá pevné paměti. K provedení inicializace postačí jediný ovládací prvek.

Inicializační vodič je připojen k mikroprocesoru a modifikačnímu obvodu. Výstup modifikačního obvodu je připojen na vstup budiče výstupní sběrnice mikropočítače, která je připojena na vstup pevné paměti. Výstup pevné paměti je připojen na výstupní sběrnici mikroprocesoru. Modifikační obvod je připojen k mikroprocesoru vodičem pro zrušení činnosti modifikačního obvodu.

2



Vynález se týká zapojení pro inicializaci mikropočítače. Jsou známy dva způsoby pro inicializaci mikropočítače.

Je to jednak zadávání inicializační sekvence instrukcí ručně z ovládacího panelu a jednak automatické generování této sekvence ze zvláštní, stínové paměti. U obou způsobů je třeba v okamžiku využívání ovládacího panelu nebo stínové paměti zajistit zvláštním ovládacím prvkem jejich připojení k mikropočítači a současně těch zařízení, která by mohla inicializaci ovlivnit. Pro takovou činnost je třeba upravit celý mikropočítač.

Účelem vynálezu je odstranit uvedené nedostatky. Toho se dosahuje zapojením pro inicializaci mikropočítače podle vynálezu, jehož podstatou je, že inicializační vodič je připojen na první vstup mikroprocesoru a na první vstup modifikačního obvodu, jehož výstup je přes budič výstupní sběrnice, výstupní sběrnici mikropočítače a pevnou paměť, obsahující inicializační sekvenci, připojen na vstupní sběrnici mikroprocesoru. Na druhý vstup modifikačního obvodu je připojen mikroprocesor vodičem pro zrušení činnosti modifikačního obvodu a na třetí vstup modifikačního obvodu je připojena výstupní sběrnice mikroprocesoru.

Zapojení pro inicializaci mikropočítače je jednoduché a kromě vložení modifikačního obvodu nevyžaduje žádnou další úpravu mikropočítače nebo obvodů na něj připojených. Pro generování inicializační sekvence využívá pevné paměti. Pro provedení inicializace postačí jediný ovládací prvek.

Příklad zapojení podle vynálezu je dále popsán pomocí výkresu, kde na obr. 1 je obecné schéma zapojení, na obr. 2 je schéma s konkrétním provedením modifikačního obvodu. Na obr. 1 je inicializační vodič 5 připojen k mikroprocesoru 2 a modifikačnímu obvodu 1. Výstup modifikačního obvodu 1 je připojen na vstup budiče 3 výstupní sběrnice 9 mikropočítače, která je připojena na vstup pevné paměti 4. Výstup pevné paměti 4 je připojen na výstupní sběrnici 7 mikroprocesoru. Dále je modifikační obvod 1 připojen k mikroprocesoru 2 vodičem 6 pro zrušení činnosti modifikačního obvodu. Na obr. 2 je příklad zapojení pro inicializaci mikropočítače pro mikroprocesor Intel 8080. Toto zapojení je vhodné pro neizolovaný prostor pro vstup a výstup a předpokládá jeho umístění v horní polovině celého adresovacího prostoru, která je charakterizována výskytem logické úrovně H na nejvyšším adresovém bitu. Dále se předpokládá, že zařízení pro vstup a výstup po-

užívá kód 1 z n na adresovací sběrnici. Pevná paměť je umístěna na začátku prostoru pro vstup a výstup, tj. v místě, které se pro kód 1 z n nevyužívá.

Modifikační obvod 1 na obr. 2 je na inicializační vodič 5 připojen prvním invertorem 11, jehož výstup je připojen na klopný obvod, sestavený z logických členů NAND 12, 13. Na výstup druhého logického členu 13 je připojen vstup třetího logického členu NAND 15, na jehož druhý vstup je připojen výstup druhého invertoru 14, k jehož vstupu je připojena výstupní sběrnice 8 mikroprocesoru 2.

Inicializace se zahájí přivedením impulsu úrovně H na inicializační vodič 5. Na inicializační vodič 5 je připojen invertor 11 modifikačního obvodu 1. Úroveň H na jeho vstupu vytvoří úroveň L na jeho výstupu a tím i přechod klopného obvodu z logických členů 12, 13 do stavu, v němž je na výstupu logického členu 13 úroveň L. Po skončení inicializačního impulsu zůstane na výstupu logického členu 13 úroveň L a současně mikroprocesor 2 vysílá po výstupní sběrnici 8 do modifikačního obvodu 1 signály pro čtení programové sekvence od nulové adresy. V modifikačním obvodu 1 je logickým členem 15 zajištěno vysílání úrovně H na vodič příslušejícímu nejvyššímu bitu adresy. Tím je zajištěna modifikace signálů pro čtení programové sekvence od nulové adresy na čtení od nejnižší adresy v prostoru pro vstup a výstup, tedy v prostoru, v němž je umístěna pevná paměť 4. Toto zapojení předpokládá, že v pevné paměti 4 je uložena instrukce skoku do podprogramu (CALL), před jejímž provedením se zapisuje návratová adresa do paměti. Při zápisu návratové adresy do paměti mikroprocesoru 2 generuje řídicí signál na vodič 6, který způsobí přechodem na úroveň L překlopení klopného obvodu z logických členů 12, 13 zpět a nastavení výstupu logického členu 13 na úroveň H. Protože na druhý vstup logického členu 15 je připojen výstup invertoru 14, jehož vstup je připojen na nejvyšší adresový bit mikroprocesoru 2, je na výstupu logického členu 15 úroveň shodná s úrovní tohoto adresového bitu a modifikační obvod 1 se dále neuplatní.

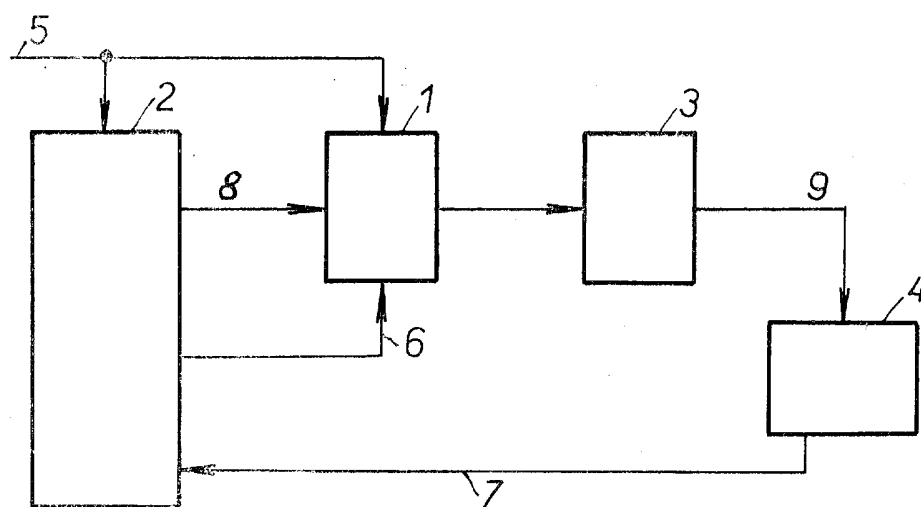
Obdobným způsobem lze řešit modifikační obvod 1 i pro jiné umístění začátku pevné paměti 4. Na příklad pro začátek na adrese s nejvyššími čtyřmi bity adresy s úrovní H je možné vložit invertor 14 a logický člen 15 do těchto nejvyšších čtyř bitů adresy.

PŘEDMĚT VYNÁLEZU

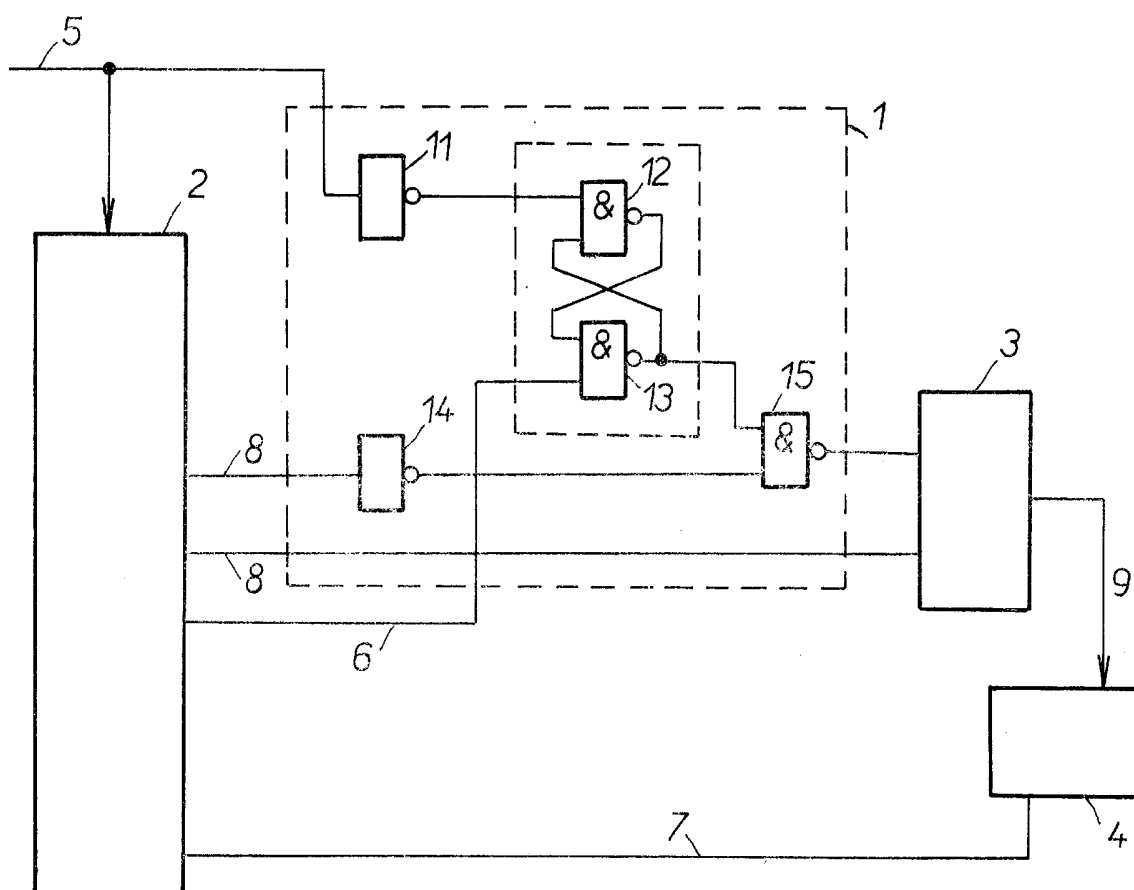
Zapojení pro inicializaci mikropočítače, vyznačené tím, že inicializační vodič (5) je připojen na první vstup mikroprocesoru (2) a první vstup modifikačního obvodu (1), jehož výstup je přes budič (3) výstupní sběrnice, výstupní sběrnici (9) mikropočítače a pevnou paměť (4), obsahující inicializační sekvenci, připojen na vstupní sběrnici

(7) mikroprocesoru (2), přičemž na druhý vstup modifikačního obvodu (1) je připojen mikroprocesor (2) vodičem (6) pro zrušení činnosti modifikačního obvodu (1) a na třetí vstup modifikačního obvodu (1) je připojena výstupní sběrnice (8) mikroprocesoru (2).

1 list výkresů



Obr. 1



Obr. 2