(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3667883号
(P3667883)
(45)発行日　平成17年7月6日(2005.7.6)　(24)登録日　平成17年4月15日(2005.4.15)

(51)Int.Cl.[7]　F I
H01S 5/223　H01S 5/223

請求項の数 3　(全 12 頁)

(21)出願番号　特願平8-167419
(22)出願日　平成8年6月27日(1996.6.27)
(65)公開番号　特開平10-12967
(43)公開日　平成10年1月16日(1998.1.16)
審査請求日　平成14年2月21日(2002.2.21)

(73)特許権者　000001889
三洋電機株式会社
大阪府守口市京阪本通２丁目５番５号
(74)代理人　100111383
弁理士　芝野　正雅
(72)発明者　上谷　▲高▼弘
大阪府守口市京阪本通２丁目５番５号
三洋電機株式会社内
(72)発明者　▲廣▼山　良治
大阪府守口市京阪本通２丁目５番５号
三洋電機株式会社内

審査官　道祖土　新吾

最終頁に続く

(54)【発明の名称】半導体レーザ素子

(57)【特許請求の範囲】

【請求項１】

第１導電型基板上に形成された、前記第１導電型クラッド層と、活性層と、前記第１導電型とは逆の導電型となる第２導電型でストライプ状の段差部を有するクラッド層と、第１導電型電流ブロック層と、からなる半導体レーザ素子において、

前記第１導電型電流ブロック層が、前記第２導電型クラッド層のストライプ側面に隣接して形成された第１導電型第１電流ブロック層と、前記第１導電型第１電流ブロック層に積層された第１導電型第２電流ブロック層と、前記第１電流ブロック層と第２電流ブロック層と第２導電型クラッド層の平坦部とに夫々相隣接する第１導電型第３電流ブロック層と、により構成され、

前記活性層、前記第２導電型クラッド層、前記第１導電型第１電流ブロック層の実屈折率を、それぞれ、n_{act}、n_{c1}、n_{b1}とするとき、

$$n_{b1} < n_{c1} < n_{act}$$

であり、

さらに、前記第２導電型クラッド層、前記第１導電型第１電流ブロック層、前記第１導電型第２電流ブロック層、前記第１導電型第３電流ブロック層のバンドギャップエネルギーを、それぞれ、E_{c1}、E_{b1}、E_{b2}、E_{b3}とするとき、発振光のバンドギャップエネルギーE_gに対して、

$$E_{b3} < E_g < E_{c1} < E_{b1}$$

であり、

さらに、前記第２導電型クラッド層、前記第１導電型第１電流ブロック層、前記第１導電型第２電流ブロック層、前記第１導電型第３電流ブロック層の熱伝導率を、それぞれ、σ_{c1}、σ_{b1}、σ_{b2}、σ_{b3}とするとき、

$$\sigma_{c1} < \sigma_{b1} < \underline{\sigma_{b2}、かつ、}$$
$$\underline{\sigma_{c1} < \sigma_{b1} < \sigma_{b3}}$$

であることを特徴とする半導体レーザ素子。

【請求項２】

前記第２導電型クラッド層が$(Al_{x1}Ga_{1-x1})_{y1}In_{1-y1}P$からなると共に、前記第１導電型第１電流ブロック層が$(Al_{x2}Ga_{1-x2})_{y2}In_{1-y2}P$（$0<x1<x2\leqq1$、$0<y1<1$、$0<y2<1$）からなり、且つ、前記第１導電型第２及び第３電流ブロック層がＧａＡｓからなることを特徴とする請求項１記載の半導体レーザ素子。

【請求項３】

前記第１導電型第１電流ブロック層の前記第２導電型クラッド層平坦部上の幅が１μｍ以上５μｍ以下であることを特徴とする請求項１又は請求項２記載の半導体レーザ素子。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は半導体レーザ素子に関する。

【０００２】

【従来の技術】

現在、ＤＶＤ（デジタルビデオディスク）をはじめとする高密度光ディスク用の光源として、ＡｌＧａＩｎＰ系の赤色半導体レーザの開発が活発に進められている。とりわけ、斯る光源としては、システムにおける書き込み速度の高速化のために、レーザ素子の高出力化、高信頼性化、低しきい値電流化、低動作電流化等の特性改善が求められている。

【０００３】

図８にリッジ埋め込み型ＡｌＧａＩｎＰ系可視光半導体レーザの第１の従来例を示す。この素子は、ｎ型ＧａＡｓ基板（４１）上に、ｎ型ＧａＩｎＰバッファ層（４２）、ｎ型ＡｌＧａＩｎＰクラッド層（４３）、ＧａＩｎＰ／ＡｌＧａＩｎＰ量子井戸活性層（４４）、をこの順に積層し、さらにその上部には、平坦部（４５ａ）とこの平坦部（４５ａ）の中央に紙面に対して垂直な方向にストライプ状のリッジ部（４５ｂ）とからなるｐ型ＡｌＧａＩｎＰクラッド層（４５）、ｐ型ＡｌＧａＩｎＰクラッド層（４５）のリッジ部（４５ｂ）上に形成されたｐ型ＧａＩｎＰコンタクト層（４６）、ｐ型ＧａＡｓキャップ層（４７）をこの順に積層すると共に、ｐ型ＧａＩｎＰコンタクト層（４６）とｐ型ＡｌＧａＩｎＰクラッド層（４５）のリッジ部（４５ｂ）の両側面及び、ｐ型ＡｌＧａＩｎＰクラッド層（４５）の平坦部（４５ａ）上に被着すべく設けられたｎ型ＧａＡｓ電流ブロック層（４８）がある。

【０００４】

斯る構造を採用することで、ｎ型電流ブロック層（４８）は、ｐ型クラッド層（４５）に対し電気的には電流狭窄層として有効に機能することとなり、発振しきい値電流の低減化が図れることとなる。

【０００５】

然し乍ら、その一方で、この様なｎ型電流ブロック層を使用すると、光学的にはレーザ素子としての光損失が増大するので、発振しきい値電流の増大につながるという問題が発生する。即ち、ｎ型ＧａＡｓ電流ブロック層（４８）の屈折率はｐ型ＡｌＧａＩｎＰクラッド層（４５）のそれよりも大きいため、活性層（４４）で発生した光のうち、ｐ型クラッド層リッジ部（４５ｂ）近傍の光は吸収されないが、ｐ型クラッド層平坦部（４５ａ）での光は、ｎ型電流ブロック層（４８）に吸収されてしまうこととなる。

【０００６】

この結果として、活性層（４４）の水平方向に実効的な屈折率差（リッジ部（４５ｂ）に比べ、平坦部（４５ａ）での屈折率が低くなる）が生じ、屈折率光導波が実現できる。し

たがって、この構造では、ｎ型電流ブロック層（４８）での光吸収がレーザ発振上の損失となり、特に高出力レーザ構造になればなるほどこの量が増加するため、発振しきい値電流が増加するという問題があった。

【０００７】

この半導体レーザ素子の低しきい値電流化を実現する為に、実屈折率導波を利用する方法、例えば図９が提案されている（IEEE JOURNAL OF SELECTEDTOPICSIN QUANTUM ELECTRONICS,VOL.1,NO.2,PP.723-727,JUNE 1995）。図９に示す第２の従来例では、図８と同一のものは同符号を付している。

【０００８】

この第２の従来例の構造は、前述した図８のｎ型ＧａＡｓ電流ブロック層（４８）に代えて、１００ｎｍ厚のアンドープ$Al_{0.5}In_{0.5}P$層（４９）と５００ｎｍ厚のＳｉドープｎ型ＧａＡｓ層（５０）との積層体を、ｐ型ＧａＩｎＰコンタクト層（４６）とｐ型ＡｌＧａＩｎＰクラッド層（４５）に連なって形成された選択埋め込み層を設けたことを特徴としている。

【０００９】

これによれば、$Al_{0.5}In_{0.5}P$層（４９）の屈折率は、ｐ型$(Al_{0.6}Ga_{0.4})_{0.5}In_{0.5}P$クラッド層（４５）の屈折率よりも小さいので、平坦部（４５ａ）上のＡｌＩｎＰ層（４９）での光吸収は減少することになる。また、ＡｌＩｎＰ層（４９）の上部に積層しているｎ型ＧａＡｓ層（５０）を電流ブロック層として機能させているのは第１の従来例と同様である。したがって、導波路損失が低減され、低しきい値電流及び良好なスロープ効率が実現できる。

【００１０】

【発明が解決しようとする課題】

しかしながら、ＡｌＩｎＰはＧａＡｓより熱伝導が悪い材料であり、活性層（４４）で発生した熱をｐ型ＧａＡｓキャップ層（４７）へ効率よく伝導できないので、レーザ素子の電流－光出力特性において温度特性が悪くなるという問題が生じる。これはＡｌＩｎＰの替わりにＡｌＧａＩｎＰを用いた場合でも同様である。

【００１１】

本発明は上述の問題点に鑑み成されたものであり、電流ブロック層部における放熱特性を改善することが目的であり、良好な発振しきい値電流及びスロープ効率特性を維持し、且つ、温度特性の優れた半導体レーザ素子を提供することが目的である。

【００１２】

【課題を解決するための手段】

本発明の半導体レーザ素子は、第１導電型基板（１）上に形成された、前記第１導電型クラッド層（３）、活性層（４）、前記第１導電型とは逆の導電型となる第２導電型でストライプ状の段差部を有するクラッド層（５）、複数の第１導電型電流ブロック層（７，８，９）からなる半導体レーザ素子であり、前記第１導電型電流ブロック層が、前記第２導電型クラッド層（５）のストライプ側面に隣接して形成された第１導電型第１電流ブロック層（７）と、前記第１導電型第１電流ブロック層（７）に積層された第１導電型第２電流ブロック層（８）と、前記第１電流ブロック層（７）と第２電流ブロック層（８）と第２導電型クラッド層の平坦部とに夫々相隣接する第１導電型第３電流ブロック層（９）とにより構成され、前記活性層（４）、前記第２導電型クラッド層（５）、前記第１導電型第１電流ブロック層（７）の実屈折率を、それぞれ、n_{act}、n_{c1}、n_{b1}とするとき、

$$n_{b1} < n_{c1} < n_{act}$$

であり、

さらに、前記第２導電型クラッド層（５）、前記第１導電型第１電流ブロック層（７）、前記第１導電型第２電流ブロック層（８）、前記第１導電型第３電流ブロック層（９）のバンドギャップエネルギーを、それぞれ、E_{c1}、E_{b1}、E_{b2}、E_{b3}とするとき、発振光のバンドギャップエネルギーE_gに対して、

$$E_{b3} < E_g < E_{c1} < E_{b1}$$

であり、
さらに、前記第２導電型クラッド層（５）、前記第１導電型第１電流ブロック層（７）、前記第１導電型第２電流ブロック層（８）、前記第１導電型第３電流ブロック層（９）の熱伝導率を、それぞれ、σ_{c1}、σ_{b1}、σ_{b2}、σ_{b3}とするとき、

$$\sigma_{c1} < \sigma_{b1} < \sigma_{b2}、かつ、$$
$$\sigma_{c1} \leq \sigma_{b1} \leq \sigma_{b3}$$

であることを特徴とする。
【００１３】
この場合、前記第１導電型第１電流ブロック層（７）の屈折率は前記第２導電型クラッド層（５）のそれよりも小さいので、前記第１導電型第１電流ブロック層（７）での光吸収が低減され、活性層（４）に光が効率良く閉じ込められ、さらに、導波路損失が低減されるため、低しきい値電流と良好なスロープ効率が実現できる。
【００１４】
また、前記第１導電型第１電流ブロック層（７）の熱伝導率は、前記第２導電型クラッド層（５）より良く、さらに、前記第１導電型第２電流ブロック層（８）及び前記第１導電型第３電流ブロック層（９）の熱伝導率は、前記第１導電型第１電流ブロック層よりも良いので、前記活性層で発生した熱を効率よく前記第２導電型キャップ層（１０）に逃がすことができるので、温度特性の改善に効果がある。
【００１５】
特に、本発明の半導体レーザ素子は、前記第２導電型クラッド層（５）が$(Al_{x1}Ga_{1-x1})_{y1}In_{1-y1}P$からなると共に、前記第１導電型第１電流ブロック層（７）が$(Al_{x2}Ga_{1-x2})_{y2}In_{1-y2}P$（$0<x1<x2\leqq1$、$0<y1<1$、$0<y2<1$）からなり、且つ、前記第１導電型第２及び第３電流ブロック層（８，９）がＧａＡｓからなることを特徴とする。
【００１６】
この場合、前記第２導電型クラッド層（５）の平坦部厚は０．８μｍ以下が好ましく、前記第１導電型第１電流ブロック層（７）厚は０．５～０．７５μｍが好ましく、且つ、前記第１導電型第２及び第３電流ブロック層（８，９）厚は０．３μｍ以上が好ましい。
【００１７】
この場合、前記第１導電型第３電流ブロック層（９）による電流狭窄効果が大きく、かつ、該第１電流ブロック層（７）での光吸収が少なくなり、また、前記第１導電型第２電流ブロック層（８）での放熱効果に優れている。
【００１８】
特に、本発明の半導体レーザ素子は、前記第１導電型第１電流ブロック層の前記第２導電型クラッド層平坦部上の幅が１μｍ以上５μｍ以下であることを特徴とする。
【００１９】
この場合に、前記第１導電型電流ブロック層（７）による電流狭窄効果が大きく、また、前記第１導電型第２電流ブロック層（８）での光吸収が少なく、放熱効果に優れている。
【００２０】
【発明の実施の形態】
本発明の第１の実施形態であるＡｌＧａＩｎＰ系半導体レーザ素子を図を用いて説明する。素子は、歪み補償型量子井戸活性層を有するリッジ埋め込み型の屈折率導波型レーザ構造を有しており、有機金属気相結晶成長（ＭＯＣＶＤ）法によって、作製した。尚、図１（ａ）は、半導体レーザ素子の断面構造模式図、図１（ｂ）は量子井戸活性層近傍のバンド構造模式図である。
【００２１】
図１（ａ）中の、（１）は（１００）面を主面とし、［０１１］方向に数度（本形態では９度）傾斜したｎ型ＧａＡｓ基板であり、発振波長の短波長化に有効なものである。このｎ型ＧａＡｓ基板（１）上に、ｎ型$Ga_{x1}In_{1-x1}P$バッファ層（本形態では$x1=0.5$、層厚０．３μｍ）（２）が形成されている。

【００２２】
このｎ型バッファ層２上に、ｎ型$(Al_{x1}Ga_{1-x1})_{x2}In_{1-x2}P$クラッド層（本形態では、ｘ１＝０．７、ｘ２＝０．５、層厚０．８～１．２μｍ、Ｓｉドープ）（３）が形成されている。
【００２３】
図１（ｂ）に示すように、このｎ型クラッド層（３）上には、$Ga_qIn_{1-q}P$引っ張り歪多重量子井戸層（本形態ではｑ＝０．６５、３層、各層厚１００Å、歪み＝－１０％）（４ａ）と$(Al_{r1}Ga_{1-r1})_{r2}In_{1-r2}P$圧縮歪多重量子障壁層（本形態ではｒ１＝０．５、ｒ２＝０．４４、２層、各層厚４０Å）（４ｂ）が交互に積層された量子井戸構造からなるアンドープの活性層（４）が形成されている。
【００２４】
この活性層（４）上には、層厚０．１μｍの平坦部（５ａ）と紙面に対して垂直な方向にストライプ状リッジ部（本形態では、断面が台形状であって、その下部幅は４μｍ、上部幅は２μｍ、高さ０．７～０．８μｍ）（５ｂ）を有する、ｐ型$(Al_{y1}Ga_{1-y1})_{y2}In_{1-y2}P$クラッド層（本形態では、ｙ１＝０．７、ｙ２＝０．５）（５）が形成されている。
【００２５】
このｐ型クラッド層リッジ部（５ｂ）上には、ｐ型$Ga_zIn_{1-z}P$コンタクト層（本形態ではｚ＝０．５、層厚０．１μｍ）（６）が形成されており、さらに、前記平坦部（５ａ）上及びリッジ部（５ｂ）の側面に連なって、ｐ型クラッド層（５）より実屈折率が小さく、発振光のエネルギー（ｈν）よりエネルギーの大きなバンドギャップ（E_g：$E_g>h\nu$）を有するｎ型$Al_SIn_{1-S}P$第１電流ブロック層（本形態ではＳ＝０．５、層厚０．５μｍ）（７）が形成されている。
【００２６】
このｎ型第１電流ブロック層（７）上には、ｎ型ＧａＡｓ第２電流ブロック層（本形態では層厚０．１μｍ）（８）が平坦部（５ａ）の直上付近に形成され、さらに、このｎ型第１電流ブロック層（７）及びｎ型第２電流ブロック層（８）の側面に隣接し、前記ｐ型クラッド層平坦部（５ａ）上には、ｐ型クラッド層（５）並びにｎ型第１電流ブロック層（７）よりも実屈折率が大きく、且つ、熱伝導率が大きく、発振光のエネルギーよりバンドギャップの小さい、ｎ型ＧａＡｓ第３電流ブロック層（９）が、形成されている。
【００２７】
コンタクト層（６）、第１電流ブロック層（７）、第２電流ブロック層（８）及び第３電流ブロック層（９）の各表面に連なるように、ｐ型ＧａＡｓキャップ層（本形態では層厚３～５μｍ）（１０）が形成されている。そして、上記キャップ層（１０）の上面、並びに、上記基板（１）の下面には電極が形成されている。
【００２８】
図２は、この第１の実施形態であるＡｌＧａＩｎＰ系半導体レーザ素子の各製造工程を示す断面図である。
【００２９】
まず、図２（ａ）では、まず、ｎ型ＧａＡｓ基板（１）上に、ｎ型ＧａＩｎＰバッファ層（２）、ｎ型ＡｌＧａＩｎＰクラッド層（３）、多重量子井戸活性層（４）、ｐ型ＡｌＧａＩｎＰクラッド層（５）、ｐ型ＧａＩｎＰコンタクト層（６）を連続して結晶成長する。
【００３０】
次に、図２（ｂ）では、SiO_2等の誘電体マスク（２０１）を介して、ｐ型 ＡｌＧａＩｎＰクラッド層（５）、ｐ型ＧａＩｎＰコンタクト層（６）に、エッチングで、ｐ型ＡｌＧａＩｎＰ層リッジ部（５ａ）及びｐ型ＡｌＧａＩｎＰ層平坦部（５ｂ）からなるリッジストライプを形成する。
【００３１】
図２（ｃ）では、ｐ型ＡｌＧａＩｎＰ層平坦部（５ｂ）上に、誘電体マスク（２０１）を

介して、ｎ型第１電流ブロック層（７）並びにｎ型ＧａＡｓ第２電流ブロック層（８）を連続して選択埋め込み成長する。

【００３２】

さらに、図２（ｄ）で、誘電体マスク（２０２）を介して、エッチンングで、リッジストライプを形成する。

【００３３】

図２（ｅ）で、ｎ型ＧａＡｓ第３電流ブロック層（９）を選択成長し、誘電体マスク（２０２）を除去後、ｐ型ＧａＡｓキャップ層（１０）を結晶成長し、最後に、電極形成を行う。

【００３４】

本発明の第１の実施形態による半導体レーザ素子の基本構成は、ストライプ状リッジ部（５ｂ）の両側に、ＡｌＧａＩｎＰクラッド層（５）よりも実屈折率の低い、ＡｌＩｎＰ第１電流ブロック層（７）を設けている。このため、ｐ型ＡｌＧａＩｎＰクラッド層（５）のストライプリッジ部（５ａ）に比べ、平坦部（５ｂ）での実屈折率が低くなるので、活性層（４）に平行な方向に光を閉じ込め、且つ、レーザ発振の上ではロスとなる電流ブロック領域、特に、ＡｌＩｎＰ第１電流ブロック層（７）近傍での光吸収を低減するので、発振しきい値電流の低減とスロープ効率の改善が図られる。

【００３５】

素子の設計条件について、以下に述べる。

【００３６】

まず、活性層（４）、ｐ型クラッド層（５）、第１電流ブロック層（７）の実屈折率を、それぞれ、n_{act}、n_{cl}、n_{b1}とすると、

$n_{b1} < n_{cl} < n_{act}$

なる関係を設定する。即ち、ＡｌＩｎＰ第１電流ブロック層（７）の実屈折率n_{b1}をｐ型ＡｌＧａＩｎＰクラッド層（５）の実屈折率n_{cl}よりも低くすると、第１電流ブロック層（７）での光吸収ロスを低減することができ、活性層（４）に効率的に光を閉じ込めることができるので、発振しきい値電流の低減とスロープ効率の改善が図られる。

【００３７】

屈折率に重要な影響を及ぼすパラメータは、ｐ型クラッド層平坦部（５ａ）厚である。図３は、ｐ型クラッド層平坦部（５ａ）厚ｔclと、ｐ型クラッド層リッジ部（５ｂ）直下及び平坦部（５ａ）周辺領域における活性層（４）の実屈折率差Δｎの関係を、計算により求めたものである。安定な実屈折率導波を実現するために必要な実屈折率差は最低3×10^{-3}以上であることから、ｐ型クラッド層平坦部（５ａ）厚ｔclの最適値は、１３００Å以下が好ましい。さらに好ましくは、5×10^{-3}以上の実屈折率差を得るための８００Å以下である。また、ｐ型クラッド層平坦部（５ａ）表面は、活性層（４）に積層されているため、製造途中で該層（４）が大気に晒される危険性があるので、ｐ型クラッド層平坦部（５ａ）厚は１００Å以上とするのが好ましい。

【００３８】

次に、ｐ型クラッド層（５）、第１電流ブロック層（７）、第２電流ブロック層（８）、第３電流ブロック層（９）、それぞれのバンドギャップエネルギーを、E_{cl}、E_{b1}、E_{b2}、E_{b3}とするとき、発振光のバンドギャップエネルギーE_gに対して、

$E_{b2} \leqq E_{b3} < E_g < E_{cl} < E_{b1}$

なる関係を設定する。

【００３９】

第１電流ブロック層（７）は、バンドギャップエネルギーをｐ型クラッド層（５）より大きくすると、その屈折率は小さくなるので、光吸収ロスを低減できる。また、ｐ型クラッド層（５）のバンドギャップエネルギーを発振光のそれよりも大きくすると、活性層（４）で発生した光は活性層（４）内に効率良く閉じ込められる。ＡｌＩｎＰ第１電流ブロック層（７）は従来のＧａＡｓに比べて電流狭窄効果が弱いので、それを補うために、第２電流ブロック層（８）はｎ型ＧａＡｓとすることが好ましい。第３電流ブロック層（９）

は、第１電流ブロック層（７）よりも熱伝導率がよい材料であれば放熱効果が改善されるので、特に好ましくはＧａＡｓである。この場合、E_{b2}とE_{b3}は同じである。

【００４０】

さらに、第１電流ブロック層（７）、第２電流ブロック層（８）、第３電流ブロック層（９）、ｐ型クラッド層（５）の熱伝導率を、それぞれ、σ_{b1}、σ_{b2}、σ_{b3}、σ_{cl}とするとき、

$$\sigma_{cl} < \sigma_{b1} < \sigma_{b2} \leqq \sigma_{b3}$$

なる関係を設定する。一般に、化合物半導体は、４元系よりも３元系、３元系よりも２元系の方が、熱伝導率は良い。ｐ型ＡｌＧａＩｎＰクラッド層（５）よりも熱伝導率の良いＡｌＩｎＰ第１電流ブロック層（７）、このＡｌＩｎＰ第１電流ブロック層（７）よりも熱伝導率の良い第２電流ブロック層（８）及び第３電流ブロック層（９）を設けることで、活性層（４）で発生した熱を効率よくＧａＡｓキャップ層（１０）に逃がすことができる。第２電流ブロック層（８）と第３電流ブロック層（９）は、好ましくはいずれも最も熱伝導率の良いｎ型ＧａＡｓである。

【００４１】

ｐ型ＡｌＧａＩｎＰ層平坦部（５ａ）上の第１電流ブロック層（７）の幅W_{b1}は、広すぎると素子の熱伝導が悪くなり、狭すぎるとｎ型ＧａＡｓ第３電流ブロック層（９）での光吸収が大きくり、発振しきい値電流の増大並びに熱伝導の悪化を招く。図４は、第１電流ブロック層（７）の幅W_{b1}と最高発振温度の関係を示したものである。温度特性を改善するための第１電流ブロック層（７）の幅W_{b1}は、７μｍ以下が好ましく、さらに好ましくは、１μｍ以上５μｍ以下である。

【００４２】

図５は、第１電流ブロック層（７）の平坦部厚t_{b1}と発振しきい値電流の関係を実験により求めたものである。素子は共振器長が４００μｍで端面コートは施していない。第１電流ブロック層（７）の平坦部厚t_{b1}は、０．３μｍ以上１μｍ以下が好ましく、さらに好ましくは、発振しきい値電流が最小となる０．５μｍ以上０．７５μｍ以下である。

【００４３】

また、ＧａＡｓ第２電流ブロック層（８）は、ＡｌＩｎＰ第１電流ブロック層（７）が従来のＧａＡｓ電流ブロック層に比べて弱い電流狭窄効果を補い、効率的に電流閉じ込めを行うために、０．３μｍ以上の層厚が必要である。

【００４４】

ＧａＡｓ第３電流ブロック層（９）は、ＧａＡｓ第２電流ブロック層（８）と同様に０．３μｍ以上の層厚が必要である。このＧａＡｓ第３電流ブロック層（９）は、ＧａＩｎＰ第１電流ブロック層（７）に比べて熱伝導に優れているため、活性層（４）で発生した熱を効率よくキャップ層（１０）に放熱できる。

【００４５】

図６は、本発明の第１の実施形態である半導体レーザ素子の、７０℃における電流－光出力特性を従来構造例と比較したものである。しきい値電流及びスロープ効率とも本発明が優れており、温度特性を改善できていることが分かる。

【００４６】

本発明の第１の実施形態は、ストライプ状リッジ部を有する半導体レーザ素子についてであったが、本発明の第２の実施形態はストライプ状欠除部を有する電流ブロック層を備えた、例えばセルフアライン型半導体レーザ素子等についてである。

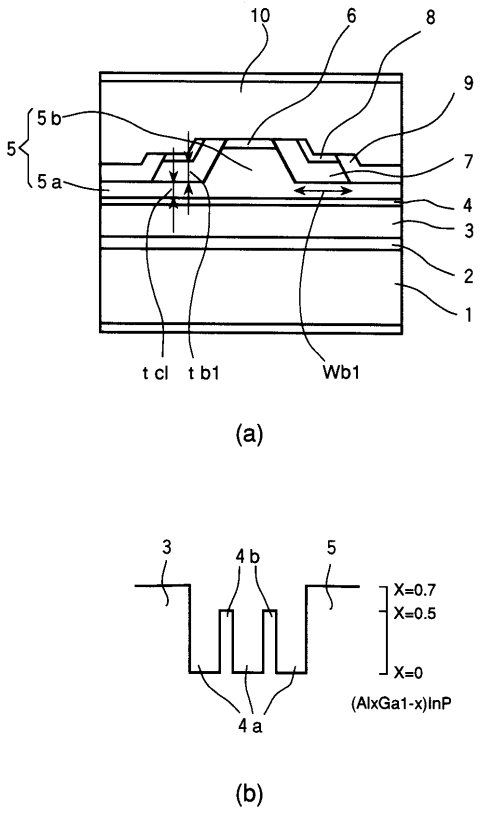
【００４７】

本発明の第２の実施形態の断面構造模式図を図７に示す。図７において、（３１）はｎ型ＧａＡｓ基板、（３２）はｎ型ＧａＩｎＰバッファ層、（３３）はｎ型ＡｌＧａＩｎＰクラッド層、（３４）はＧａＩｎＰ／ＡｌＧａＩｎＰ量子井戸活性層、（３５）はｐ型ＡｌＧａＩｎＰクラッド層、（３６）はｐ型ＧａＡｓキャップ層、（３７）はｎ型ＡｌＩｎＰ第１電流ブロック層、（３８）はｎ型ＧａＡｓ第２電流ブロック層、（３９）はｎ型ＧａＡｓ第３電流ブロック層である。各層の膜厚並びに組成は第１の実施形態とほぼ同じであ

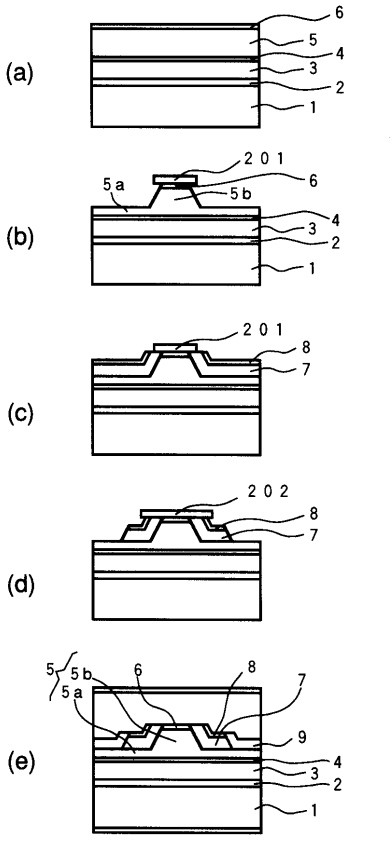
る。
【００４８】
本発明の第２の実施形態の作製工程は、まず、ｎ型ＧａＡｓ基板（３１）上に、ｎ型ＧａＩｎＰバッファ層（３２）、ｎ型ＡｌＧａＩｎＰクラッド層（３３）、ＧａＩｎＰ／ＡｌＧａＩｎＰ量子井戸活性層（３４）、ｐ型ＡｌＧａＩｎＰクラッド層（３５）、ｐ型ＧａＡｓキャップ層（３６）、ｎ型ＡｌＩｎＰ第１電流ブロック層（３７）、ｎ型ＧａＡｓ第２電流ブロック層（３８）までを連続して結晶成長する。
【００４９】
次に、ｎ型ＡｌＩｎＰ第１電流ブロック層（３７）、ｎ型ＧａＡｓ第２電流ブロック層（３８）に、エッチングによって、ストライプリッジ部（本形態では、下部幅８μｍ、上部幅６μｍ）を形成後、ｎ型ＧａＡｓ第３電流ブロック層（３９）を選択成長する。
【００５０】
続いて、ｎ型ＡｌＩｎＰ第１電流ブロック層（３７）、ｎ型ＧａＡｓ第２電流ブロック層（３８）に、エッチングによって、ストライプ状欠除部（本形態では、下部幅２μｍ、上部幅４μｍ）を形成後、ｐ型ＡｌＧａＩｎＰクラッド層（３５）を再度成長し、その上にｐ型ＧａＡｓキャップ層（３６）を成長する。
【００５１】
本発明の第２の実施形態の半導体レーザ素子の基本構成は、ストライプ状欠除部の両側に、ＡｌＧａＩｎＰクラッド層（３５）よりも実屈折率の低い、ＡｌＩｎＰ第１電流ブロック層（３７）を設けている。このため、ｐ型ＡｌＧａＩｎＰクラッド層（３５）のストライプ状欠除部に比べ、ｐ型ＡｌＩｎＰ第１電流ブロック層（３７）での実屈折率が低くなるので、活性層（３４）に平行な方向に光を閉じ込め、且つ、レーザ発振の上ではロスとなる電流ブロック領域、特に、ＡｌＩｎＰ第１電流ブロック層（３７）近傍での光吸収を低減するので、発振しきい値電流の低減とスロープ効率の改善が図られる。
【００５２】
また、ｐ型ＡｌＧａＩｎＰクラッド層（３５）よりも熱伝導率の良いＡｌＩｎＰ第１電流ブロック層（３７）、このＡｌＩｎＰ第１電流ブロック層（３７）よりも熱伝導率の良い第２電流ブロック層（３８）及び第３電流ブロック層（３９）を設けることで、活性層（３４）で発生した熱を効率よくＧａＡｓキャップ層（３６）に逃がすことができるので、温度特性を改善することができる。
【００５３】
また、上述の本発明の第１及び第２の実施形態では、活性層は多重量子井戸構造としたが、単一量子井戸構造からなってもよく、また、非量子井戸層である活性層でもよい。
【００５４】
さらには、上述の本発明の第１及び第２の実施形態では、ＡｌＧａＩｎＰ系半導体レーザ素子について述べたが、他の材料系、例えばＡｌＧａＡｓ系の半導体レーザ素子にも適宜応用できる。
【００５５】
【発明の効果】
本発明によれば、クラッド層よりも低屈折率の電流ブロック層によって光吸収スを低減することによって、低しきい値電流を実現し、また、前記電流ブロック層に積層あるいは相隣接した熱伝導率の良い他の電流ブロック層によって、活性層で発生した熱を効率よくキャップ層に逃がし温度特性の改善に効果がある、半導体レーザ素子を提供できる。
【図面の簡単な説明】
【図１】（ａ）本発明の第１の実施形態である半導体レーザ素子の断面構造模式図である。
（ｂ）本発明の第１の実施形態である半導体レーザ素子の活性層近傍のバンド構造模式図である。
【図２】本発明の第１の実施形態である半導体レーザ素子の作製工程を示す断面図である。

【図３】ｐ型クラッド層平坦部厚と実屈折率差との関係を示す図である。
【図４】第１電流ブロック層幅と素子の最高発振温度との関係を示す図である。
【図５】第１電流ブロック層厚としきい値電流の関係を示す図である。
【図６】本発明の第１の実施形態である半導体レーザ素子の電流－光出力特性を示す図である。
【図７】本発明の第２の実施形態である半導体レーザ素子の断面構造模式図である。
【図８】第１の従来例である半導体レーザ素子の断面構造模式図である。
【図９】第２の従来例である半導体レーザ素子の断面構造模式図である。
【符号の説明】
１　　ｎ型ＧａＡｓ基板
２　　ｎ型ＧａＩｎＰバッファ層
３　　ｎ型ＡｌＧａＩｎＰクラッド層
４　　活性層
４ａ　多重量子井戸層
４ｂ　多重量子障壁層
５　　ｐ型ＡｌＧａＩｎＰクラッド層
５ａ　ｐ型ＡｌＧａＩｎＰクラッド層平坦部
５ｂ　ｐ型ＡｌＧａＩｎＰクラッド層リッジ部
６　　ｐ型コンタクト層
７　　ｎ型ＡｌＩｎＰ第１電流ブロック層
８　　ｎ型ＧａＡｓ第２電流ブロック層
９　　ｎ型ＧａＡｓ第３電流ブロック層
１０　ｐ型ＧａＡｓキャップ層

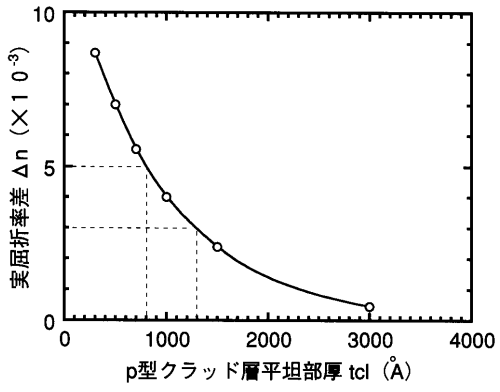
【図１】



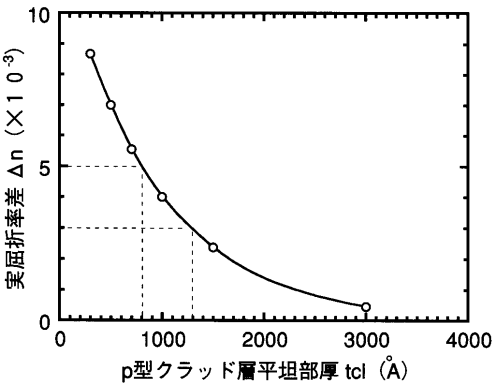
【図２】



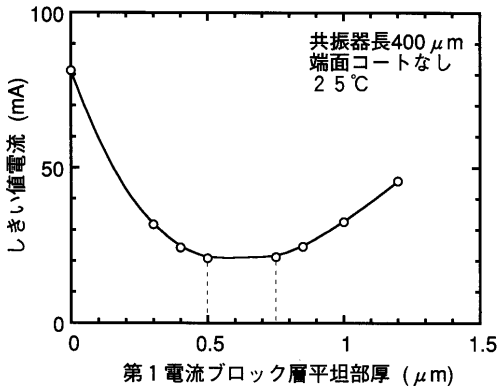
【図３】


10
5
0
実屈折率差 Δn（×１０-3）
0
1000
2000
3000
4000
p型クラッド層平坦部厚 tcl（Å）

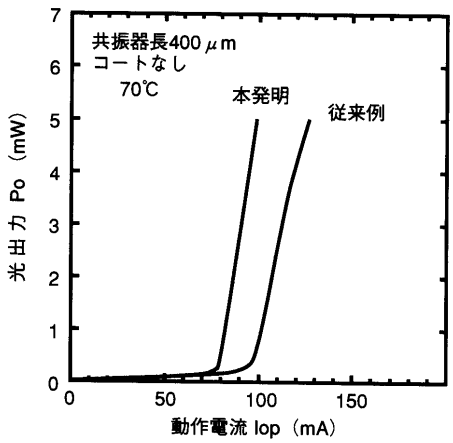
【図４】


10
5
0
実屈折率差 Δn（×１０-3）
0
1000
2000
3000
4000
p型クラッド層平坦部厚 tcl（Å）

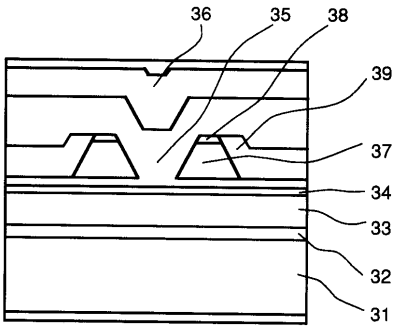
【図５】


100
50
0
しきい値電流（mA）
共振器長400μm
端面コートなし
２５℃
0
0.5
1
1.5
第１電流ブロック層平坦部厚（μm）

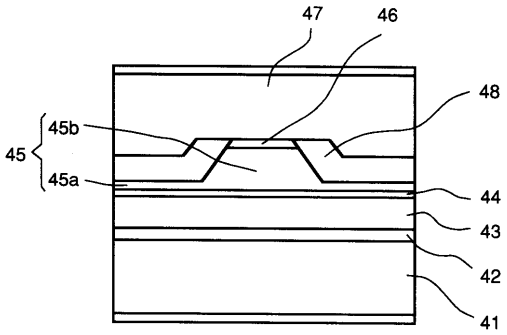
【図６】


7
6
5
4
3
2
1
0
光出力 Po（mW）
共振器長400μm
コートなし
70℃
本発明
従来例
0
50
100
150
動作電流 Iop（mA）

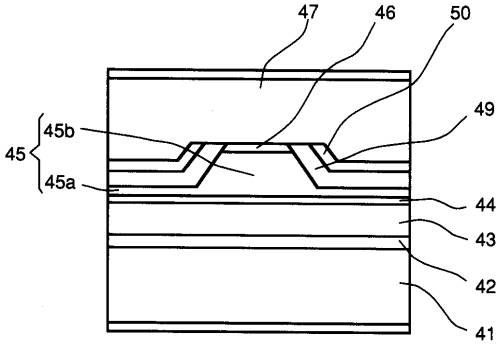
【図７】


36
35
38
39
37
34
33
32
31

【図８】


47
46
48
45
45b
45a
44
43
42
41

【図９】


47
46
50
49
45
45b
45a
44
43
42
41

フロントページの続き

(56)参考文献 特開平０８－１２５２７３（ＪＰ，Ａ）
特開平０８－０３２１７７（ＪＰ，Ａ）
特開平０６－０７７５８９（ＪＰ，Ａ）
特開平０７－１０６６８７（ＪＰ，Ａ）
特開平０６－１９６８２０（ＪＰ，Ａ）
特開平０７－００７２３０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H01S5/00-5/50