



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201528480 A

(43) 公開日：中華民國 104 (2015) 年 07 月 16 日

(21) 申請案號：103117204

(22) 申請日：中華民國 103 (2014) 年 05 月 15 日

(51) Int. Cl. : H01L27/12 (2006.01)

G02F1/1362 (2006.01)

G02F1/133 (2006.01)

(30) 優先權：2014/01/07 南韓

10-2014-0001804

(71) 申請人：三星顯示器有限公司 (南韓) SAMSUNG DISPLAY CO., LTD. (KR)
南韓

(72) 發明人：具本龍 KOO, BON-YONG (KR)；孫東延 SON, DONG-YEON (KR)

(74) 代理人：李國光；張仲謙

申請實體審查：無 申請專利範圍項數：10 項 圖式數：17 共 55 頁

(54) 名稱

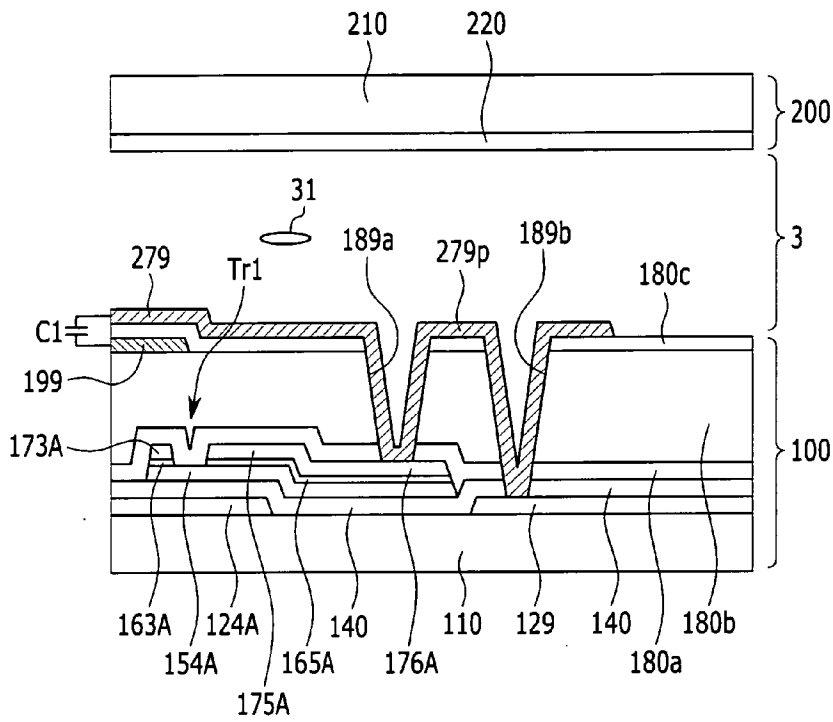
具有整合電容及縮小尺寸的顯示裝置

DISPLAY DEVICE HAVING INTEGRAL CAPACITORS AND REDUCED SIZE

(57) 摘要

顯示裝置的單片整合閘極線驅動電路的輸出級具有升壓的電容器、源極隨耦器結構，其中相當大面積電晶體(Tr1)在其汲極接受來自提供時脈訊號軌(CK)的驅動電源、驅動各別的閘極線的電晶體的源極以及連接至該電晶體的閘極和源極的相當大面積升壓電容器(C1)。為了降低基板區域的消耗，相當大面積升壓電容器被規劃重疊於電晶體，於此同時相當低的介電常數的相當厚的第一絕緣層位在電晶體和重疊的升壓電容器之間。

The output stage of a monolithically integrated gate line driver circuit of a display device has a capacitor boosted, source-follower configuration in which a relatively large area transistor (Tr1) receives drive power at its drain from a clock signal providing rail (CK), a source of the transistor drives a respective gate line and a relatively large area boost capacitor (C1) connects to gate and the source of the transistor. In order to reduce consumption of substrate area, the relatively large area boost capacitor is laid out to overlap the transistor while a relatively thick first insulating layer of relatively low dielectric constant is positioned between the transistor and the overlying boost capacitor.



第 14 圖

- 3 . . . 液晶層
- 31 . . . 液晶分子
- 100 . . . 下部面板
- 110 . . . 絕緣基板
- 124A . . . 閘極電極
- 129 . . . 端部
- 140 . . . 閘極絕緣層
- 154A . . . 半導體部分
- 163A、165A . . . 歐姆接觸
- 173A . . . 汲極電極
- 175A . . . 源極電極
- 176A . . . 突起
- 180a . . . 第一保護層
- 180b . . . 第二保護層
- 180c . . . 第三保護層
- 189a、189b . . . 接觸孔
- 199 . . . 第一電極
- 200 . . . 上部面板
- 210 . . . 絕緣基板
- 220 . . . 光阻擋構件
- 279 . . . 第二電極
- 279p . . . 突起區域
- Tr1 . . . 第一電晶體
- C1 . . . 升壓電容器



201528480

【發明摘要】

申請日: 107.5.15

IPC分類:

H01L27/12 (2006.01)

G02F1/37 (2006.01)

G02F1/37 (2006.01)

【中文發明名稱】具有整合電容及縮小尺寸的顯示裝置

【英文發明名稱】DISPLAY DEVICE HAVING INTEGRAL CAPACITORS AND REDUCED SIZE

【中文】

顯示裝置的單片整合閘極線驅動電路的輸出級具有升壓的電容器、源極隨耦器結構，其中相當大面積電晶體(Tr1)在其汲極接受來自提供時脈訊號軌(CK)的驅動電源、驅動各別的閘極線的電晶體的源極以及連接至該電晶體的閘極和源極的相當大面積升壓電容器(C1)。為了降低基板區域的消耗，相當大面積升壓電容器被規劃重疊於電晶體，於此同時相當低的介電常數的相當厚的第一絕緣層位在電晶體和重疊的升壓電容器之間。

【英文】

The output stage of a monolithically integrated gate line driver circuit of a display device has a capacitor boosted, source-follower configuration in which a relatively large area transistor (Tr1) receives drive power at its drain from a clock signal providing rail (CK), a source of the transistor drives a respective gate line and a relatively large area boost capacitor (C1) connects to gate and the source of the transistor. In order to reduce consumption of substrate area, the relatively large area boost capacitor is laid out to overlap the transistor while a relatively thick first insulating layer of relatively low dielectric constant is positioned between the transistor and the overlying boost capacitor.

【指定代表圖】：第（14）圖。

【代表圖之符號簡單說明】：

3：液晶層
31：液晶分子
100：下部面板
110：絕緣基板
124A：閘極電極
129：端部
140：閘極絕緣層
154A：半導體部分
163A、165A：歐姆接觸
173A：汲極電極
175A：源極電極
176A：突起
180a：第一保護層
180b：第二保護層
180c：第三保護層
189a、189b：接觸孔
199：第一電極
200：上部面板
210：絕緣基板
220：光阻擋構件
279：第二電極
279p：突起區域
Tr1：第一電晶體
C1：升壓電容器

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

【發明說明書】

(本說明書格式、順序，請勿任意更動)

【中文發明名稱】具有整合電容及縮小尺寸的顯示裝置

【英文發明名稱】 DISPLAY DEVICE HAVING INTEGRAL CAPACITORS AND
REDUCED SIZE

【技術領域】

【0001】 本發明的公開相關於一種顯示裝置，且更特定地，關於一種包含單片整合之閘極線驅動器之顯示裝置，其中各閘極線驅動電路包含電容器。

【先前技術】

【0002】 平面或其他的薄型顯示裝置一般包含顯示面板，其包含像素單元和顯示驅動訊號線的矩陣，以及配置以傳送閘極訊號至在顯示驅動訊號線中各自閘極線的閘極線驅動電路。傳送的閘極訊號使用於開啟/關閉在該像素單元內發現的開關元件。另外，該顯示面板典型地包含配置以施加各別的资料電壓至顯示驅動訊號線中相應的资料線的资料線驅動器電路，以及配置以控制該顯示面板驅動訊號的時序的訊號時序控制器。

【0003】 液晶顯示器(LCD)在多種平面或其他的薄型顯示裝置中是相對普及的類型，且其典型地包含兩個具有電場產生電極的分隔面板，例如在其上提供像素電極和共用電極，其中液晶材料層式插入在分隔的面板之間。液晶顯示器透過液晶層藉由施加橫跨電場產生電極的電壓來產生電場，且此決定液晶層之液晶分子的光學配向方向，如此控制入射光的偏極化已使得形成可顯示的圖

像。若液晶分子被良好的控制則液晶顯示器的圖像品質可被改善。

【0004】 至少有一個包含在液晶顯示器的各像素單元中的像素電極與相應的開關元件連接，其中後者連接至相應的閘極線和相應的資料線。該開關元件可為如薄膜電晶體(TFT)之三端元件且其被使用於選擇性地傳送在相應的資料線上現存的資料電壓至各別的像素電極。

【0005】 在液晶顯示器內，在液晶層中產生該電場的像素電極和共用電極可與開關元件被提供在一個顯示面板上。液晶顯示面板的像素電極和共用電極的至少一個可包含複數個分枝電極。當該電場在液晶層內產生時，液晶層的液晶分子的校準方向藉由分枝電極產生的邊緣場所決定。

【0006】 線驅動電路如閘極線驅動器和資料線驅動器可被以積體電路(IC)晶片形式安裝在顯示裝置上、或是以捲帶式載體封裝(tape carrier package, TCP)形式安裝在可撓性印刷電路薄膜上以附著於顯示裝置、或是安裝在印刷電路板上。然而，近來，至少因為閘極電壓保持在至少一個水平掃描週期(1H)不變而不需要非常快速開關時間(在其薄膜電晶體的通道內不需要高電荷載體移動率)的閘極線驅動器的情況下，其中閘極線驅動器不被形成為分開的晶片而是單片整合地包含在顯示面板上，且藉由和用以形成顯示驅動訊號線和開關元件相同的批量生產製程來形成之結構正被推行。當閘極線驅動電路是這樣單片地整合，它消耗了部分在 TFT 陣列面板上所呈現缺乏實際狀況之區域。

【0007】 閘極線驅動器包含至少一移位暫存器(shift register)配置

為相關地彼此連接的複數個串聯級(stage)，且複數個訊號線傳送適合的驅動訊號至移位暫存器的各級。各級相連至相應的閘極線，且複數個級以預訂順序依序地輸出它們各自的閘極訊號至相應的一個閘極線。

【0008】 應當被理解的是本先前技術段落旨在提供用以理解這裡本公開技術的有用背景，且如此，該技術背景段落可包含想法、概念或認知，其不為相關領域技術人員所已知或理解的部分相應於本文中公開的主題的發明日期之前。

● 【發明內容】

【0009】 在閘極線驅動器為單片整合的在顯示面板上之顯示裝置中，大多數被該閘極線驅動器佔據的面積是非顯示區，在其中不顯示圖像。因此，當閘極線驅動器佔據的面積增加，顯示面板的非顯示區的面積，特別地，圍繞著顯示圖像的顯示區的周邊區增加，並且其結果是顧客對於具有小面積周邊區域的顯示裝置的渴望可能不被滿足。

● 【0010】 本發明的公開提供一種藉由減少在顯示面板當中閘極線驅動器所佔據的面積而具有減少顯示裝置的周邊區域面積的優點的顯示裝置。

【0011】 更甚，本發明的公開提供一種顯示裝置，當降低在顯示裝置內由閘極線驅動器佔據的面積時，具有防止閘極線驅動器的電晶體特徵惡化的優點。

【0012】 一例示性顯示裝置包含：含有複數個像素位於其中的顯示區及圍繞顯示區的周邊區的顯示面板；位在周邊區且包含電晶體和電容器的閘極線驅動器，其中電容器重疊電晶體，具有插入

其間之第一絕緣層，第一絕緣層位在該電晶體之上。

【0013】 第一絕緣層可包含有機絕緣材料。

【0014】 電容器可包含第一電極和第二電極，第一和第二電極彼此重疊，具有第二絕緣層插入其間。

【0015】 像素可包含開關元件、和該開關元件相連的像素電極、和傳送共用電壓的共用電極，像素電極和共用電極可位在第一絕緣層之上，且該像素電極和共用電極可彼此重疊具有第二絕緣層在其間。

【0016】 電晶體可包含第一閘極電極、第一汲極電極、和第一源極電極，電容器的第一電極可與第一閘極電極連接，電容器的第二電極可與第一源極電極連接。

【0017】 第一絕緣層可包含暴露第一閘極電極的第一接觸孔和暴露第一源極電極的第二接觸孔，第一電極可透過第一接觸孔和第一閘極電極連接，且第二電極可透過第二接觸孔和第一源極電極連接。

【0018】 顯示裝置可更進一步包含傳送閘極訊號至像素的閘極線，在其中第一絕緣層可更進一步包含暴露閘極線的端部的第三接觸孔，且第二電極可透過第三接觸孔與閘極線的端部連接。

【0019】 第一絕緣層的厚度可為大約 $1.0\mu\text{m}$ 或更多。

【0020】 第一絕緣層的介電常數可為大約 10 或更小。

【0021】 第一電極可被定位在如像素電極相同的層，且第二電極可被定位在如共用電極相同的層。

【0022】 第一電極可被定位在如共用電極相同的層，且第二電極

可被定位在如像素電極相同的層。

【0023】 像素電極和共用電極的其中一個可包含複數個分枝電極，且其他電極可重疊複數個分枝電極。

【0024】 顯示裝置可更進一步包括第三絕緣層定位於第一絕緣層和電晶體之間。

【0025】 根據本公開之例示性實施例，藉由減少被顯示裝置的顯示面板內的閘極線驅動器所佔據的面積而降低該顯示裝置的周邊區的面積是可能的。更進一步，當減少顯示面板內閘極線驅動器佔據的面積時，防止閘極線驅動器的電晶體的特徵的惡化是可能的。

【圖式簡單說明】

【0026】 第 1 圖係根據本發明公開可被使用的第一顯示裝置結構之方塊圖。

【0027】 第 2 圖係第 1 圖之顯示裝置的代表性之一個像素單元之示意電路圖。

【0028】 第 3 圖係根據本發明公開可被使用之第二顯示裝置結構之方塊圖。

【0029】 第 4 圖係根據本公開之例示性實施例所形成之閘極線驅動電路一部分之方塊圖。

【0030】 第 5 圖係根據本公開的閘極線驅動器的一個級之電路圖的範例，其中級包含所謂的升壓電容器(C1)。

【0031】 第 6 圖係根據例示性實施例之顯示裝置之一個像素單元之佈局視圖。

【0032】 第 7 圖係第 6 圖之顯示裝置沿著線 VII-VII 之截面圖。

【0033】 第 8 圖係如第 6 圖之顯示裝置當沿著線 VII-VII 之可能的其他截面圖之範例。

【0034】 第 9 圖係根據另一例示性實施例之顯示裝置之一個像素單元之佈局視圖。

【0035】 第 10 圖係第 9 圖之顯示裝置沿著線 X-X 之截面圖。

【0036】 第 11 圖係如第 9 圖之顯示裝置沿著線 X-X 之可能之其他截面圖之範例。

【0037】 第 12 圖係根據本發明的公開所配置之顯示裝置之閘極線驅動器內之範例所包含之電晶體和與電晶體相連之升壓電容器(C1)之電路圖。

【0038】 第 13 圖係根據例示性實施例之顯示裝置之閘極線驅動器所包含之電晶體與電晶體相連之升壓電容器之俯視佈局圖。

【0039】 第 14 圖係第 13 圖之閘極線驅動器沿著線 XIV-XIV 之截面圖。

【0040】 第 15 圖係第 13 圖之閘極線驅動器沿著線 XV-XV 之截面圖。

【0041】 第 16 圖係第 13 圖之交替的閘極線驅動器沿著線 XIV-XIV 之截面圖。

【0042】 第 17 圖係第 13 圖之交替的閘極線驅動器沿著線 XV-XV 之截面圖。

【實施方式】

【0043】 以下本發明之公開將參照附圖其中所示之例示性實施例更完整地說明。如同本領域技術人員按照本公開所理解的，所描述的實施例在不悖離本教導之精神或範疇下可以多種不同方法修改。

【0044】 在附圖，層、膜、面板、區域等的厚度，為了清楚起見而被誇大。相似的元件符號指明整個說明書中相似的元件。將被理解的事，當元件像是層、膜、區域或基板被指稱為「在」其他元件「上」，其可以直接在其他元件上或是中介元件也可存在。相反，當元件被指稱「直接在」另一元件「上」，沒有中介元件存在。

【0045】 除非另有說明，於此描述的 TFT 電晶體被理解為 NMOS 電晶體，表示其有 P 型通道區域和 N 型源極和汲極區域。然而，其為在本發明之考慮範圍內以應用類似的概念至建造圍繞在 PMOS 電晶體技術或 CMOS 技術的電路。

【0046】 首先，參考第 1 圖至第 3 圖，根據本公開之例示性實施例的顯示裝置將被描述。

【0047】 第 1 圖係根據根據本發明之公開之第一例示性實施例之顯示裝置之方塊圖。第 2 圖係顯示裝置的一個像素單元的示意電路圖。第 3 圖係根據另一例示性實施例之顯示裝置的方塊圖。

【0048】 參考第 1 圖，根據第一例示性實施例之顯示裝置包含顯示面板 300、閘極線驅動器 400 和資料線驅動器 500、以及訊號控制器 600。

【0049】 顯示面板 300 可為包含於多種顯示裝置內之顯示面板，例如液晶顯示器(LCD)、有機發光顯示器(OLED)、和電潤濕顯示

器(EWD)。

【0050】 該顯示面板 300 包含配置以顯示圖像之顯示區 DA，以及位於周圍並且不配置以顯示圖像之周邊區 PA。

【0051】 在顯示區 DA 內提供複數個閘極線 G1-Gn、與該閘極線相交之複數個資料線 D1-Dm、以及如矩陣排列且每個相連至各個複數個閘極線 G1-Gn 和複數個資料線 D1-Dm 的複數個像素單元 PX。

【0052】 閘極線 G1-Gn 可傳送閘極訊號、大致上以列方向延伸，且隔開以大致上與彼此平行。

【0053】 資料線 D1-Dm 可傳送相應於圖像訊號之資料電壓，大致上以行方向延伸，且隔開以大致上與彼此平行。

【0054】 複數個像素單元 PX 可被大致上排列成矩陣形式如一個具有矩形的外型和內部被細分為水平的列和垂直的行。

【0055】 參考第 2 圖，各像素單元 PX 可包含至少一個開關元件 SW 相連至相應的閘極線 Gi 和相應的資料線 Dj，以及至少一個像素電極 191 與其相連。開關元件 SW 可為三端元件例如單片整合的在顯示面板 300 的單片基板上的薄膜電晶體(TFT)。薄膜電晶體包含閘極終端、輸入終端(例如，源極)、和輸出終端(例如，汲極)。開關元件 SW 可根據相應的閘極線 Gi 的閘極訊號導通或截止以傳送資料訊號從資料線 Dj 至像素電極 191。開關元件 SW 可包含至少一個薄膜電晶體。像素單元 PX 可顯示具有複數個像素的圖像以及根據施加至像素電極 191 之資料電壓的相應像素。

【0056】 周邊區 PA 為非顯示區之一部分，其為一區域在其中圖

像不顯示在顯示裝置上，且為被光阻擋構件覆蓋的一區。周邊區 PA 可圍繞顯示區 DA 或位在顯示區 DA 的邊緣。

【0057】 在周邊區 PA，閘極線驅動器 400 和為了傳送驅動訊號至閘極線驅動器 400 的複數個訊號線(未示出)的排列可被定位。顯示區 DA 的閘極線 G1-Gn 和資料線 D1-Dm 可延伸至周邊區 PA。

【0058】 該訊號控制器 600 控制例如資料線驅動器 500 和該閘極線驅動器 400 之驅動器。

【0059】 訊號控制器 600 接受輸入圖像訊號和輸入控制訊號用以控制來自外部圖形控制器(未示出)的輸入圖像訊號的顯示。輸入控制訊號的範例包含垂直同步訊號、水平同步訊號、主時脈訊號、資料使能訊號等。訊號控制器 600 適當地基於輸入圖像訊號和輸入控制訊號處理輸入圖像訊號以從而轉換輸入圖像訊號成為數位圖像訊號 DAT，且產生閘極驅動控制訊號 CONT1、資料驅動控制訊號 CONT2 等。閘極驅動控制訊號 CONT1 包含指示掃描起始的掃描起始訊號 STV(未示出)，至少一個控閘極導通電壓位準 Von(未示出)的輸出週期的時脈訊號、至少一個低電壓等。資料驅動控制訊號 CONT2 包含了通知在一列中像素 PX 之數位圖像訊號 DAT 的傳輸起始的水平同步起始訊號、負載訊號、資料時脈訊號等。

【0060】 訊號控制器 600 可分別傳輸資料驅動控制訊號 CONT2、閘極驅動控制訊號 CONT1、數位圖像訊號 DAT 等至閘極線驅動器 400 和資料線驅動器 500。

【0061】 資料線驅動器 500 相連至顯示面板 300 之資料線 D1-Dm。資料線驅動器 500 接受來自訊號控制器 600 之資料驅動控制訊號

CONT2 和數位圖像訊號 DAT 並挑選相應於各數位圖像訊號 DAT 之各別的灰度類比電壓以從而轉換該數位圖像訊號 DAT 成為類比資料訊號，且接著施加轉換的類比資料訊號至資料線 D1-Dm 中相應的一個。

【0062】 資料線驅動器 500 可以複數個 IC 晶片的形式直接安裝在顯示面板 300 的周邊區 PA 上，或外部地安裝在可撓性印刷電路膜上以捲帶式載體封裝(TCP)形式附於顯示裝置，或安裝在外部印刷電路板上。根據另一個例示性實施例，資料線驅動器 500 藉由使用如同用以形成單片整合的電子元件例如顯示區 DA 的薄膜電晶體相同的製造過程，可為單片整合於顯示面板 300 的周邊區 PA 內。

【0063】 閘極線驅動器 400 相連至閘極線 G1-Gn。閘極線驅動器 400 產生各別的閘極訊號，其閘極訊號各具有閘極導通電壓位準 Von(未示出)於一時間(例如，1H 的週期)和閘極截止電壓位準 Voff(未示出)於另一個延伸的時間(例如，幀(frame)週期減去 1H)，藉由來自訊號控制器 600 提供的閘極控制訊號 CONT1 控制。閘極線驅動器 400 從而分別地施加各別閘極訊號至相應的閘極線 G1-Gn。閘極導通電壓位準 Von(未示出)為施加至於顯示區 DA 中之薄膜電晶體之閘極終端以導通薄膜電晶體之電壓，而閘極截止電壓位準 Voff(未示出)為施加至薄膜電晶體之閘極終端以截止薄膜電晶體(使其實質上非導電)之電壓。

【0064】 參考第 1 圖，根據描述的例示性實施例的閘極線驅動器 400 是整合在顯示面板 300 的周邊區 PA 內的一側。閘極線驅動器 400 可包含相關地連接至彼此並依序地排列的複數個級 ST1-STn。

【0065】 複數個級 ST1-STn 為相關地和彼此連接。複數個級 ST1-STn 產生閘極訊號，其依序地一個接著一個啟動各別的閘極線 G1-Gn。各個級 ST1-STn 包含連接至閘極線 G1-Gn 中相應的一個的閘極線驅動電路，且可具有閘極輸出終端(未示出)來輸出閘極訊號。

【0066】 閘極線驅動器 400 的級 ST1-STn 可被定位在顯示區 DA 的左側或右側之周邊區 PA 內，且在線內以行方向排列。在第 1 圖中，示出複數個級 ST1-STn 位在定位於顯示區 DA 的左側的周邊區 PA 內之範例，但不以此為限，且複數個級 ST1-STn 可位在基於顯示區 DA 的右側、上或下側的周邊區 PA 中的至少一個。

【0067】 根據本公開之例示性實施例，複數個級 ST1-STn 的每一個可與先前級 ST1-STn 或以後級 ST1-STn 之輸出終端連接。無先前一級的第一級 ST1 可接受掃描起始訊號 STV(未示出)，通知一幀的起始指令。無以後級的最後級 STn 可以不同的方式耦合(例如，至虛擬之下一級)而非連接至以後的和運轉的級。

【0068】 級 ST1-STn 的每一個可包含複數個薄膜電晶體和至少一個電容器被整合於顯示面板 300 之周邊區 PA 內。包含在閘極線驅動器 400 之薄膜電晶體和電容器(升壓電容器)被可藉由使用如同使用在包含在顯示區 DA 的像素單元 PX 的薄膜電晶體等之相同製程來製造。

【0069】 參考第 3 圖，根據其他例示性實施例之顯示裝置係幾乎和如上述第 1 圖和第 2 圖所圖示的顯示裝置相同，但閘極線驅動器 400 可包含第一閘極線驅動器 400a 和第二閘極線驅動器 400b，其分別被定位在顯示面板 300 的左側的周邊區 PA 內和右側的周

邊區 PA 內。第一閘極線驅動器 400a 和第二閘極線驅動器 400b 並未示出，但可透過各訊號線接受驅動訊號如閘極控制訊號 CONT1。

【0070】 第一閘極線驅動器 400a 和第二閘極線驅動器 400b 的每一個包含在線內以行方向排列的複數個級 ST1-STn。第一閘極線驅動器 400a 和第二閘極線驅動器 400b 的相應的級可連接至如第 3 圖圖示的相同的閘極線 G1-Gn 以施加閘極訊號，或連接至相異的閘極線 G1-Gn 以施加閘極訊號。舉例，第一閘極線驅動器 400a 可被連接至奇數閘極線 G1、G3、...，且第二閘極線驅動器 400b 可被連接至偶數閘極線 G2、G4、...，且可有與此相反的連接關係。

【0071】 接著，根據例示性實施例之閘極線驅動器的構造的範例將參考第 4 圖來描述。

【0072】 第 4 圖為根據本發明之例示性實施例的閘極線驅動器的方塊圖。

【0073】 參考第 4 圖，根據上述提到的例示性實施例之閘極線驅動器 400、400a、400b 中的任何一個可包含複數個串接方式互相連接的級 ST1、...、STi、ST(i+1)、ST(i+2)、...，其相關地連接一個至下一個且其依序地輸出線路啟動(導通)之閘極訊號 Gout1、...、Gout(i)、Gout(i+1)、Gout(i+2)、...、Gout(n)。第 4 圖的閘極線驅動器所示的部分包含複數個訊號線，傳送輸入至級 ST1、...、STi、ST(i+1)、ST(i+2)、...之多種驅動訊號 CLK、CLKB、VSS1、VSS2 及 STV(未示出)。這裡，訊號線將分別以如同訊號線傳送之驅動訊號 CLK、CLKB、VSS1、和 VSS2 相同的元件符

號來表示。

【0074】 複數個訊號線可包含，例如，時脈訊號線 CLK 和 CLKB 傳送不同相位的時脈訊號 CLK 和 CLKB、第一和第二電壓線 VSS1 和 VSS2 傳送第一低電壓 VSS1 和第二低電壓 VSS2、掃描起始訊號線(未示出)傳送掃描起始訊號 STV(未示出)等。

【0075】 級 ST1、...、ST_i、ST_(i+1)、ST_(i+2)、... 中的每一個可包含時脈終端 CK、第一低電壓輸入終端 VS1、第二低電壓輸入終端 VS2、第一輸出終端 OUT1、第二輸出終端 OUT2、第一輸入終端 IN1、第二輸入終端 IN2、第三輸入終端 IN3。

【0076】 時脈訊號 CLK 和時脈訊號 CLKB 的一個可選擇性地輸入至級 ST1、...、ST_i、ST_(i+1)、ST_(i+2)、... 中的每一個的時脈終端 CK。舉例，時脈訊號 CLK 可被施加至奇數級 ST1、ST3、... 的時脈終端 CK，且時脈訊號 CLKB 可被施加至偶數級 ST2、ST4、... 的時脈終端 CK。在這情況下，時脈訊號 CLKB 的相位可相反於時脈訊號 CLK 的相位。

【0077】 第一低電壓 VSS1 和第二低電壓 VSS2，其為不同大小的低電壓且分別輸入至第一低電壓輸入終端 VS1 和第二低電壓輸入終端 VS2。根據例示性實施例，第二低電壓 VSS2 可比第一低電壓 VSS1 更負。第一低電壓 VSS1 的值在某些情況下和第二低電壓 VSS2 的值可能有所不同，且為大約 -5V 或更小。例如，第一低電壓 VSS1 可為約 -5.6V，而第二低電壓 VSS2 可為約 -9.2V。

【0078】 第一輸出終端 OUT1 為閘極輸出終端，其分別輸出由級 ST1、...、ST_i、ST_(i+1)、ST_(i+2)、... 所產生的閘極訊號 Gout1、...、Gout_(i)、Gout_(i+1)、Gout_(i+2)、...。第二輸出終端 OUT2 為進位

輸出終端，其分別輸出由級 ST_1 、 \dots 、 ST_i 、 $ST_{(i+1)}$ 、 $ST_{(i+2)}$ 、 \dots 所產生之進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots 。

【0079】 第一輸入終端 IN_1 可接受先前級的進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots 。在第一級 ST_1 沒有先前級的情況下，掃描起始訊號 STV 可輸入至其第一輸入終端 IN_1 。

【0080】 以後級的進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots ，特定地，直接下一個級的進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots 可輸入至第二輸入終端 IN_2 。

【0081】 以後級的進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots ，特定地，兩級之後的級的進位訊號 Cr_1 、 \dots 、 $Cr_{(i)}$ 、 $Cr_{(i+1)}$ 、 $Cr_{(i+2)}$ 、 \dots 可輸入至第三輸入終端 IN_3 。

【0082】 接著，於上述的第 4 圖示出的閘極線驅動器的各級的詳細構造的範例將參考第 5 圖來描述。

【0083】 第 5 圖圖示一個級的電路圖的範例，舉例，根據本發明公開的例示性實施例的閘極線驅動器的第 i 級 ST_i 。

【0084】 根據本發明的例示性實施例的級 ST_i 包含複數個電晶體 Tr_1 、 Tr_2 、 Tr_4 、 Tr_6 、 Tr_7 、 Tr_8 、 Tr_9 、 Tr_{10} 、 Tr_{11} 、 Tr_{12} 、 Tr_{13} 、和 Tr_{15} 以及至少一個電容器 C_1 (升壓電容器) 加上如上述的時脈終端 CK 、第一低電壓輸入終端 VS_1 、第二低電壓輸入終端 VS_2 、第一輸出終端 OUT_1 、第二輸出終端 OUT_2 、第一輸入終端 IN_1 、第二輸入終端 IN_2 、以及第三輸入終端 IN_3 。第 5 圖圖示 12 個電晶體，但於可選擇的實施例裡電晶體的數目不限於此。

【0085】 包含在級 ST_i 內之複數個電晶體和電容器可根據個別的

功能被細分以定義緩衝部分 411、拉升部分 413、進位部分 414、放電部分 415、下拉部分 416、開關部分 417、第一儲存部分 418、第二儲存部分 419。

【0086】 緩衝部分 411 傳送先前級之中的一個級的進位訊號或掃描起始訊號至該拉升部分 413。例如，緩衝部分 411 可接受先前級 $ST(i-1)$ 的進位訊號 $Cr(i-1)$ 。在例示性實施例中，描述緩衝部分 411 傳送先前級 $ST(i-1)$ 的進位訊號 $Cr(i-1)$ ，但不限於此。

【0087】 緩衝部分 411 可包含第四電晶體 $Tr4$ 。第四電晶體 $Tr4$ 的輸入終端和控制終端共同連接(二極體連接)至第一輸入終端 $IN1$ ，且輸出終端連接至節點 Q 。當進位訊號 $Cr(i-1)$ 輸入至第一輸入終端 $IN1$ 是在高位準時，第四電晶體 $Tr4$ 使輸入終端和輸出終端彼此連接以輸出如其的高位準電壓，且當該進位訊號 $Cr(i-1)$ 是在低位準時，第四電晶體 $Tr4$ 使輸入終端和輸出終端彼此分隔。

【0088】 該拉升部分 413 與時脈終端 CK 、內部的節點 Q 、第一輸出終端 $OUT1$ 相連，並且透過第一輸出終端 $OUT1$ 輸出閘極訊號 $Gout(i)$ 。

【0089】 舉例來說，拉升部分 413 可包含第一電晶體 $Tr1$ 和與其連接及連接至節點 Q 線之電容器 $C1$ (升壓電容器)。第一電晶體 $Tr1$ 的控制終端相連至節點 Q ，輸入終端相連至時脈終端 CK ，且輸出終端與第一輸出終端 $OUT1$ 相連。電容器 $C1$ 相連至第一電晶體 $Tr1$ 的控制終端和輸出終端之間。電容器 $C1$ 係對應於由緩衝部分 411 提供的進位訊號 $Cr(i-1)$ 充電。當來自時脈終端 CK 的時脈訊號 CLK 、 $CLKB$ 為在高電壓而節點 Q 的電壓根據電容器

C1 的電荷位在高位準時，藉由在閘極的升電壓導通第一電晶體 Tr1 而啟動程式。更特定地，由於預先充電的電壓施加至電容器 C1，節點 Q 之電壓升壓，且接著如同源極節點由於第一電晶體 Tr1 導通升至高位準，第一電晶體 Tr1 的閘極被升至升壓電壓位準，其升壓電壓位準為橫跨電容器 C1 的電壓和第一電晶體 Tr1 的源極終端的電壓的總和。換句話說，當升壓電壓施加至第一電晶體 Tr1 的控制(閘極)終端，第一電晶體 Tr1 切換至更高傳導狀態(例如，飽和的導通狀態)且其透過第一輸出終端 OUT1 與最小的電壓降(V_{ds} 和 R_{ds} 為最小化)輸出各別的時脈訊號 CLK 或 CLKB 的高電壓如同閘極導通電壓 V_{on} (未示出)。當節點 Q 的電壓降至低位準時，第一電晶體 Tr1 截止，且低電壓可藉由例如下拉部分 416 的作用從第一輸出終端 OUT1 輸出。

【0090】 更特定地，當以後級中的一個級的進位訊號是在第二輸入終端 IN2 內被接收，下拉部分 416 下拉輸出至第一輸出終端 OUT1 的閘極訊號 $G_{out}(i)$ 的電壓至施加至第一低電壓輸入終端 VS1 的第一低電壓 VSS1。舉例來說，下一個級 ST(i+1) 的進位訊號 $Cr(i+1)$ 可在第二輸入終端 IN2 內被接收。在例示性實施例中，描述下拉部分 416 接收下一個級 ST(i+1) 的進位訊號 $Cr(i+1)$ ，但不限於此。

【0091】 下拉部分 416 可包含第二電晶體 Tr2。第二電晶體 Tr2 的控制終端與第二輸入終端 IN2 相連，輸入終端與第一低電壓輸入終端 VS1 相連，輸出終端與第一輸出終端 OUT1 相連。

【0092】 進位部分 414 與時脈終端 CK、節點 Q、和第二輸出終端 OUT2 相連，並透過第二輸出終端 OUT2 輸出進位訊號 $Cr(i)$ 。進位部分 414 輸出在時脈終端 CK 裡所接受到的如同進位訊號 $Cr(i)$

的時脈訊號 CLK 和 CLKB 中合適的一個的高電壓，當高電壓被施加至節點 Q 時。

【0093】 進位部分 414 可包含第十五電晶體 Tr15。時脈終端 CK 連接至第十五電晶體 Tr15 的輸入終端，控制終端連接至節點 Q，且輸出終端與第二輸出終端 OUT2 相連。

【0094】 第一儲存部分 418 儲存在第二低電壓 VSS2 輸出至第二輸出終端 OUT2 的進位訊號 Cr(i)，相應於除了進位訊號 Cr(i) 的高電壓的輸出週期以外的週期中節點 N 的訊號。

【0095】 第一儲存部分 418 可包含該第十一電晶體 Tr11。第十一電晶體 Tr11 的控制終端與節點 N 相連，輸入終端與第二低電壓輸入終端 VS2 相連，輸出終端與第二輸出終端 OUT2 相連。當節點 N 的電壓位在高位準時，第十一電晶體 Tr11 儲存在第二低電壓 VSS2 的進位訊號 Cr(i) 的電壓。

【0096】 開關部分 417 施加具有與在時脈終端 CK 裡接收到的時脈訊號 CLK、CLKB 相同相位的訊號至節點 N，在進位訊號 Cr(i) 的高電壓的輸出週期以外的週期訊號時脈時脈。開關部分 417 可包含第十二電晶體 Tr12、第十七電晶體 Tr17、第十三電晶體 Tr13、和第十八電晶體。

【0097】 放電部分 415 可藉由兩不同的路徑放出節點 Q 的高壓電，亦即，當 Tr6 導通，是對於第二低電壓 VSS2 放電，其相應於在以後級中至少一個級的進位訊號較第一低電壓 VSS1 具有低位準。

【0098】 放電部分 415 可包含含有第九電晶體 Tr9 的第一放電部分 415_1，以及含有第六電晶體 Tr6 的第二放電部分 415_2。

【0099】 當進位訊號 $Cr(i+1)$ 從第二輸入終端 IN2 接受時，第一放電部分 415_1 放出該節點 Q 的電壓為施加至第一低電壓輸入終端 VS1 的第一低電壓 VSS1。

【0100】 當進位訊號施加至第三輸入終端 IN3 時，第二放電部分 415_2 放出節點 Q 的電壓為施加至第二低電壓輸入終端 VS2 的第二低電壓 VSS2。舉例說明，兩級之後的級 ST(i+2) 的進位訊號 $Cr(i+2)$ 可在第三輸入終端 IN3 內接收。

【0101】 第二儲存部分 419 儲存在第二低電壓 VSS2 的節點 Q 的電壓相應於節點 N 的訊號用幀的剩餘週期。第二儲存部分 419 可包含第十電晶體 Tr10。

【0102】 圖示於第 5 圖的閘極線驅動器 400 的級 STi 的構造僅為範例，且級 STi 的內部構造可根據多種其他相似的實施例(其包含升壓電容器 C1)而不同。

【0103】 以下，根據本發明的例示性實施例的顯示裝置的像素單元的構造將參考第 6 圖至第 8 圖說明。

【0104】 第 6 圖係根據例示性實施例之顯示裝置的一個代表像素單元的佈局視圖。第 7 圖係第 6 圖之顯示裝置沿著線 VII-VII 的截面圖。第 8 圖係如第 6 圖之顯示裝置沿著線 VII-VII 之選擇性的截面圖的範例。

【0105】 參考第 6 圖至第 8 圖，根據例示性實施例的顯示裝置，像是液晶顯示器，包含彼此面對的下部面板 100 和上部面板 200，以及介入中間的液晶層 3。

【0106】 上部面板 200 包含由透明玻璃和/或塑膠製成的絕緣基

板 210。

【0107】 液晶層 3 包含具有介電各向導性的液晶分子 31。液晶分子 31 可被對齊，以便在液晶層 3 內無施加電場下，其長軸平行或垂直於面板 100 和 200。液晶分子 31 可為向列型液晶分子，其具有在其長軸方向為從下部面板 100 至上部面板 200 螺旋扭曲之結構。

【0108】 當描述下部面板 100，包含複數個閘極線 121 之閘極導體定位於由透明玻璃、塑膠等製成的絕緣基板 110 上。

【0109】 各閘極線 121 可傳送相應的閘極訊號且主要在水平方向上延伸。閘極線 121 包含由此分枝的閘極電極 124。

【0110】 閘極導體可由如鋁(Al)或鋁合金之鋁系金屬、如銀(Ag)或是銀合金之銀系金屬、如銅(Cu)或銅合金之銅系金屬、如鉬(Mo)或鉬合金之鉬系金屬、鉻(Cr)、鉭(Ta)、和鈦(Ti)製成。閘極導體可具有由不同導體材料的層組成的多層構造。

【0111】 由矽氮化物(SiN_x)、矽氧化物(SiO_x)、或其類似物(SiO_xNy)製成的閘極絕緣層 140 可形成在閘極導體上。

【0112】 半導體部分 154 位於閘極絕緣層 140 上。半導體部分 154 可包含非晶矽、多晶矽、或半導體氧化物。

【0113】 歐姆接觸 163 和 165 可定位在半導體部分 154 上。歐姆接觸 163 和 165 可被像是 n+氮化非晶矽材料製成，在其中 n 型雜質像是磷被摻雜在高濃度或矽化物。在半導體部分 154 為半導體氧化物的情況下，電阻歐姆 163 和 165 可被省略。

【0114】 資料導體包含資料線 171，其包含位在歐姆接觸 163 和

165 以及閘極絕緣層 140 上的源極電極 173 和汲極電極 175。

【0115】資料線 171 可傳送資料訊號且可主要在垂直方向延伸以交叉閘極線 121。

【0116】資料線 171 可週期性的彎曲。舉例來說，如第 6 圖所示，各資料線 171 在相應於圖示的一個像素單元 PX 的水平的中心線 CL 的部份至少彎曲一次。

【0117】資料線 171 包含源極電極 173。根據第 6 圖所示的例示性實施例，源極電極 173 可被定位在與資料線 171 相同的線上並無從資料線 171 上突出。

【0118】汲極電極 175 面對源極電極 173 但與源極電極 173 隔開。汲極電極 175 可包含大致上延伸與源極電極 173 平行的棒形部分，且延伸部 177 係相反於棒形部分。

【0119】資料半導體可由耐火金屬如鉬、鉻、鈮、和鈦或其合金製成，且可有包含耐火金屬層(未示出)和低電阻導體層(未示出)的多層構造。

【0120】閘極電極 124、源極電極 173、汲極電極 175 與該半導體部分 154 一同形成一個薄膜電晶體(TFT)。

【0121】第一保護層(first passivation layer)180a 定位在資料導體、閘極絕緣層 140 和半導體部分 154 的露出部分之上。第一保護層 180a 可以有機絕緣材料或無機絕緣材料製成。第一保護層 180a 包含汲極電極 175 的一部份，舉例，暴露該延伸部 177 的接觸孔 185a。

【0122】彩色濾光片 230 可位在第一保護層 180a 之上。彩色濾光

片 230 可獨特地顯示預定原色的一個，且該原色的範例可包含紅、綠、藍的三原色；黃、青和品紅的三原色；或四原色。根據另一個例示性實施例，該彩色濾光片 230 可進一步包含顯示原色的混合顏色或加上原色的白色的彩色濾光片。各彩色濾光片 230 可形成以沿著像素行或像素列延長。

【0123】 彩色濾光片 230 可位在上部面板 200 上。

【0124】 第二保護層(second passivation layer)180b 位在彩色濾光片 230 上。第二保護層 180b 可以有機絕緣材料或無機絕緣材料製成。第二保護層 180b 防止從彩色濾光片 230 的材料的浸出。換句話說，第二保護層 180b 作用如同為了彩色濾光片 230 之保護膜以防止像是彩色濾光片 230 的色素的雜質流進入液晶層 3，以及提供平坦的(平面化的)表面。

【0125】 當第二保護層 180b 包含有機絕緣材料時，第二保護層 180b 的厚度可大約為 $1.0\mu\text{m}$ 或更多，且更特定地，約 $2.0\mu\text{m}$ 或更多，但其不限於此。更進一步，第二保護層 180b 的介電常數可大約為 10 或更小，且更特定地，大約為 3.3 或更小，但其不限於此。

【0126】 第二保護層 180b 可包含相應於第一保護層 180a 的接觸孔 185a 的開口 185b。開口 185b 的邊緣可環繞接觸孔 185a 的邊緣如第 7 圖或第 8 圖所示，並且可大致上與接觸孔 185a 的邊緣重合。

【0127】 像素電極 191 可位在第二保護層 180b 上。各像素單元 PX 的像素電極 181 可有幾乎平面的形狀。像素電極 191 可包含用以與其他層連結的突起 193。像素電極 191 的突起 193 為實際上

與電性上透過汲極接觸孔 185a 連接至汲極電極 175 以接收來自汲極電極 175 的電壓。

【0128】 像素電極 191 可以像是透明傳導材料的傳導材料如 ITO 或 IZO 製成。

【0129】 第三保護層(third passivation layer)180c 位在像素電極 191 上。第三保護層 180c 可包含有機絕緣材料或無機絕緣材料。第三保護層 180c 可定義應於本文中描述之升壓電容器 C1 的介電層。

【0130】 共用電極 270 的分枝位在第三保護層 180c 上。共用電極 270 的分枝位於複數個像素單元 PX 內且透過連接橋 276 等彼此連接以傳送大致上相同的共用電壓(Vcom)。根據例示性實施例的共用電極 270 可包含重疊有平面的形狀的像素電極 191 的複數個分枝電極 273。狹縫 73 形成在鄰近的分枝電極 273 之間，在狹縫 73 中電極被移除。

【0131】 透過薄膜電晶體接收資料電壓的像素電極 191 和接收共用電壓(Vcom)的共用電極 270 一同產生延展進入液晶層 3 的電場，如兩個場產生電極以決定液晶層 3 的液晶分子 31 的方向且顯示圖像。特別是，共用電極 270 的分枝電極 273 與在其下的像素電極 191 一同在液晶層 3 內產生邊緣場以因此決定局部液晶分子 31 的對準方向。根據本發明的例示性實施例的液晶顯示器可更進一步包含至少一個偏振器，且可根據偏振器的偏振軸方向於常黑模式或常白模式內操作。

【0132】 共用電極 270 可以像是 ITO 或 IZO 的透明傳導材料的傳導材料製成。

【0133】 光阻擋構件 220 可位在共用電極 270 上。光阻擋構件 220 也被稱為黑矩陣且阻擋光透過暴露在像素單元之間不受控制的區域而洩漏。該光阻擋構件 220 可包含如碳黑之色素，且包含光敏有機材料。

【0134】 參考第 8 圖，該光阻擋構件 220 可位在上部面板 200 上。在此情況下，該彩色濾光片 230 也可位在上部面板 200 上。

【0135】 根據另一個例示性實施例，像素電極 191 和共用電極 270 的層疊(堆疊)位置可被改變(交換)。

【0136】 顯示裝置除了上述附圖外將參照第 9 圖至第 11 圖來描述。

【0137】 第 9 圖係根據另一例示性實施例之顯示裝置之一個像素單元的佈局視圖。第 10 圖係第 9 圖之顯示裝置沿著線 X-X 的截面圖。第 11 圖係第 9 圖之顯示裝置沿著線 X-X 之截面圖的另一範例。

【0138】 參考第 9 圖至第 11 圖，根據例示性實施例的液晶顯示裝置幾乎如上述第 6 圖至第 8 圖所示的例示性實施例相同，但像素電極 191 和共用電極 270 的層疊位置可變化。與上述例示性實施例的相異處將主要被描述。

【0139】 共用電極 270 可被定位在第二保護層 180b 之上。此次具有平面的形狀之共用電極 270 可形成在絕緣基板 110 的整個表面上如同一整塊板。該共用電極 270 可具有形成於相應於接觸孔 185a 的區域的開口 275。開口 275 的邊緣可環繞接觸孔 185a。

【0140】 第三保護層 180c 可位於共用電極 270 上。第三保護層

180c 可包含與第一保護層 180a 一同暴露汲極電極 175 的延伸部 177 的接觸孔 185a。接觸孔 185a 位於共用電極 270 的開口 275 當中。

【0141】 像素電極 191 可位在第三保護層 180c 上。像素電極 191 可包含重疊在共用電極 270 上的複數個隔開的分枝電極 192、以及用以與其他層連接的突起 193。狹縫 92 形成在像素電極 191 的鄰近分枝電極 192 之間，且在狹縫 92 中電極被移除。像素電極 191 的突起 193 為實際上和電性上透過第一保護層 180a 和第三保護層 180c 的接觸孔 185a 與汲極電極 175 連接以接收來自汲極電極 175 的資料輸入電壓。

【0142】 參考第 10 圖，光阻擋構件 220 可位在像素電極 191 上。然而，光阻擋構件 220 可位在如第 11 圖圖示的上部面板 220 上。在此情況下，彩色濾光片 230 也可位在上部面板 200 上。

【0143】 以下，根據例示性實施例的顯示裝置的閘極驅動器的構造將參考第 12 圖至第 15 圖與上述的附圖一同說明。

【0144】 第 12 圖係如同被包含在根據上述例示性實施例的顯示裝置的閘極線驅動器內的電晶體與該電晶體連接之電容器之電路圖。第 13 圖係第 12 圖之電晶體和電容器的例示性布置圖，其包含在根據本例示性實施例的顯示裝置的閘極線驅動器內。第 14 圖係第 13 圖之閘極線驅動器沿著線 XIV-XIV 的截面圖，以及第 15 圖係第 13 圖之閘極線驅動器沿著線 XV-XV 的截面圖。

【0145】 參考第 12 圖，根據例示性實施例的顯示裝置的閘極線驅動器為幾乎與上述的例示性實施例相同，且包含第一電晶體 Tr1 和升壓電容器 C1，其兩者連接第一輸出終端 OUT1 和節點 Q 之

間。另外，第一電晶體 Tr1 更進一步連接至時脈終端 CK。更特定地，電容器 C1 的一個終端與第一電晶體 Tr1 的控制(閘極)終端連接，亦即，節點 Q，和其他終端與第一電晶體 Tr1 的輸出(源極)終端連接。第一電晶體 Tr1 的電容器 C1 可為上述驅動器拉升部分 413 的部分。圖示的電路是源極隨耦器結構，其中時脈線(CK)提供驅動電源至第一電晶體 Tr1 的汲極且驅動負載(driven load)為閘極線(OUT1)相對共用電壓(Vcom)的電容。驅動負載(未示出)連接至第一電晶體 Tr1 的源極終端(OUT1)。

● 【0146】 參考第 13 圖第 15 圖，根據例示性實施例的顯示裝置幾乎和上述第 6 圖至第 11 圖圖示的例示性實施例相同，特別是，相對於該顯示區 DA 的像素單元 PX，且這裡，該閘極線驅動器的構造將主要被描述。

【0147】 包含複數個閘極電極 124A 的閘極層導體位在絕緣基板 110 上。閘極導體可被定位在如上述例示性實施例的閘極導體相同的層。

● 【0148】 閘極電極 124A 可包含具有表面區域用以連接其他層的突起 127A。

【0149】 閘極導體可更進一步包含複數個閘極線 121。各閘極線 121 包含用以與閘極線驅動器連接的端部 129，且端部 129 可被延伸。

【0150】 閘極絕緣層 140 位在閘極導體上。

【0151】 半導體部分 154A 位在閘極絕緣層 140 上。半導體部分 154A 可包含非晶矽、多晶矽、或半導體氧化物。

【0152】 歐姆接觸 163A 和 165A 可位在半導體部分 154A 上。歐姆接觸 163A 和 165A 可被省略。

【0153】 資料層導體包含定位在歐姆接觸 163A 和 165A 和閘極絕緣層 140 上的汲極電極 173A 和源極電極 175A。資料輸入導體可位在如同上述例示性實施例的資料輸入線導體相同的層。

【0154】 該汲極電極 173A 可接收時脈訊號 CLK 和 CLKB 當中的一個。描述的電路是在源極隨耦器結構當中，其中時脈線(CK)提供驅動電源至第一電晶體 Tr1 的汲極且該驅動負載為閘極線(OUT1) 相對共用電壓(Vcom)的電容。驅動負載(未示出)連接至第一電晶體 Tr1 的源極終端(OUT1)。

【0155】 源極電極 175A 可包含用以與其他層連接的突起 176A。源極電極 175A 可與第二電晶體 Tr2 相連，例如第 5 圖的方塊 416 內的一個。

【0156】 閘極電極 124A、汲極電極 173A、和源極電極 175A 與半導體部分 154A 一同形成第一電晶體 Tr1。閘極電極 124A 形成第一電晶體的控制終端、汲極電極 173A 形成接收來自 CK 軌的驅動電源的第一電晶體的輸入終端、以及源極電極 175A 形成第一電晶體 Tr1 的輸出終端，其驅動藉由顯示區的驅動閘極線(Gi)定義的電容負載。NMOS 型第一電晶體 Tr1 的通道形成在半導體部分 154A 內且位於汲極電極 173A 和隔開的源極電極 175A 之間。

【0157】 第一保護層 180a 位在資料導體上，且第二保護層 180b 位在其上。當第二保護層 180b 可包含如上述的無機絕緣材料或有機絕緣材料，且在包含有機絕緣材料的情況，第二保護層 180b

的厚度可大約為 $1.0\mu\text{m}$ 或更多，且更特定地，約 $2.0\mu\text{m}$ 或更多，但不限於此。更進一步，第二保護層 180b 的介電常數可為 10 或更小，且更特定地，約 3.3 或更小，但不限於此。

【0158】 第一保護層 180a 和第二保護層 180b 可包含暴露源極電極 175A 的突起 176A 的接觸孔 189a。閘極絕緣層 140、第一保護層 180a、和該第二保護層 180b 可包含暴露閘極線 121 的端部 129 的接觸孔 189b、以及暴露閘極電極 124A 的突起 127A 的接觸孔 187。

【0159】 升壓電容器 C1 的第一電極 199 形成在第二保護層 180b 上。第一電極 199 可包含用以與其他層相連的突起區域 199p。突起區域 199p 可實際上和電性上透過接觸孔 187(見第 15 圖)與閘極電極 124A 的突起 127A 相連。

【0160】 第一電極 199 可位在如上述像素電極 191 或共用電極 270 相同的層。

【0161】 第三保護層 180c 位在第一電極 199 上。第三保護層 180c 可具有在幾百 Å 至幾千埃之間的厚度，舉例來說，大約 2000Å ，但其不限於此。第三保護層 180c 可定義如於此應當描述的升壓電容器(C1)的介電層。

【0162】 升壓電容器 C1 的第二電極 279 位在薄的第三保護層 180c 上。第二電極 279 可包含用以與其他層連接的突起區域 279p。第二電極 279 的突起區域 279p 可實際上和電性上透過接觸孔 189a 與源極電極 175A 的突起 176A 相連(見第 14 圖)。更進一步，第二電極 279 可透過接觸孔 189a 和 189b 電性上連接源極電極 175A 的突起 176A 和閘極線 121 的端部 129。第一電晶體 Tr1 可

輸出閘極訊號 G_{out} 至閘極線 121 的端部 129，其與源極電極 175A 連接。

【0163】 在升壓電容器 C1 的第一電極 199 位在如上述像素電極 191 相同的層上的情況中，升壓電容器 C1 的第二電極 279 可位在如共用電極 270 相同的層，且在第一電極 199 位在上述共用電極 270 相同的層的情況中，第二電極 279 可位在如像素電極 191 相同的層。

【0164】 在例示性實施例中，光阻擋構件 220 位在如圖示的上部面板 200 上的範例，但不限於此。

【0165】 升壓電容器 C1 的第一電極 199 和升壓電容器 C1 的第二電極 279 在大部分區域內彼此重疊於此同時具有如同介電質介於其中間的薄第三保護層 180c。升壓電容器 C1 的第一電極 199 和升壓電容器 C1 的第二電極 279 形成電容器 C1，在其中第三保護層 180c 被形成如同介電材料。特定地，第一電極 199 和第二電極 279 位在包含在級 STi 內以重疊一區域(於內大面積電晶體被形成)的至少一個大輸出電晶體($Tr1$)上的區域。為了穩定地輸出閘極訊號 G_{out} ，電容器 C1 的相對地大電容需要被有效地確保，且根據例示性實施例，由於電容器 C1 被形成於寬面積電晶體($Tr1$)的區域上，用以形成大面積電容器 C1 的分開區域不需要被分配。因此，這樣的結構降低被閘極線驅動器 400 消耗的整合的區域，同時允許閘極線驅動器 400 穩定地輸出其閘極訊號 G_{out} 。在此同時，電容器 C1 的相對地大電容也可被有效地確保。因此，顯示裝置的周邊區 PA 的面積可被降低且該顯示面板的整體尺寸可被有利地降低。

【0166】更特定地，在一實施例中，升壓電容器 C1 被定位，舉例來說，在最接近的第一電晶體 Tr1 以上以重疊第一電晶體 Tr1，但不限於此。亦即，電容器 C1 可重疊另一個大面積電晶體，其包含在閘極線驅動器 400 的各級 STi 內。

【0167】根據本發明的公開的例示性實施例，第二保護層 180b 位於由第一電極 199 和第二電極 279 配置之電容器 C1 與其下方的電晶體之間，減低施加至電晶體的通道的偏壓。特定地，在其中第二保護層 180b 包含有機層的情況下，第二保護層 180b 的相對介電常數可被保持低，例如大約為 10 或更小(其中空氣具有 1 的相對介電常數)，且更特定地，如上述的大約 3.3 或更小，以及其厚度可大約為 1.0 μm 或更多，且更特定地，大約 2.0 μm 或更多。因此，第二保護層 180b 的厚度相對地增加，且介電常數相對地減少以因此防止位於電容器 C1 下方的電晶體的特性由於不需要的電容耦合而變質。

【0168】根據本發明的公開的另一個例示性實施例，升壓電容器 C1 的第一電極 199 和升壓電容器 C1 的第二電極 279 形成的電容器 C1 的層疊(堆疊)位置可改變(交換)。

【0169】顯示裝置的閘極線驅動器的構造將參照第 16 圖和第 17 圖加上上述的第 13 圖來描述。

【0170】第 16 圖係第 13 圖之閘極線驅動器沿著線 XIV-XIV 的截面圖，且第 17 圖係第 13 圖之閘極線驅動器沿著線 XV-XV 的截面圖。

【0171】參考第 16 圖和第 17 圖加上第 13 圖，根據例示性實施例的顯示裝置的閘極線驅動器幾乎與上述第 13 圖至第 15 圖圖示的

例示性實施例相同，但第一電極 199 和第二電極 279 層疊的(堆疊)部分已經被交換(改變)。亦即，第二電極 279、第三保護層 180c、以及第一電極 199 可依序地被定位在第二保護層 180b 之上。

【0172】 另外，以上描述的例示性實施例的多種特徵和功效可被同等地施加至例示性實施例。

【0173】 雖然本發明的公開已連結目前考慮為可實施之例示性實施例來描述，應當理解的是本發明不限於公開的實施例，但，相反地，是旨在涵蓋包含在本教示的精神和範疇內的各種修改飾及等效的配置。

【符號說明】

【0174】 3：液晶層

31：液晶分子

73、92：狹縫

100：下部面板

110：絕緣基板

121、G1-Gn：閘極線

124、124A：閘極電極

127A、176A、193：突起

129：端部

140：閘極絕緣層

154、154A：半導體部分

163、163A、165、165A：電阻接觸

171、D1-Dm：資料輸入線

173、175A：源極電極

175、173A：汲極電極

177：延伸部

- 180a：第一保護層
- 180b：第二保護層
- 180c：第三保護層
- 185a、187、189a、189b：接觸孔
- 185b、275：開口
- 191：像素電極
- 192、273：分枝電極
- 199：第一電極
- 199p、279p：突起區域
- 200：上部面板
- 210：絕緣基板
- 220：光阻擋構件
- 230：彩色濾光片
- 270：共用電極
- 276：連接橋
- 279：第二電極
- 300：顯示面板
- 400：閘極線驅動器
- 400a：第一閘極線驅動器
- 400b：第二閘極線驅動器
- 411：緩衝部分
- 413：拉升部分
- 414：進位部分
- 415：放電部分
- 415_1：第一放電部分
- 415_2：第二放電部分
- 416：下拉部分
- 417：開關部分
- 418：第一儲存部分

419：第二儲存部分
500：資料線驅動器
600：訊號控制器
C1：升壓電容器
CK：時脈終端
CL：中心線
CLK、CLKB：時脈訊號
CONT1：閘極驅動控制訊號
CONT2：資料驅動控制訊號
Cr1-Cr(n)：進位訊號
DA：顯示區
DAT：數位圖像訊號
Gout、Gout1-Gout(n)：閘極訊號
IN1：第一輸入終端
IN2：第二輸入終端
IN3：第三輸入終端
N、Q：節點
OUT1：第一輸出終端
OUT2：第二輸出終端
PA：周邊區
PX：像素單元
ST1-STn：級
SW：開關元件
Tr1-Tr2：第一~第二電晶體
Tr4：第四電晶體
Tr6-Tr13：第六~第十三電晶體
Tr15：第十五電晶體
VS1：第一低電壓輸入終端
VS2：第二低電壓輸入終端

VSS1：第一低電壓

VSS2：第二低電壓

VII- VII、X- X、XIV- XIV、XV- XV：線

【發明申請專利範圍】

【第1項】 一種顯示裝置，其包含：

一顯示面板，包含在其中有複數個像素單元位在一光通基板(light-passing substrate)上之一顯示區，及設置在該光通基板上且鄰近於該顯示區之一非顯示周邊區；以及

一閘極線驅動器，位在該光通基板上且於該非顯示周邊區內並且包含一電晶體及一電容器，

其中該電容器重疊該電晶體伴與介入其間之一第一絕緣層，該第一絕緣層位在該電晶體之上。

【第2項】 如申請專利範圍第1項所述之該顯示裝置，其中：

該第一絕緣層包含一有機絕緣材料。

【第3項】 如申請專利範圍第2項所述之該顯示裝置，其中：

該電容器包含一第一電極及一第二電極，其係彼此重疊伴與介入其間之一第二絕緣層。

【第4項】 如申請專利範圍第3項所述之該顯示裝置，其中：

各像素單元包含一開關元件、與該開關元件相連之一像素電極、以及傳送一共用電壓之一共用電極，

該像素電極及該共用電極位於該第一絕緣層之上，以及

該像素電極及該共用電極彼此重疊伴與介入其間之該第二絕緣層。

第1頁，共3頁(發明申請專利範圍)

【第5項】如申請專利範圍第4項所述之該顯示裝置，其中：

該電晶體包含一第一閘極電極、一第一汲極電極、及一第一源極電極，

該電容器之該第一電極與該第一閘極電極連接，且該電容器之該第二電極與該第一源極電極連接。

【第6項】如申請專利範圍第5項所述之該顯示裝置，其中：

該第一絕緣層包含暴露該第一閘極之一第一接觸孔以及暴露該第一源極之一第二接觸孔，

該電容器之該第一電極透過該第一接觸孔與該第一閘極電極連接，以及

該電容器之該第二電極透過該第二接觸孔與該第一源極電極連接。

【第7項】如申請專利範圍第6項所述之該顯示裝置，更進一步包含：

一閘極線，係傳送一閘極訊號至該像素單元，

其中該第一絕緣層更進一步包含暴露該閘極線之一端部之一第三接觸孔，以及

該第二電極透過該第三接觸孔與該閘極線之該端部連接。

【第8項】如申請專利範圍第7項所述之該顯示裝置，其中：

該第一絕緣層之厚度大約為 $1.0\mu\text{m}$ 或更多。

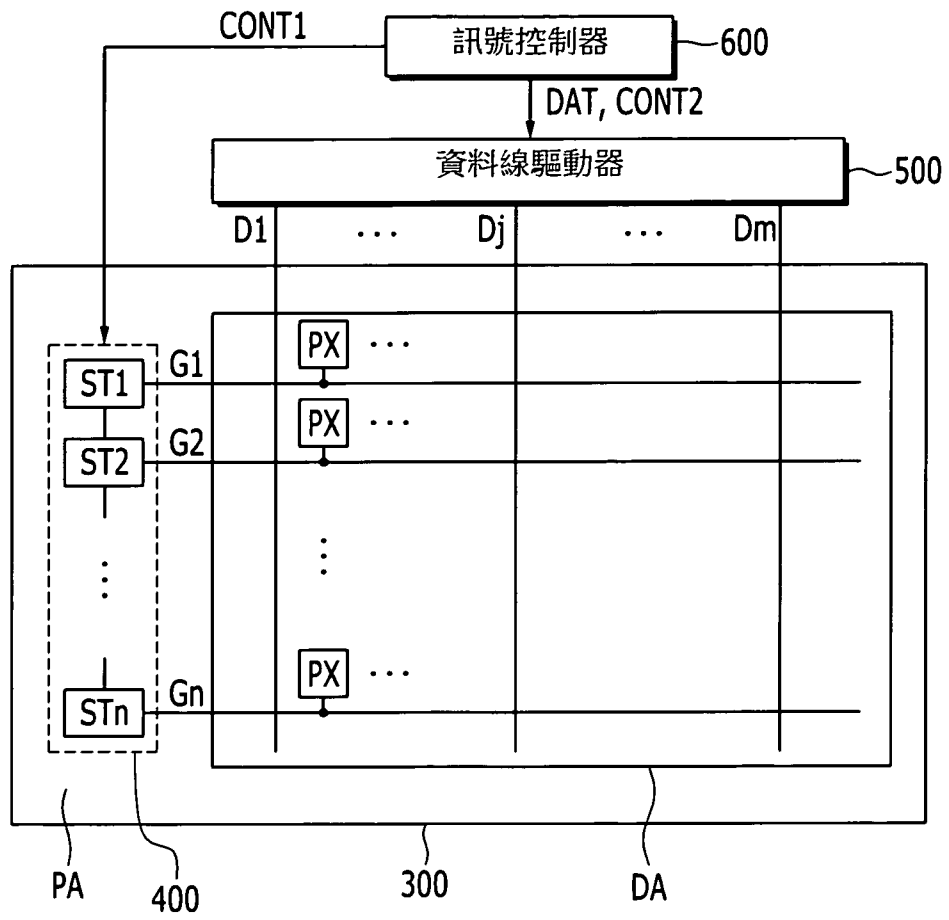
【第9項】 如申請專利範圍第 8 項所述之該顯示裝置，其中：

該第一絕緣層之介電常數大約為 10 或更小。

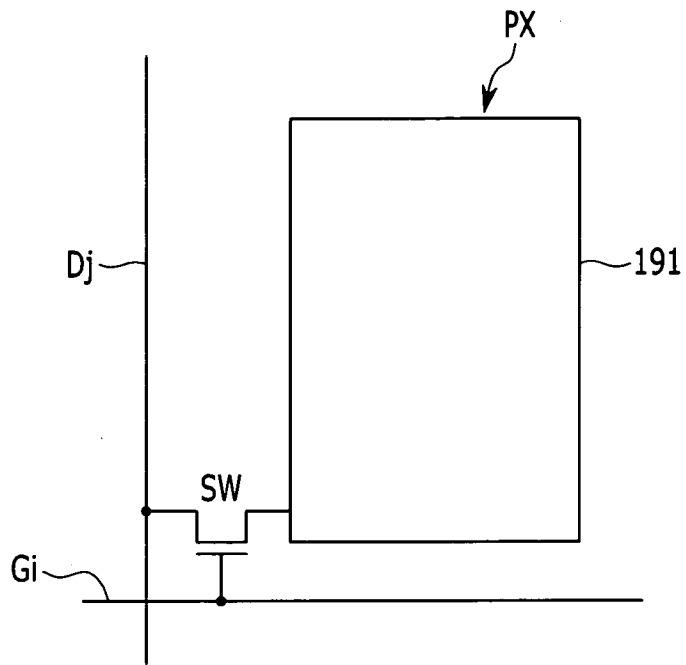
【第10項】 如申請專利範圍第 1 項所述之該顯示裝置，其進一步包含：

一第三絕緣層，位在該第一絕緣層與該電晶體之間。

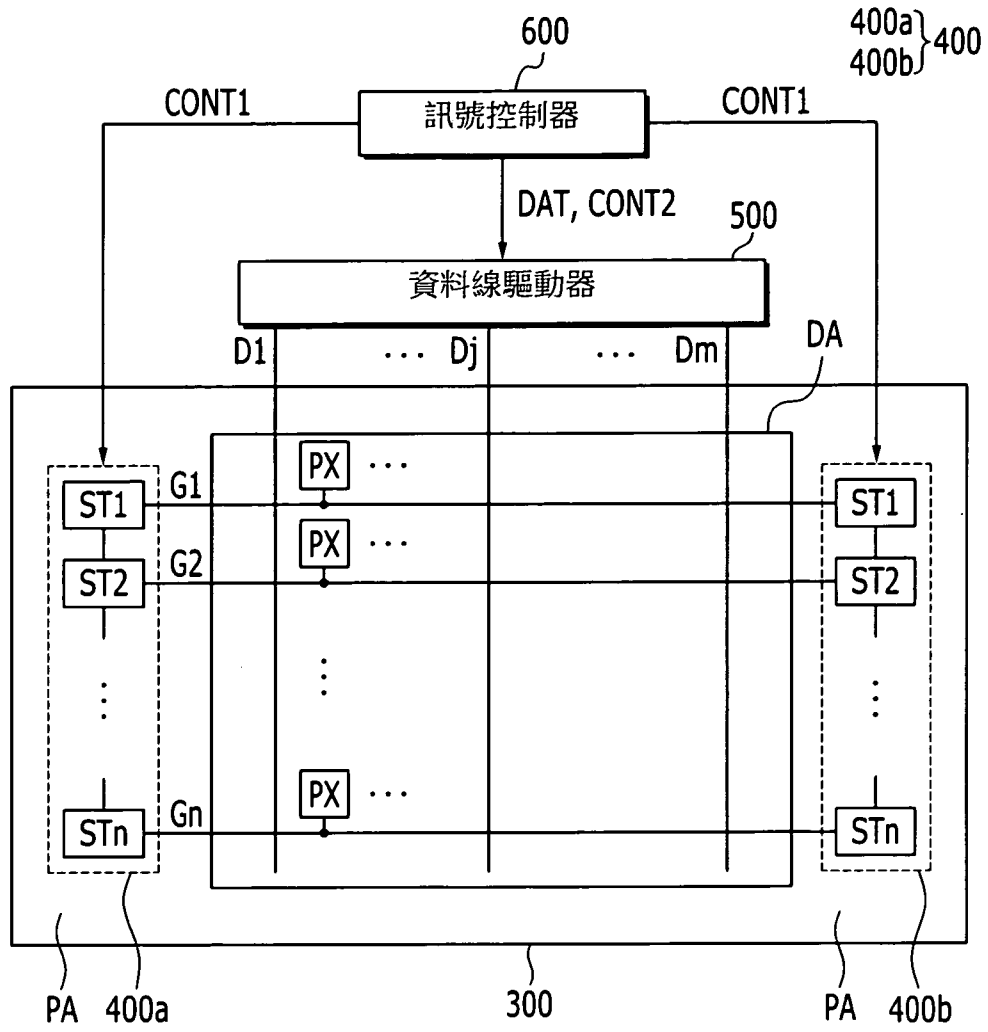
【發明圖式】



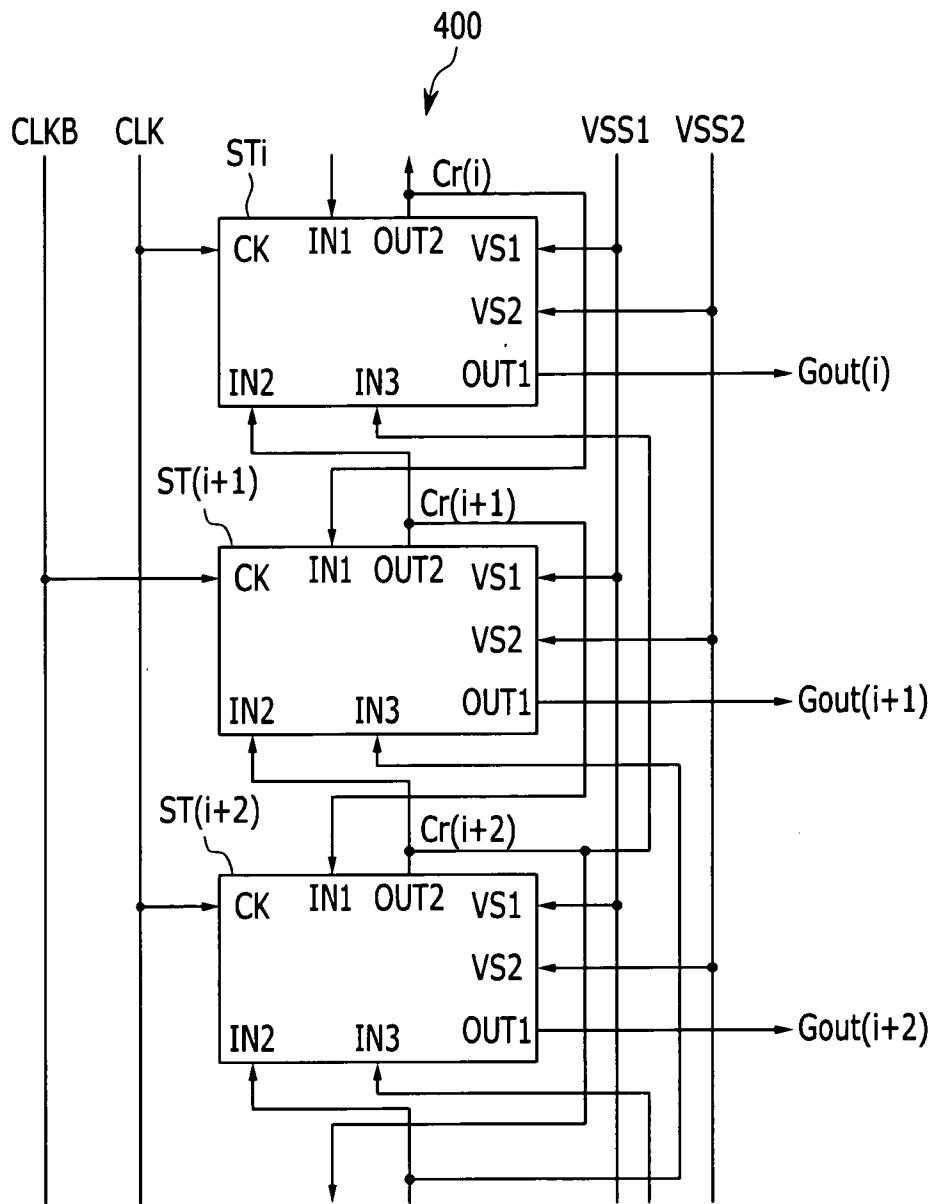
第 1 圖



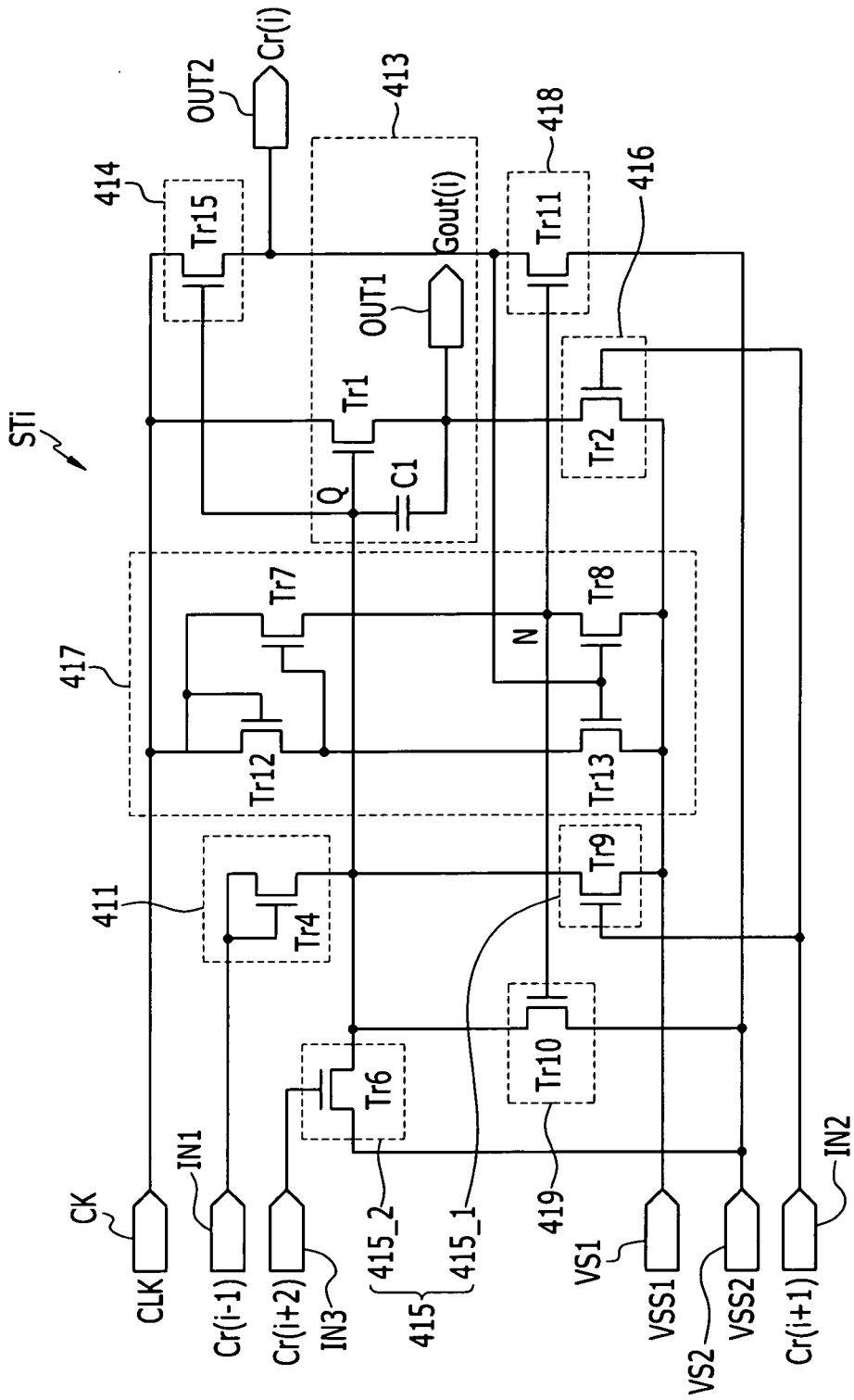
第 2 圖



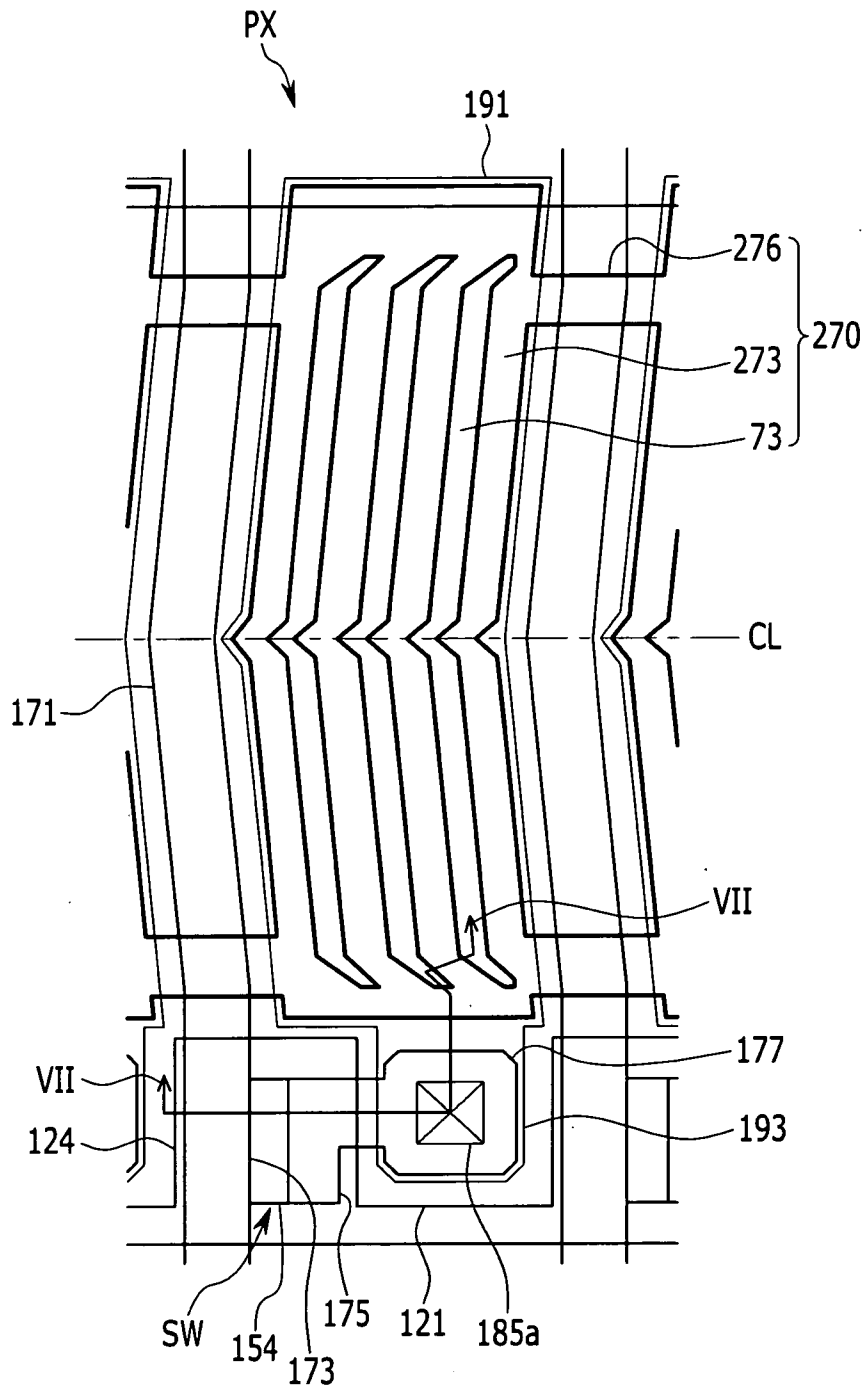
第 3 圖



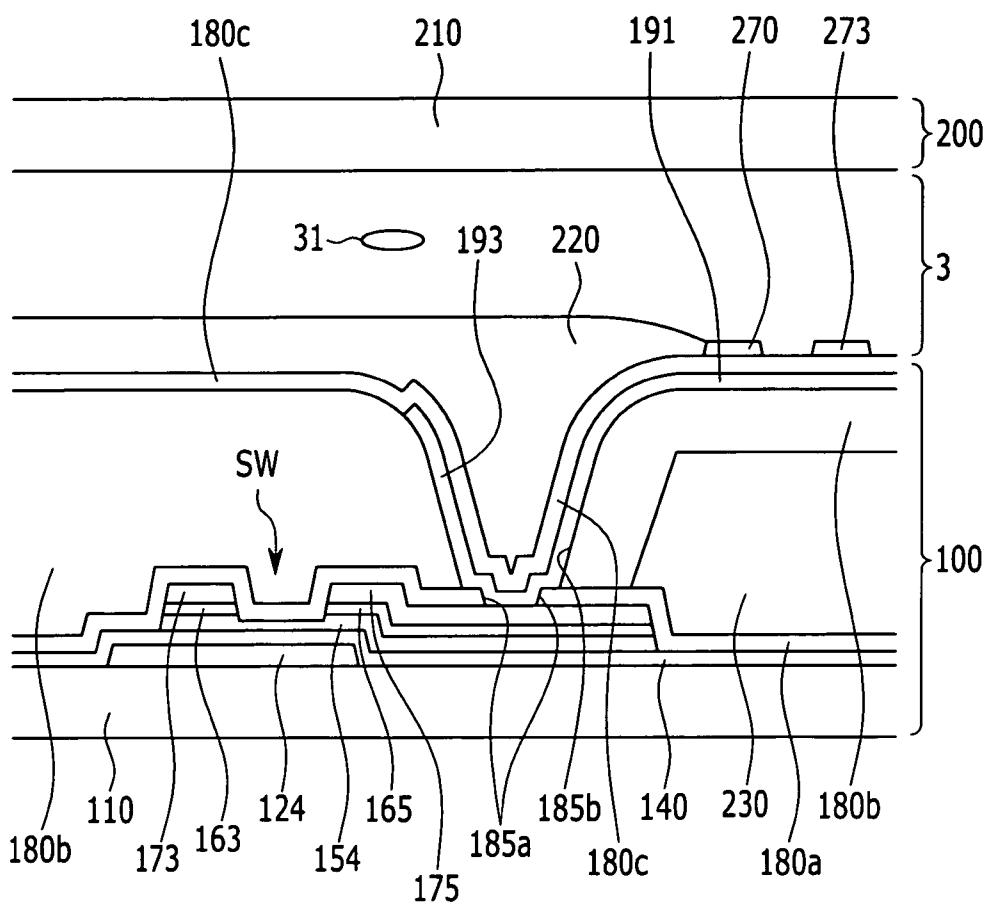
第 4 圖



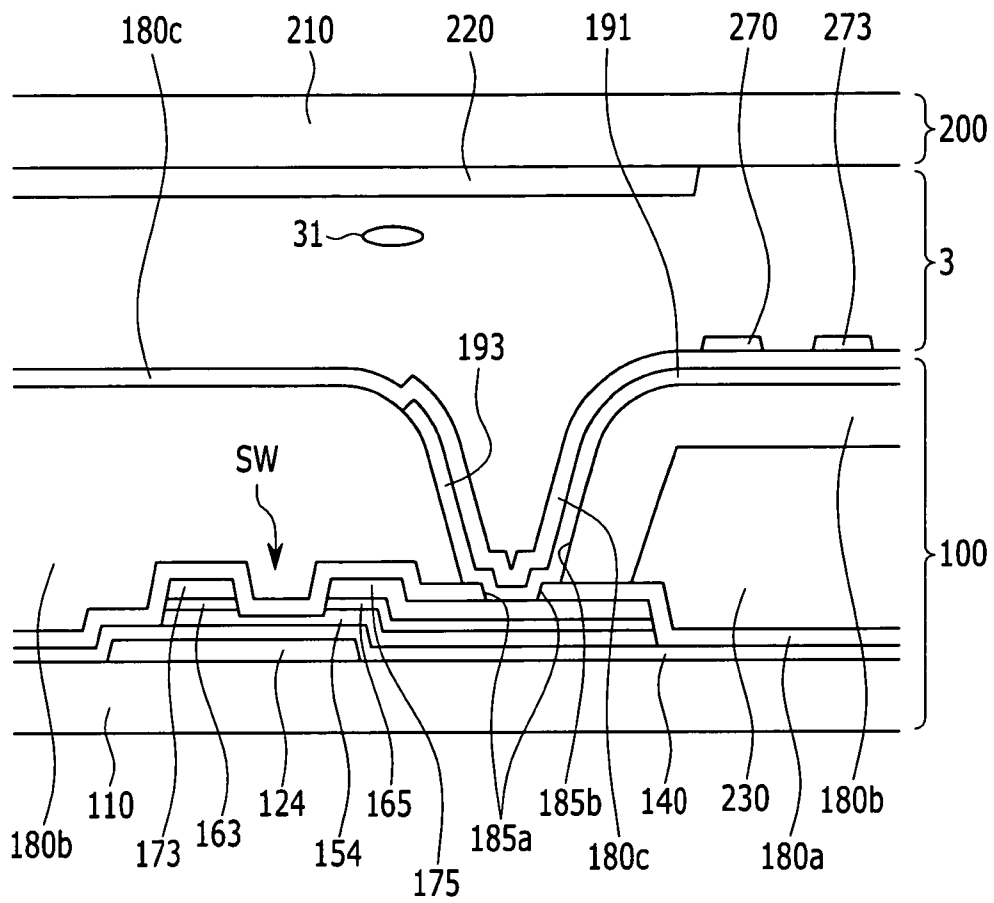
第5圖



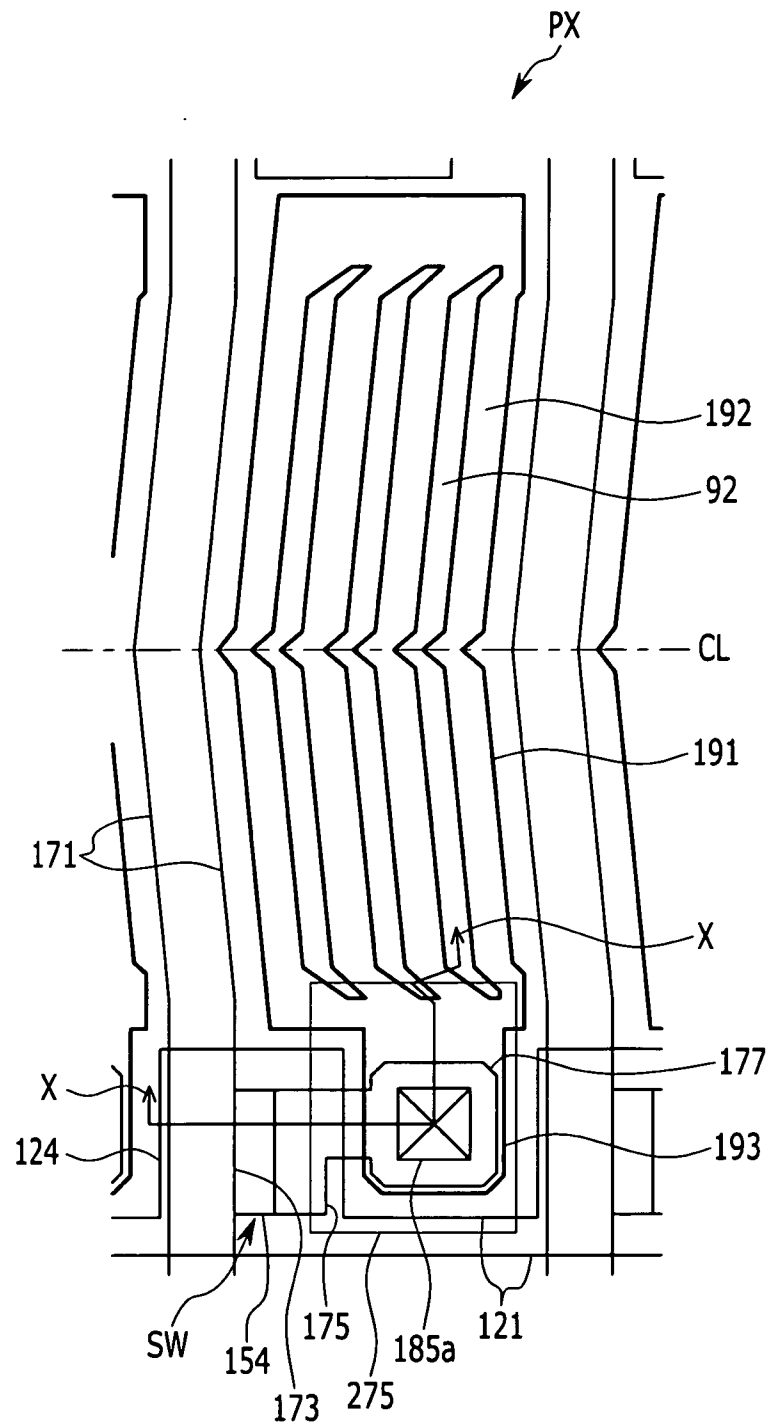
第 6 圖



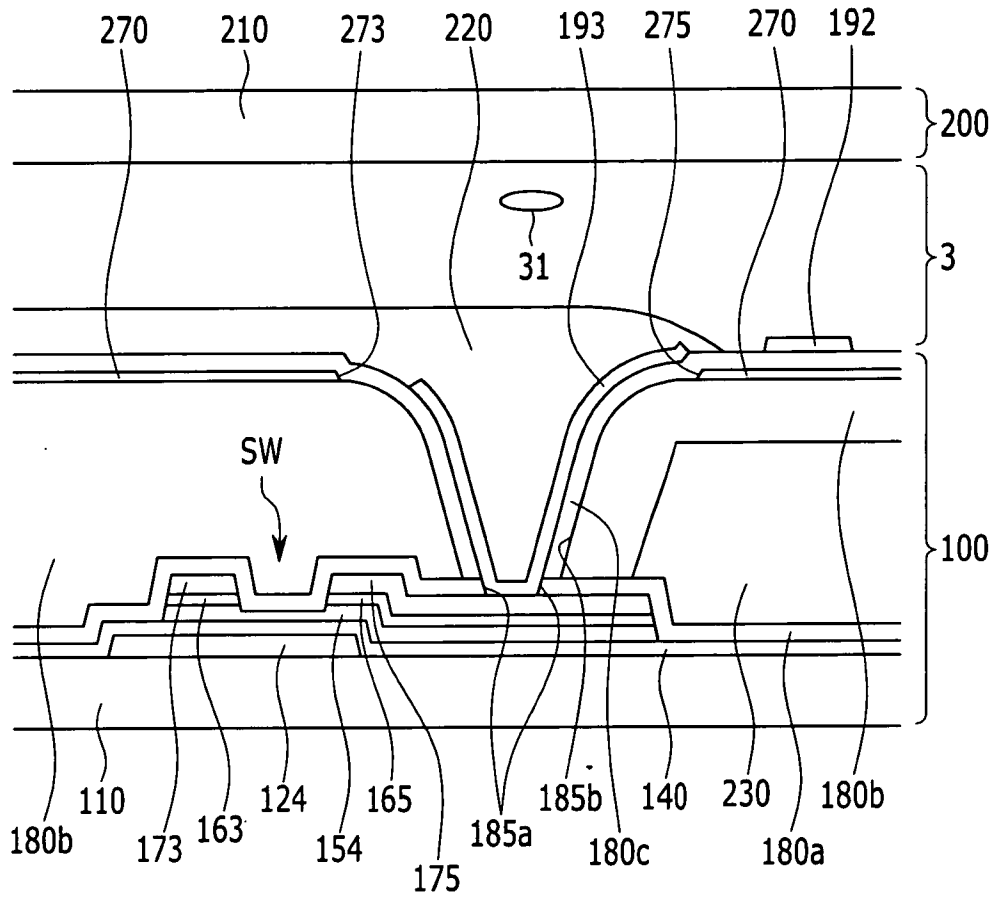
第 7 圖



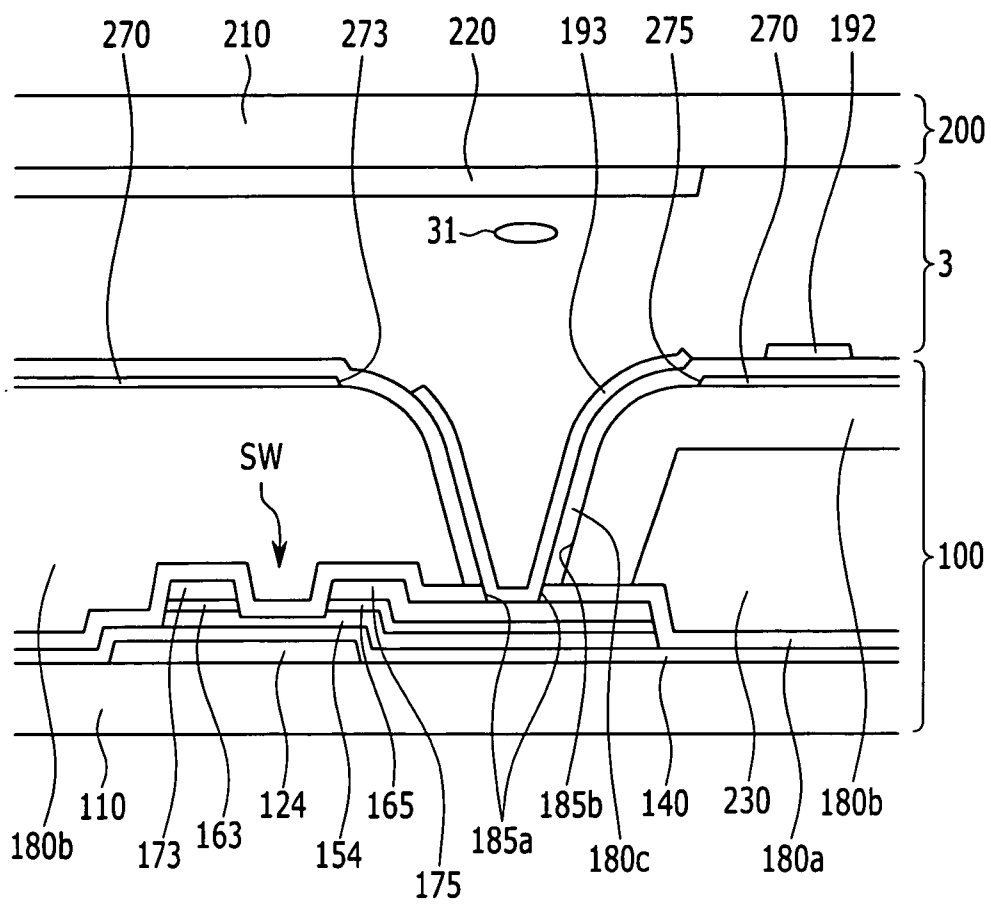
第 8 圖



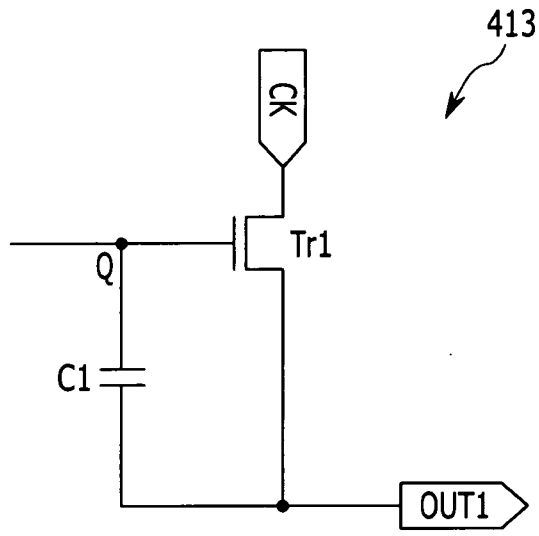
第 9 圖



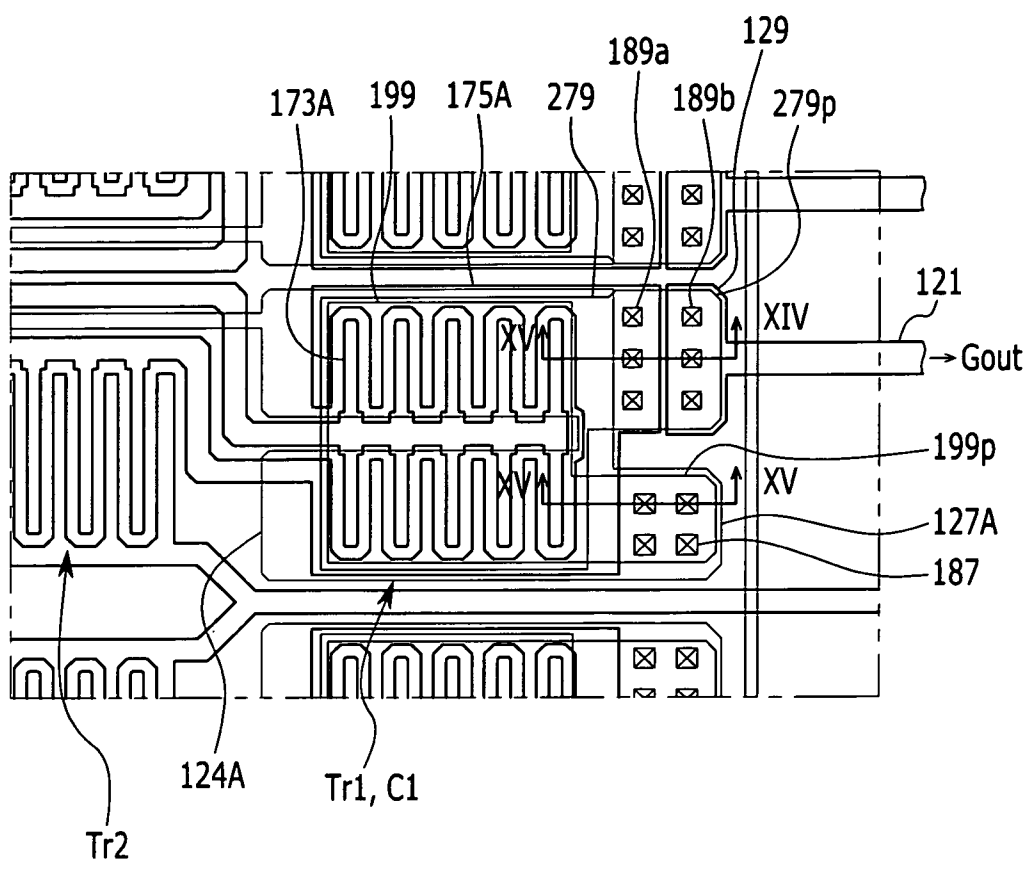
第 10 圖



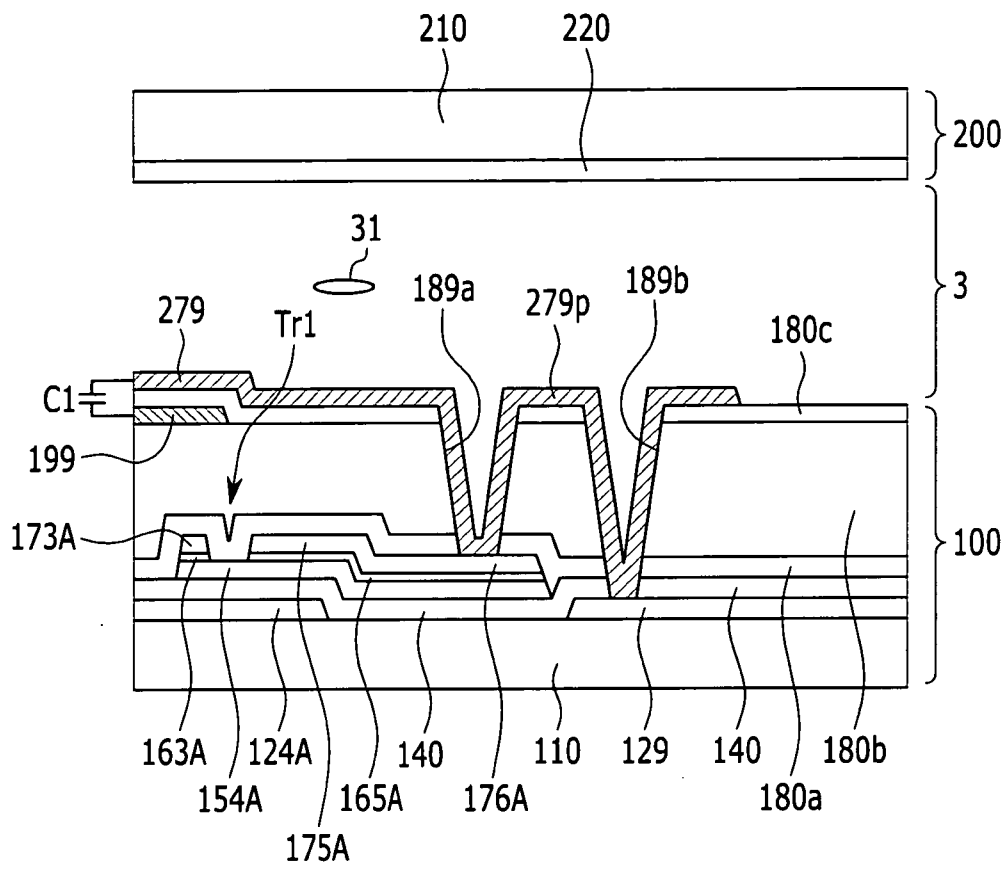
第 11 圖



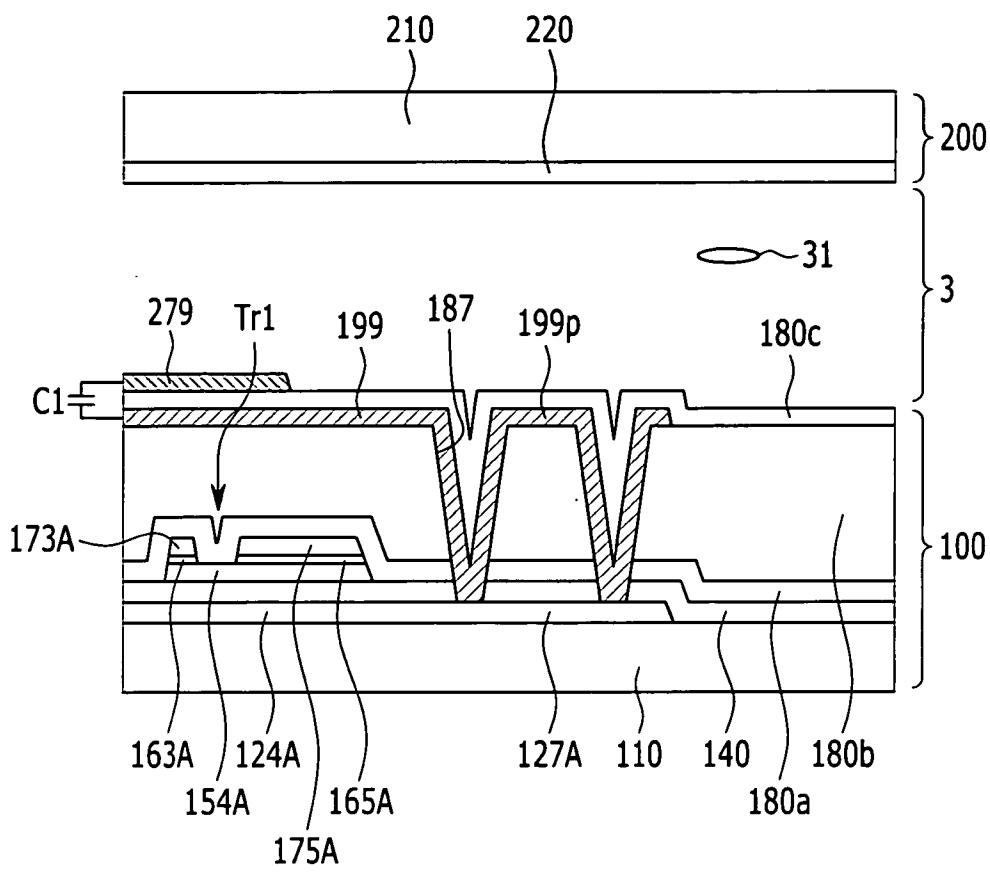
第 12 圖



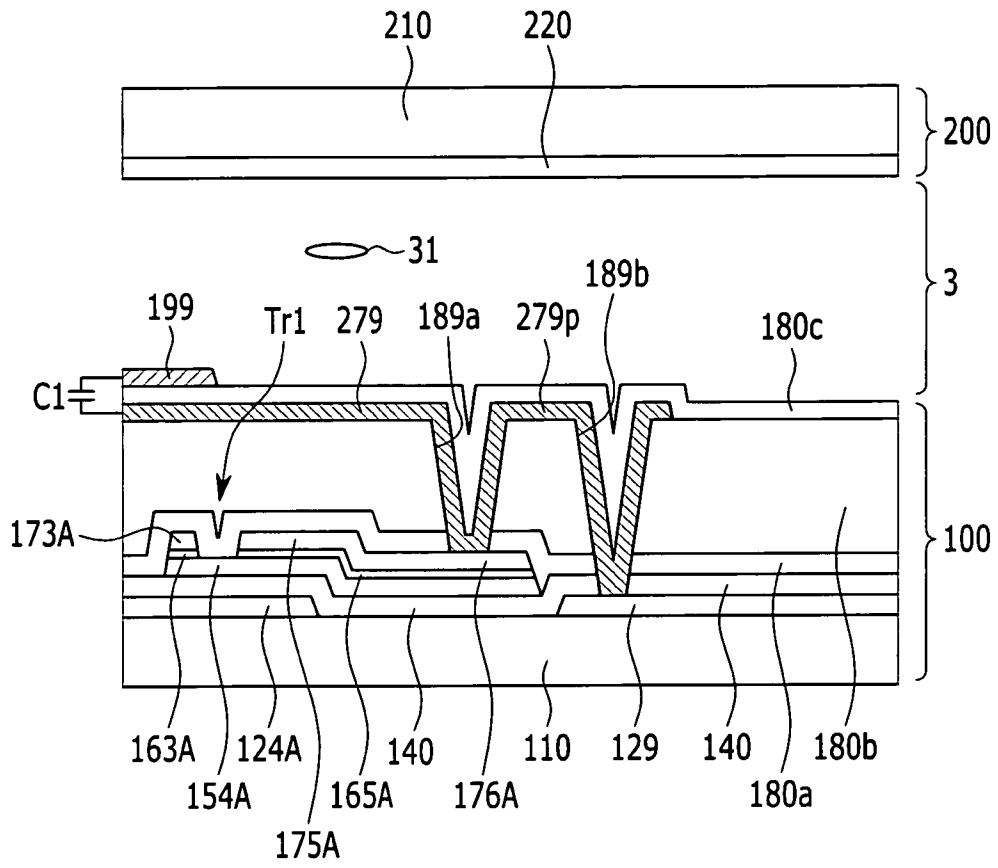
第 13 圖



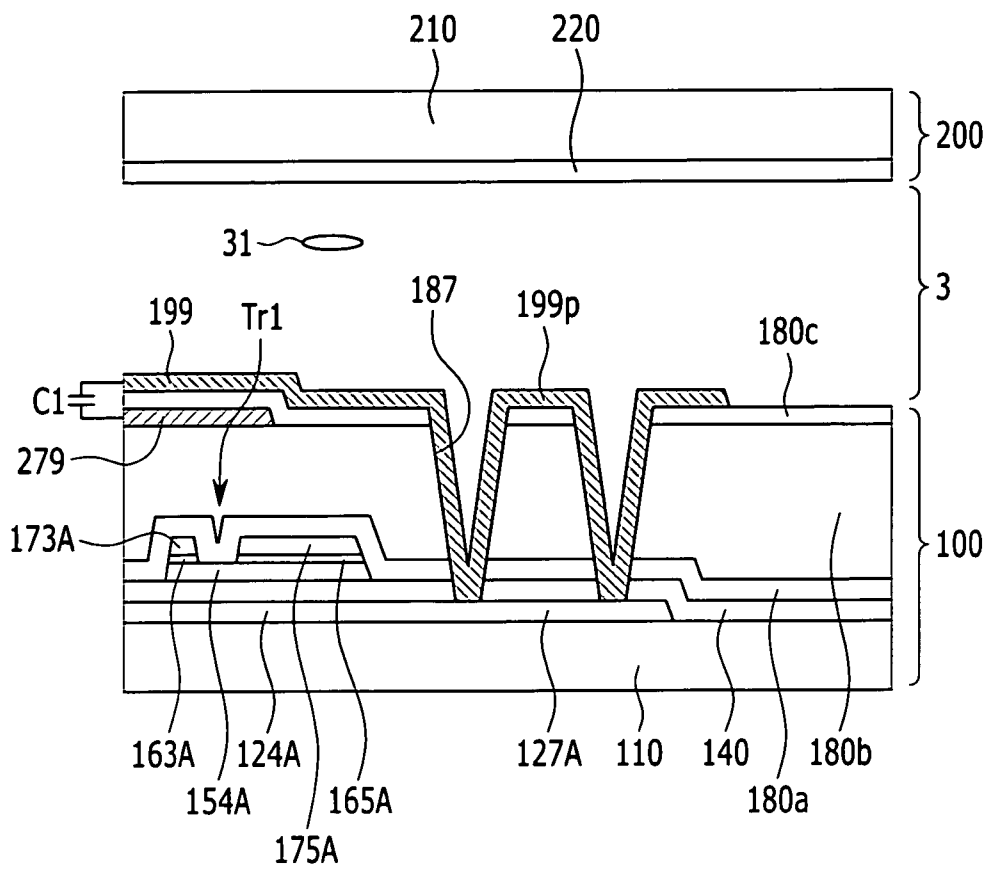
第 14 圖



第 15 圖



第 16 圖



第 17 圖