

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年3月9日(2006.3.9)

【公開番号】特開2000-183356(P2000-183356A)

【公開日】平成12年6月30日(2000.6.30)

【出願番号】特願平10-361689

【国際特許分類】

H 01 L 29/786 (2006.01)

G 02 F 1/1368 (2006.01)

H 01 L 21/336 (2006.01)

【F I】

H 01 L 29/78 6 1 3 A

G 02 F 1/1368

H 01 L 29/78 6 1 2 B

H 01 L 29/78 6 1 6 A

H 01 L 29/78 6 1 7 N

【手続補正書】

【提出日】平成17年12月16日(2005.12.16)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

Nチャネル型TFTとPチャネル型TFTとで形成されたCMOS回路を含む半導体装置であって、

前記CMOS回路は前記Nチャネル型TFTのみ、絶縁層を介して第1配線および第2配線によって活性層が挟まれた構造を有し、

前記活性層はチャネル形成領域に接して低濃度不純物領域を含んでおり、

前記チャネル形成領域は前記第1配線および前記第2配線に重なり、

前記低濃度不純物領域は前記第1配線に重なり、且つ、前記第2配線に重ならないよう形成されていることを特徴とする半導体装置。

【請求項2】

請求項1において、

前記第1配線と前記第2配線とは電気的に接続されていることを特徴とする半導体装置。

【請求項3】

第1配線と、第2配線とを含むNチャネル型TFTとPチャネル型TFTとで形成されたCMOS回路を有する半導体装置であって、

前記CMOS回路は前記Nチャネル型TFTのみ、絶縁層を介して前記第1配線および前記第2配線によって活性層が挟まれた構造を有し、

前記活性層はチャネル形成領域に接して低濃度不純物領域を含んでおり、

前記チャネル形成領域は前記第1配線および前記第2配線に重なり、

前記低濃度不純物領域は前記第1配線に重なり、且つ、前記第2配線に重ならないよう形成され、

前記第2配線は、第1導電層と第2導電層との積層構造からなる部分と、前記第1導電層と前記第1導電層上に形成された第3導電層と前記第3導電層を覆って前記第1導電層

上に形成された前記第2導電層とからなる部分とを有することを特徴とする半導体装置。

【請求項4】

請求項3において、

前記第3導電層は、第1導電層または前記第2導電層よりも抵抗値が低いことを特徴とする半導体装置。

【請求項5】

請求項3または請求項4において、

前記第1導電層または前記第2導電層は、タンタル(Ta)、チタン(Ti)、タングステン(W)、モリブデン(Mo)、またはシリコン(Si)から選ばれた元素を主成分とする導電膜、或いは前記元素を組み合わせた合金膜やシリサイド膜であることを特徴とする半導体装置。

【請求項6】

請求項3乃至請求項5のいずれか一項において、

前記第3導電層は、アルミニウムまたは銅を主成分とする膜であることを特徴とする半導体装置。

【請求項7】

Nチャネル型TFTで形成された画素TFTと保持容量とを有する画素マトリクス回路を含む半導体装置であって、

前記画素TFTは絶縁層を介して第1配線および第2配線によって活性層が挟まれた構造を有し、

前記活性層はチャネル形成領域に接して低濃度不純物領域を含んでおり、

前記チャネル形成領域は前記第1配線および前記第2配線に重なり、

前記低濃度不純物領域は前記第1配線に重なり、且つ、前記第2配線に重ならないよう形成されていることを特徴とする半導体装置。

【請求項8】

請求項7において、

前記第1配線は接地電位またはソース電源電位に保持されることを特徴とする半導体装置。

【請求項9】

請求項7において、

前記第1配線はフローティング電位に保持されることを特徴とする半導体装置。

【請求項10】

Nチャネル型TFTで形成された画素TFTを有する画素マトリクス回路を含む半導体装置であって、

前記画素TFTは絶縁層を介して第1配線および第2配線によって活性層が挟まれた構造を有し、

前記活性層はチャネル形成領域に接して低濃度不純物領域を含んでおり、

前記チャネル形成領域は前記第1配線および前記第2配線に重なり、

前記低濃度不純物領域は前記第1配線に重なり、且つ、前記第2配線に重ならないよう形成され、

前記第2配線は、第1導電層と第2導電層との積層構造からなる部分と、前記第1導電層と前記第1導電層上に形成された第3導電層と前記第3導電層を覆って前記第1導電層上に形成された前記第2導電層とからなる部分とを有することを特徴とする半導体装置。

【請求項11】

請求項10において、

前記第3導電層は、前記第1導電層または前記第2導電層よりも抵抗値が低いことを特徴とする半導体装置。

【請求項12】

請求項10または請求項11において、

前記第1導電層または前記第2導電層は、タンタル(Ta)、チタン(Ti)、タング

ステン(W)、モリブデン(Mo)、またはシリコン(Si)から選ばれた元素を主成分とする導電膜、或いは前記元素を組み合わせた合金膜やシリサイド膜であることを特徴とする半導体装置。

【請求項 1 3】

請求項 1 0 乃至 請求項 1 2 のいずれか一項において、

前記第 3 導電層は、アルミニウムまたは銅を主成分とする導電膜であることを特徴とする半導体装置。

【請求項 1 4】

同一基板上に形成された画素マトリクス回路とドライバー回路とを有する半導体装置であって、

前記画素マトリクス回路に含まれる画素 TFT と前記ドライバー回路に含まれる N チャネル型 TFT は、絶縁層を介して第 1 配線および第 2 配線によって活性層が挟まれた構造を有し、

前記活性層はチャネル形成領域に接して低濃度不純物領域を含んでおり、

前記チャネル形成領域は前記第 1 配線および前記第 2 配線に重なり、

前記低濃度不純物領域は前記第 1 配線に重なり、且つ、前記第 2 配線に重ならないよう形成され、

前記画素 TFT が有する第 1 配線は固定電位またはフローティング電位に保持され、前記ドライバー回路に含まれる N チャネル型 TFT が有する第 1 配線は、該ドライバー回路に含まれる N チャネル型 TFT が有する第 2 配線と同電位に保持されることを特徴とする半導体装置。

【請求項 1 5】

請求項 1 4 において、

前記固定電位は、接地電位またはソース電源電位であることを特徴とする半導体装置。

【請求項 1 6】

請求項 1 4 または請求項 1 5 において、

前記第 2 配線は、第 1 導電層と第 2 導電層との積層構造からなる部分と、前記第 1 導電層と前記第 1 導電層上に形成された第 3 導電層と前記第 3 導電層を覆って前記第 1 導電層上に形成された前記第 2 導電層とからなる部分とを有することを特徴とする半導体装置。

【請求項 1 7】

請求項 1 6 において、

前記第 3 導電層は、前記第 1 導電層または前記第 2 導電層よりも抵抗値が低いことを特徴とする半導体装置。

【請求項 1 8】

請求項 1 6 または請求項 1 7 において、

前記第 1 導電層または前記第 2 導電層は、タンタル(Ta)、チタン(Ti)、タングステン(W)、モリブデン(Mo)、またはシリコン(Si)から選ばれた元素を主成分とする導電膜、或いは前記元素を組み合わせた合金膜やシリサイド膜であることを特徴とする半導体装置。

【請求項 1 9】

請求項 1 6 乃至 請求項 1 8 のいずれか一項において、

前記第 3 導電層は、アルミニウムまたは銅を主成分とする導電膜であることを特徴とする半導体装置。

【請求項 2 0】

請求項 1 乃至 請求項 1 9 に記載された半導体装置とは、アクティブマトリクス型液晶ディスプレイまたはアクティブマトリクス型 E L ディスプレイであることを特徴とする半導体装置。

【請求項 2 1】

請求項 1 乃至 請求項 1 9 に記載された半導体装置とは、ビデオカメラ、デジタルカメラ、プロジェクター、プロジェクション TV 、ゴーグル型ディスプレイ、カーナビゲーション

ン、パーソナルコンピュータ、携帯情報端末であることを特徴とする半導体装置。

【請求項 2 2】

Nチャネル型TFTとPチャネル型TFTとで形成されたCMOS回路を含む半導体装置の作製方法であって、

基板上に第1配線を形成し、

前記第1配線の上に第1絶縁層を形成し、

前記第1絶縁層の上に前記Nチャネル型TFTの活性層および前記Pチャネル型TFTの活性層を形成し、

前記Nチャネル型TFTの活性層および前記Pチャネル型TFTの活性層を覆って第2絶縁層を形成し、

前記第2絶縁層の上に導電層を形成し、

第1のレジストマスクを用いて前記導電層をエッチングすることで前記Nチャネル型TFTの第2配線を形成し、

前記第1のレジストマスクを用い不純物を添加することで前記Nチャネル型TFTの活性層に低濃度不純物領域を形成し、

第2のレジストマスクを用いて前記導電層をエッチングすることで前記Pチャネル型TFTの配線を形成し、

前記第2のレジストマスクを用い不純物を添加することで前記Pチャネル型TFTの活性層に不純物領域を形成し、

裏面露光によって前記第2の配線上に形成された第3のレジストマスクを用い不純物を添加することで前記低濃度不純物領域にソースおよびドレイン領域を形成し、

前記第1配線は前記Nチャネル型TFTの活性層のみと交差するように形成され、

前記Nチャネル型TFTの前記低濃度不純物領域は前記第1配線に重なり、且つ、前記第2配線に重ならないように形成されることを特徴とする半導体装置の作製方法。

【請求項 2 3】

請求項22において、

前記導電層は、第1導電層および第2導電層を有することを特徴とする半導体装置の作製方法。