

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-528653

(P2014-528653A)

(43) 公表日 平成26年10月27日(2014.10.27)

(51) Int.Cl. F I テーマコード (参考)
H O 1 L 33/00 (2010.01) H O 1 L 33/00 J 5 F 1 4 1

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号 特願2014-534817 (P2014-534817) (86) (22) 出願日 平成24年10月8日 (2012.10.8) (85) 翻訳文提出日 平成26年6月2日 (2014.6.2) (86) 国際出願番号 PCT/US2012/059212 (87) 国際公開番号 W02013/052941 (87) 国際公開日 平成25年4月11日 (2013.4.11) (31) 優先権主張番号 13/267, 156 (32) 優先日 平成23年10月6日 (2011.10.6) (33) 優先権主張国 米国 (US)	(71) 出願人 390020248 日本テキサス・インスツルメンツ株式会社 東京都新宿区西新宿六丁目24番1号 (71) 出願人 507107291 テキサス インスツルメンツ インコーポ レイテッド アメリカ合衆国 テキサス州 75265 -5474 ダラス メール スステーショ ン 3999 ピーオーボックス 655 474 (74) 上記1名の代理人 100098497 弁理士 片寄 恭三
---	---

最終頁に続く

(54) 【発明の名称】 非線形補償を有するデバイスドライバ

(57) 【要約】

PWM制御又は電流制御の一方又は両方を用いる輝度制御ブロック(30)を含むドライバによりLED輝度が制御される。検出器は受信PWM信号のデューティサイクルを測定しデジタルPWM値を生成する。デジタルPWM値は温度リミッタブロック及び曲線シェイパブロックを介し送られる。適応減光ブロックは、電流制御、PWM制御又は組み合わせを選択するよう動作する。PWM制御では、適応減光ブロックがデジタル信号を生成し、信号がディザブロックを介し送られPWM生成器ブロックにより出力PWM信号に変換される。ディザブロックは、2つのデジタル値の中間の輝度レベルをシミュレートするようにPWM信号を2つのデジタル値間でディザリングさせる。電流モードでは適応減光ブロックからのデジタル信号は非線形補償ブロックを介して送られる。非線形補償ブロックにより、デジタル電流信号は、対数的又は指数増光/減光関数を生成するために非線形性を導入するように補償される。

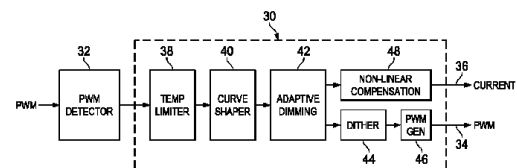


FIG. 4

【特許請求の範囲】

【請求項 1】

補償を備えるデバイスドライバであって、前記デバイスドライバが、
補償されていない駆動信号のシーケンスを生成するように構成される入力ドライバと、
前記補償されていない駆動信号を受け取るように、及び対応する補償された駆動信号を
生成するように接続される補償回路要素であって、前記補償回路要素が単一の補償曲線を
定義する 2 つ又はそれ以下の制御ポイントを記憶することが可能であり、前記補償回路要
素が、前記制御ポイントを用いて、前記補償されていない駆動信号を前記対応する補償さ
れた駆動信号に変換する、前記補償回路要素と、
出力ドライバであって、前記補償された駆動信号を用いて前記出力ドライバに接続され
るべきデバイスを駆動するように構成される、前記出力ドライバと、
を含む、デバイスドライバ。

10

【請求項 2】

請求項 1 に記載のデバイスドライバであって、前記 2 つ又はそれ以下の制御ポイントが
単一の制御ポイントを含み、前記単一の補償曲線が 2 次ベジェ曲線である、デバイスドラ
イバ。

【請求項 3】

請求項 2 に記載のデバイスドライバであって、前記単一の制御ポイントが x_c 及び y_c
座標の対で表され得、前記補償されていない駆動信号の各々が x_i 座標で表され得、前記
補償された駆動信号の各々が y_o 座標で表され得、前記補償回路要素が前記 x_c 及び y_c
座標の値を用いて y_o の値を計算するように構成される、デバイスドライバ。

20

【請求項 4】

請求項 3 に記載のデバイスドライバであって、前記 2 次ベジェ曲線がパラメトリック曲
線であり、前記パラメータが値 t として表され得、 t が 0 から 1 までの範囲である、デバ
イスドライバ。

【請求項 5】

請求項 4 に記載のデバイスドライバであって、前記 2 次ベジェ曲線が $x_i = 2(1-t)tx_c + t^2$ 及び $y_o = 2(1-t)ty_c + t^2$ として表され得、前記補償回路要素
が、 x_c を用いて x_i の所与の値のためのパラメータ t の値を計算するように動作する、
デバイスドライバ。

30

【請求項 6】

請求項 5 に記載のデバイスドライバであって、前記補償回路要素が、前記計算されたパ
ラメータ t の値及び値 y_c を用いて、 y_o の値を計算するように更に動作する、デバイス
ドライバ。

【請求項 7】

請求項 6 に記載のデバイスドライバであって、駆動されるべき前記デバイスが少なくと
も 1 つの発光ダイオード (LED) を含み、前記補償されていない駆動信号が前記少なく
とも 1 つの LED を駆動するように適合され、前記出力ドライバが、前記補償された駆動
信号を用いて前記少なくとも 1 つの LED を駆動するように構成される、デバイスドライ
バ。

40

【請求項 8】

請求項 1 に記載のデバイスドライバであって、前記補償されていない駆動信号が、所与
のビット精度を有するデジタル信号であり、前記補償された駆動信号が、前記所与のビッ
ト精度以上のビット精度を有するデジタル信号である、デバイスドライバ。

【請求項 9】

請求項 8 に記載のデバイスドライバであって、前記補償回路要素が、前記所与のビット
精度以上の前記ビット精度を提供するために十分なデータ経路幅を有する算術論理回路要
素を含む、デバイスドライバ。

【請求項 10】

補償を備える発光ダイオード (LED) ドライバであって、前記 LED ドライバが、

50

所与の駆動範囲に亘って変動し得る補償されていない駆動信号のシーケンスを生成するように構成される入力ドライバであって、前記補償されていない駆動信号が所与のビット精度を有するデジタル信号である、前記入力ドライバと、

前記所与の駆動範囲の全てに亘って、前記補償されていない駆動信号から補償された駆動信号を生成するように構成される補償回路要素であって、前記補償回路要素が、2つ又はそれ以下の制御ポイントに基づいて、前記補償された駆動信号を導くことが可能であり、前記補償された駆動信号が、前記補償されていない駆動信号の少なくとも前記所与のビット精度程度のビット精度を有する、前記補償回路要素と、

前記補償された駆動信号を用いて少なくとも1つのLEDを駆動するように構成される出力ドライバと、

10

を含むLEDドライバ。

【請求項11】

請求項10に記載のLEDドライバであって、前記2つ又はそれ以下の制御ポイントがベジェ曲線を定義し、前記補償回路要素が、前記曲線上に前記補償されていない駆動信号に対応するポイントを配置することによって前記補償された駆動信号を生成する、LEDドライバ。

【請求項12】

請求項11に記載のLEDドライバであって、前記2つ又はそれ以下の制御ポイントが単一の制御ポイントを含み、前記ベジェ曲線が2次ベジェ曲線である、LEDドライバ。

20

【請求項13】

請求項12に記載のLEDドライバであって、前記単一の制御ポイントが x_c 及び y_c 座標の対で表され得、前記補償されていない駆動信号の各々が x_i 座標で表され得、前記補償された駆動信号の各々が y_o 座標で表され得、前記補償回路要素が、前記 x_c 及び y_c 座標の値を用いて y_o の値を計算するように構成される、LEDドライバ。

【請求項14】

請求項13に記載のLEDドライバであって、前記2次ベジェ曲線が、値 t として表され得るパラメータを含むパラメトリック曲線であり、 t が0から1までの範囲である、LEDドライバ。

【請求項15】

請求項14に記載のLEDドライバであって、前記2次ベジェ曲線が $x_i = 2(1-t)tx_c + t^2$ 及び $y_o = 2(1-t)ty_c + t^2$ として表され得、前記補償回路要素が、 x_c を用いて x_i の所与の値のためのパラメータ t の値を計算するように動作する、LEDドライバ。

30

【請求項16】

請求項15に記載のLEDドライバであって、前記補償回路要素が、前記計算されたパラメータ t の値及び値 y_c を用いて y_o の値を計算するように更に動作する、LEDドライバ。

【請求項17】

デバイスドライバを補償する方法であって、

所与のビット解像度を有する値 x_i として表され得る、補償されていないデジタル駆動信号を受け取ること、

40

ベジェ曲線を定義する単一の制御ポイントを記憶することであって、前記単一の制御ポイントが x_c 及び y_c 座標として表され得ること、

少なくとも前記所与のビット解像度と同程度の解像度を有する補償されたデジタル駆動信号 y_o を生成するように、前記補償されていないデジタル駆動信号を補償することであって、前記補償することが前記 x_c 及び y_c 座標を用いて実行されること、及び

前記補償されたデジタル駆動信号 y_o を用いて前記デバイスを駆動すること、を含む、方法。

【請求項18】

請求項17に記載の方法であって、前記ベジェ曲線が、0から1までの範囲の値 t とし

50

て表され得るパラメータを含むパラメトリック 2 次ベジェ曲線である、方法。

【請求項 19】

請求項 18 に記載の方法であって、前記 2 次ベジェ曲線が $x_i = 2(1-t)t x_c + t^2$ 及び $y_o = 2(1-t)t y_c + t^2$ として表され得、前記補償することが、 x_c を用いて x_i の所与の値のためのパラメータ t の値を計算することを更に含む、方法。

【請求項 20】

請求項 19 に記載の方法であって、前記補償することが、パラメータ t の前記計算された値及び値 y_c を用いて y_o を計算することを更に含む、方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、全般的に、非線形補償を有するデバイスドライバ回路要素に関し、特に、輝度制御を用いる発光ダイオード (LED) ドライバ回路要素に関する。

【背景技術】

【0002】

発光ダイオード (LED) は、液晶ディスプレイ (LCD) 用のバックライティング等の多くの用途を有する。典型的なバックライトシステムは、要求される輝度と実際の光出力との間に、非線形性を導入し得る。図 1 は、LED の順電流対相対光束を示す典型的な LED データシートからのグラフである。図からわかるように、光出力は、順電流に対して線形に増加しない。一例として、20 mA の順電流値では相対光束値が 1 であるが、電流が 4 倍 (80 mA) に増加しても相対光束値は 3.5 にしかない。

20

【0003】

LED 自体により導入される非線形性に加え、人間の認識の非線形性に関連する問題がある。図 2 は、Charles Poynton による、「Perceptual Uniformity of Digital Imaging」(2010) から得た、様々な光レベルに対する人間の非線形反応を示す一組の曲線を含む。曲線の中に $0.01 L^*(T)$ として示される曲線があるが、それは国際照明委員会によって作成された、明るさに対する人間の反応の CIE L^* モードに基づいている。これらの曲線からわかるように、人間の光覚は、より低い光レベルでの変化では飛躍的に増大し、より高いレベルでは相対的に線形になる。

30

【0004】

多くの LED 駆動用途では、LED 線形性の厳格な制御が重要である。一例として、コンテンツアウェアバックライト制御 (CABC) 用途 (コンテンツアダプティブ輝度制御と称することもある) では、LCD コンテンツを分析することによって、LED バックライティングの輝度がインテリジェント制御される。この技術は、電力消費を低減するが、LED バックライトの輝度における変化に LCD のピクセル輝度を高精度に整合しなければならない。バックライトシステムにおける非線形性がこの整合を一層困難にし得る。

【0005】

幾つかの用途では、LED が非線形に増光及び減光するような方式でバックライティングを制御することが望ましい。一例として、始めは高速、終わりはより低速でバックライティングをオフにすることで、快い減光作用が生みだされ得る。バックライティング制御のための他の対数的又は指数関数が望ましい場合もある。

40

【0006】

非線形性、及び非線形性の生成を補償するための従来技術のアプローチは、ルックアップテーブルを用いることが多い。このアプローチに関する問題点は、合理的な程度の補償精度を達成するためには、多数のルックアップテーブルポイントを用いなければならない、従って、プログラミングを相対的に難しくし、また必要とするメモリ量が増大することである。ハードコーディングされたルックアップテーブルは、スペース効率は高くなるが、用途柔軟性が低下する。アナログソリューションは、一般に、多数の曲線形状をサポートするためのプログラマビリティを提供しない。

50

【0007】

高精度の補償を提供でき、容易に再プログラム可能であり、多数の補償曲線を容易に実装可能にする、非線形補償を有するLEDドライバ及び他のデバイス駆動回路要素が必要とされている。

【発明の概要】

【0008】

デバイスドライバを補償するためのデバイス及び方法を説明する。実施形態を、発光ダイオード(LED)を駆動するための信号を提供する回路要素における実装において説明する。他のデバイスを駆動するための補償を提供するためにも同アプローチが用いられ得る。

10

【0009】

例示の実施形態において、補償を備えるデバイスドライバが提供される。このデバイスドライバは、補償されていない駆動信号のシーケンスを生成するように構成される入力ドライバと、補償されていない駆動信号を受け取り、対応する補償された駆動信号を生成するように接続される補償回路要素と、補償された駆動信号を用いて、出力ドライバに接続されるべきデバイスを駆動するように構成される出力ドライバとを含む。補償回路要素は、単一の補償曲線を定義する2つ又はそれ以下の制御ポイントを記憶することが可能である。補償回路要素は、制御ポイントを用いて、補償されていない駆動信号に対応する補償された駆動信号に変換する。

【0010】

20

このドライバは、単一の制御ポイントを含む2つ又はそれ以下の制御ポイントを含み得る。単一の補償曲線は2次ベジェ曲線である。単一の制御ポイントは、 x_c 及び y_c 座標の対で表され得、補償されていない駆動信号の各々が x_i 座標で表され得、補償された駆動信号の各々が y_o 座標で表され得る。補償回路要素は x_c 及び y_c 座標の値を用いて、 y_o の値を計算するように構成され得る。2次ベジェ曲線はパラメトリック曲線であり得、パラメータは値 t として表され得、 t は $0 \sim 1$ の範囲である。2次ベジェ曲線は、 $x_i = 2(1-t)t x_c + t^2$ 及び $y_o = 2(1-t)t y_c + t^2$ としても表され得る。補償回路要素は、 x_c を用いて x_i の所与の値のためのパラメータ t の値を計算するように動作し得る。補償回路要素は、計算されたパラメータ t の値及び値 y_c を用いて、 y_o の値を計算するように更に動作し得る。

30

【0011】

デバイスドライバによって駆動されるべきデバイスは、少なくとも1つの発光ダイオード(LED)を含み得、補償されていない駆動信号は、この少なくとも1つのLEDを駆動するように適合され得る。出力ドライバは、補償された駆動信号を用いて、この少なくとも1つのLEDを駆動するように構成される。補償されていない駆動信号は、所与のビット精度を有するデジタル信号であり得る。補償された駆動信号は、所与のビット精度以上のビット精度を有するデジタル信号である。補償回路要素は、所与のビット精度以上のビット精度を提供するために十分なデータ経路幅を有する算術論理回路要素を含む。

【0012】

40

例示の実施形態において、発光ダイオード(LED)ドライバが提供される。このLEDドライバは、所与の駆動範囲に亘って変動し得る補償されていない駆動信号のシーケンスを生成するように構成される入力ドライバと、所与の駆動範囲の全てに亘って、補償されていない駆動信号から補償された駆動信号を生成するように構成される補償回路要素と、補償された駆動信号を用いて、少なくとも1つのLEDを駆動するように構成される出力ドライバとを含む。補償されていない駆動信号は所与のビット精度を有するデジタル信号である。補償回路要素は、2つ又はそれ以下の制御ポイントに基づいて、補償された駆動信号を導くことが可能である。補償された駆動信号は、補償されていない駆動信号の少なくとも所与のビット精度程度のビット精度を有する。

【0013】

例示の実施形態において、デバイスドライバを補償する方法が提供される。この方法は

50

、所与のビット解像度を有する値 x_i として表され得る、補償されていないデジタル駆動信号を受け取ることと、ベジェ曲線を定義する単一の制御ポイントを記憶すること、少なくとも所与のビット解像度と同程度の解像度を有する補償されたデジタル駆動信号 y_o を生成するように、補償されていないデジタル駆動信号を補償することと、補償されたデジタル駆動信号 y_o を用いてデバイスを駆動することを含む。単一の制御ポイントは x_c 及び y_c 座標として表され得る。補償することは x_c 及び y_c 座標を用いて実行される。上述のように、ベジェ曲線は、0 ~ 1 の範囲の値 t として表され得るパラメータを含むパラメトリック 2 次ベジェ曲線であり得る。2 次ベジェ曲線は $x_i = 2(1-t)t x_c + t^2$ 及び $y_o = 2(1-t)t y_c + t^2$ として表され得る。補償することは、 x_c を用いて、 x_i の所与の値のためのパラメータ t の値を計算することを更に含み得る。補償することは、また、パラメータ t の計算された値及び値 y_c を用いて、 y_o を計算することを含み得る。

10

【図面の簡単な説明】

【0014】

【図1】順電流対相対光束を示す典型的なLEDのグラフである。

【0015】

【図2】明るさに対する人間の視覚反応のモデルのグラフであり、反応が非線形であることを示している。

【0016】

【図3】本発明の1つの態様に従った非線形補償回路要素を用いるLEDバックライトドライバ集積回路製品のブロック図である。

20

【0017】

【図4】非線形補償回路要素を用いる図3の回路に用いられる例示の輝度制御ブロック図である。

【0018】

【図5】図3の回路の非線形補償回路要素に用いられ得るタイプのパラメトリック 2 次ベジェ曲線の例である。

【0019】

【図6A】図2の人間の視覚反応に類似した例示の補償されていない曲線を示す。

【図6B】図6Aの曲線を補償するための、対応する 2 次ベジェ曲線を示す。

30

【0020】

【図7】補償された駆動出力を生成するために用いられる算術論理を制御するための状態機械である。

【0021】

【図8】補償された駆動出力を生成するために算術演算を実行するために用いられる論理リソースを示す。

【0022】

【図9】図7の状態機械が、補償された駆動出力を生成するために用いられる図8の論理を制御する方法を示すフローチャートである。

【発明を実施するための形態】

40

【0023】

図3はLEDバックライトドライバ集積回路製品20、及び関連する外部構成要素のブロック図である。可変出力電圧 V_{out} を生成するためにスイッチングブーストDC-DCコンバータが提供される。内部ドライバ回路構成要素のための動作電圧を提供するために、内部低ドロップアウト(LDO)リニア電圧レギュレータ23が含まれる。

【0024】

6個のLEDバンクLED1~LED6内に配置される一番外側の外部LEDのアノードに V_{out} が印加される。各LEDバンクは、1つ又は複数の直列結合されたLEDを駆動することが可能である。ヘッドルーム制御ブロック24が、LED駆動電圧を検知し、最大順電圧に加えてヘッドルームのための小電圧を有するLEDブロックに対応するよ

50

うに、DC - DCコンバータにVoutの値を調整させる。従って、ブーストされた出力電圧Voutは、適切なLED駆動を可能にするために充分大きい、電力を浪費するほど大きくはない。LED電流シンクブロック26が、LEDバンクの各々を介して駆動電流を高精度に制御するため、6個の個別のデジタル制御された電流シンクを含む。障害検出ブロック28が、過電流及び過電圧条件と共に、開放LED等、種々の障害を検出するように動作する。

【0025】

LEDの輝度は、輝度制御の種々の方式を可能にする輝度制御ブロック30によって制御される。輝度制御ブロックの幾つかの詳細が図4に示されている。輝度は、100% PWM制御、又は100%電流制御、又はその両方の組み合わせを用いて制御され得る。外部PWM信号が提供され、それが検出器32によって受け取られる。検出器32は、信号のデューティサイクルを測定し、測定された値を示す12ビットPWM値を生成する。そのPWM値は、ライン34(図4)上にPWM信号を生成するために用いられ、ライン36上に12ビット電流信号を生成するためにも用いられる。12ビットPWMデータが、最初に、温度リミッタブロック38及び曲線シェイパブロック40を介して送られる。適応減光ブロック42が、LED輝度を制御するために100%電流制御、100% PWM制御、又は、それら両方の組み合わせのいずれかを選択するように動作する。適応減光ブロック42の詳細の多くは本発明に関係がないが、低輝度レベルではPWM制御を用い、より高い輝度レベルでは電流制御を用いることに関して、幾つかの状況下で改善された性能が得られ得ることが見出された。一例として、最大値の25%までのLED輝度ではPWMを用いて輝度が制御される。25%を超え100%までのLED輝度では電流制御を用いて輝度が制御され、その際、デジタル/電流レベルコンバータ回路を用いて、12ビット電流値がLED電流を制御するように動作する。

【0026】

オペレーションのPWMモードにあるとき、適応減光ブロック42は12ビット信号を生成し、その信号は、ディザブロック44を介して送られ、PWM生成器ブロック46によってライン34上のPWM信号に変換される。ディザブロックは、2つのデジタル値の間の中間の輝度レベルをシミュレートするように、PWM信号を2つのデジタル値の間でディザリングさせる。オペレーションの電流モードにあるとき、適応減光ブロック42からの12ビット値は非線形補償ブロック48を介して送られる。非線形補償ブロック48によって、12ビットの電流信号は、本発明の1つの態様に従って補償され得る。このような補償は、例えば図1に示すような駆動電流とLED輝度との間の任意の非線形関係に対する補償、又は、例えば図2に示すような人間の認識の非線形性に対する補償を含む、多様な目的のためであり得る。また、このような補償は、上述の対数的又は指数的増光/減光関数を生成するために非線形性を導入する目的のためでもあり得る。

【0027】

幾つかの異なる補償曲線が輝度制御ブロック30に効率的に記憶され得る。 I^2C 適合同期シリアルインタフェースによって、これらの曲線に対応するデータは容易にプログラミング及び再プログラミングされ得る。2つのインタフェースライン、SDA(シリアルデータライン)及びSCL(シリアルクロックライン)、はバスを形成し、そのバス上のデバイスは、マスター、スレーブ、又はその両方として動作する。この例のLEDドライバは、図3に示すように、 I^2C スレーブとして動作する I^2C インタフェースデバイス50を用いる。

【0028】

本発明の1つの態様は、パラメトリック2次ベジェ曲線の使用であり、その例が図5に示されている。周知のように、そのような曲線は、制御ポイント(P_1 等)と、0と1との間で変動するt等のパラメータとによって、2つのポイント(P_0 及び P_2 等)間の経路52を定義する。これらの3つのポイントによって定義される経路(曲線)52は、tが0から1に増大すると、ポイント P_0 からポイント P_2 へ移動する。ベジェ曲線52の生成方式の図形的説明が役立つ。ライン $P_0 - P_1$ は、 $t = 0$ のとき P_0 に位置する

10

20

30

40

50

ポイント Q_0 を含み、 Q_0 は、 t が 1 まで増大するにつれて、 P_0 から P_1 に移動する。ポイント Q_0 は $t = 0.25$ に示される。第 2 のライン $P_1 - P_2$ は、ポイント Q_1 は、 $t = 0$ のとき P_1 に位置するポイント Q_1 を含み、 Q_1 は、 t が 1 まで増大するにつれて、 P_1 から P_2 に移動する。ポイント Q_1 もまた、パラメータ t が 0.25 に等しいときに示される。 $Q_0 - Q_1$ によって定義される更なるラインが、 $t = 0$ でライン $P_0 - P_1$ に一致し、 $t = 1.0$ でライン $P_1 - P_2$ に一致する。関数 $B(t)$ は、ライン $Q_0 - Q_1$ に接する経路に沿って移動して曲線 52 を生成する。このように、 $t = 0$ で、曲線 52 がポイント P_0 (ここで、タイムライン $Q_0 - Q_1$ がライン $P_0 - P_1$ に一致している) を離れるとき、この曲線はライン $P_0 - P_1$ (及び従ってライン $Q_0 - Q_1$) に接する。 $t = 1.0$ で、曲線がポイント P_2 に到達すると、曲線 52 はライン $P_1 - P_2$ (及び従ってライン $Q_0 - Q_1$) に接する。ポイント $B(t)$ は $t = 0.25$ のときに示される。

10

【0029】

2 次ベジェ関数 $B(t)$ は次のようになる。

$$B(t) = (1-t)^2 P_0 + 2(1-t)t P_1 + t^2 P_2 \quad (1)$$

ここで、パラメータ t は 0 から 1 で変動する。

【0030】

例えば、式 (1) のベジェ関数を用いて、LED ドライバ用途で使用するための補償曲線を生成することができる。補償曲線は、 X 及び Y の両次元で、0 と 1 との間の空間に正規化されることが好ましい。この場合、ポイント P_0 が (0, 0) になり、ポイント P_2 が (1, 1) になる。従って、式 (1) のベジェ関数は次のように簡略化される。

20

$$B(t) = 2(1-t)t P_1 + t^2 \quad (2)$$

ここで、パラメータ t は 0 から 1 で変動する。

【0031】

式 (2) は、補償曲線全体を単一の制御ポイント P_1 によって定義するために用いられ得る。適切な補償曲線が、所望の形式の補償に基づいて P_1 のみを用いて容易に選択され得る。一例として、認識の非線形性に関連する図 2 の曲線のような補償されていない曲線に合致する制御ポイント P_1 値が最初に設定され得る。図 6A は、図 2 の曲線の 1 つに合致するように選択されたベジェ曲線を示す。これは、最良の適合が得られるまで試行錯誤を行なって P_1 の種々の値を選択することを含む、様々な方法によって実行され得る。ベジェ関数の性質を考慮すると、多くの補償されていない曲線に対して相対的に高精度の合致を生み出すことが可能である。この例では、制御ポイントは、 X 及び Y 座標それぞれで表すと (0.00, 0.63) である。補償されていない曲線に対して P_1 が設定されると、 X と Y の値を交換するだけで、図 6B に示す対応する補償曲線 56 のための制御ポイント P_1 が生成される。補償されていない曲線 54 に関連するデータが補償曲線 56 に関連するデータに結合されると、結果として、この例では、線形応答になる。 P_1 の値をブロック 48 (図 4) の補償回路要素内に記憶することによって、補償曲線 56 が効果的に保持される。この例では、 X 及び Y の値は各々 12 ビット値によって表される。

30

【0032】

式 (2) は、 X 及び Y の値によって、次のように書き換えられ得る。

$$x_i = 2(1-t)t x_c + t^2 \quad (3)$$

40

$$y_o = 2(1-t)t y_c + t^2 \quad (4)$$

ここで、 x_c 及び y_c は、補償曲線の制御ポイント P_1 の固定 X 及び Y 座標である。

【0033】

オペレーションの間、非線形補償ブロック 48 (図 4) は、適応減光ブロック 42 から、補償されていない LED 駆動信号を 12 ビット値の形式で受け取る。対応する補償された 12 ビットの LED 駆動信号を生成するため、この 12 ビット値は x_i として式 (3) に挿入される。 x_i は、適応減光ブロック 42 から非線形補償ブロック 48 に提供される入力である。次に式 (3) を解いて、パラメータ t の対応する値を決定する。パラメータ t は、 x_i に対応する、補償曲線上のポイントを定義する。パラメータ t が求められると、それを式 (4) に代入することによって、対応する、曲線上の y_o の 12 ビット値が見

50

出され得る。この補償された値 y_o が、LEDを駆動するための12ビットの電流信号をライン36（図4）上に生成するために用いられる。

【0034】

特定の補償曲線が、合計で 12×2 ビット（12ビットの解像度と仮定する）のみを含む単一の制御ポイント（ x_c 、 y_c ）によって全体的に表され得るので、制御ポイントを記憶するために典型的に用いられる不揮発性メモリが効率的に用いられる。

【0035】

上述の算術演算を実行するための1つのアプローチは、論理回路要素の使用を含む。ハードウェアは、周知のハードウェア設計言語（HDL）であるVerilogを用いて移植され得る。 x_i のためのLED輝度更新レートは、多くの場合、駆動回路のデジタルクロックレートよりかなり遅いので、ロジックのサイズを低減するためにマルチサイクル繰り返し数学的技法が用いられ得る。一例として、図8に関連して説明されるべき乗算、除算、及び平方根の関数は全て、多数の加算/シフト、又は減算/シフトオペレーションを用いて実装され得る。計算のビット深度は、インスタンス時に変更し得るパラメータであり、データ経路のデフォルト幅は、この例においては、12ビットである。

【0036】

式（3）の解を簡略化するために、式が次のように再配置され得、パラメータ t が求められる。

$$\begin{aligned} x_i &= (2t - 2t^2) x_c + t^2, \text{ 又は} \\ x_i &= (1 - 2x_c) t^2 + 2x_c t, \text{ 又は} \\ 0 &= (1 - 2x_c) t^2 + 2x_c t - x_i \quad (5) \end{aligned}$$

標準2次式は、次のようになる。

$$t = [-b \pm (b^2 - 4ac)^{1/2}] / 2a \quad (6)$$

式（5）からの a 、 b 、及び c のための値を式（6）に代入すると、パラメータ t は次のように求められる。

$$t = [-2x_c \pm [(2x_c)^2 - 4(1 - 2x_c)(-x_i)]^{1/2}] / 2(1 - 2x_c) \quad (7)$$

【0037】

なお、分子及び分母から因数2を除去することにより、及び t が0から1までの変動に制限されているので負の解を削除することにより、式（7）が更に簡略化され得ることに留意されたい。式（7）は次のように簡略化される。

$$t = [x_c^2 + (1 - 2x_c)x_i]^{1/2} - x_c / (1 - 2x_c) \quad (8)$$

【0038】

式（8）の入力 x_i はサンプル毎に変化し得るが、 x_c が一定であるので以下の項は一定となる。

$$k_1 = x_c^2 \quad (9)$$

$$k_2 = 1 - 2x_c \quad (10)$$

【0039】

後述するように、定数 k_1 及び k_2 の値は、任意の入力 x_i を受け取る前に生成及び記憶され得るため、プリコンピュテーション定数とも称される。 k_1 及び k_2 のための値を式（8）に代入すると、次のようになる。

$$t = [k_1 + k_2 x_i]^{1/2} - x_c / k_2 \quad (11)$$

【0040】

式（11）の簡略化は、パラメータ t のための値を演算するために、必要となる算術演算が、1つの乗算、1つの加算、1つの平方根、1つの減算、及び1つの除算のみであることを意味する。後述するように、これらの演算の全ては実際は、繰り返し計算を用い、加算、減算、及びシフト演算のみを用いて実装され得る。

【0041】

なお、式（11）は、分母 k_2 がゼロになると、信頼性の低い結果を提供することに留意されたい。式（10）によって示されるように、これは、 x_c が0.5に等しいときに

10

20

30

40

50

起こる。従って、 x_c が 0.5 に等しい又はそれに近いときは、下記の代替 2 次式が用いられる。

$$t = 2c / [-b \pm [b^2 - 4ac]^{1/2}] \quad (12)$$

【0042】

式(7)のために上記で実行したものと同様の一連の変換を、代替 2 次式(12)のために実行すると、 t の値は次のようになる。

$$t = x_i / [[k_1 + k_2 x_i]^{1/2} + x_c] \quad (13)$$

ここで、 k_1 及び k_2 は、式(9)及び(10)で定義されたものと同じである。

【0043】

実際の実装において、式(11)及び(13)の2つの形式の間で選択が成される。その際、 x_c が 0.25 より大きく 0.75 より小さい場合は式(13)が用いられ、それ以外は式(11)が用いられる。なお、プリコンピュテーション定数 k_1 及び k_2 は、いずれの場合も同じであることに留意されたい。

10

【0044】

一旦パラメータ t が演算されると、出力 y_o が演算され得る。 y_o のための式は、上記式(4)である。式(4)は、次のように再構成され得る。

$$y_o = (1 - 2y_c) t^2 + 2t y_c \quad (14)$$

【0045】

制御ポイントのための y_c の値が変化しない場合は、下記のプリコンピュテーション定数が用いられ得る。

20

$$k_3 = 1 - 2y_c \quad (15)$$

【0046】

従って、式(14)は、次のように書き換えられ得る。

$$y_o = k_3 t^2 + 2t y_c \quad (16)$$

【0047】

式(16)を再編成すると、次のようになる。

$$y_o = t(t k_3 + 2y_c) \quad (17)$$

【0048】

式(17)によって示されるように、2つの乗算、1つのシフト、及び1つの加算演算を用いて、パラメータ t から y_o が計算され得る。また、乗算演算は、実際には繰り返し計算を用いて実装され得る。

30

【0049】

図7は、図4の非線形補償ブロック48のオペレーションを制御する状態機械58を示す。図8は、最初に t パラメータの値を、次に曲線出力 y_o を決定するために利用可能な種々の算術論理リソースを示す。状態機械58に対する入力は、クロック、リセット、曲線イネーブル信号、及び曲線開始信号を含む。図8の論理回路要素48Aへの入力は、使用されるべき特定の補償曲線を定義する制御ポイント P_1 の12ビットの記憶された値 x_c 及び y_c を含む。

【0050】

図9は、状態機械58及び論理48Aが、 x_i 、 x_c 、及び y_c 入力を用いて、補償された y_o 出力を生成する方式を示す、簡略化されたフローチャートである。ブロック60によって示されるように、信号 `curve_enable` が受け取られると演算が開始する。フローチャートのブロック62によって示されるように、3つのプリコンピュテーション値 k_1 、 k_2 、及び k_3 が生成される。これらの値は、特定の制御ポイント(x_c 、 y_c)に基づくが、補償されていないLED駆動入力 x_i とは無関係である。これらの固定値は、記憶され、入力 x_i が更新される毎に用いられる。

40

【0051】

プリコンピュテーション値 k_2 は、記憶された制御ポイントの値 x_c を、ブロック83によって示されるように2で乗算することによって生成される。その結果を、式(10)に従って、ブロック85によって示されるように、1の値から減算して k_2 を得る。同様

50

に、プリコンピュテーション値 k_3 は、式 (15) に従って、記憶された制御ポイントの y_c を、ブロック 87 によって示されるように最初に 2 で乗算し、その積を、ブロック 89 によって示されるように 1 の値から減算して k_3 の値を得ることによって生成される。式 (9) によって示されるように、プリコンピュテーション値 k_1 は x_c^2 に等しい。マルチプレクサ (mux) 82 によって、 x_c の 1 つの値が乗算器回路 86 に提供され、mux 84 によって x_c の第 2 の値が提供される。その際、積 k_1 は、保持レジスタ 88 内に配置される。

【0052】

フローチャートのブロック 64 によって示されるように、状態機械 58 は、補償されていない駆動入力 x_i が更新されるのを待つ。更新されると、 x_i の値が、0.5 に近いかな
10
否か、即ち、その値が図 9 のフローチャートの要素 66 によって示されるように 0.25 ~ 0.75 の間である否かを判断するため試験される。0.25 ~ 0.75 の間である場合は、フローチャートのブロック 68 及び 70 によって示されるように、パラメータ t を求めるために代替式 (13) が用いられ、そうでない場合は標準式 (11) が用いられる。

【0053】

式 (11) が用いられると仮定すると、次にブロック 70 に示されるようにパラメータ t の値が演算される。これは多数のステップで実行される。最初に、mux 84 によって
20
選択された k_2 を mux 82 によって選択された x_i で乗算することによって、項 $k_2 x_i$ が生成される。この乗算は乗算器 86 によって実行される。次に項 $k_2 x_i$ は、加算器 90 を用いて保持レジスタ 88 によって提供されたプリコンピュテーション定数 k_1 に加算される。次に、ブロック 92 によって示されるように合計の平方根が求められて、 sq_root と呼ばれる値 $(k_1 + k_2 x_i)^{1/2}$ が生成される。

【0054】

値 sq_root は、式 (11) に従って、パラメータ t を求めるために用いられる。減算器 94 が、mux 96 の出力で、 sq_root と x_c との間の差に等しい値を生成する。除算器 100 が、 sq_root を k_2 で除算するために用いられ、 k_2 は mux 98 によって提供される。この商は、パラメータ t のための式 (11) に対応し、このパラメータは保持レジスタ 102 に記憶される。

【0055】

式 (13) が用いられる場合 (図 9 のブロック 68)、値 sq_root は上述と同様の方式で演算される。次に、加算器回路 104 が、 x_c と sq_root を加算するように動作し、合計が mux 98 によって除算器 100 に提供される。mux 96 によって提供される値 x_i は、除算器 100 を用いて $(x_c + \text{sq_root})$ で除算されて、式 (13) に従ってパラメータ t を生成する。ここでも、パラメータ t 値はレジスタ 102 に記憶される。

【0056】

ブロック 72 によって示されるように、パラメータ t の値は、式 (17) に従って補償された駆動出力 y_o を求めるために用いられる。最初に、mux 82 によって選択された、既に演算されたパラメータ t のための値が、mux 84 によって選択されたプリコンピュテーション定数 k_3 で乗算される。この乗算は乗算器 86 によって実行され、積 tk_3 は値 mult_reg としてレジスタ 104 に保持される。値 y_c は、x2 乗算器 91 によって再び 2 倍され、その積が、加算器 106 を用いて mult_reg の値に加算され、その合計が mux 84 によって選択される。パラメータ t が mux 82 によって選択され、2 つの mux の出力が乗算器 86 によって乗算される。その積は、式 (17) に従って $t(tk_3 + 2y_c)$ であり、これは補償されていない入力値 x_i のための補償された値である値 y_o を表す。 y_o のための 12 ビット値はレジスタ 108 に保持される。ブロック 74 によって示されるように、これで、補償されていない入力 x_0 から補償された出力 y_o を導く演算が完成する。 y_o の値は、 x_i の新しい値を受け取るまで、LED を駆動する (ブロック 76) ために用いられる。 x_i の新しい値を受け取ると、図 9 のフロー
40
50

チャートのブロック 64 からシーケンスが進行し、 y_0 の新しい値が計算され得る。

【0057】

このように、多様な曲線群を定義するために、単一の制御ポイント P_1 が用いられ得る。これらの多様な曲線群は、補間を用いることなく、適応減光ブロック 42 (図 4) からの補償されていない駆動入力 x_i を少なくとも 12 ビット精度まで演算され得る。

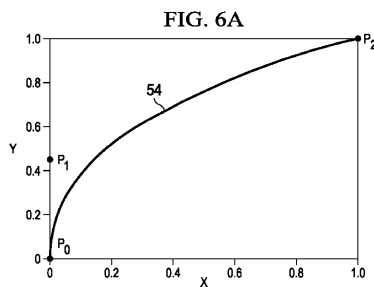
【0058】

式 (1) のパラメータ化された 2 次ベジェ曲線が、多くの用途に対して、適切な補償精度を提供し、その際、2 つの 12 ビットデータポイントを含む単一の制御ポイント P_1 が不揮発性メモリに容易に記憶されることが見出されている。所望であれば、多数の補償曲線を提供するために多数の制御ポイントが容易に記憶され得る。3 次ベジェ曲線等のより高次のベジェ曲線も用いられ得る。3 次ベジェ曲線は、そのような曲線が用いられ得るように 2 つの制御ポイントによって定義され得る。しかしながら、より高次のベジェ曲線の使用は、多くの補償されていないドライビング信号を合致させるために典型的に必要とされない。また、そのような曲線の使用は、演算複雑性が増し、データ記憶要件が増大するという犠牲がある。なお、制御ポイントデータ x_c 及び y_c をプログラミング及び再プログラミングするために、図 3 の I_2C インタフェースが用いられ得ることに留意されたい。また、上述の例において提供される補償は全体的に線形応答の結果となるが、幾つかの用途においては、所望の補償された応答は非線形である。従って、上述のように、本発明は対数的又は指数的増光 / 減光関数を生成するためにも用いられ得る。

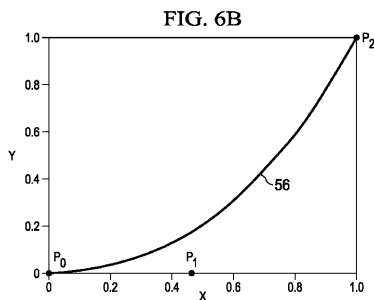
【0059】

当業者であれば、本発明の特許請求の範囲から逸脱することなく、記載された実施形態に変更が行なわれ得ること、及び他の多くの実施形態が可能であることが理解されるであらう。

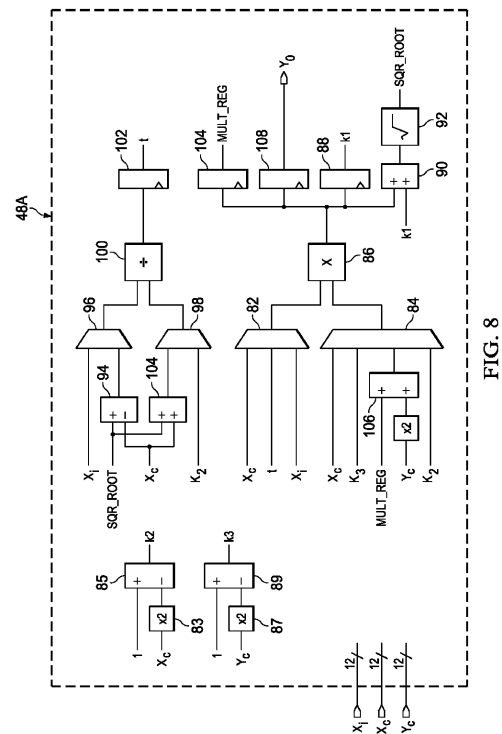
【図 6 A】



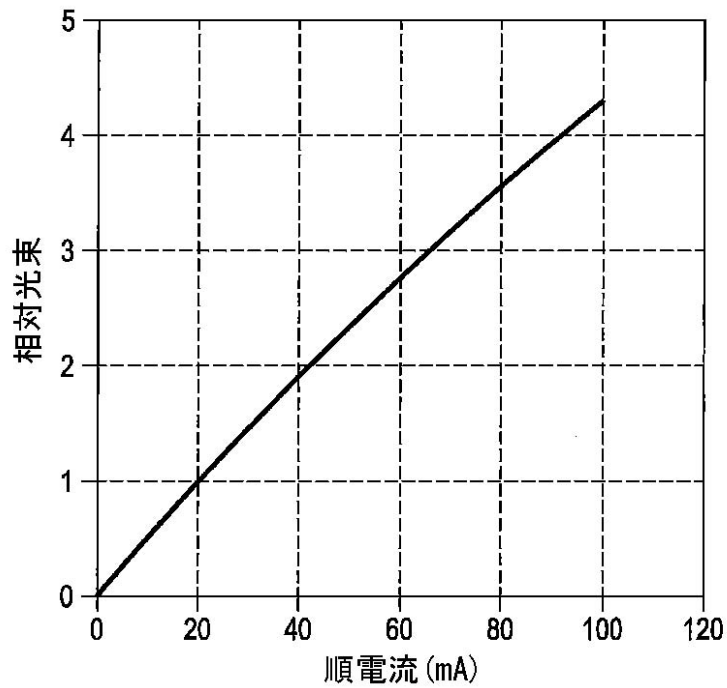
【図 6 B】



【図 8】



【図 1】

FIG. 1
(従来技術)

【図 2】

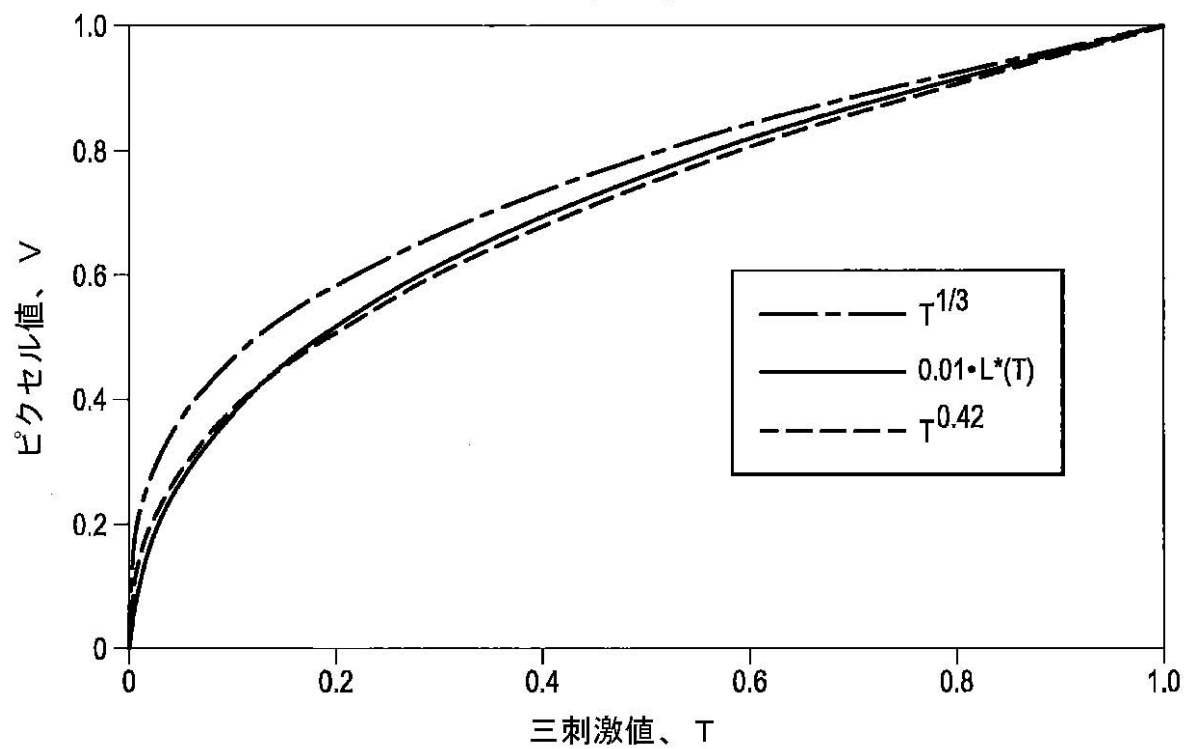
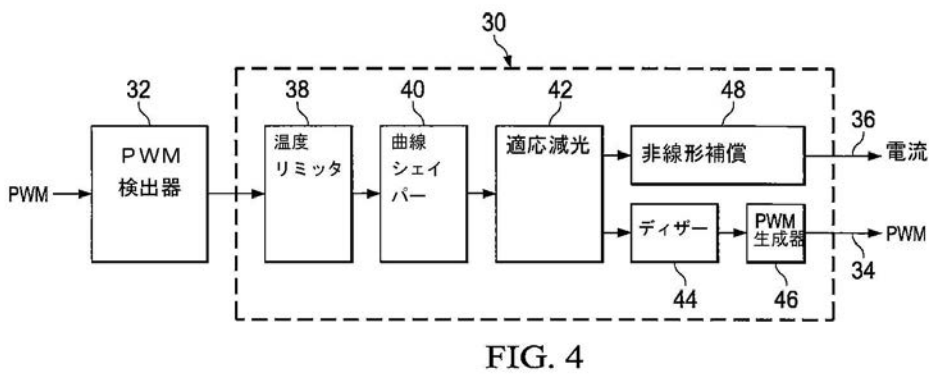
FIG. 2
(従来技術)

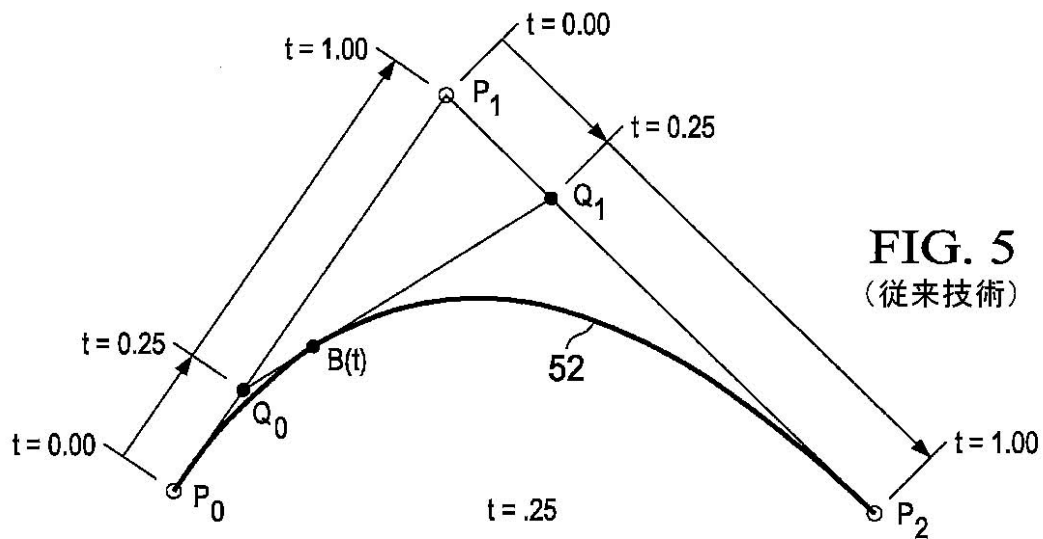
FIG. 2 is a block diagram of a power supply control system. The system includes a boost converter (22) with an LDO (23) and a PWM control unit (24). A fault detection unit (28) is connected to the boost converter. A PWM detector (32) and a 12-bit DAC (50) are connected to a PWM input. A brightness control unit (30) is connected to the PWM detector and an EPROM. The brightness control unit drives a 6-channel LED current sink (26) which controls LEDs LED1 through LED6. The system is powered by VIN and VOUT, with internal nodes VDD, SW, and VBOOST. A VLDO input is also shown.

FIG. 3

【 図 4 】



【 図 5 】



【 図 7 】



【図 9】

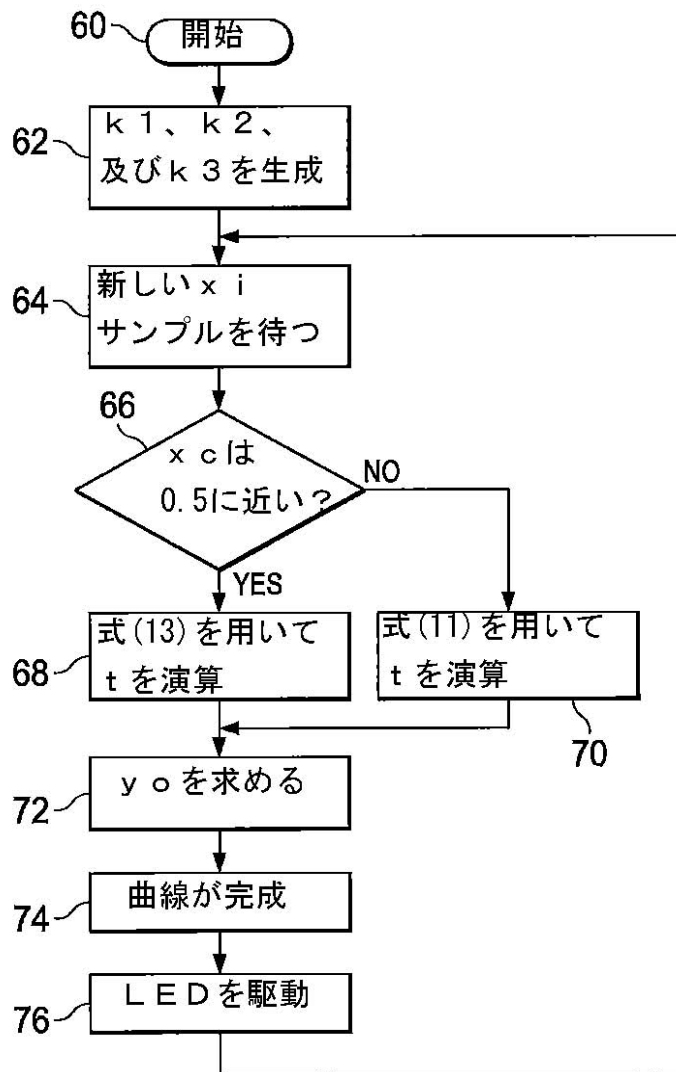




FIG. 9

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2012/059212
A. CLASSIFICATION OF SUBJECT MATTER		
H05B 37/02(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H05B 37/02; G09G 3/36; G02F 1/13357; G09G 3/32		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: LED, circuit, driver, compensation, non-linear, curve, Bezier and similar terms		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 20080231589 A1 (SO HYUN JIN et al.) 25 September 2008 See paragraphs [0059]-[0070], figure 5, and claims 1-4.	1-20
A	US 20100308748 A1 (SULAIMAN YOHANN et al.) 09 December 2010 See paragraphs [0072]-[0074], figure 12, and claim 12.	1-20
A	US 7920111 B2 (RUSTAM ABDULAEV et al.) 05 April 2011 See column 13 line 1- column 14 line 35, figure 5, and claim 1.	1-20
A	US 20080079371 A1 (JEONG-IL KANG et al.) 03 April 2008 See paragraphs [0030]-[0036], figure 2, and claims 1, 3.	1-20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 22 FEBRUARY 2013 (22.02.2013)		Date of mailing of the international search report 27 FEBRUARY 2013 (27.02.2013)
Name and mailing address of the ISA/KR  Facsimile No. 82-42-472-7140		Authorized officer Lee, Dongyun Telephone No. 82-42-481-8734 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2012/059212

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 20080231589 A1	25.09.2008	CN 101271674 B	29.12.2010
		CN 101271674 G0	24.09.2008
		JP 2008-233861 A	02.10.2008
		JP 4863513 B2	25.01.2012
		KR 10-2008-0085255 A	24.09.2008
		US 8289264 B2	16.10.2012
US 20100308748 A1	09.12.2010	US 8350495 B2	08.01.2013
		WO 2010-139059 A1	09.12.2010
US 7920111 B2	05.04.2011	CN 101154338 A0	02.04.2008
		CN 101154338 B	13.10.2010
		EP 1906710 A2	02.04.2008
		EP 1906710 A3	25.01.2012
		KR 10-0787221 B1	21.12.2007
		US 2008-0077363 A1	27.03.2008
US 20080079371 A1	03.04.2008	CN 101155450 B	19.01.2011
		KR 10-0758987 B1	17.09.2007
		US 7812553 B2	12.10.2010

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(72)発明者 デビッド ジェイ フェンソア

アメリカ合衆国 04260 メーン州 ニュー グロスター , ホワイト ダブ ドライブ

Fターム(参考) 5F141 AA08 BB03 BB04 BB11 BB12 BB13 BB32 BB33 FF16