



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0034663
(43) 공개일자 2009년04월08일

(51) Int. Cl.

H03M 1/12 (2006.01)

(21) 출원번호 10-2007-0100028

(22) 출원일자 2007년10월04일

심사청구일자 2007년10월04일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

김진우

서울 성북구 안암동 5-1 고려대학교 자연계캠퍼스 제2공학관512호

김무영

서울 성북구 안암동 5-1 고려대학교 자연계캠퍼스 제2공학관512호

(뒷면에 계속)

(74) 대리인

전중학

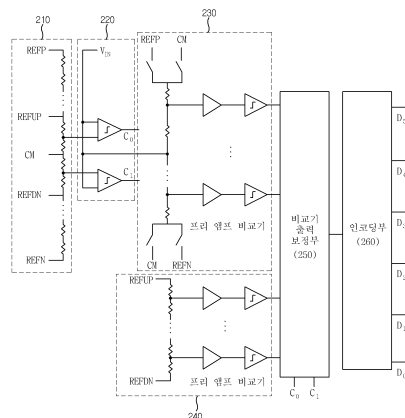
전체 청구항 수 : 총 9 항

(54) 아날로그 신호를 디지털 신호로 변환하는 장치 및 방법

(57) 요약

본 발명은 아날로그 신호를 디지털 신호로 변환하는 장치 및 방법에 관한 것이다. 아날로그 신호를 디지털 신호로 변환하는 장치에 있어서, 입력 전압에 따라 스위치를 조절하는 스위칭 조절부와 상기 스위칭 조절부의 출력값에 따라 비교 범위를 조절하는 제 1 비교부 및 상기 제 1 비교부로부터 출력된 디지털 코드를 인코딩하는 인코딩부를 포함하는 것을 특징으로 하는 아날로그-디지털 변환기를 제공한다. 본 발명을 통하여 아날로그-디지털 변환기의 전력 소모 문제와 집적도 문제를 해결할 수 있다.

대표도 - 도2



(72) 발명자

이호규

서울 성북구 안암동 5-1 고려대학교 자연계캠퍼스
제2공학관512호

김철우

서울 성북구 안암동 5-1 고려대학교 자연계캠퍼스
제2공학관512호

특허청구의 범위

청구항 1

아날로그 신호를 디지털 신호로 변환하는 장치에 있어서,
입력 전압에 따라 스위치를 조절하는 스위칭 조절부;
상기 스위칭 조절부의 출력값에 따라 비교 범위를 조절하는 제 1 비교부; 및
상기 제 1 비교부로부터 출력된 디지털 코드를 인코딩하는 인코딩부
를 포함하는 것을 특징으로 하는 아날로그-디지털 변환기.

청구항 2

제 1항에 있어서,
상기 스위칭 조절부는 입력 신호의 1bit에 대해 우선적으로 비교 과정을 수행하는 비교기를 포함하는 것을 특징
으로 하는 아날로그-디지털 변환기.

청구항 3

제 2항에 있어서,
상기 스위칭 조절부의 비교기 개수에 기초하여, 아날로그-디지털 변환기의 전체 비교기 개수가 결정되는 것을
특징으로 하는 아날로그-디지털 변환기.

청구항 4

제 1항에 있어서,
상기 비교 범위는 중간 전압을 기준으로 상위 영역과 하위 영역으로 나뉘는 것을 특징으로 하는 아날로그-디지
털 변환기.

청구항 5

제 1항에 있어서,
상기 입력 전압이 일정 범위에 해당되는 경우, 추가적인 비교 과정을 수행하는 제 2 비교부를 더 포함하는 것을
특징으로 하는 아날로그-디지털 변환기.

청구항 6

아날로그 신호를 디지털 신호로 변환하는 방법에 있어서,
입력 전압에 따라 스위치를 조절하는 단계;
상기 스위치 조절에 따라 비교 범위를 조절하는 단계; 및
상기 비교 범위에 기초하여 출력된 디지털 코드를 인코딩하는 단계
를 포함하는 것을 특징으로 하는 아날로그-디지털 변환 방법.

청구항 7

제 6항에 있어서,
입력 신호의 1bit에 대해 우선적으로 비교 과정을 수행하고, 그 출력값에 기초하여 상기 스위치가 조절되는 것
을 특징으로 하는 아날로그-디지털 변환 방법.

청구항 8

제 6항에 있어서,

상기 비교 범위는 중간 전압을 기준으로 상위 영역과 하위 영역으로 나뉘는 것을 특징으로 하는 아날로그-디지털 변환 방법.

청구항 9

제 6항에 있어서,

상기 입력 전압이 일정 범위에 해당되는 경우, 비교 과정을 추가적으로 수행하는 것을 특징으로 하는 아날로그-디지털 변환 방법.

명세서

발명의 상세한 설명

기술 분야

- <1> 전 세계적으로 정보의 광대역화 및 초고속화에 대한 요구가 폭발적으로 증가하고 있으며, 이러한 요구에 적합한 밀리미터파 대역(30~300GHz)에 대한 연구가 활발히 진행되고 있다. 밀리미터파 대역과 마이크로파 대역의 경계인 20~40GHz 대역은 현재 미국의 LMDS, 국내의 B-WILL 등 위성통신 기술에서 응용되고 있다. 그 다음으로 관심이 높아지고 있는 주파수 대역이 60GHz 대역이다.
- <2> 60GHz 대역은 광대역 전송이 가능할 뿐만 아니라 산소에 의한 전파의 흡수 감쇄가 크기 때문에 위성통신, 군사용, 대용량 단거리 통신 시스템, 가정의 구내배선의 무선화 등 다양한 응용 분야가 있다. 특히, 60GHz 대역은 다른 UWB(3.1GHz~10.2GHz), WPAN(2.4GHz) 등의 근거리 무선 통신들과 밴드가 많이 떨어져 있어서 방해가 적고 표준을 정하는데 있어서 제약이 덜하다는 장점이 있다.
- <3> 60GHz 대역에서의 무선 통신은 고주파수 대역을 사용함으로써, 빠른 기가 대역에서의 아날로그-디지털 변환기(ADC)를 필요로 하게 된다. 본 발명에서 사용한 플래시(Flash) 구조의 아날로그-디지털 변환기는 고속 변환이 가능하므로 향후 60GHz 대역 통신 기술에 적용될 것으로 예상된다.

배경 기술

- <4> 고속 아날로그-디지털 변환기에 사용되는 플래시(Flash) 구조는 고속 동작이 용이하다는 장점이 있지만, 해상도(resolution)가 높아질수록 전력 소모가 크게 늘어난다는 단점이 있다. 예를 들어, 4bit의 해상도를 가지는 변환기의 경우, 각각 15개의 프리앰프와 비교기가 필요한 반면, 5bit의 해상도를 가지는 변환기는 4bit 경우의 2배인 각각 31개의 프리앰프와 비교기를 필요로 하게 되어 2배에 가까운 전력 소모 증가를 보인다.
- <5> 이처럼, 보다 높은 해상도를 가지는 고속 아날로그-디지털 변환기의 전력 소모를 줄이기 위하여 프리앰프와 비교기의 숫자를 조절할 필요가 있다.

발명의 내용

해결 하고자하는 과제

- <6> 본 발명의 목적은 아날로그-디지털 변환기의 전력 소모와 면적을 줄이고자 함에 있다.
- <7> 본 발명의 다른 목적은, 저항열 스위칭 과정을 통해 비교기의 비교 범위를 조절하고자 함에 있다.
- <8> 본 발명의 다른 목적은, 비교기에서 추가적인 비교 과정을 수행함으로써 보다 정확한 비교를 수행하고자 함에 있다.
- <9> 본 발명의 다른 목적은, 비교기의 비교 범위를 줄임으로써 프리앰프와 비교기의 숫자를 줄이고자 함에 있다.

과제 해결수단

- <10> 본 발명은 아날로그 신호를 디지털 신호로 변환하는 장치에 있어서, 입력 전압에 따라 스위치를 조절하는 스위칭 조절부와 상기 스위칭 조절부의 출력값에 따라 비교 범위를 조절하는 제 1 비교부 및 상기 제 1 비교부로부터 출력된 디지털 코드를 인코딩하는 인코딩부를 포함하는 것을 특징으로 하는 아날로그-디지털 변환기를 제공한다.

효 과

- <11> 새로운 저항열 스위칭 과정을 통해 비교기의 비교 범위를 줄일 수 있다. 상기 비교 범위를 줄임으로써, 프리앰프와 비교기의 숫자를 줄일 수 있고, 상기 프리앰프와 상기 비교기의 숫자를 줄임으로써 아날로그-디지털 변환기의 전력 소모를 줄일 수 있을 뿐만 아니라, 집적도를 높일 수 있다. 그리고 입력 전압이 일정 범위에 해당되는 경우 비교 과정을 추가적으로 수행함으로써 보다 정확한 비교를 수행할 수 있다. 또한, 상기의 전력 소모 문제와 집적 문제를 해결함으로써, 60GHz 무선 통신용 칩을 용이하게 구현할 수 있다.

발명의 실시를 위한 구체적인 내용

- <12> 본 발명은 아날로그 신호를 디지털 신호로 변환하는 장치에 있어서, 입력 전압에 따라 스위치를 조절하는 스위칭 조절부와 상기 스위칭 조절부의 출력값에 따라 비교 범위를 조절하는 제 1 비교부 및 상기 제 1 비교부로부터 출력된 디지털 코드를 인코딩하는 인코딩부를 포함하는 것을 특징으로 하는 아날로그-디지털 변환기를 제공한다.
- <13> 또한, 본 발명은, 아날로그-디지털 변환기의 입력 전압이 일정 범위에 해당되는 경우, 추가적인 비교 과정을 수행하는 제2 비교부를 더 포함하는 것을 특징으로 한다.
- <14> 또한, 본 발명은, 아날로그 신호를 디지털 신호로 변환하는 방법에 있어서, 입력 전압에 따라 스위치를 조절하는 단계와 상기 스위치 조절에 따라 비교 범위를 조절하는 단계 및 상기 비교 범위에 기초하여 출력된 디지털 코드를 인코딩하는 단계를 포함하는 것을 특징으로 하는 아날로그-디지털 변환 방법을 제공한다.
- <15> 또한, 본 발명은, 입력 신호의 1bit에 대해 우선적으로 비교 과정을 수행하고, 그 출력값에 기초하여 스위치가 조절되는 것을 특징으로 한다.
- <16> 또한, 본 발명은, 비교기의 비교 범위는 중간 전압을 기준으로 상위 영역과 하위 영역으로 나뉘는 것을 특징으로 한다.
- <17> 이하, 첨부된 도면을 참조하여 본 발명의 실시예의 구성과 그 작용을 설명하며, 도면에 의해서 설명되는 본 발명의 구성과 작용은 하나의 실시예로서 설명되는 것이며, 이것에 의해서 본 발명의 기술적 사상과 그 핵심 구성 및 작용이 제한되지는 않는다.
- <18> 아울러, 본 발명에서 사용되는 용어는 가능한 한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 특정한 경우에는 출원인이 임의로 선정한 용어를 사용하여 설명한다. 그러한 경우에는 해당 부분의 상세 설명에서 그 의미를 명확히 기재하므로, 본 발명의 설명에서 사용된 용어의 명칭만으로 단순 해석되어서는 안 될 것이며 그 해당 용어의 의미까지 파악하여 해석되어야 함을 밝혀두고자 한다.
- <19> 자연계의 여러 가지 신호는 대부분 시간에 따라 연속적으로 변화한다. 우리는 이러한 신호를 컴퓨터에서 처리할 수 있도록 디지털 값으로 변환해줄 필요가 있다. 이러한 기능을 수행하는 장치를 아날로그-디지털 변환기라고 한다. 상기 아날로그-디지털 변환기에는 병렬 비교기형, 단경사형, 쌍경사형, 측차근사형 등 여러 가지 종류가 있다. 이 중 병렬 비교기형 아날로그-디지털 변환기를 플래쉬(flash)형 아날로그-디지털 변환기라 부르기도 한다. 상기 플래쉬형 아날로그-디지털 변환기는 고속 변환이 가능하기 때문에 향후 여러 분야의 고급 기술에서 사용될 수 있다. 따라서, 본 발명은 보다 효율적인 아날로그-디지털 변환기의 여러 가지 실시예들을 제공하고자 한다.
- <20> 도 1은 본 발명이 적용되는 실시예로서, 아날로그-디지털 변환기의 블록도를 나타낸다.
- <21> 상기 아날로그-디지털 변환기는 샘플홀더부(sample holder unit)(110), 기준전압 발생부(reference voltage generating unit)(120), 프리앰프부(pre-amplifier unit)(130), 비교부(comparator unit)(140), 인코딩부(encoding unit)(150)를 포함할 수 있다.
- <22> 먼저, 샘플홀더부(120)는 빠르게 들어오는 입력을 비교부(140)에서 쉽게 비교할 수 있도록, 클록(clock)의 한 페이즈에서는 입력값을 따라가고, 반대 페이즈에서는 상기 따라간 입력값을 일정한 전압값으로 유지시켜 주는 역할을 한다. 그리고, 상기 입력값을 일정한 전압값으로 유지시킴으로써, 비교부(140)에서는 오차를 최대한 줄여서 보다 명확한 비교를 수행할 수 있게 된다. 기준전압 발생부(120)에서는 저항열을 통해 서로 다른 레벨을 갖는 다수의 기준 전압을 발생시킬 수 있다. 예를 들어, 상기 기준전압 발생부(120)에서는 프리앰프부(130)를 거쳐 비교부(140)로 들어가는 입력값과 비교될 수 있는 일정한 기준 전압을 생성할 수 있다.

- <23> 그리고, 프리앰프부(130)는 입력되는 신호의 증폭 효과를 제공할 수 있다. 예를 들어, 비교부(140)로 하여금 입력값과 기준 전압값을 보다 정확하게 비교할 수 있도록 상기 입력값과 상기 기준 전압값과의 차이값을 증폭시켜 주는 역할을 한다. 비교부(140)는 상기 프리앰프부(130)를 통해 증폭된 상기 입력값과 상기 기준 전압값과의 차이값을 비교하여 1과 0의 디지털 값으로 출력하게 된다. 예를 들어, 비교부(140)의 출력은 기준 전압보다 입력 전압이 높을 경우 논리 1의 전압을 출력하게 된다. 이때, 상기 비교부(140)의 출력은 이상적인 경우 연속되는 1과 0의 경계가 뚜렷하여 소위 온도계 코드(Thermometer Code)라 부르기도 한다. 예를 들어, 6bit의 해상도를 가지는 아날로그-디지털 변환기는 63개의 디지털 코드(온도계 코드)를 출력하게 된다. 그리고 인코딩부(150)를 거쳐 최종적으로 6bit의 디지털 출력을 얻을 수 있다. 상기 인코딩부(150)로서, 예를 들어, 팻-트리(Fat-Tree) 인코더를 이용할 수 있다.
- <24> 상기 프리앰프부(130)와 상기 비교부(140)에서는 아날로그-디지털 변환기의 해상도(resolution)에 따라 일정한 수의 프리앰프와 비교기가 필요하게 된다. 상기 프리앰프와 상기 비교기 숫자를 최소화할수록 전력 소모를 줄일 수 있을 뿐만 아니라 집적 회로 구성을 용이하게 할 수 있게 된다. 상기 프리앰프와 상기 비교기 숫자를 최소화하기 위해서는 여러 가지 방법들이 이용될 수 있다. 예를 들어, 상기 비교부(140)에서 비교하게 되는 전압의 범위를 낮출수록 상기 프리앰프와 상기 비교기 숫자를 줄일 수 있다. 따라서, 본 발명의 일실시예들로서, 상기 비교부(140)의 비교 범위를 낮추기 위한 다양한 실시예들을 살펴보도록 한다.
- <25> 도 2는 본 발명이 적용되는 실시예로서, 스위칭 기법을 적용한 아날로그-디지털 변환기의 블록도를 나타낸다.
- <26> 상기 도 2에 도시된 아날로그-디지털 변환기는 기준전압 발생부(210), 스위칭 조절부(220), 제 1 비교부(230), 제 2 비교부(240), 비교기 출력 보정부(250), 인코딩부(260)를 포함할 수 있다.
- <27> 상기 도 1에 나타난 비교부(140)의 비교 범위를 낮추기 위해서 비교 과정을 수행할 때, 복수개의 단계를 나누어서 비교 과정을 수행할 수 있다. 예를 들어, nbit 해상도의 아날로그-디지털 변환기의 비교 과정에 있어서, 첫 번째 단계에서는 mbit를 비교하고, 두 번째 단계에서는 남은 (n-m)bit를 비교할 경우, 비교부의 비교 범위를 줄일 수 있다. 상기 비교 범위를 줄임으로써 전체 비교기의 숫자도 줄일 수 있게 된다. 구체적인 예로, 6bit 해상도의 아날로그-디지털 변환기의 비교 과정에 있어서, 첫 번째 단계에서 1bit를 비교하고, 두 번째 단계에서 남은 5bit를 비교할 경우, 비교 범위를 줄일 수 있다. 이 때, 1bit 해상도의 비교부에서는 2개의 비교기가 사용되고, 5bit 해상도의 비교부에서는 33개의 비교기를 사용함으로써 전체 비교기 숫자를 줄일 수 있다. 이러한 원리는 두 단계뿐만 아니라 그 이상의 단계에서도 적용될 수 있을 것이다.
- <28> 본 발명의 다른 실시예로서, 상기 스위칭 조절부(220)의 출력값에 따라 2개의 저항열 중 1개의 저항열만을 이용함으로써 비교 범위를 줄일 수 있다. 예를 들어, 기존의 저항열은 가장 낮은 기준 전압값(REFerence voltage Negative 이하, REF_N이라고 한다.)부터 가장 높은 기준 전압값(REFerence voltage Positive, 이하 REFP라고 한다.)까지의 전압을 분배하는 1개의 저항열로 구성되지만, 본 발명에서는 REFP부터 가운데 전압값(CM) 사이의 저항열과, 가운데 전압값(CM)부터 REFP의 저항열 2개를 사용할 수 있다. 그리고, 상기 스위칭 조절부(220)의 출력값인 C0와 C1 값에 따라, 상기 2개의 저항열 중 1개의 저항열만을 스위치를 통해 켤 수 있게 된다. 이러한 저항열 스위칭 방법에 기초하여 비교 범위를 줄일 수 있게 된다. 이에 대해서는 도 3 및 도 4에서 상세히 설명하도록 한다. 또한, 상기 스위칭 조절부(220)를 어떻게 구성하느냐에 따라 비교 범위를 더 줄일 수도 있다.
- <29> 먼저, 첫 번째 단계의 비교 과정은 상기 기준 전압 발생부(210)와 상기 스위칭 조절부(220)를 통하여 수행될 수 있다. 상기 기준 전압 발생부(210)에서는 저항열을 통해 서로 다른 레벨을 갖는 다수의 기준 전압을 발생시킬 수 있다.
- <30> 상기 기준전압 발생부(210)에서는 저항열을 통해 서로 다른 레벨을 갖는 다수의 기준 전압을 발생시킬 수 있다. 이 때, 기능은 하지 않으나 형식상 필요한 영역이 필요할 수 있는데, 이를 더미 영역(dummy region)이라고 한다. 예를 들어, 상기 도 2를 살펴보면, REFP와 REFP_D(REFerence voltage Positive Dummy) 사이의 영역과, REF_N과 REF_N_D(REFerence voltage Negative Dummy) 사이의 영역을 더미 영역으로 볼 수 있다.
- <31> 상기 스위칭 조절부(220)는 첫 번째 단계에서 1bit를 비교하고, 스위치를 조절하기 위한 출력값인 C0와 C1 값을 출력하게 된다. 상기 스위칭 조절부(220)의 2개의 비교기에서 출력되어지는 C0, C1의 값에 따라, 스위치를 조절할 수 있다. 상기 스위치를 통해 기준 전압을 생성하는 저항열을 조절하게 된다.
- <32> 그러나, 상기 2개의 저항열에 대해 스위치를 통해 켜고 끄게 됨으로써 가운데 전압(CM)에서의 비교값이 불안정해 질 수 있다. 따라서, 이러한 현상을 최소화시키기 위한 방법이 필요할 수 있다. 예를 들어, 상기 가운데 전압(CM) 주변 범위 내에서 추가적으로 비교 과정을 수행함으로써 불안정해지는 것을 보정할 수 있다. 즉, 상기

가운데 전압 주변 범위에 있는, 상기 제 1 비교부(230)와 겹치는 범위에 대해서, 추가적인 비교기(제 2 비교부(240))를 통해 비교함으로써 보다 정확한 비교를 할 수 있게 된다.

- <33> 구체적 예로, 상기 도 2에서 살펴볼 때, 불안정한 범위를 상기 가운데 전압(CM) 주변의 REFDN에서 REFUP 까지라고 가정하면, 제 2 비교부(240)에서는 상기 REFDN에서 REFUP 까지의 범위에 대해서 새롭게 비교 과정을 수행하게 된다. 새로운 비교 과정을 수행하기 위해서 일정한 수의 프리앰프와 비교기가 추가적으로 필요할 수 있다. 여기서, 상기 REFUP는 불안정해지는 영역의 최대값을 의미하고, REFDN은 불안정해지는 영역의 최소값을 의미할 수 있다. 상기 불안정해지는 영역은 실험에 의해서 결정될 수 있으며, 또는 미리 주어진 정보에 의해 결정될 수도 있다. 예를 들어, 가운데 전압(CM)부터 REFP까지의 범위의 10%에 해당되는 범위를 REFUP 값으로 설정할 수 있다. 그리고, 가운데 전압(CM)부터 REFN까지의 범위의 10%에 해당되는 범위를 REFDN 값으로 설정할 수 있다. 또한, 상기 불안정해지는 영역의 최대값(REFUP)과 최소값(REFDN)을 가운데 전압의 상위 영역과 하위 영역에 대해서 각각 다르게 설정할 수도 있다.
- <34> 따라서, 상기 REFDN에서 REFUP 까지의 범위에 대해서는 상기 제1 비교부(230)와 상기 제2 비교부(240)에서 중복적으로 비교 과정을 수행함으로써 보다 정확한 비교를 할 수 있게 된다. 상기 제 2 비교부(240)에서 비교 과정을 수행하는 경우에는 전력 소모를 줄이기 위해 2개의 저항열을 모두 끄고 동작할 수 있다. 상기 스위칭 조절부(220)에 따라 상기 제 1 비교부(230)와 상기 제2 비교부(240)가 동작하는 원리에 대해서는 도 3 및 도 4에서 상세히 설명하도록 한다.
- <35> 상기 제 1 비교부(230)와 상기 제 2 비교부(240)를 통해 나온 출력값은 비교기 출력 보정부(250)를 통해 원래의 개수만큼 디지털 코드(온도계 코드)로 변환된다. 예를 들어, 6bit 플래쉬 아날로그-디지털 변환기의 경우, 상기 제 1 비교부(230)에서 33개의 비교기가 이용되고, 상기 제 2 비교부(240)에서 7개의 비교기가 이용되었다면, 40개의 출력값이 나올 수 있다. 상기 40개의 출력값은 상기 비교기 출력 보정부(250)를 통해서 상기 스위칭 조절부의 출력값인 C0, C1값과 논리적으로 결합되어 다시 63개의 디지털 코드로 변환될 수 있다. 이 때, 상기 비교기 출력 보정부(250)는, 예를 들어, 버블 에러 보정부를 이용할 수 있다.
- <36> 상기 인코딩부(260)는 상기 변환된 디지털 코드를 입력받아, 최종적으로 원하는 nbit 해상도의 디지털 출력을 하게 된다. 상기 인코딩부(260)는 상기 디지털 코드의 1과 0이 교차되는 경계 지점의 위치를 파악하여 그 위치에 해당하는 유일한 코드 값을 출력할 수 있다. 이 때, 상기 디지털 코드의 경계 지점 부근에서 1과 0이 불규칙하게 섞여 있는 것을 버블 에러라고 한다. 따라서, 상기 비교기 출력 보정부(250)에서는 상기 버블 에러 등을 보정할 수 있다.
- <37> 도 3은 본 발명이 적용되는 실시예로서, 변환기의 입력범위에 따른 저항열 스위칭 기법의 동작 원리를 설명하기 위해 나타낸 것이다.
- <38> 변환기의 입력 범위에 따라, 상기 스위칭 조절부(220)의 출력값이 달라질 수 있다. 그리고, 이러한 스위칭 결과에 따라 비교 범위가 줄어들 수 있게 된다. 예를 들어, 상기 입력값이, REFN부터 REFDN사이의 값을 나타낼 때를 하위(DN) 영역 비교라 하고, REFN부터 REFP사이의 값을 나타낼 때를 상위(UP) 영역 비교라 하며, REFDN부터 REFUP 사이의 값을 나타낼 때는 오버랩(overlap) 영역 비교라 하자. 다만, 이 때, 경계가 되는 REFDN과 REFUP에서의 값을 안정화시키기 위해 REFDN보다는 큰 일정 전압까지, 그리고 REFUP보다는 작은 일정 전압까지 상기 입력 범위에 포함시킬 수 있다. 여기서, 상기 일정 전압은 안정화시키기 위해 필요한 최소값을 의미할 수 있다. 상기 일정 전압값은 실험에 의해서 결정될 수 있으며, 또는 미리 주어진 정보에 의해 결정될 수도 있다. 또한, 상기 일정 전압값은 상위 영역과 하위 영역에 대해서 각각 다르게 설정할 수도 있다.
- <39> 상기 도 2의 상기 제 1 비교부(230)에서는 하위 영역 비교와 상위 영역 비교를 수행할 수 있고, 상기 제 2 비교부(240)에서는 오버랩 영역 비교를 수행할 수 있다.
- <40> 먼저 하위 영역 비교 시에는, 입력 범위가 REFN부터 REFDN까지이다. 그러나, 경계가 되는 REFDN에서의 값을 안정화시키기 위해 REFDN보다는 큰 일정 영역을 포함한 부분이 전체 입력 범위가 될 수 있다. 상기 하위 영역에 해당되는 입력값에 따른 C0, C1값은 각각 0,0을 가질 수 있다. 이 때, 저항열은 스위칭을 통해 REFN부터 가운데 전압(CM)까지의 기준 전압만을 생성하게 된다. 기존의 저항열이 REFN부터 REFP까지의 기준전압을 생성한 것과 비교하면 생성되는 기준전압이 절반으로 줄어들고, 그에 따른 비교 범위도 절반으로 줄어들게 된다.
- <41> 또한, 상위 영역 비교 시에는, REFUP부터 REFP까지의 전압이 입력 범위로 들어오고, 경계가 되는 REFUP 주변 범위에서의 안정화를 위해 REFUP보다는 작은 일정 영역을 포함한 부분이 전체 입력 범위가 될 수 있다. 상기 상위 영역에 해당되는 입력값에 따른 C0, C1값은 각각 1, 1을 가질 수 있다. 이 때, 저항열은 가운데 전압(CM)부터

REFP까지의 기준 전압을 생성할 수 있다. 상기 하위 영역 비교시와 마찬가지로, 생성되는 기준 전압이 절반으로 줄어들에 따라 그에 따른 비교 범위도 절반으로 줄어들게 된다.

<42> 또한, 오버랩 영역 비교 시에는 REFDN부터 REFUP까지의 입력 범위의 값을 비교하기 때문에, 상기 상위 영역과 상기 하위 영역의 겹치는 일정 영역에 대해서는 보다 정확한 값의 비교를 할 수 있다. 상기 오버랩 영역에 해당되는 입력값에 따른 C0, C1값은 각각 0, 1을 가질 수 있다. 이 때, 2개의 저항열이 모두 꺼지고, 겹치는 영역만을 위한 다른 저항열이 켜지게 된다.

<43> 도 4는 본 발명이 적용되는 실시예로서, 제 1 비교부(230)와 제 2 비교부(240)의 동작 원리를 설명하기 위해 나타낸 것이다.

<44> 6bit 아날로그-디지털 변환기에서, 상기 제 1 비교부(230)의 33개 출력과 상기 제 2 비교부(240)의 7개 출력을 원하는 출력 형태인 63개의 디지털 코드(온도계 코드)로 변환하는 과정을 나타낸 표이다. 상기 하위 영역 비교, 상위 영역 비교 및 상기 오버랩 영역 비교 3가지 경우에 대해 각각의 동작 원리를 살펴보도록 한다.

<45> 먼저, 상기 하위 영역 비교시, 상기 비교기 출력 보정부(250)의 동작 원리를 살펴 보자. 하위 영역 비교기 출력은 a_dn<0:27>의 28개 출력과 오버랩 영역 비교기 출력의 b_dn<28:30>과 겹쳐지는 c_dn<28:30> 3개의 출력으로 이루어진다. 실제 비교기에서 나오는 출력은 33개이지만, 2개의 출력은 더미 역할을 하여 실제 쓰이는 출력은 31개이다. 도 3에서 하위 영역 비교 시의 C0, C1 출력값은 각각 0, 0을 가진다. 상기 도 4의 표에서 C0, C1이 0, 0을 가질 때, 상기 하위 영역 비교기 출력인 a_dn, c_dn은 자신의 값이 그대로(In) 디지털 코드로 출력된다. 반면, c_dn과 겹쳐지는 오버랩 영역의 b_dn은 오프(off) 상태로 만들어준다. 그리고 중간값인 mid와 상위 영역 비교기 출력인 a_up, c_up 값은 강제로 0 상태로 만들어주고, b_up은 c_up과 겹쳐지는 부분이므로 오프(off) 상태로 만들어준다. 상기 In, off, 0, 1 상태의 디지털 코드를 만들어주는 과정은 논리 회로를 통해 구현할 수 있다.

<46> 그리고, 상위 영역 비교시, 상기 비교기 출력 보정부(250)의 동작원리는 상기 하위 영역 비교시의 동작원리와 반대되는 경우이다. 상위 영역 비교 시 입력 범위는 가운데 전압(CM)보다 크므로, C0, C1은 각각 1, 1이 될 수 있다. 상기 도 4의 표에서 C0, C1이 각각 1, 1인 경우를 살펴보면, 하위 영역 비교기 출력인 a_dn, c_dn은 논리 회로를 통해 강제로 1을 갖도록 하고, 입력 범위가 가운데 전압(CM)보다 크므로 mid의 값 역시 1을 가지도록 한다. 그리고 오버랩 영역 비교시, 오버랩 영역 비교기 출력인 b_up, b_dn은 오프(off) 상태로 만들고, a_up, c_up의 상위 영역 비교기 출력만을 In 상태로 하여 최종 63개의 디지털 코드를 만들 수 있다.

<47> 또한, 오버랩 영역 비교시, 상기 비교기 출력 보정부(250)의 동작 원리를 설명하도록 한다. 변환기의 입력 범위가 하위 영역의 입력값보다는 크고, 상위 영역의 입력값보다는 작기 때문에, C0, C1은 각각 0, 1을 가질 수 있다. 상기 오버랩 영역은 하위 영역과 상위 영역에 대한 저항열 스위칭 기법에 의해 가운데 전압(CM)에서 발생할 수 있는 에러를 줄이기 위한 것이다. 따라서, 상기 오버랩 영역 비교 시에는 에러가 생길 수 있는 상위 영역과 하위 영역의 비교기 출력값인 c_up, c_dn 값을 오프(off) 상태로 만들고, 오버랩 영역 비교기 출력값인 b_up과 b_dn을 In 상태로 만들어 준다. 또한, 오버랩 영역의 입력 범위는 하위 영역보다 크기 때문에, 상기 하위 영역의 a_dn은 1을 가지도록 하고, 상위 영역의 a_up은 0을 가지도록 논리 회로를 만들 수 있다.

<48> 이렇게, 3가지 경우에 따라 원하는 63개의 디지털 코드를 생성할 수 있는 논리 회로를 구현하고, 생성된 63개의 디지털 코드는 인코딩부(260) 등을 거쳐 최종의 6bit 디지털 코드를 출력할 수 있다.

<49> 이상, 전술한 본 발명의 바람직한 실시예는, 예시의 목적을 위해 개시된 것으로, 당업자라면, 이하 첨부된 특허 청구범위에 개시된 본 발명의 기술적 사상과 그 기술적 범위 내에서, 또 다른 다양한 실시예들을 개량, 변경, 대체 또는 부가 등이 가능할 것이다.

도면의 간단한 설명

<50> 도 1은 본 발명이 적용되는 실시예로서, 아날로그-디지털 변환기의 블록도를 나타낸다.

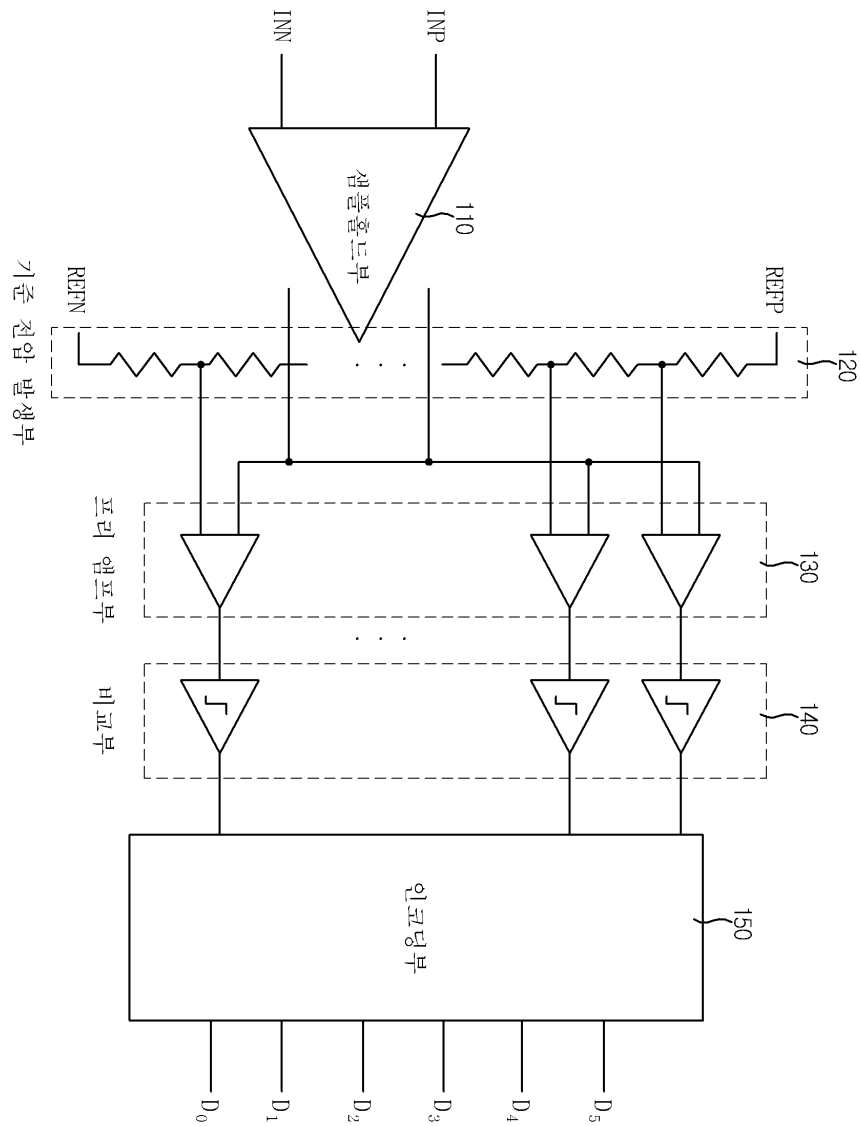
<51> 도 2는 본 발명이 적용되는 실시예로서, 스위칭 기법을 적용한 아날로그-디지털 변환기의 블록도를 나타낸다.

<52> 도 3은 본 발명이 적용되는 실시예로서, 변환기의 입력범위에 따른 저항열 스위칭 기법의 동작 원리를 설명하기 위해 나타낸 것이다.

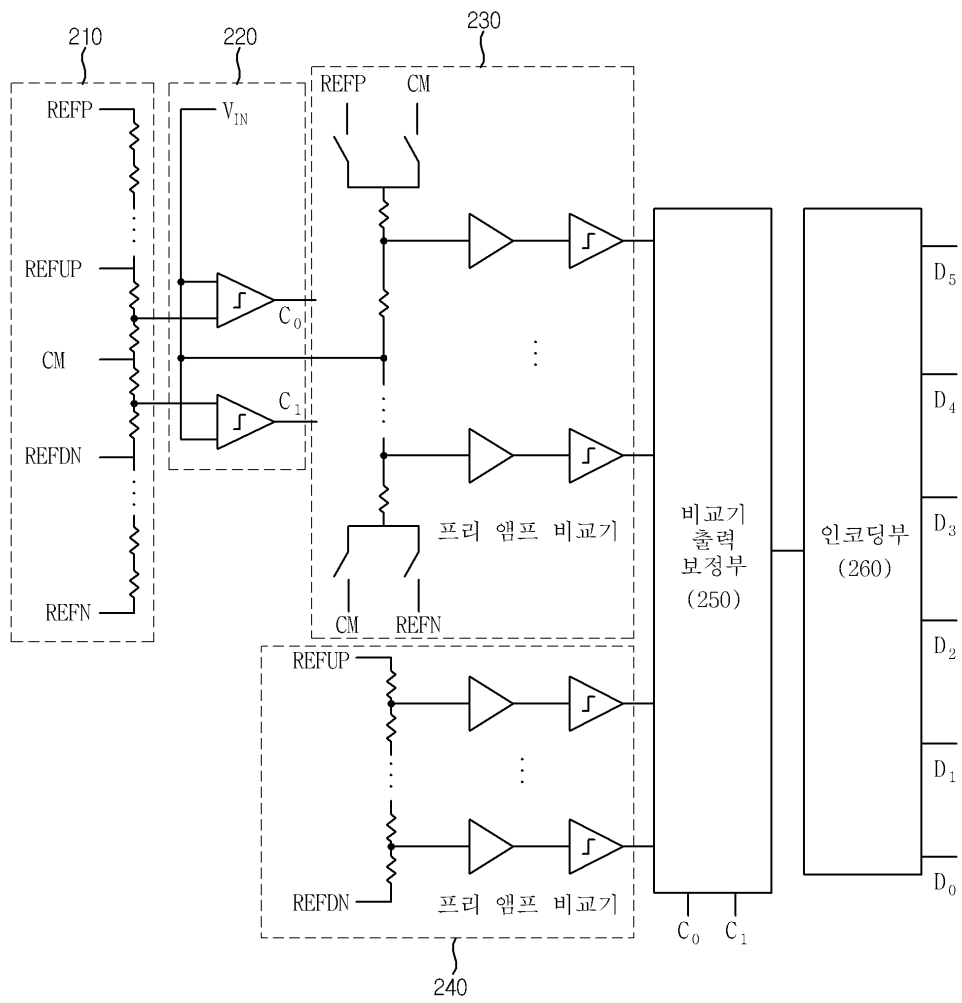
<53> 도 4는 본 발명이 적용되는 실시예로서, 제 1비교부(230)와 제 2 비교부(240)의 동작 원리를 설명하기 위해 나타낸 것이다.

도면

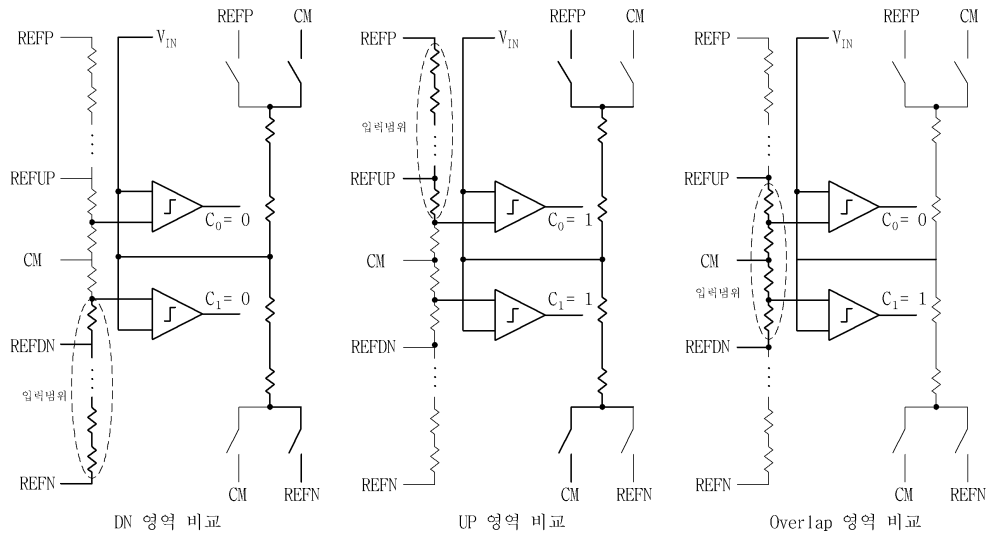
도면1



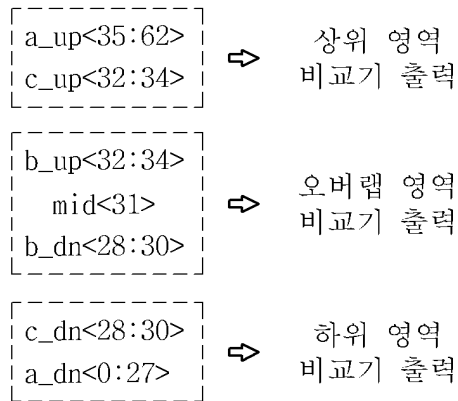
도면2



도면3



도면4



c_0 c_1	00	01	11
a_up	0	0	in
c_up	0	off	in
b_up	off	in	off
mid	0	in	1
b_dn	off	in	off
c_dn	in	off	1
a_dn	in	in	1