



(12)发明专利

(10)授权公告号 CN 103688311 B

(45)授权公告日 2017.10.13

(21)申请号 201280025142.2

(22)申请日 2012.06.22

(65)同一申请的已公布的文献号  
申请公布号 CN 103688311 A

(43)申请公布日 2014.03.26

(30)优先权数据  
13/173,302 2011.06.30 US

(85)PCT国际申请进入国家阶段日  
2013.11.22

(86)PCT国际申请的申请数据  
PCT/US2012/043727 2012.06.22

(87)PCT国际申请的公布数据  
W02013/003223 EN 2013.01.03

(73)专利权人 美国莱迪思半导体公司

地址 美国俄勒冈州

(72)发明人 R·伊萨克 A·鲁贝格

(74)专利代理机构 上海专利商标事务所有限公  
司 31100

代理人 高见

(51)Int.Cl.  
G11C 11/401(2006.01)  
G11C 11/402(2006.01)  
G11C 7/10(2006.01)

(56)对比文件  
US 2006280012 A1,2006.12.14,  
审查员 李龙

权利要求书3页 说明书10页 附图8页

(54)发明名称

用于促进对动态存储器设备的精细自刷新控制的机制

(57)摘要

描述了一种促进改进的存储器设备刷新方案的机制。在一个实施例中,装置包括存储器设备,存储器设备具有刷新逻辑及存储器单元,存储器单元包括数据单元及补充单元,补充单元将被观察。补充单元模拟数据单元根据现有刷新策略执行常规刷新操作的衰退特性。装置还可包括刷新逻辑,用于从补充单元接收关于补充单元衰退的观察数据,并将观察数据关联于数据单元性能。刷新逻辑用以基于由补充单元收集的观察数据产生策略建议。

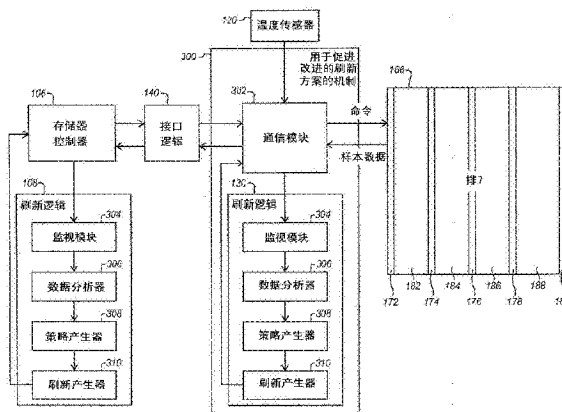


图 3

1. 一种装置,包括:

存储器设备,包含刷新逻辑和存储器单元,所述存储器单元包含数据单元和补充单元,所述补充单元将被观察,其中所述补充单元模拟所述数据单元根据现有刷新策略执行常规刷新操作的衰退特性;以及

所述刷新逻辑用以从所述补充单元接收关于所述补充单元的衰退的观察数据,并将所述观察数据关联于数据单元性能,所述刷新逻辑用以基于由所述补充单元收集的所述观察数据产生策略建议,

其中所述补充单元包括用于测试不同热梯度的多个子集单元,并且其中每个热梯度对应于相应刷新区间。

2. 如权利要求1所述的装置,其特征在于,所述刷新逻辑还分析从所述补充单元所接收的所述观察数据。

3. 如权利要求1所述的装置,其特征在于,所述策略建议包括建议以下各项中的一个或多个:维持所述现有刷新策略不变、提议改变所述现有刷新策略、以及以新的刷新策略取代所述现有刷新策略。

4. 如权利要求1所述的装置,其特征在于,提议改变包括增大或减小所述常规刷新操作的频率。

5. 如权利要求1所述的装置,其特征在于,所述刷新逻辑包括用以分析所述观察数据的数据分析器,用以从所述补充单元接收所述观察数据并传送刷新命令至所述数据单元以及采样命令至所述补充单元的通信模块、用以从所述补充单元接收数据的监视模块、以及用以形成并产生所述策略建议的策略产生器。

6. 如权利要求1所述的装置,其特征在于,所述刷新逻辑还测量真实数据单元衰退并将所测量的所述真实数据单元衰退关联至补充单元性能,以改进策略产生。

7. 如权利要求1所述的装置,其特征在于,所述存储器设备包括动态随机存取存储器(DRAM)设备。

8. 如权利要求7所述的装置,其特征在于,所述补充单元是从所述存储器设备内的冗余单元或缺陷单元得到的,其中所述冗余单元和所述缺陷单元无法通过正常存储器操作来访问。

9. 如权利要求7所述的装置,其特征在于,所述补充单元是从所述存储器设备的数据单元分配的,其中所分配的数据单元不用作数据存储。

10. 一种系统,包括:

处理器,耦合于存储器设备;

所述存储器设备具有刷新逻辑和存储器单元,所述存储器单元包含数据单元和补充单元,所述补充单元将被观察,其中所述补充单元模拟所述数据单元根据现有刷新策略执行常规刷新操作的衰退特性;以及

所述刷新逻辑用以从所述补充单元接收关于所述补充单元的衰退的观察数据,并将所述观察数据关联至数据单元性能,所述刷新逻辑用以根据由所述补充单元收集的所述观察数据产生策略建议,

其中所述补充单元包括用于测试不同热梯度的多个子集单元,并且其中每个热梯度对应于相应刷新区间。

11. 如权利要求10所述的系统,其特征在于,所述刷新逻辑还分析从所述补充单元接收的所述观察数据。

12. 如权利要求10所述的系统,其特征在于,所述策略建议包含建议以下各项中的一个或多个:维持所述现有刷新策略不变、提议改变所述现有刷新策略、以及以新的刷新策略取代所述现有刷新策略。

13. 如权利要求10所述的系统,其特征在于,提议改变包括增大或减小所述常规刷新操作的频率。

14. 如权利要求10所述的系统,其特征在于,所述刷新逻辑包括用以分析所述数据的数据分析器、用以从所述补充单元接收所述观察数据并传送刷新命令至所述数据单元以及采样命令至所述补充单元的通信模块、用以从所述补充单元接收数据的监视模块、以及用以形成并产生所述策略建议的策略产生器。

15. 如权利要求10所述的系统,其特征在于,所述刷新逻辑还测量真实数据单元衰退并将所测量的所述真实数据单元衰退关联至补充单元性能,以改进策略产生。

16. 如权利要求10所述的系统,其特征在于,所述存储器设备包括动态随机存取存储器(DRAM)设备。

17. 如权利要求16所述的系统,其特征在于,所述补充单元是从所述存储器设备内的冗余单元或缺陷单元得到的,其中所述冗余单元及所述缺陷单元无法通过正常存储器操作来访问。

18. 如权利要求16所述的系统,其特征在于,所述补充单元是从所述存储器设备的数据单元分配的,其中所分配的数据单元不用作数据存储。

19. 一种方法,包括:

依据现有刷新策略经由存储器设备的数据单元执行常规刷新操作,其中所述存储器设备还包括补充单元;

经由所述补充单元执行采样操作,其中所述补充单元还模拟所述数据单元根据所述现有刷新策略执行常规刷新操作的衰退特性;以及

在刷新逻辑处接收关于所述补充单元的衰退的观察数据并将所述观察数据关联至数据单元性能,所述刷新逻辑用以基于从所述补充单元接收的所述观察数据产生策略建议,

其中所述补充单元包括用于测试不同热梯度的多个子集单元,并且其中每个热梯度对应于相应刷新区间。

20. 如权利要求19所述的方法,其特征在于,所述刷新逻辑还分析从所述补充单元接收的所述观察数据。

21. 如权利要求19所述的方法,其特征在于,所述策略建议包含建议以下各项中的一个或多个:维持所述现有刷新策略不变、提议改变所述现有刷新策略、以及以新的刷新策略取代所述现有刷新策略,其中所述提议改变包括增大或减小所述常规刷新操作的频率。

22. 如权利要求19所述的方法,其特征在于,所述刷新逻辑包括用以分析所述数据的数据分析器、用以从所述补充单元接收所述观察数据并传送刷新命令至所述数据单元以及采样命令至所述补充单元的通信模块、用以从所述补充单元接收数据的监视模块、以及用以形成并产生所述策略建议的策略产生器,并且所述方法还包括测量真实数据单元衰退并将所测量的所述真实数据单元衰退关联至补充单元性能,以改进策略产生。

23. 如权利要求19所述的方法,其特征在于,所述存储器设备包含动态随机存取存储器(DRAM)设备,其中所述补充单元是从所述存储器设备内的冗余单元或缺陷单元得到的,其中所述冗余单元及所述缺陷单元无法通过正常存储器操作来访问,其中所述补充单元是从所述存储器设备的数据单元分配的,其中所分配的所述数据单元不用作数据存储。

## 用于促进对动态存储器设备的精细自刷新控制的机制

### 技术领域

[0001] 本发明的实施例一般涉及存储器设备领域,尤其涉及用于促进对动态存储器设备的精细刷新控制的机制。

### [0002] 背景

[0003] 存储器设备通常用于存储数据,并且对任何计算系统而言都是不可或缺的。随着移动计算设备的崛起(例如智能手机、个人数字助理PDA、袖珍计算机、平板计算机等),具备可保存大量数据的小型存储器设备是较佳的。已有许多技术被推出以让存储器设备小型化而又有增加的存储能力。一种这样的存储器设备就是动态随机存取存储器(DRAM)设备。

[0004] DRAM设备(或简称“DRAM”)因其架构简化而常被使用;例如,DRAM使用了极小电容器,使得可将无数电容器装配在单个存储器芯片上。DRAM是易失性存储器,意即一旦失去电源时会很快漏失掉数据。而且因DRAM存储将数据每一位存储在集成电路内的个别电容器中,每一电容器都可充、放电。充电和放电这两个步骤表示位的两个值,即一般所知的0与1。由于已知电容器会泄漏电荷,因此所存储数据最终会逐渐消失,除非电容器电荷被周期地刷新。此种DRAM周期性刷新的需求正说明了DRAM中的措辞“动态”所指与静态存储器(SRAM)中措辞“静态”所指是相反的。

[0005] 目前的DRAM设备随时间经过使用刷新操作来维持存储器的每一单元(cell)的状态。被编程为“1”的DRAM单元会随时间衰退,导致最终无法区别0与1。为了确保单元维持本身的值,刷新操作的频率需比衰退时间还高。例如,刷新操作的频率需够高至足以确保任一单元的误差机率小于 $10^{-18}$ 。复杂的是,单元衰退与温度有关,并且温度每增加 $10^{\circ}\text{C}$ ,单元的平均衰退时间就减少一半。更糟的是,未来的存储器设备可能直接放在芯片上系统(SOC)之上,这会让DRAM设备不同部分曝露于不同温度。用于确定衰退的常规系统使用单个温度传感器,其可能不准确和/或距DRAM设备的‘热点’很远。使用此单个温度传感器需有高度保守策略,就是将最糟情况温度考虑进来,并使DRAM以最糟情况速率来刷新。此导致较高的功耗、较少可用带宽,并且保持一直达不到最佳刷新速率。

[0006] 依据常规技术,如图2D所例示,温度传感器放置于DRAM设备的存储器阵列上,接着利用温度传感器读出来确定整个阵列的刷新策略。这种方法有许多限制。举例而言,温度传感器读出会因过程变异、传感器在阵列中的放置情形、或者温度传感器设计限制(如量化等)而不准确。此外,DRAM在确定刷新策略时考虑了最糟情况(温度)场合。因此,若温度传感器准确度为 $\pm 5^{\circ}\text{C}$ 且跨存储器阵列的最大温度梯度为 $5^{\circ}\text{C}$ ,则刷新策略须考虑温度读出与存储器阵列中任一给定单元之间总共 $10^{\circ}\text{C}$ 差异的可能性。此导致刷新操作的方法过度保守,并且也增加系统执行刷新策略的功耗,而且也限制了可用系统带宽,因为存储器阵列在刷新期间不能用。此外,过多刷新操作引起的变热使得问题加剧。

[0007] 另外,DRAM设备密度的增加使得该设备的刷新操作次数也增加。因此,在使用常规刷新架构的情况下,未来的DRAM可能需要高达25%DRAM带宽专用于刷新操作,因为密度与温度都增加了。依据某些数据报告显示,随着DRAM密度与温度的增加,刷新操作的带宽利用会从最佳情况场合的3%上升到最糟情况场合的86%。

[0008] 概述

[0009] 描述了一种促进改进的存储器设备刷新方案的机制。

[0010] 在一个实施例中,装置包括存储器设备,存储器设备具有刷新逻辑与存储器单元。存储器单元包括数据单元及补充单元。数据单元根据目前条件下的现有策略以一频率正常地被刷新。补充单元以低于数据单元的频率数被采样且补充单元的值被观察用以确定数据单元数据保存。基于从补充单元得到的观察数据,刷新逻辑基于由补充单元收集的观察数据产生策略建议。

[0011] 在一个实施例中,系统包括耦合于存储器设备的处理器。处理器包括刷新逻辑,存储器设备包括刷新逻辑与存储器单元,其中存储器单元包括数据单元及补充单元,且也可能再有刷新逻辑。在补充单元上执行采样操作的频率低于数据单元刷新操作。处理器和/或存储器刷新逻辑用以从补充单元接收关于数据单元于不同条件下保存数据能力的观察数据。处理器和/或存储器刷新逻辑用以基于由补充单元收集的观察数据产生策略建议。

[0012] 在一个实施例中,方法包括经由存储器设备的数据单元根据现有刷新策略执行常规(regular)刷新操作。存储器设备还包括补充单元。上述方法还可包括观察补充单元,然后根据补充单元的状态执行刷新操作。上述方法还可包括在刷新逻辑处接收关于补充单元的观察的观察数据,以及基于由补充单元收集的观察数据经由刷新逻辑产生策略建议。

[0013] 在一个实施例中,装置包括存储器设备,存储器设备具有刷新逻辑与存储器单元,存储器单元包括数据单元及补充单元,补充单元将被观察。补充单元模拟数据单元根据现有刷新策略执行常规刷新操作的衰退特性。该装置还可包括刷新逻辑,用以从补充单元接收关于补充单元衰退的观察数据,并将观察数据关联至数据单元性能。刷新逻辑用以基于由补充单元收集的观察数据产生策略建议。

[0014] 附图简述

[0015] 本发明的实施例作为例示而非限制在附图的图示中例示出,在附图中相同附图标记指代类似元素:

[0016] 图1例示了根据本发明的一个实施例的具有DRAM存储器设备的计算系统。

[0017] 图2A例示了根据本发明的一个实施例的图1的排。

[0018] 图2B例示了根据本发明的一个实施例的将图1的排的补充单元分解成单元子集以在各个区间执行补充单元的采样操作。

[0019] 图2C例示了根据本发明的一个实施例的具有用以确定局部刷新策略的补充单元的增强型DRAM。

[0020] 图2D例示了使用常规温度传感器的现有技术方案。

[0021] 图3例示了根据本发明的一个实施例的与刷新逻辑通信的DRAM存储器排,该刷新逻辑具有用于促进改进的刷新方案的机制。

[0022] 图4例示了根据本发明的一个实施例的用于促进改进的刷新方案的方法。

[0023] 图5例示了根据本发明的一个实施例的用于促进改进的刷新方案的方法。

[0024] 图6例示了根据本发明的一个实施例的计算机系统。

[0025] 详细描述

[0026] 本发明的实施例一般涉及促进对存储器设备的精细刷新(例如自刷新或基于控制器的刷新)控制。

[0027] 本发明实施例提供最佳化刷新速率以在存储器设备失去其电荷之前刷新存储器设备中的存储器单元。本发明的实施例藉由测量邻近用于存储器阵列内的实际存储的不同区域的真实单元的衰退速率来确定存储器设备(如DRAM)的近乎最佳的刷新速率。因此减少存储器设备整体功耗而又能增加可用带宽。本发明实施例涵盖了很大范围的未来存储器设备及系统的场合。例如,DRAM设备在密度方面的提升需对应地增加设备刷新操作的次数。使用本发明的实施例,这类刷新增加可被控制及消除,从而节省了原本专用于所增加的刷新操作的大量设备带宽。在一个实施例中,提供了更准确且高效的系统以控制刷新操作,使得大量带宽空出来而同时降低功耗。

[0028] 图1例示了依据本发明的一个实施例的具有DRAM存储器设备的计算系统。计算系统100被例示为包含中央处理单元(CPU)核102,其代表连接于一个或多个存储器控制器106的一个或多个处理器。计算系统100还包括操作系统104及由存储器控制器106所控制的DRAM存储器设备110。DRAM110被示为具有温度传感器120、刷新逻辑130、接口逻辑140以及许多存储器排(memory bank)0-7152-166。温度传感器120用来感测温度(例如以摄氏度计)以执行或触发各种任务(例如刷新操作)。接口逻辑140用来在DRAM110与计算系统100的其它组件之间提供接口。例如存储器控制器106可能不具有对DRAM110的直接访问,但存储器控制器106可通过接口逻辑140访问DRAM以及与之通信。

[0029] 此外,根据一个实施例,刷新逻辑108作为存储器控制器106一部分,可以控制DRAM的刷新操作,这与刷新逻辑130作为DRAM110的组件相类似,尽管是通过接口逻辑140。举例而言,刷新逻辑108在位置上可不同于刷新逻辑130,但刷新逻辑108,130两者(不论两者全部或它们中的一个是否被使用)提供于贯穿本文献中描述的相同新颖功能。在一个实施例中,两个刷新逻辑108,130可基于其数据分析及执行其它相关功能与操作来提供两个不同的刷新策略。

[0030] 在一个实施例中,许多补充存储器单元被引进且用于每一排152-166,例如,如图所例示的,排7166具有额外或补充存储器单元172-180以产生增强型DRAM(“增强型DRAM”、“DRAM设备”、“DRAM存储器设备”、或简单为“DRAM”)110。虽未示出,排152-166中的全部或任意个可包含一组补充单元,用以确定适当的局部刷新操作策略。如就排7166所例示的,在一实施例中,补充单元172-180可散布于排166的常规存储器单元182-188中,这视需求或必要而定。在此例示中,补充单元172-180示为位于排7166的常规存储器单元182-188之间的列或带。在一些实施例中,额外单元可散布成无论是另一种图案还是不具任何图案,或者只是放置在排152-166内的单一特定点,这视需求或必要而定。虽然排7166及其数据单元182-188还有补充单元172-180都在此为简化而示出,但是可预期的是任意数量的排152-166可包含任意数量的常规或补充单元,这些单元可以是任何形式或图案的。此外,每一条数据单元172-180也称为补充单元列。

[0031] 在一个实施例中,补充单元172-180放置在排7166的数据单元182-188之间以作为采样单元,其因邻近之故而极类似于数据单元182-188的行为。举例而言,补充单元172-180依据现有刷新策略以较低频率执行采样操作,并且根据补充单元状态将衰退数据报告给刷新逻辑130,108,是非常接近数据单元182-188的衰退特性。刷新逻辑130,108可使用补充单元的状态来修改刷新策略。在一个实施例中,为了观察执行于数据单元182-188上的常规刷新操作的适性,刷新逻辑130,108控制补充单元172-180的采样频率。补充单元172-180其观

察发现报告回给刷新逻辑130,108。例如观察发现可指示有过多或过少的刷新操作正在排7166的数据单元182-188上执行。刷新逻辑130,108接着可分析这些观察发现并做准备,并且提供刷新策略建议以确定未来的刷新操作增加或减少常规刷新操作,从而改变常规刷新操作之间的频率或时间量。

[0032] 可预期的是,刷新逻辑130可基于良样本与劣样本之间的过渡位置而调整频率。此外,在一个实施例中,当DRAM110掉电时,刷新逻辑130可在自刷新操作期间被使用,且在此时间期间,刷新逻辑130可调用刷新操作,观察补充单元172-180(以较低频率),并调整其自身刷新频率。存储器控制器106,在另一方面以及在一个实施例中,可直接对补充单元172-180执行读取操作,例如在刷新逻辑区块108中,并在内部推导自己的策略(可以具有或不具有来自刷新逻辑130的建议)。此外,每一区块152-166可独立地确定自己的策略。

[0033] 图2A例示了根据本发明的实施例的图1的排。在一个实施例中,排7166被示为具有与补充单元172-180交错或交替的常规存储器单元182-188,该补充单元172-180用于确定局部刷新操作有效性。在一个实施例中,如参照图1所描述的,补充单元172-180配合增强型DRAM的刷新逻辑以监视数据单元182-188执行常规刷新操作的刷新性能。在一个实施例中,补充单元172-180藉由以不同区间(将进一步参照图2B描述)测量各个单元子集来测量邻近单元性能。各种采样时间可仅为周期性的(如每毫秒)或基于温度(如每几摄氏度环境温度)、行为的发生(如在检测到惯常高的CPU负载时)、或任何其它预定准则(如温度与时间的任意组合)等,且可应用于任一个或若干个或全部补充单元172-180。

[0034] 图2B例示了依据本发明的实施例的将图1的排的补充单元分解成在各个周期性区间监视的单元子集。在例示的实施例中,为了简化与清楚目的,示出排7166的若干补充单元列172-180中的单个补充单元列172,以进一步划分成补充单元子集202-214。每一单元子集(例如单元子集202)可包含多个单元且用来监视在单个周期性时间区间内的单元性能,其不同于其它子集(诸如子集204-214)的那些。举例而言,如图所示,单元子集202可在 $t_{REFI} * 4$ 区间被采样,而其它单元子集204-214的每一个可在不同的(此例中,较长的)区间(例如, $t_{REFI} * 8$ 、 $t_{REFI} * 16$ 、 $t_{REFI} * 32$ 、 $t_{REFI} * 64$ 、 $t_{REFI} * 128$ 、 $t_{REFI} * 256$ )被采样。可预期的是也可采用其它布置补充单元的方式(例如与数据单元交替)。

[0035] 再回来参照图2A,在一个实施例中,描述使用补充单元172-180确定常规DRAM存储器阵列或列182-188的刷新区间的新颖技术。并非如常规技术仅使用温度传感器,在一个实施例中,为了确定是否对现有刷新策略作任何改变(根据哪一刷新操作被执行),补充单元172-180的列用来配合刷新逻辑藉此观察数据单元列182-188的现有常规刷新性能。在一个实施例中,如图2B所示,每一补充单元列172可被分成多个单元子集202-214以在不同区间采样。举例而言,如所述及所例示的,在相同补充单元列172内,补充单元子集202可在 $t_{REFI} * 4$ 区间采样,而其它单元子集204-214在更长的区间采样,诸如从 $t_{REFI} * 8$ 到 $t_{REFI} * 256$ 。藉由在较低(或较高)速率下采样某些单元子集,可导出横跨单元子集202-214的单元衰退分布函数,且可为数据单元(例如,182)的每一子集确定适当的 $t_{REFI}$ 。具有很多单元子集202-214有助于以个体常规存储器列(例如,182以及单元子集202-214)的精细等级来处理不同的温度梯度。这样的精细信息可随后用来确定用以调整数据单元列的常规刷新操作的现有刷新策略是适当还是需修正。

[0036] 在一个实施例中,补充单元列172-180可在最初被设为“高”值,然后在不同区间对

每一补充单元列172的每一单元子集采样。当每一单元子集202-214被采样,任何误差值(如“低”)会被检测到并用来针对常规存储器区段182-188确定适当的tREFI。使用此信息,补充单元列172-180配合刷新逻辑运作,该刷新逻辑有关哪一刷新窗口等级误差将可接受(例如tREFI\*8、tREFI\*16等)确定可针对增强型DRAM设置的策略。例如,若误差在较低值刷新窗口被检测到,则减小tREFI。类似地,刷新策略被产生以供增强型DRAM确定在哪一种等级误差不会被检测或观察到,使得增加对特定区段(tREFI\*32、tREFI\*64等)的tREFI设定或者使其保持不变为可接受的。在此例中,作为采样过程一部份,经采样的补充单元被重置为“1”,以便为下一个采样循环作准备。

[0037] 可预期的是,在一些实施例中,补充单元列172-180可不被划分为单元子集,而整个补充单元列,诸如排7166的补充单元列172-180,可用来执行并观察于各个区间的刷新有效性。与单元子集202-214一样,不同的采样操作可在补充单元列等级下被执行及观察,例如在不同的区间由每一排(如排7166)的每一补充单元列174-180执行与观察,这与由每一补充单元列(如补充单元列172)的每一单元子集进行相反。

[0038] 现在参考图2C,其例示了根据本发明的实施例的具有用以确定局部刷新有效性的补充单元的增强型DRAM。在此例示的实施例中,增强型DRAM110包括许多排152-166,每一排都具有数据单元与补充单元。如同图1,为简化且便于了解,只有排7166示出具有经编号的数据单元182-188及补充单元172-180,但可预期的是,增强型DRAM110可以具有任意数量的排0-7152-166,且每一排0-7152-166可具有任意数量的常规及补充单元。具有补充单元172-180可让常规DRAM变成为增强型DRAM110,且当增强型DRAM110经历各种热梯度222-226时允许局部刷新策略。例如,补充单元172-180(及其子集单元,诸如补充单元列176的子集单元202-214)用来确定局部刷新策略,该局部刷新策略使每一排(如排7166)的每一补充单元列(如补充单元列172)的每一子集单元(如子集单元202-214)测试不同热梯度222-226,并为每一子集单元202-214在DRAM110上测试多个刷新区间及其对应的热梯度222-226。在一实施例中,数据单元182-188可在tREFI区间被刷新,而补充单元172-180可在不同于tREFI的其它区间被采样。此种新颖技术被补充单元172-180用来将局部加热的效果形式化,且将关于其的信息提供给刷新逻辑以形成相关刷新策略。这种增强型DRAM110的多个较小区段内使用局部化(因此,定制)的各个tREFI的技术明显地比对整个存储器芯片使用单个保守tREFI的常规技术有利,并且常规单个tREFI无法局部化并考虑到整个存储器芯片上的各种且改变的热梯度。例如在此例中使用了定制刷新区间,因为数据单元182-188在其区域中具有不同的刷新速率。

[0039] 在实施例中,准确度可藉由执行校准程序来比较补充单元性能与数据单元性能而获得改善。有时,当数据单元未被使用时(例如,没有相关数据存储于它们中,诸如启动时),数据单元可类似于补充单元而被采样,然后比较结果。真实数据单元结果与补充单元结果之间的差异可用来在形成策略时精炼补充单元信息。

[0040] 图2D例示了反映只使用常规温度传感器280的电流方案的常规技术,该常规技术用来得到用于整个DRAM存储器芯片250的单个保守tREFI,其无法考虑到在DRAM250上不同的热区段或梯度272-276,因此,单个tREFI必须将DRAM250上可能的最大热梯度272计入考虑。现有技术刷新逻辑290(连同常规接口逻辑295)无法识别各个热区段272-276,并且需要考虑最大热梯度272并根据其来行动。

[0041] 图3例示了依据本发明的一个实施例的与刷新逻辑通信的DRAM存储器排,其具有用于促进改进的刷新方案的机制。在一个实施例中,刷新逻辑130,108包括多个组件304-310,用以管理DRAM110的排166的补充单元172-180及数据单元182-188。此常规及补充单元182-188、172-180的管理包括许多动作,包括:对数据单元182-188执行现有刷新策略、采样并提供观察支持给补充单元172-180、从补充单元172-180接收观察发现或数据、分析观察数据、产生提供刷新策略给未来的刷新操作的刷新策略。刷新逻辑130,108的组件304-310可为软件、硬件、或其任意组合(例如固件)。在一个实施例中,由刷新逻辑130,108对补充及数据单元172-180、182-188的管理包括:监视与分析执行于DRAM110上的基于现有刷新策略的刷新操作的有效性、以及准备更高效的刷新操作策略或方案。在一个实施例中,例如,刷新逻辑130,108与补充单元(诸如补充单元172-180)的组合可用于为DRAM110就各个温度值以及各个温度梯度下确定最佳刷新策略。此外,将温度传感器120结合补充单元172-180以及从补充单元172-180获得的观察数据来使用,以进一步有助于刷新逻辑130,108产生最佳且动态的刷新操作策略。

[0042] 在一个实施例中,由于存储器控制器106不太可能具有对DRAM166的直接访问,因此刷新逻辑130可与存储器控制器106通信,诸如经由接口逻辑140,以促进其议程并执行其工作。此外,作为存储器控制器106的一部分的刷新逻辑108可执行或参与或利用改进的刷新方案的机制(“机制”)300。在此实施例中,除了别的之外,显式激活、自动刷新、或策略设定命令也是由存储器控制器106发出而非使用存储器中的自刷新组件。在一个实施例中,作为增强DRAM166的替代或补充,存储器控制器106为了观察的目的,可保留阵列(例如来自单元182-188)内的某些存储器数据单元来用作补充单元172-180,而且可在延长的区间访问这些存储器单元。因此,存储器控制器106可调整其刷新策略。这种新颖技术提供额外好处,即不需对存储器部位有任何增强以利用本发明实施例。

[0043] 在一实施例中,补充单元172-180是从内建于存储器的单元分配出,但是无法使用,因为这是要当作用来取代缺陷的冗余数据单元,或者本身为有缺陷的(但不妨碍其用于观察目的),并且已不再像数据单元般工作。其好处是保持整个可寻址存储器空间为可当作数据单元使用。与为使用目的而建立的补充单元172-180不同,DRAM110具有此功能所增加的成本就被隐藏了。

[0044] 在一个实施例中,机制300包括通信模块302以促进刷新逻辑130,108与在DRAM110出所使用的补充单元(例如在DRAM110的排7166所使用的补充单元172-180)之间的双向通信。举例而言,通信模块302可用来传送来自刷新逻辑130(或通过接口逻辑140而使用刷新逻辑108的存储器控制器106)的刷新命令及其它指令至补充及数据单元172-180,182-188,并从补充单元172-180接收刷新操作发现或数据。在一个实施例中,刷新逻辑130,108还包括监视模块304,该监视模块304引导补充单元172-180(及其单元子集,如果有的话)依据包括由策略产生器308所提供的现有刷新策略的特定指令执行采样操作,藉此以更精细的粒度观察热梯度及相应的刷新操作。

[0045] 在一个实施例中,补充单元172-180执行采样操作以确定现有刷新策略的有效性以及其是否需改变。例如,如参照图2B所述的,一个或多个补充单元列172-180可分成许多单元子集,其中每一单元子集可被设定成在特定刷新区间(例如 $t_{REFI} * 4$ 、 $t_{REFI} * 8$ 等)执行采样操作。接着这些补充单元172-180可收集关于现有刷新策略(与当前刷新区间 $t_{REFI}$ 有

关)的相关数据,例如补充单元172-180如何作出响应、以及现有策略是有利还是不利于DRAM110。所收集采样数据然后经由通信模块302被提供到刷新逻辑130,108。

[0046] 刷新逻辑130,108还包括数据分析器306,用以分析从补充单元172-180接收的采样操作数据。数据分析器306考虑到影响刷新操作的各个因素和变量(例如,计算系统是否正在执行视频、图形、联网等),并依据这些因素与变量分析补充采样发现,并且确定是否要对刷新策略做出任何改变。举例而言,若刷新操作的次数被限制以达到最佳刷新方案,则数据分析器306提供该信息给刷新逻辑130,108的策略产生器308。策略产生器308接收该信息并产生刷新策略,该刷新策略由刷新产生器310执行。

[0047] 刷新逻辑130,108的刷新产生器310在DRAM110的排中的数据单元182-188上执行自刷新和/或自动刷新(或其它种类的刷新)操作。在一个实施例中,刷新产生器在周期性区间 $t_{REFI}$ 发出刷新命令。其它实施例可在不同的时间发出刷新命令;例如,取决于存储器单元可用性。

[0048] 在一个实施例中,当存储器控制器106正控制刷新策略(例如,当存储器正被活跃地用于计算时),使用基于控制器的刷新逻辑108,其具有类似存储器中刷新逻辑130的功能。存储器控制器刷新逻辑108可不同地实现逻辑区块304-310,且目的是更适合被存储器控制器106使用。特别地,可能的是,在刷新逻辑108中实现的刷新不同于刷新逻辑130中(例如更简单)的刷新。

[0049] 可预期的是,所例示的排166及其常规及补充单元182-188是出于简化、明白、便于理解目的而示出的,且限制的实施例既不限于此单个排166也不限于DRAM110内的这些单元172-188的数量、类型或放置,且实施例是可应用于任何数目、类型及架构的存储器设备及其存储器单元和刷新策略以及可与它们合作。

[0050] 图4例示了根据本发明的一个实施例的促进改进的刷新方案的方法。方法400可藉由处理逻辑执行,该处理逻辑可包含硬件(例如电路、专用电路、可编程逻辑、微代码等)、软件(诸如运行于处理设备上的指令),或其组合,诸如硬件设备内的固件或功能性电路。在一个实施例中,方法400由用于促进刷新逻辑130,108所利用的改进的刷新方案的机制来执行,其中刷新逻辑130,108使用为如图3中例示的增强型DRAM110所利用的补充单元。在一个实施例中,刷新逻辑130,108可位于DRAM110之外且远离该DRAM110;在另一实施例中,刷新逻辑130,108可被用在DRAM110内或用在DRAM110上;在再一实施例中,刷新逻辑130,108可位于DRAM之外但耦合于DRAM110。

[0051] 举例而言,此实施例假设刷新组中有两个补充单元,补充单元S2对比于补充单元S1以一半的速率(两倍时间)被采样。使用缩放计数器(“缩放器”)来提供比 $t_{REFI}$ 长的安全边际,即数据单元的当前刷新速率。例如,可能希望拥有比基础衰退速率(S1变成0的点)快8倍的标称刷新速率。由于单元衰退的指数特性,以及数字系统中以幂次2来操作的方便性,所说明的策略中S2以相比于S1的一半速率被采样,且当 $t_{REFI}$ 必须改变时,以因子2(翻倍或减半)来改变以进行匹配。

[0052] 其它实施例也可使用数据单元的任意刷新速率、任意补充采样区间以及用于改变常规刷新速率的任意策略。同样地,其它实施例可选择在刷新组中使用更多或更少补充单元。

[0053] 方法400开始于框405,其中初始化缩放器,该缩放器被设定到相比于数据单元的

刷新区间的安全区间。在框410,最小刷新时间被应用于tREFI区间,其(在此实施例中)是保证在任何操作条件下正确刷新单元的时间。最后,在框415,刷新框中的数据单元最初被刷新且补充单元S1,S2被初始化为1。

[0054] 对于所有迭代,在框420中,刷新操作以tREFI的间距隔开,然后在框425中,缩放器以被减小1。在框430,455中如果缩放器不是0或50%,则执行简单刷新操作475。

[0055] 由于DRAM读取及刷新操作的再生特性,为了降低复杂度并保持补充单元与数据单元的相似性(亲近性),此实施例描述刷新数据单元同时采样补充单元(如在框435和460处)的好处。补充单元不需同时被采样,也不需有公共电路或定时关系。当补充单元被采样时,它们也被重设为1,以便为接下来的采样操作做准备。

[0056] 当在框430处缩放器不为0,但在框455处其为50%时,则执行快速补充测试。针对S1的刷新及采样操作执行于框460。在框465,若S1为0,这意味着其已衰退,则经缩放的刷新速率是不足的,且在框470中tREFI被减少,导致执行更多的刷新操作。S1被重设为1(可能是以可再生的方式)以便为接下来的快速采样操作做准备。

[0057] 当在框430处缩放器为0时,执行慢速补充测试。在框435执行刷新及采样操作,且在框440处,缩放器被设定到安全区间。假如以慢速率采样的补充单元S2在框445为1,则会有太多刷新操作被执行,且在框450刷新区间被增加以减慢数据单元的刷新速率。S2被重设为1(可能是以可再生的方式)以便为接下来的慢速采样操作做准备。假如在框445,S2作为1被采样,即意味着其值已衰退,则在框465测试S1以确保刷新速率是足够的。

[0058] 此实施例在S2为0而S1为1时的点停止。这意味着,经缩放的刷新速率是足够的且并非是过度的。例如,当tREFI在框410被设成最小区间时,S1和S2二者都可能是1,因为条件比所预期最糟情况更有利。S2,即慢速率指示器,将是第一个衰退的,因此在框465的测试总是在此点失败。在由缩放器指定的每一区间,在框445测试S2,而在框450增加tREFI,直到仅必要数量的常规刷新操作被执行,如S2的衰退所指示的。在此初始过程的最后,S2为0而S1为1。

[0059] 要避免关于其中S1无法成为1的系统或存储器缺陷以及其中S2无法成为0的示例性系统,或者差劣的缩放器选择的问题,对tREFI的调整施加限制会是明智的。为了强调本发明的方法,关于限制的处理并未示出。

[0060] 图5例示了根据本发明的一个实施例的促进改进的刷新方案的方法。方法500可藉由处理逻辑执行,处理逻辑包含硬件(例如电路、专用电路、可编程逻辑、微代码等)、软件(诸如运行于处理设备上的指令),或其组合,诸如硬件设备内的固件或功能性电路。在一个实施例中,方法500由用于促进由刷新逻辑130,108利用的改进的刷新方案的机制所执行,该刷新逻辑130,108使用诸如图3中例示的增强型DRAM110所利用的补充单元。在一个实施例中,刷新逻辑130,108可位于DRAM110之外并远离该DRAM110;在另一实施例中,刷新逻辑130,108可被用在DRAM110内或用在DRAM110上;在再一实施例中,刷新逻辑130,108可位于DRAM之外但耦合于DRAM110。

[0061] 方法500开始于框505,其中经由存储器设备(诸如DRAM)的数据单元根据现有刷新策略执行常规刷新操作。存储器设备还包括补充单元。在框510,观察补充单元并将其重设为已知值以进行接下来的采样操作。在框515,与补充单元的观察相关的观察数据在刷新逻辑被接收。在框520,使用刷新逻辑并基于由补充单元收集的观察数据来产生策略建议。在

525,策略建议被付诸操作,这可能改变刷新操作的频率及类型。过程回到框505,利用新策略执行刷新。

[0062] 图6例示了其可实现本发明的实施例的计算机系统100。计算机系统100包括用于传送信息的系统总线620,以及耦合至总线620的用于处理信息的处理器102。根据一个实施例,使用多个微处理器之一实现处理器102。然而,本领域普通技术人员将可理解,可使用其它处理器。采用DRAM110的计算机系统100在图1中进一步描述。

[0063] 计算机系统100还包括耦合至总线620的随机存取存储器(RAM)或其它动态存储装置625(在本文中被称为主存储器),用于存储要由处理器102执行的信息和指令。主存储器625还可用于存储处理器102执行指令期间的临时变量或其它中间信息。在一个实施例中,主存储器625的部分可通过使用增强型DRAM110连同存储器控制器106来实现。计算机系统100还可包括耦合至总线620的只读存储器(ROM)和或其它静态存储装置626,用于存储由处理器102使用的静态信息和指令。

[0064] 诸如磁盘或光盘等数据存储装置625及其相应的驱动器也可耦合至计算机系统100以存储信息和指令。计算机系统100还可经由输入/输出(I/O)接口630耦合至第二输入/输出(I/O)总线650。多个I/O设备可耦合至I/O总线650,包括显示设备624、输入设备(例如,字母数字输入设备623和/或光标控制装置622)。通信装置621用于经由外部数据网络访问其它计算机(服务器或客户机)。通信装置621可包括调制解调器、网络接口卡或其它公知的接口设备,诸如用于耦合至以太网、令牌环或其它类型网络的设备。计算机系统100包括但不限于网络计算机设备、移动电话、个人数据助理(PDA)等。

[0065] 计算机系统100可互连在客户机/服务器网络系统中。网络可包括局域网(LAN)、广域网(WAN)、城域网(MAN)、内部网、因特网,等等。可构想,可以存在经由该网络连接的任意数量的设备。经由多种标准或非标准协议,设备可将数据流传输(诸如流送媒体数据)至网络系统中的其它设备。

[0066] 在以上描述中,出于说明目的阐述了众多具体细节以便提供对本发明的全面理解。然而,对本领域技术人员将显而易见的是,没有这些具体细节中的一些也可实践本发明。在其他情况下,公知结构和设备以框图的形式示出。在所示组件之间可能存在中间结构。本文描述或示出的组件可具有未示出或描述的附加输入或输出。

[0067] 本发明的各种实施例可包括各种过程。这些过程可由硬件组件来执行或可以用计算机程序或机器可执行指令来实现,这可用于使得通用或专用处理器或逻辑电路经用这些指令编码来执行这些过程。或者,这些过程可由硬件和软件的组合来执行。

[0068] 本文档通篇中描述的一个或多个模块、组件或要素,诸如在DRAM增强机构的实施例中示出或的与其关联的模块、组件或要素,可包括硬件、软件和/或硬件和软件的组合。在模块包括软件的情况下,软件数据、指令和/或配置可经由制品通过机器/电子设备/硬件来提供。制品可包括具有提供指令、数据等内容的机器可存取/可读介质。

[0069] 本发明的各种实施例的多个部分可作为计算机程序产品被提供,该计算机程序产品可包括其上存储了计算机程序指令的计算机可读介质,这些计算机程序指令可用于对计算机(或其它电子设备)编程以执行根据本发明的实施例的过程。机器可读介质可包括,但不限于,软盘、光盘、压缩盘只读存储器(CD-ROM)、以及磁光盘、只读存储器(ROM)、随机存取存储器(RAM)、可擦除可编程只读存储器(EPROM)、EEPROM、磁卡或光卡、闪存、或适于存储电

子指令的其它类型的介质/机器可读介质。此外,本发明还可作为计算机程序产品来下载,其中该程序可以从远程计算机传送到作出请求的计算机。

[0070] 许多方法是以其最基本的形式来描述的,但可以向这些方法中的任一个添加或从中删除过程,并且可以向所描述的消息中的任一个添加或从中减去信息,而不背离本发明的基本范围。对本领域技术人员而言显而易见的是,还可以作出许多修改和改编。各具体实施例不是为了限制本发明而是为了说明本发明来提供的。本发明的实施例的范围不是由以上提供的各具体示例来确定的,而是仅由所附权利要求书来确定的。

[0071] 如果说要素“A”耦合至或耦合于要素“B”,则要素A可直接耦合于要素B或例如通过要素C间接耦合。当说明书和权利要求书声称某一组件、特征、结构、过程或特性A“致使”某一组件、特征、结构、过程或特性B,这表示“A”是“B”的至少部分成因但也可以有至少一个其它组件、特征、结构、过程或特性帮助致使“B”。如果说明书指出“可”、“可以”或“可能”包含某一组件、特征、结构、过程或特性,则不是必须包括该具体组件、特征、结构、过程或特性。如果说明书或权利要求书提到“一”或“一个”要素,这不表示所描述要素只有一个。

[0072] 一个实施例是本发明的一种实现或示例。说明书中对“一实施例”、“一个实施例”、“一些实施例”或“其它实施例”的引用表示结合这些实施例描述的具体特征、结构或特性包含在至少一些实施例中,但不一定包含在全部实施例中。各处出现的“一实施例”、“一个实施例”或“一些实施例”不一定全部表示相同的实施例。类似地,应当领会,在对本发明的示例实施例的以上描述中,出于使本公开流畅以及辅助理解各发明方面中的一个或多个方面的目的,各个特征有时被一起编组在单个实施例、附图、或其描述中。然而,本发明的方法不应被解释为反映所要求保护的发明需要比在每一权利要求中明确表述的特征更多的特征的意图。相反,如所附权利要求书所反映的,各发明性方面在于比以上公开的单个实施例的所有特征要少的特征。因此,权利要求书在此明确地合并到本说明书中,且每一权利要求都独立作为本发明的一单独实施例。

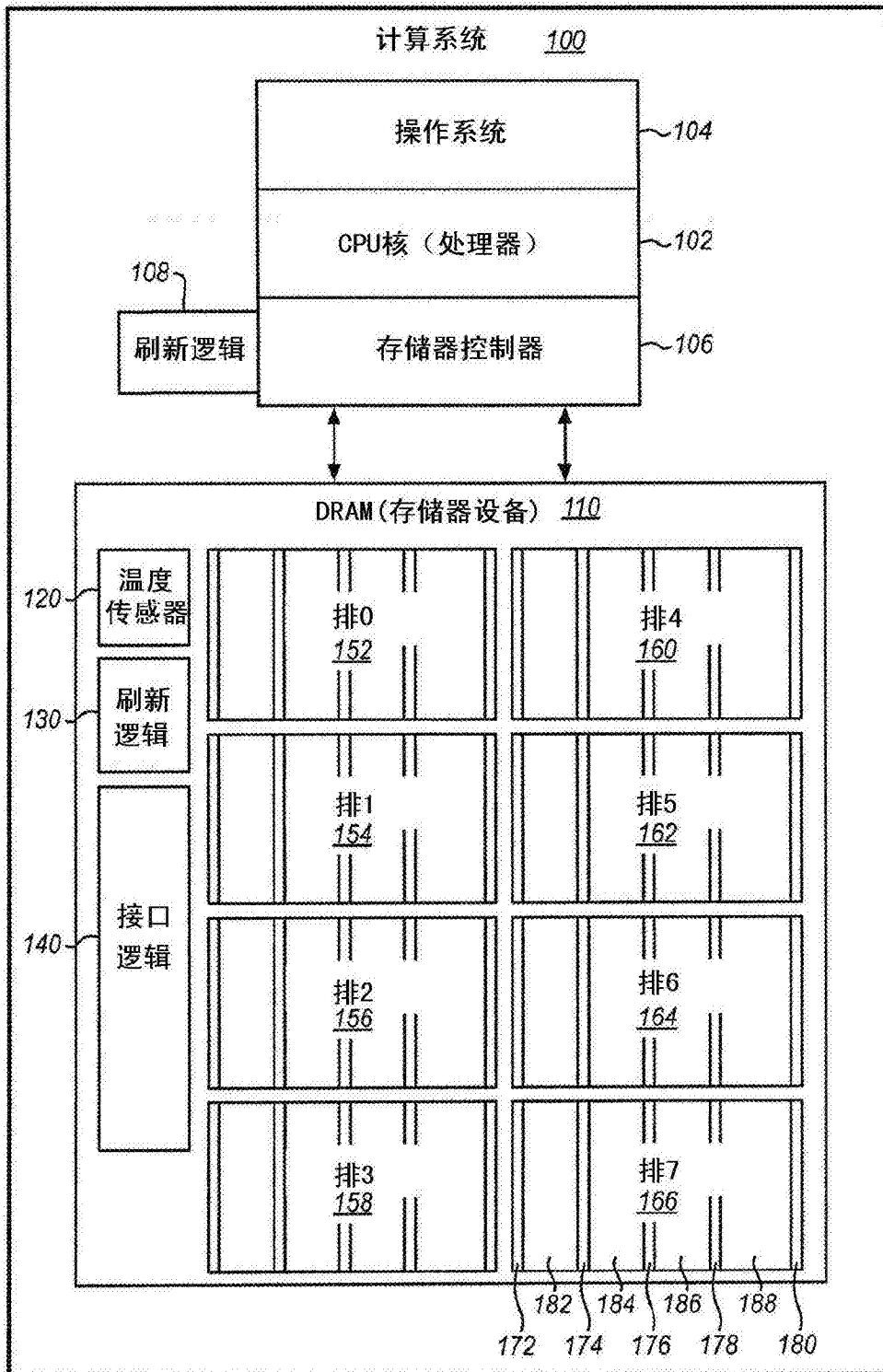


图1

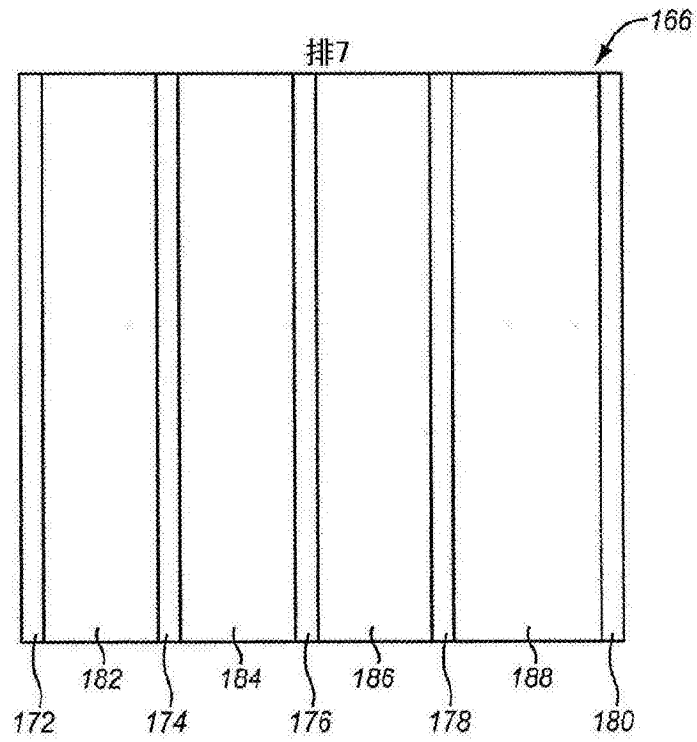


图2A

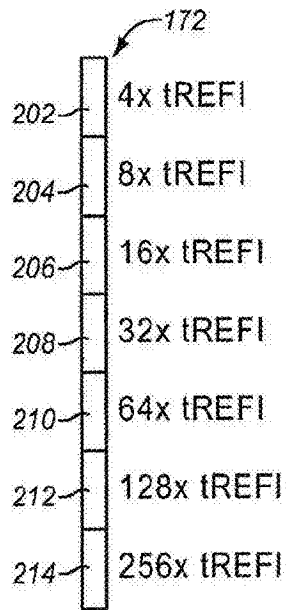


图2B

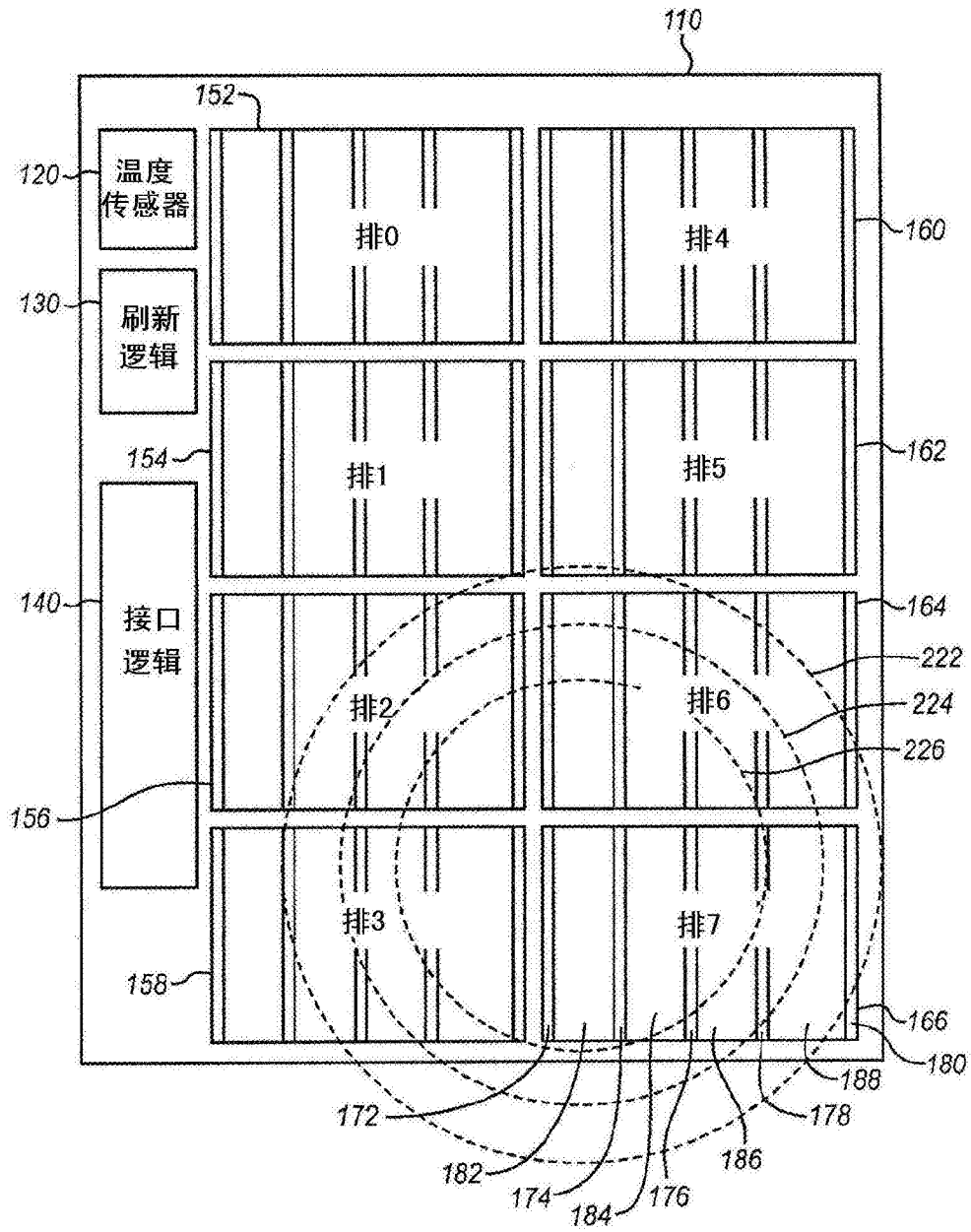


图2C

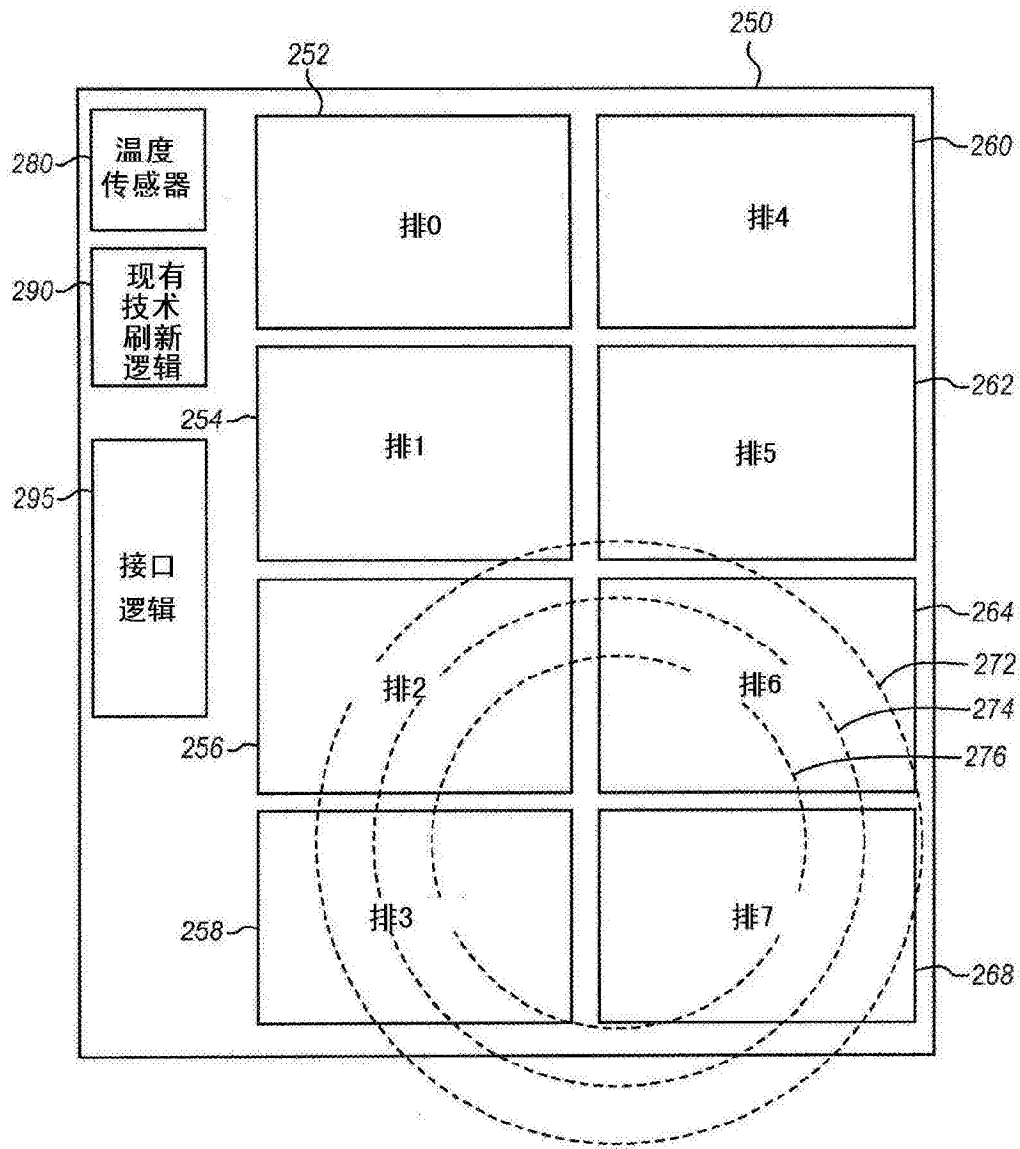


图2D现有技术

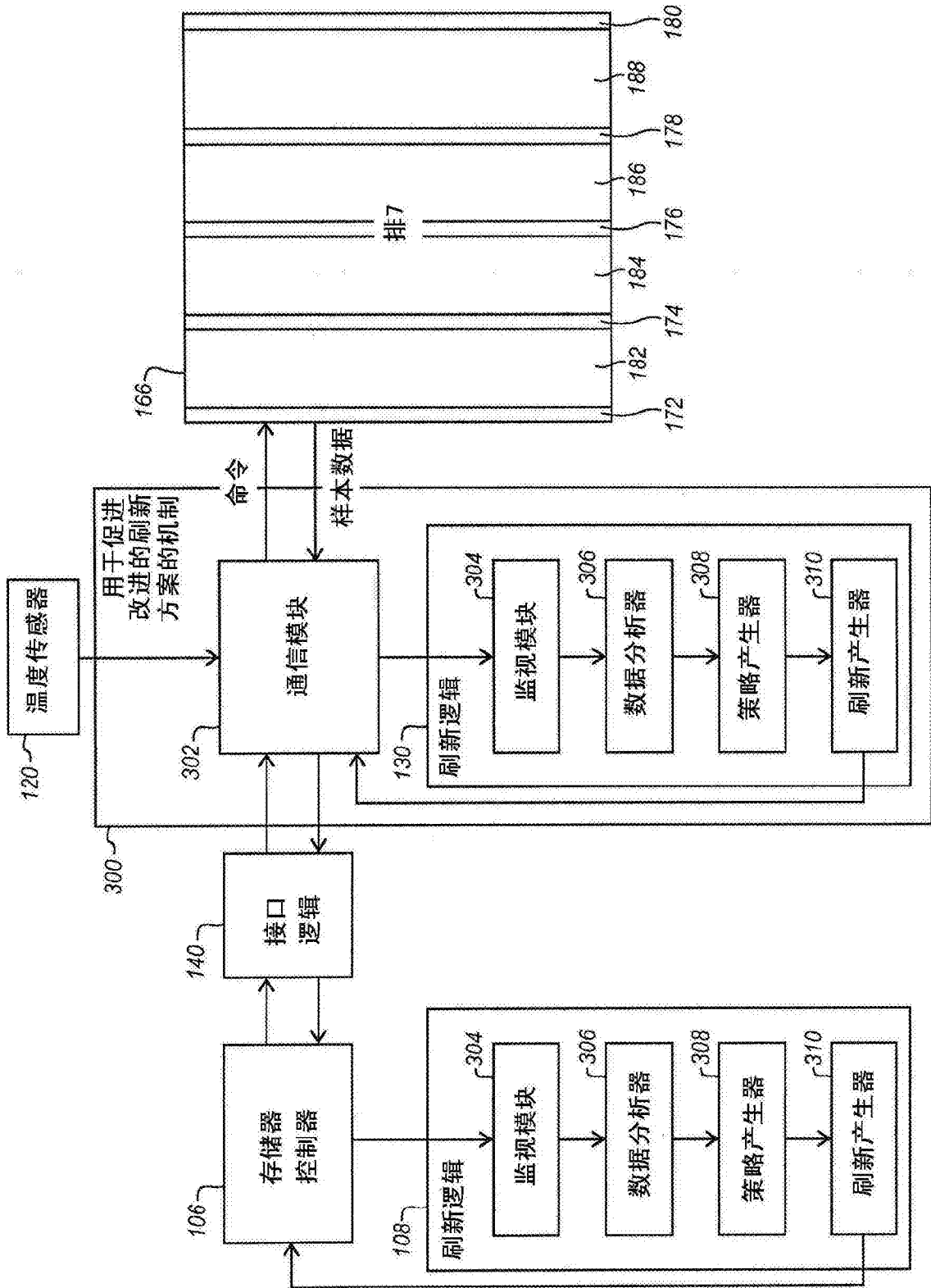


图3

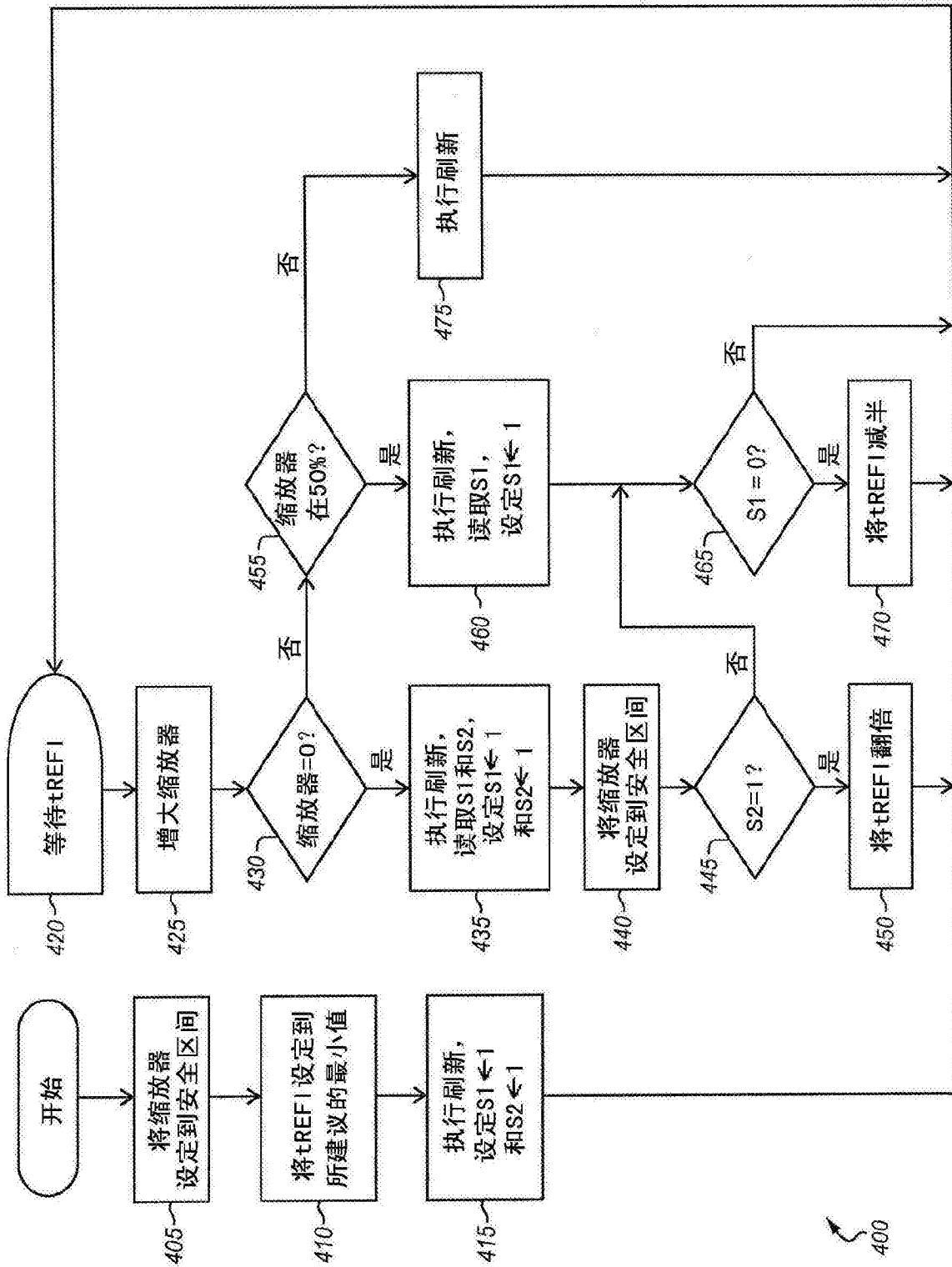


图4

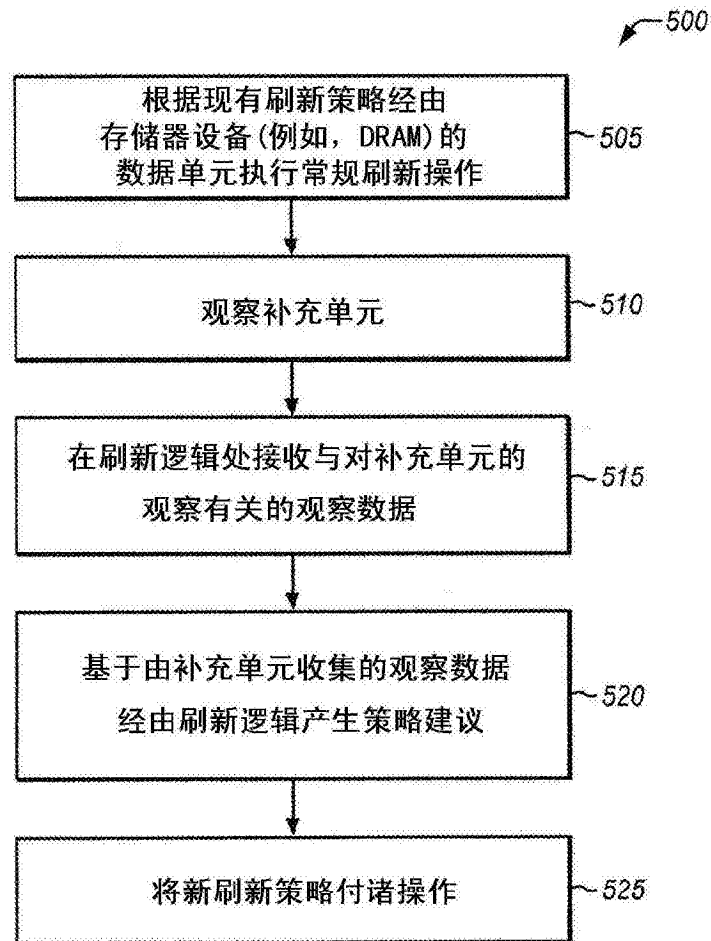


图5

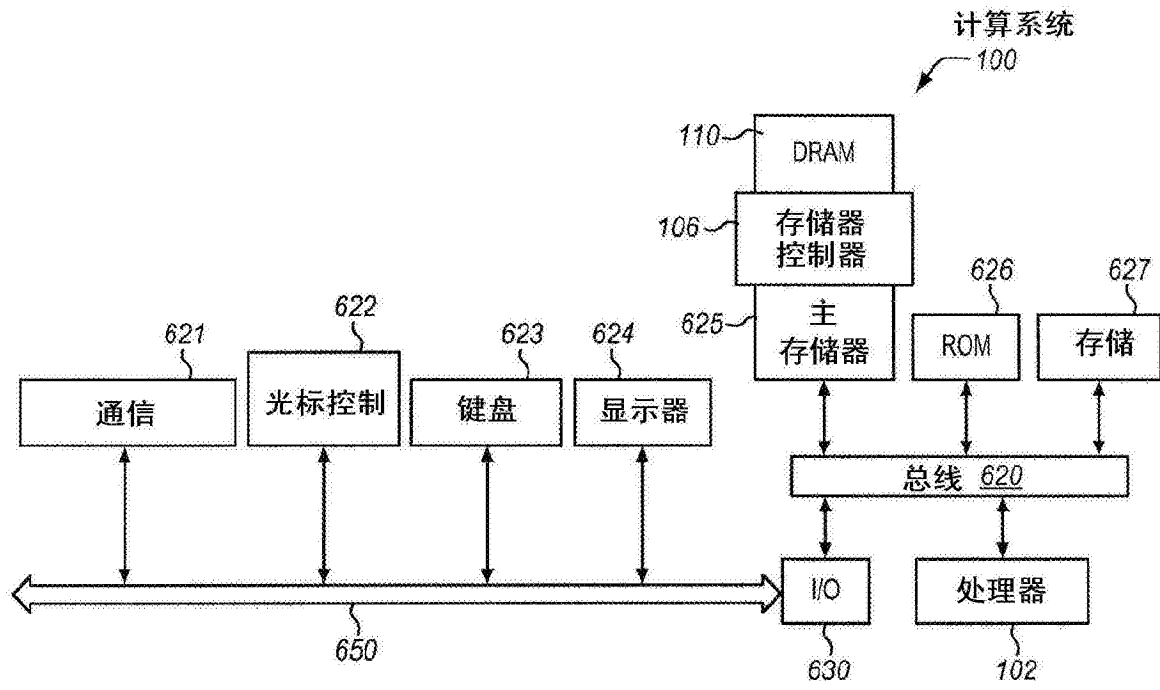


图6