



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년04월09일
(11) 등록번호 10-1133256
(24) 등록일자 2012년03월28일

(51) 국제특허분류(Int. Cl.)
H04B 7/26 (2006.01) H04W 56/00 (2009.01)
(21) 출원번호 10-2009-0016982
(22) 출원일자 2009년02월27일
심사청구일자 2009년02월27일
(65) 공개번호 10-2010-0098025
(43) 공개일자 2010년09월06일
(56) 선행기술조사문헌
KR100448960 B1
KR100583234 B1
KR1020060051144 A
40G/100G 이더넷 기술 및 표준화 동향(전자통신동향분석, 2009년, pp32-42)

(73) 특허권자
한국과학기술원
대전 유성구 구성동 373-1
한국전자통신연구원
대전광역시 유성구 가정로 218 (가정동)
(72) 발명자
김승환
대전광역시 유성구 엑스포로 448, 307동 101호 (전민동, 엑스포아파트)
고계수
대전광역시 유성구 엑스포로 448, 302동 1203호 (전민동, 엑스포아파트)
(뒷면에 계속)

(74) 대리인
특허법인 신지, 박진석, 유경열, 천성훈

전체 청구항 수 : 총 20 항

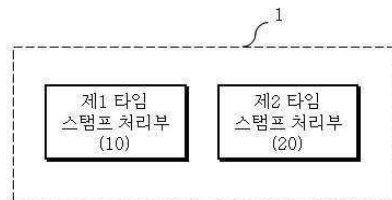
심사관 : 장현근

(54) 발명의 명칭 **시그니처 정보를 이용한 물리계층에서의 타임스탬프 처리장치 및 그 방법**

(57) 요약

시그니처 정보를 이용한 물리계층에서의 타임스탬프 처리장치 및 그 방법이 개시된다. 본 발명의 일 실시예에 따른 타임스탬프 처리장치는 의사 난수열을 이용하여 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하고, 물리계층 상에서 시그니처 정보를 검증한다. 이에 의해 정확하고 정밀한 타임스탬프 처리가 가능하다.

대표도 - 도2



(72) 발명자

이준구

대전광역시 유성구 엑스포로 448, 407동 103호 (전민동, 엑스포아파트)

이규상

서울특별시 구로구 남부순환로95길 54, 105동 2206호 (개봉동, 삼환아파트)

이찬균

대전광역시 유성구 문화원로 13, 109동 204호 (장대동, 드림월드아파트)

성지훈

대전광역시 대덕구 신탄진로810번길 20, 빌 1011호 (신탄진동, 골든리버)

이 발명을 지원한 국가연구개발사업

과제고유번호 2008-F-017-01

부처명 지식경제부 및 정보통신연구진흥원

연구사업명 IT원천기술개발

연구과제명 100Gbps급 이더넷 및 광전송기술개발

주관기관 한국전자통신연구원, 한국정보통신대학교 산학협력단

연구기간 2008년 03월 01일 ~ 2012년 02월 28일

특허청구의 범위

청구항 1

네트워크에 연결된 타 단말과 시간을 동기화하는 타임스탬프 처리장치에 있어서,

의사적으로 랜덤하게 형성되는 의사 난수열을 이용하여 상기 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하고, 물리계층 상에서 상기 시그니처 정보를 검증하는 제1 타임스탬프 처리부; 및

상기 타 단말로부터 메시지를 수신하면 상기 수신한 메시지에 상기 의사 난수열이 포함되는지를 상기 물리계층 상에서 검증하여 상기 수신한 메시지가 동기화 메시지인지를 식별하는 제2 타임스탬프 처리부를 포함하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 2

제 1 항에 있어서, 상기 제1 타임스탬프 처리부는,

상기 의사 난수열을 생성하는 의사 난수열 생성부;

상기 의사 난수열이 포함된 시그니처 정보를 생성하고 이를 동기화 메시지에 할당하는 시그니처 정보 할당부; 및

상기 물리계층 상에서 상위계층으로부터 수신한 비트 스트림이 상기 의사 난수열을 포함하는지를 검증하고, 상기 검증이 이루어지면 상기 비트 스트림을 동기화 메시지로 판단하여 타임스탬핑을 실행하는 의사 난수열 검증부를 포함하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 3

제 2 항에 있어서, 상기 의사 난수열 생성부는,

미리 설정된 입력비트를 기약다항식에 입력하여 상기 의사 난수열을 생성하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 4

제 3 항에 있어서, 상기 의사 난수열 생성부는,

상기 기약다항식에 대해 선형 피드백 시프트 레지스터를 통해 배타적 논리합 계산을 수행하여 상기 의사 난수열을 생성하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 5

제 3 항에 있어서, 상기 의사 난수열 생성부는,

상기 입력비트 및 시간 동기화 메시지의 시퀀스 식별자가 매핑된 테이블을 참조하여 상기 입력비트를 상기 기약다항식에 입력하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 6

제 2 항에 있어서, 상기 시그니처 정보 할당부는,

상기 동기화 메시지의 타입, 길이 및 값 정보를 표시하는 TLV 필드에 상기 시그니처 정보를 할당하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 7

제 2 항에 있어서, 상기 시그니처 정보 할당부는,

미리 설정된 입력비트 뒤에 상기 생성된 의사 난수열을 결합하여 상기 시그니처 정보를 생성하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 8

제 2 항에 있어서, 상기 의사 난수열 검증부는,
 기약다항식을 통해 상기 의사 난수열을 검증하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 9

제 8 항에 있어서, 상기 의사 난수열 검증부는,
 선형 피드백 시프트 레지스터 상에서 배타적 논리합 계산을 수행하고 상기 계산된 논리합값과 출력값을 이용해
 상기 의사 난수열을 검증하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 10

제 9 항에 있어서, 상기 의사 난수열 검증부는,
 상기 검증시에 검출 결과값으로 '0' 비트가 연속으로 미리 설정된 횟수로 생성되는 경우 상기 비트 스트림을 동
 기화 메시지로 판단하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 11

제 2 항에 있어서,
 상기 시그니처 정보의 의사 난수열이 상위계층에서 상기 물리계층에 송신한 입력비트인지를 상기 상위계층에서
 검증하는 사후 의사 난수열 검증부를 더 포함하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 12

제 1 항에 있어서, 상기 제2 타임스탬프 처리부는,
 상기 타 단말로부터 메시지를 수신하면 상기 물리계층 상에서 상기 수신한 메시지에 상기 의사 난수열이 포함되
 는지를 검증하여 상기 수신한 메시지가 동기화 메시지인지를 식별하는 의사 난수열 식별부; 및
 상기 동기화 메시지가 식별되면 타임스탬프를 저장하고 상기 타임스탬프를 이용해 시간 동기화를 실행하는 동기
 화 실행부를 포함하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 13

제 12 항에 있어서, 상기 의사 난수열 식별부는,
 기약다항식을 통해 상기 의사 난수열을 식별하는 것을 특징으로 하는 타임스탬프 처리장치.

청구항 14

네트워크에 연결된 타 단말과 시간을 동기화하는 타임스탬프 처리방법에 있어서,
 의사적으로 랜덤하게 형성되는 의사 난수열을 생성하는 단계;
 상기 생성된 의사 난수열을 이용하여 상기 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그
 니처 정보를 할당하는 단계; 및
 물리계층 상에서 상기 시그니처 정보를 검증하는 단계를 포함하는 것을 특징으로 하는 타임스탬프 처리방법.

청구항 15

제 14 항에 있어서, 상기 의사 난수열을 생성하는 단계는,
 미리 설정된 입력비트 및 시간 동기화 메시지의 시퀀스 식별자가 매핑된 테이블을 참조하여 상기 입력비트를 제
 공하는 단계; 및
 상기 제공된 입력비트를 기초로 기약다항식들의 배타적 논리합 계산을 수행하여 상기 의사 난수열을 생성하는
 단계를 포함하는 것을 특징으로 하는 타임스탬프 처리방법.

청구항 16

제 14 항에 있어서, 상기 시그니처 정보를 할당하는 단계는,
 미리 설정된 입력비트 뒤에 상기 생성된 의사 난수열을 결합하여 상기 시그니처 정보를 생성하는 단계; 및
 상기 생성된 시그니처 정보를 상기 동기화 메시지의 타입, 길이 및 값 정보를 표시하는 TLV 필드에 할당하는 단계를 포함하는 것을 특징으로 하는 타임스탬프 처리방법.

청구항 17

제 14 항에 있어서, 상기 시그니처 정보를 검증하는 단계는,
 상위계층으로부터 수신한 비트 스트림이 상기 의사 난수열을 포함하는지를 상기 물리계층 상에서 기약다항식을 통해 검증하고, 상기 검증이 이루어지면 상기 비트 스트림을 동기화 메시지로 판단하는 것을 특징으로 하는 타임스탬프 처리방법.

청구항 18

제 14 항에 있어서,
 상기 시그니처 정보의 의사 난수열이 상위계층에서 상기 물리계층에 송신한 입력비트인지를 상기 상위계층 상에서 검증하는 단계; 및
 상기 검증이 이루어지면 상기 입력비트와 매핑된 시퀀스 식별자를 포함한 동기화 메시지를 상기 타 단말에 제공하는 단계를 더 포함하는 것을 특징으로 하는 타임스탬프 처리방법.

청구항 19

네트워크에 연결된 타 단말과 시간을 동기화하는 타임스탬프 처리장치의 계층구조를 기록한 정보저장매체에 있어서,
 의사적으로 랜덤하게 형성되는 의사 난수열을 생성하고 상기 생성된 의사 난수열을 이용하여 상기 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하고 하위계층으로 송신하는 제1 응용계층 및 하위계층으로부터 검증이 이루어진 의사 난수열을 수신하면 동기화를 수행하는 제2 응용계층을 포함하는 응용계층; 및
 상기 제1 응용계층으로부터 비트 스트림을 수신하면 상기 수신한 비트 스트림이 상기 의사 난수열을 포함하는지를 검증하여 검증이 이루어진 경우 상기 비트 스트림을 동기화 메시지로 판단하고 타임스탬핑을 실행하는 제1 물리계층 및 상기 타 단말로부터 메시지를 수신하면 상기 수신한 메시지에 상기 의사 난수열이 포함되는지를 검증하여 상기 수신한 메시지가 동기화 메시지인지를 식별하고 식별이 이루어진 경우 타임스탬핑을 실행하는 제2 물리계층을 포함하는 물리계층을 포함하는 것을 특징으로 하는 타임스탬프 처리장치의 계층구조를 기록한 정보 저장매체.

청구항 20

제 19 항에 있어서,
 상기 물리계층에 상기 의사 난수열을 검증하는 의사 난수열 검증계층이 포함되는 것을 특징으로 하는 타임스탬프 처리장치의 계층구조를 기록한 정보저장매체.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명의 일 양상은 네트워크 기술에 관한 것으로, 보다 상세하게는 시간 동기화 기술에 관한 것이다.

[0002] 본 연구는 지식경제부 및 정보통신연구진흥원의 IT원천기술개발 사업의 일환으로 수행한 연구로부터 도출된 것이다. [과제관리번호: 2008-F-017-01, 과제명: 100Gbps급 이더넷 및 광전송기술개발]

배경 기술

[0003] 네트워크를 통해 상호 연결된 단말 간의 시간정보를 동일화시키기 위해 시간 동기화 과정이 필요하다. 시간 동기화 과정에는 IEEE 1588 프로토콜 또는 네트워크 타임 프로토콜(NTP: Network Time Protocol)과 같이 타임스탬프(timestamps)를 이용하여 타이밍(timing)을 전달하기 위한 다양한 스킴(schemes)이 존재한다.

[0004] 예를 들면, IEEE 1588 기술은 네트워크 단말 간 정확한 동기화를 가능하게 하는 표준시간 전송 프로토콜이다. IEEE 1588은 두 단말 간의 기준시간 차이와 두 단말 간의 패킷 전송시 발생하는 전송지연시간을 이용하여 시간 동기화를 수행한다. 이때 IEEE 1588 프로토콜은 네트워크 상에서 서로 통신하는 단말들의 실시간 클락(Clock)의 동기화를 실행하는데, 마이크로 초(Micro second) 이상의 정확도와 시스템의 자유로운 작동 관리가 가능하다.

발명의 내용

해결 하고자하는 과제

[0005] 일 양상에 따라, 정확하고 정밀한 타임스탬핑이 가능한 타임스탬프 처리장치 및 그 방법을 제안한다.

과제 해결수단

[0006] 일 양상에 따른 타임스탬프 처리장치는, 의사적으로 랜덤하게 형성되는 의사 난수열을 이용하여 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하고, 물리계층 상에서 시그니처 정보를 검증하는 제1 타임스탬프 처리부 및 타 단말로부터 메시지를 수신하면 수신한 메시지에 의사 난수열이 포함되는지를 물리계층 상에서 검증하여 수신한 메시지가 동기화 메시지인지를 식별하는 제 2 타임스탬프 처리부를 포함한다.

[0007] 한편 다른 양상에 따른 타임스탬프 처리방법은, 의사적으로 랜덤하게 형성되는 의사 난수열을 생성하는 단계, 생성된 의사 난수열을 이용하여 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하는 단계 및 물리계층 상에서 시그니처 정보를 검증하는 단계를 포함한다.

[0008] 한편 또 다른 양상에 따른 타임스탬프 처리장치의 계층구조를 기록한 정보저장매체는, 의사적으로 랜덤하게 형성되는 의사 난수열을 생성하고 생성된 의사 난수열을 이용하여 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보를 할당하고 하위계층으로 송신하는 제1 응용계층 및 하위계층으로부터 검증이 이루어진 의사 난수열을 수신하면 동기화를 수행하는 제2 응용계층을 포함하는 응용계층 및 제1 응용계층으로부터 비트 스트림을 수신하면 수신한 비트 스트림이 의사 난수열을 포함하는지를 검증하여 검증이 이루어진 경우 비트 스트림을 동기화 메시지로 판단하고 타임스탬핑을 실행하는 제1 물리계층 및 타 단말로부터 메시지를 수신하면 수신한 메시지에 의사 난수열이 포함되는지를 검증하여 수신한 메시지가 동기화 메시지인지를 식별하고 식별이 이루어진 경우 타임스탬핑을 실행하는 제2 물리계층을 포함하는 물리계층을 포함한다.

효과

[0009] 일 실시예에 따르면, 물리계층에서 타임스탬핑이 수행됨에 따라 딜레이(delay)와 지터(jitter) 및 불확실성(uncertainties)을 줄이고, 정확성을 높일 수 있다. 나아가, 네트워크 구성을 크게 수정하지 않고 간단한 의사 난수열 알고리즘을 통해 타임스탬핑을 정확하게 수행할 수 있다.

발명의 실시를 위한 구체적인 내용

[0010] 이하에서는 첨부한 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다. 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 또한, 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

- [0011] 도 1은 본 발명의 일 실시예에 따른 시간 동기화 시스템의 구성도이다. 도 1을 참조하면, 타임스탬프 처리시스템은 네트워크에 연결된 단말(1a)과 타 단말(1b)을 포함한다. 이때 단말(1a)과 타 단말(1b)은 상호 간에 시간을 동기화한다. 일 실시예에 따라 단말 간 시간 동기화는 이더넷, 보다 상세하게는 40G나 100G 이더넷과 같은 고속 이더넷 망에서 구현될 수 있으나 이에 한정되지 않는다.
- [0012] 본 발명의 일 실시예에 따르면, 단말 간 시간 동기화를 위해 IEEE 1588을 이용할 수 있다. IEEE 1588은 네트워크 측정과 제어 시스템을 위한 정밀 시간 동기화 프로토콜에 대한 표준(Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems)으로써, 네트워크를 통해 상호 연결된 단말 간의 시간정보를 동일화시키기 위한 프로토콜이다. IEEE 1588은 두 단말 간의 기준시간의 차이와 두 단말 간의 패킷 전송시 발생하는 전송지연시간을 이용하여 시간 동기화를 이룬다.
- [0013] 네트워크 내에는 기준 클럭을 제공하는 마스터 단말 및 마스터 단말에 맞춰 자신의 시간정보를 일치시켜 동기를 수행하는 슬레이브 단말이 존재한다. 예를 들면, 도 1의 단말(1a)이 마스터 단말이며, 타 단말(1b)이 슬레이브 단말일 수 있다. 슬레이브 단말은 복수 개일 수 있다. 이때 마스터 단말과 슬레이브 단말은 동기화 메시지(Sync message), 폴로업 메시지(FollowUp message), 지연 요청 메시지(Delay Request message), 지연 응답 메시지(Delay Response message), 전파 지연 요청 메시지(Propagation Delay Request message) 또는 전파 지연 응답 메시지(Propagation Delay Response message) 등을 이용하여 상호 단말 간에 시간을 동기화할 수 있다.
- [0014] 도 2는 본 발명의 일 실시예에 따른 타임스탬프 처리장치(1)의 구성도이다. 도 2를 참조하면, 일 실시예에 따른 타임스탬프 처리장치(1)는 송신단에 해당되는 제1 타임스탬프 처리부(10) 및 수신단에 해당되는 제2 타임스탬프 처리부(20)를 포함한다. 여기서 타임스탬프 처리장치(1)는 도 1에서 전술한 단말(1a) 또는 타 단말(1b)일 수 있다.
- [0015] 본 발명에 따르면, 타임스탬프 처리장치(1)는 정확한 타임스탬핑을 제공하기 위해 물리계층(Physical layer)에서 타임스탬핑을 수행한다. 즉, 매체접속제어 계층(Media Access Control layer), 네트워크 계층(Network layer) 또는 응용계층(Application layer)이 아닌 물리계층(Physical layer)을 이용하여 타임스탬핑을 수행한다.
- [0016] 일 실시예에 따른 타임스탬핑이 물리계층 상에서 수행됨에 따라 타임스탬핑의 정밀도가 향상된다. 예를 들면, 매체접속제어(MAC) 계층의 상위계층에서 타임스탬핑이 수행될 경우, 소프트웨어상의 지터, CPU 액세스 시간(Access Time) 등으로 인하여 타임스탬핑의 정밀한 결과값을 얻을 수 없다. 또 다른 예로 매체접속제어(MAC) 계층 내부에서 타임스탬핑이 수행될 경우 재전송, 매체접속(Mac Access) 또는 정지 제어(Pause control)로 인한 지연(delay) 또는 지터(jitter) 때문에 타임스탬핑의 정밀한 결과값을 얻을 수 없다.
- [0017] 그러나, 본 발명의 일 실시예에 따른 타임스탬핑이 최하위 계층인 물리계층 상에서 이루어짐에 따라 전술한 다른 계층에서 타임스탬핑이 이루어졌을 때의 문제점을 해결할 수 있으며, 그 정확도를 향상시킬 수 있다.
- [0018] 도 3은 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 계층적 구조도이다. 도 3을 참조하면, 일 실시예에 따른 타임스탬프 처리장치의 계층적 구조는 응용계층(Application layer), 매체접속제어 계층(Media Access Control layer) 및 물리계층(Physical layer)을 포함한다.
- [0019] 응용계층은 송신단(1000)에 해당하는 제1 응용계층(1010) 및 수신단(2000)에 해당하는 제2 응용계층(2010)을 포함한다. 제1 응용계층(1010)은 단말 간 시간 동기화를 위해, 타 단말로 송신할 메시지에 동기화 메시지임을 식별할 수 있는 시그니처 정보(Signature information)를 할당하고 이를 하위계층으로 송신한다.
- [0020] 이때 시그니처 정보는 동기화 메시지의 타입(Type), 길이(Length) 및 값(Value)정보를 표시하는 TLV 필드(Type, Length, Value Field)에 할당된다. TLV 필드는 동기화 메시지, 예를 들면 IEEE 1588 메시지의 끝에 선택적으로 삽입될 수 있는 필드이다. 따라서, 타입 필드에 미리 정의된 TLV의 타입을, 길이 필드에 뒤에 이어지는 값의 길이를, 값 필드에 사용자가 원하는 데이터를 삽입할 수 있다. 동기화 메시지의 선택적인 TLV 필드에 시그니처 정보를 할당함에 따라 기존 네트워크 구성을 수정하지 않고도 타임스탬핑을 정확하게 수행할 수 있다.
- [0021] 한편, 일 실시예에 따르면 시그니처 정보에는 의사 난수열(Pseudo Random Binary Sequence, PRBS)이 포함되는데, 의사 난수열은 완전한 무작위 랜덤 비트열은 아니지만 의사적으로 랜덤하게 만들어진 패턴을 갖는 비트열이다.
- [0022] 의사 난수열은 Mersenne twister, 기약 다항식(prime polynomial) 등을 이용해 생성될 수 있는데, 그 일례로

선형 피드백이 있는 시프트 레지스터(Linear Feedback Shift Register, LFSR)를 통해 생성될 수 있다. 선형 피드백 시프트 레지스터는 클록의 주기에 맞추어 레지스터들의 값이 하나씩 시프트되고 동시에 미리 정해놓은 탭(Tap) 값들의 배타적 논리합(XOR) 연산 결과가 시프트 레지스터의 입력값으로 인가되는 회로이다. 이에 따라, 전술한 선형 피드백 시프트 레지스터를 이용한 의사 난수열 알고리즘을 통해 간단한 타임스탬핑을 제공할 수 있다.

- [0023] 제2 응용계층(2010)은 후술할 제2 물리계층(2030)에서 검증이 이루어진 의사 난수열을 수신하여 동기화를 수행한다.
- [0024] 한편, 매체접속제어 계층은 송신단(1000)에 해당되는 제1 매체접속제어 계층(1020) 및 수신단(2000)에 해당되는 제2 매체접속제어 계층(2020)을 포함한다. 제1 매체접속제어 계층(1020)은 제1 응용계층(1010)으로부터 패킷을 수신하여 이를 제1 물리계층(1030)으로 전달한다. 제2 매체접속제어 계층(2020)은 제2 물리계층(2030)으로부터 패킷을 수신하여 이를 제2 응용계층(2010)으로 전달한다.
- [0025] 한편, 물리계층은 송신단(1000)에 해당되는 제1 물리계층(1030) 및 수신단(2000)에 해당되는 제2 물리계층(2030)을 포함한다.
- [0026] 제1 물리계층(1030)은 제1 매체접속제어 계층(1020)으로부터 비트 스트림을 수신하고, 수신한 비트 스트림이 의사 난수열을 포함하는지를 검증(1032)한다. 이어서, 제1 물리계층(1030)은 검증이 이루어진 경우 수신한 비트 스트림을 동기화 메시지로 판단하여 타임스탬프를 레지스터에 저장하고, 타임스탬핑을 실행한다. 이때 제1 물리계층(1030) 상에서 기약다항식을 역이용한 PRBS17 검출기를 통해 의사 난수열을 검증할 수 있다.
- [0027] 제2 물리계층(2030)은 타 단말로부터 메시지를 수신한다. 그리고, 수신한 메시지에 의사 난수열이 포함되는지를 검증(2032)하여 수신한 메시지가 동기화 메시지인지를 식별하며, 식별이 이루어진 경우 타임스탬핑을 실행한다.
- [0028] 이하 후술되는 도면들에서는 도 3에 도시된 계층적 구조를 참조로 하여, 일 실시예에 따른 타임스탬프 처리장치 및 그 방법에 대해 상세히 후술한다.
- [0029] 도 4는 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 제1 타임스탬프 처리부(10)의 구성도이다. 도 4를 참조하면, 일 실시예에 따른 제1 타임스탬프 처리부(10)는 의사 난수열 생성부(100), 시그니처 정보 할당부(110) 및 의사 난수열 검증부(120)를 포함하며, 사후 의사 난수열 검증부(130)를 더 포함할 수 있다. 의사 난수열 생성부(100), 시그니처 정보 할당부(110) 및 사후 의사 난수열 검증부(130)는 제1 응용계층(1010) 상에 위치하며, 의사 난수열 검증부(120)는 제1 물리계층(1030) 상에 위치할 수 있다.
- [0030] 의사 난수열 생성부(100)는 의사 난수열(PRBS)을 생성한다. 여기서, 의사 난수열 생성부(100)는 미리 설정된 입력비트를 기약다항식에 입력하여 의사 난수열을 출력할 수 있다.
- [0031] 즉, 의사 난수열 생성부(100)는 의사 난수열 생성을 위해, 입력비트 및 시간 동기화 메시지의 시퀀스 식별자가 매핑된 테이블을 참조하여 입력비트를 기약다항식에 입력할 수 있다. 입력비트는 모두 '0'으로 채워진 수열을 제외한 임의의 17비트 수열일 수 있다. 이때 시퀀스 식별자는 수신 패킷 내의 시퀀스 ID 형태일 수 있으나, 이외의 식별 가능한 다양한 형태면 어느 것이든 가능하다. 입력비트와 시퀀스 식별자 간의 매핑 테이블은 수신측 단말과 공유된다.
- [0032] 기약다항식을 사용하는 일례로써 간단한 구현을 위하여 시프트 레지스터를 이용할 수 있는데, 시프트 레지스터는 17비트 선형 피드백 시프트 레지스터(17bit LFSR)일 수 있다. 예를 들면, 16비트의 동기메시지 일련번호 또는 고유번호의 정보를 탑재한 동기 메시지를 발생하기 위하여 의사 난수열 생성부(100)는 17비트 선형 피드백 시프트 레지스터를 이용하여 15비트의 의사 난수열을 생성한다. 선형 피드백 시프트 레지스터의 의사 난수열 생성에 대한 상세한 설명은 도 6에서 후술한다.
- [0033] 한편, 시그니처 정보 할당부(110)는 의사 난수열이 포함된 시그니처 정보를 생성하고 이를 동기화 메시지에 할당한다.
- [0034] 시그니처 정보 할당부(110)는 동기화 메시지의 타입(Type), 길이(Length) 및 값(Value) 정보를 표시하는 TLV 필드에 시그니처 정보를 할당할 수 있다. 예를 들면, 시그니처 정보에 해당되는 비트 스트림을 동기화 메시지, 예를 들면 IEEE 1588 메시지의 TLV 필드의 값(Value) 필드에 할당할 수 있다. TLV 필드는 IEEE 1588은 메시지의 끝에 선택적인 삽입될 수 있는 필드이다.

- [0035] 시그니처 정보 할당부(110)는 미리 설정된 입력비트 뒤에, 의사 난수열 생성부(100)를 통해 생성된 의사 난수열을 삽입하여 시그니처 정보를 생성할 수 있다. 예를 들면, 임의의 17비트 수열을 17비트 선형 피드백 시프트 레지스터에 입력하여 15비트 이진 의사 난수 수열을 생성하고 이를 17비트 수열 뒤에 삽입하여, 연속된 32비트의 이진 의사 난수열을 생성할 수 있다. 이때 앞의 17비트 의사 난수 수열은 미리 정한 의사난수발생 함수에 의해 16비트의 일련번호와 매핑(mapping)된 비트이다. 패리티에 해당하는 나머지 15비트는 앞의 일련번호와 의사난수함수에 의해 추가 생성된 의사난수로 구성된다. 이때 패리티 비트의 개수가 많아질수록 일반 데이터 패킷을 동기 메시지로 오인하는 확률을 기하급수적으로 낮출 수 있다. 매핑 테이블 또는 의사난수 매핑 함수는 응용계층 상에 저장되며, 수신측 단말의 응용계층과 공유된다.
- [0036] 한편, 의사 난수열 검증부(120)는 물리계층에서 상위계층으로부터 수신한 비트 스트림이 의사 난수열을 포함하는지를 검증하고, 검증이 이루어지면 비트 스트림을 동기화 메시지로 판단하여 타임스탬핑을 실행한다.
- [0037] 이때 의사 난수열 검증부(120)는 선형 피드백이 있는 시프트 레지스터를 이용하여 의사 난수열을 검증할 수 있다. 의사 난수열 검증부(120)에서 사용되는 시프트 레지스터는 의사 난수열 생성기에서 사용한 것과 동일한 선형 피드백 시프트 레지스터를 사용해야 한다. 이 경우, 의사 난수열 검증부(120)는 17비트 선형 피드백 시프트 레지스터 상에서 14번째 및 17번째에 출력되는 비트에 대해 배타적 논리합 계산을 수행하고, 계산된 논리합값과 출력값을 이용해 의사 난수열을 검증할 수 있다.
- [0038] 의사 난수열 검증부(120)는 검증시에 검출 결과값으로 '0' 비트가 연속으로 15번 생성되는 경우 수신한 비트 스트림을 동기화 메시지로 판단할 수 있다. 예를 들면, 상위계층으로부터 전송된 비트 스트림이 물리계층 내의 의사 난수열 검증부(120)의 이진의사 난수수열 검출기를 통과한 뒤 검출 결과 값으로 '0' 비트가 15번 검출되면, 의사 난수열 검증부(120)는 이를 1588 메시지라고 판단하고 타임스탬프 레지스터에 저장한 후 타임스탬핑을 수행한다.
- [0039] 한편, 본 발명의 추가 양상에 따라 의사 난수열 검증부(120)에서 검출 오류가 발생할 수 있는 경우를 고려하여, 제1 타임스탬프 처리부(10)는 의사 난수열을 재차 검증하여 검출 오류를 줄이는 사후 의사 난수열 검증부(130)를 더 포함할 수 있다. 사후 의사 난수열 검증부(130)는 응용계층 상에서 의사 난수열 검증부(120)로부터 수신된 의사 난수열이 최근에 물리계층에 전송한 의사 난수열인지를 검증한다. 이에 따라 검출 오류 확률을 획기적으로 줄일 수 있다.
- [0040] 예를 들면, 사후 의사 난수열 검증부(130)는 의사 난수열 검증부(120)로부터 17비트의 입력비트를 수신한다. 사후 의사 난수열 검증부(130)는 의사 난수열 검증부(120)로부터 전송된 수열이 최근에 전송한 수열인지를 비교한 후 맞을 경우 미리 저장해 놓은 테이블 또는 함수를 참고하여 시퀀스 식별자를 탐색하고 이를 다른 단말에 보낸다.
- [0041] 이때, 제1 타임스탬프 처리부(10)는 응용 계층과 같은 상위 계층에서 특정 레지스터에 저장되어 있는 타임스탬핑 값과 데이터를 읽어오며, 의사 난수열 데이터 생성시 사용한 입력비트-시퀀스 식별자 테이블을 이용하여 시퀀스 식별자를 탐색한다. 이 시퀀스 식별자는 IEEE 1588의 폴로업(Follow-up) 메시지와 같이 송신 동기화 패킷의 타임스탬핑 값을 알려주는 메시지에 의해 사용된다. 폴로업 메시지에선 시퀀스 식별자를 이용하여 타임스탬핑 값이 추가되어 시간을 동기화하는 대상인 다른 단말로 송신된다.
- [0042] 도 5는 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 제2 타임스탬프 처리부의 구성도이다. 도 5를 참조하면, 제2 타임스탬프 처리부(20)는 의사 난수열 식별부(200) 및 동기화 실행부(210)를 포함한다. 의사 난수열 식별부(200)는 제2 물리계층(2030)에 위치하며, 동기화 실행부(210)는 제2 응용계층(2010)에 위치할 수 있다.
- [0043] 의사 난수열 식별부(200)는 타 단말로부터 메시지를 수신하면 제2 물리계층(2030) 상에서 수신한 메시지에 의사 난수열이 포함되는지를 검증하여 수신한 메시지가 동기화 메시지인지를 식별한다. 여기서, 의사 난수열 식별부(200)는 기약다항식을 응용한 의사 난수열 검출기를 구현하여 의사 난수열을 검증할 수 있다. 즉, 비트 스트림들은 수신단의 제2 물리계층(2030)을 통과하는데, 송신단의 의사 난수 검출기와 동일한 검출기를 사용하여, 연속된 15번의 '0' 비트가 검출되는 경우 이를 응용계층으로 전송한다. 이때 의사 난수열 식별부(200)는 의사 난수열이 검출되면, 타임스탬프를 레지스터에 저장한다.
- [0044] 동기화 실행부(210)는 응용계층 상에서 타임스탬프를 통하여 송신단의 응용계층과 공유된 매핑테이블을 이용함으로써 시퀀스 식별자를 식별한다.
- [0045] 도 6은 본 발명의 일 실시예에 따른 의사 난수열 생성을 설명하기 위한 참조도이다.

- [0046] 도 6을 참조하면, 일 실시예에 따라 17비트 선형 피드백 시프트 레지스터(17bit LFSR)가 의사 난수열을 생성한다. 17bit LFSR는 응용계층 상에서 시퀀스 식별자와 매핑해 놓은 17비트 수열을 S0부터 S16에 차례로 입력받아 15비트의 의사 난수 수열을 추출하고 이를 결과값(PRBS17 Pattern Output)으로 출력한다. 이때 최대한 많은 일련번호를 생성하기 위하여 14번째 비트(3000) 및 17번째 비트(3010)를 탭(tab)으로 정할 수 있다. 또한, 출력된 15비트의 의사 난수열은 입력비트인 15비트 수열 뒤에 삽입되어 총 32비트의 의사 난수열이 생성된다.
- [0047] 도 7은 본 발명의 일 실시예에 따른 의사 난수열 검출을 설명하기 위한 참조도이다.
- [0048] 도 7을 참조하면, 일 실시예에 따라 17비트 선형 피드백 시프트 레지스터(17bit LFSR)를 포함한 PRBS17 검출기가 물리계층을 통과하는 비트 스트림의 의사 난수열을 검출(PRBS17 Pattern Checker)한다. 17bit LFSR를 통하여 의사 난수열이 생성되었기 때문에, 검출 역시 17bit LFSR를 사용한다. 또한 의사 난수열과 매치되는 일련번호의 개수를 최대화하기 위하여 최대 패턴을 생성하는 17번째 탭(3030) 및 14번째 탭(3020)을 사용하여, 배타적 논리합(XOR) 계산(3040)을 수행한다.
- [0049] 이때, 물리계층 상에서 17bit LFSR은 응용계층으로부터 입력받은 입력값(Input)과 17bit LFSR에서의 결과값에 대해 배타적 논리합(XOR) 계산(3050)을 수행한다. 17bit LFSR 안의 값들은 입력값이 들어올 때마다 한 비트씩 시프트되면서 자동으로 배타적 논리합 계산이 수행된다. 만약 응용계층에서 만들어진 32비트의 의사 난수열이 이 17bit LFSR를 통과할 때는 앞의 17비트가 차례로 레지스터 안에 저장되고 뒤의 15비트는 첫번째 비트부터 차례로 검출기에 입력값으로 들어가므로 그 결과값은 '0' 비트가 15번 반복될 것임을 알 수 있다.
- [0050] 32비트의 의사 난수열에 뒤따르는 비트들이 우연히 검출기의 성질을 만족하여 연속된 15번 이상의 '0' 비트가 검출될 수 있다. 이러한 경우를 대비하여 일 실시예에 따른 타임 스탬핑 장치는 '0' 비트가 15번 나올 경우 이를 IEEE 1588 메시지라고 인식한다.
- [0051] 또한 우연히 비트 스트림(bit stream)이 17bit LFSR 성질을 만족하여 15번의 연속된 '0' 비트가 검출되는 오류가 발생할 수 있다. 그러나 일 실시예에 따르면, 타임 스탬핑 장치는 응용계층 상에서 물리계층의 17bit LFSR로부터 수신한 의사 난수열이 응용계층에서 최근에 전송한 의사 난수열인지를 재차 검증함에 따라 오류가 발생하는 확률을 획기적으로 줄일 수 있다.
- [0052] 도 8은 본 발명의 일 실시예에 따른 타임스탬프 처리과정을 설명하기 위한 참조이다. 여기서는, 40/100G 이더넷을 사용하는 IEEE 802.3ba 구조를 예를 들어 타임스탬프 처리과정을 설명한다.
- [0053] 도 8을 참조하면, 일 실시예에 따른 타임스탬프 처리장치는 상위계층으로부터 수신한 비트 스트림 블록(600)을 물리계층 상에서 인코더를 통해 인코딩하여 인코딩 블록(610)을 생성한다.
- [0054] 이어서, 타임스탬프 처리장치는 인코딩 블록(610)을 PRBS17 검출기(640)에 통과시켜 비트 스트림의 의사 난수열을 검증한다. 이때 의사 난수열 검증부(740)는 물리계층 내부의 물리코딩 부계층(Physical Coding Sublayer)에서의 인코더(encoder)와 스크램블러(scrambler) 사이에 위치할 수 있다. 본 이더넷 모델에서는 비트 스트림이 스크램블러(660)를 통과할 경우 비트들의 변형이 가해지므로 일련번호 정보를 가지고 있는 32비트 이진 의사 난수 수열을 검출하기가 까다롭다. 따라서 이와 같은 모델에서는 인코더 블록(610)과 스크램블러 블록(660) 사이에 PRBS17 검출기(640)를 위치시키는 것이 바람직하다.
- [0055] 나아가, 타임스탬프 처리장치는 물리계층의 PRBS17 검출기(640)에서 검출된 의사 난수열을 응용계층(650)으로 전송하여, 의사 난수열이 응용계층(650)이 최근에 전송한 의사 난수열인지를 재차 검증할 수 있다.
- [0056] 이어서, 타임스탬프 처리장치는 인코딩 블록(610)을 스크램블러(660)를 통해 스크램블하여 스크램블 블록(620)을 생성한다. 그리고, 스크램블 블록(620)에 동기화 헤더(Sync header)(632)를 삽입하여 송신 블록(transmit block)(630)을 생성한다. 동기화 헤더(632)는 동기화를 위해 '01' 또는 '10' 으로 이루어질 수 있다. 한편, 물리계층의 블록분산(block distribution)(670)은 송신 블록(630)을 레인(lane)에 분배한다. 이때 시간 동기화 패킷은 시간 동기화 대상인 타 단말로 송신된다.
- [0057] 도 9는 본 발명의 다른 실시예에 따른 타임스탬프 처리과정을 설명하기 위한 참조도이다. 여기서는, 1G/10G 이더넷을 사용하는 IEEE 802.3 구조를 예를 들어 타임스탬프 처리과정을 설명한다.
- [0058] 도 9를 참조하면, 일 실시예에 따른 타임스탬프 처리장치는 상위계층으로부터 수신한 비트 스트림 블록(700)을 물리계층에서 인코더를 통해 인코딩하여 인코딩 블록(710)을 생성한다.
- [0059] 이어서, 타임스탬프 처리장치는 인코딩 블록(710)을 PRBS17 검출기(740)에 통과시켜 비트 스트림의 의사 난수열

을 검증한다. 이때 의사 난수열 검증부(740)는 물리계층 내부의 물리코딩 부계층(Physical Coding Sublayer)에서의 인코더(encoder)와 스크램블러(scrambler) 사이에 위치할 수 있다. 본 이더넷 모델에서는 비트 스트림이 스크램블러(760)를 통과할 경우 비트들의 변형이 가해지므로 일련번호 정보를 가지고 있는 32비트 이진 의사 난수 수열을 검출하기가 까다롭다. 따라서 이와 같은 모델에서는 인코더 블록(710)과 스크램블러 블록(760) 사이에 PRBS17 검출기(740)를 위치시키는 것이 바람직하다.

[0060] 나아가, 타임스탬프 처리장치는 물리계층의 PRBS17 검출기(740)에서 검출된 의사 난수열을 응용계층(750)으로 전송하여, 의사 난수열이 응용계층(750)이 최근에 전송한 의사 난수열인지를 재차 검증할 수 있다.

[0061] 이어서, 타임스탬프 처리장치는 인코딩 블록(710)을 스크램블러(760)를 통해 스크램블하여 스크램블 블록(720)을 생성한다. 이때 스크램블 블록(720)에 동기화 헤더(Sync header)(732)를 삽입하여 송신 블록(transmit block)(730)을 생성한다. 이어서, 송신 블록(transmit block)(730)은 기어박스(Gearbox)(770)로 송신된다. 전술한 바와 같이, IEEE 802.3ba 모델뿐만 아니라 IEEE 802.3 모델에도 타임 스탬핑 수행이 적용 가능하다는 것을 확인할 수 있다. 즉 기존의 여러 네트워크 구조를 크게 변화시키지 않고 타임 스탬핑 수행이 쉽게 적용 가능하다는 것을 확인할 수 있다.

[0062] 도 10은 본 발명의 일 실시예에 따른 타임스탬프 처리방법을 도시한 흐름도이다.

[0063] 도 10을 참조하면, 타임 스탬핑 장치는 의사 난수열을 생성한다(S800). 이어서, 입력비트에 의사 난수열을 결합하여 시그니처 정보를 생성한다(S810).

[0064] 그리고, 타임 스탬핑 장치는 시그니처 정보를 동기화 메시지의 TLV 필드에 할당하고 물리계층으로 전송한다(S820). 전술한 S800 단계, S810 단계 및 S820는 응용계층 상에서 이루어진다.

[0065] 이어서, 타임 스탬핑 장치는 물리계층 상에서 의사 난수열을 검증한다(S830). 그리고, 검증이 이루어진 경우 타임스탬프를 레지스터에 저장하고, 타임 스탬핑을 수행한다(S840). 나아가 타임 스탬핑 장치는 응용계층 상에서 의사 난수열을 검증하여 동기화 메시지를 타 단말에 전송한다(S850).

[0066] 전술한 바에 따르면, 타임스탬프 처리장치는 물리계층에서 타임스탬핑을 수행함에 따라 딜레이(delay)와 지터(jitter) 및 불확실성(uncertainties)을 줄이고, 정확성을 높일 수 있다. 나아가, 네트워크 구성을 크게 수정하지 않고 간단한 의사 난수열 알고리즘을 통해 높은 정확성을 갖는 타임스탬핑을 제공할 수 있다.

[0067] 이제까지 본 발명에 대하여 그 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

도면의 간단한 설명

[0068] 도 1은 본 발명의 일 실시예에 따른 시간 동기화 시스템의 구성도,

[0069] 도 2는 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 구성도,

[0070] 도 3은 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 계층적 구조도,

[0071] 도 4는 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 제1 타임스탬프 처리부의 구성도,

[0072] 도 5는 본 발명의 일 실시예에 따른 타임스탬프 처리장치의 제2 타임스탬프 처리부의 구성도,

[0073] 도 6은 본 발명의 일 실시예에 따른 의사 난수열 생성을 설명하기 위한 참조도,

[0074] 도 7은 본 발명의 일 실시예에 따른 의사 난수열 검출을 설명하기 위한 참조도,

[0075] 도 8은 본 발명의 일 실시예에 따른 타임스탬프 처리과정을 설명하기 위한 참조도,

[0076] 도 9는 본 발명의 다른 실시예에 따른 타임스탬프 처리과정을 설명하기 위한 참조도,

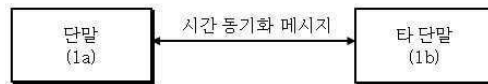
[0077] 도 10은 본 발명의 일 실시예에 따른 타임스탬프 처리방법을 도시한 흐름도이다.

[0078] <도면의 주요부분에 대한 부호의 설명>

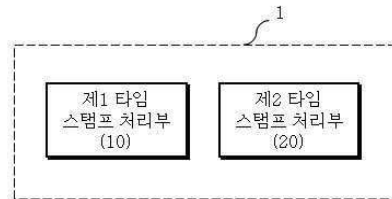
- [0079] 1 : 타임스탬프 처리장치 10 : 제1 타임스탬프 처리부
- [0080] 20 : 제1 타임스탬프 처리부 100 : 의사 난수열 생성부
- [0081] 110 : 시그니처 정보 할당부 120 : 의사 난수열 검증부
- [0082] 130 : 사후 난수열 검증부 200 : 의사 난수열 식별부
- [0083] 210 : 동기화 실행부

도면

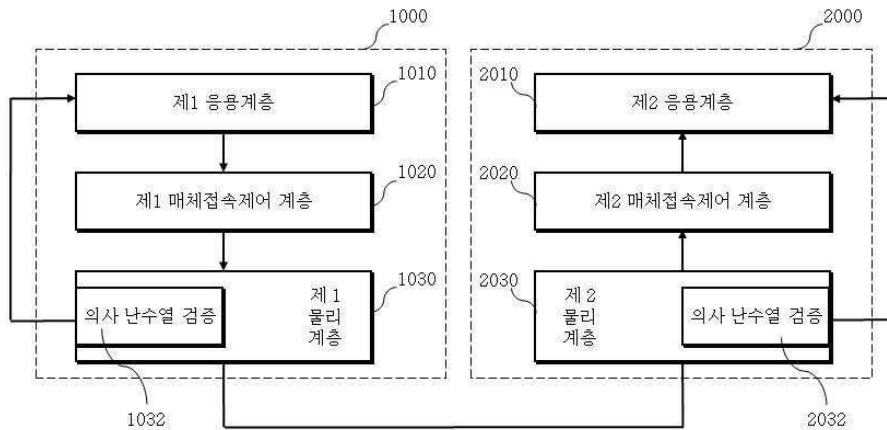
도면1



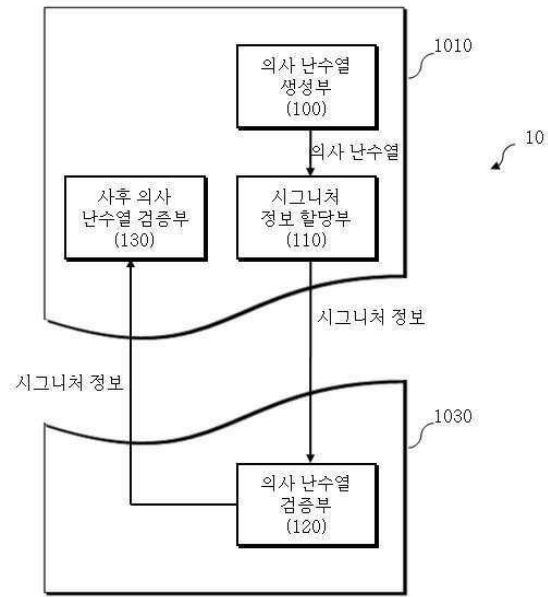
도면2



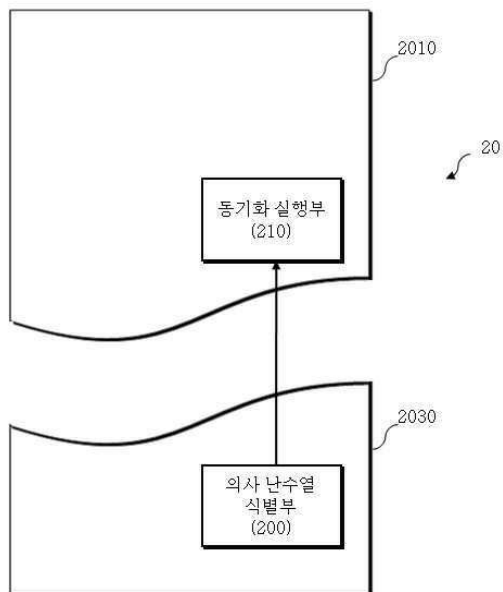
도면3



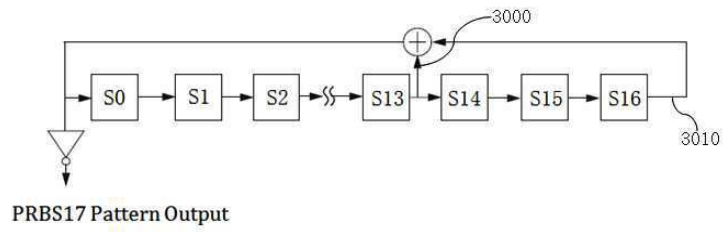
도면4



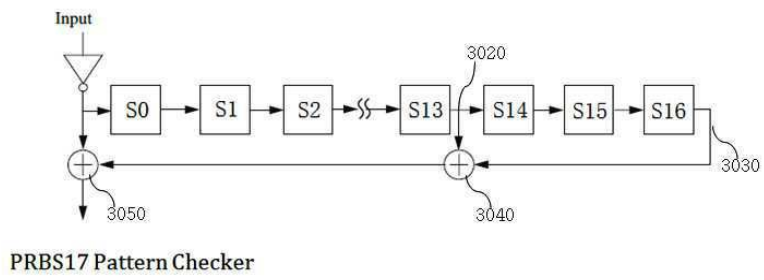
도면5



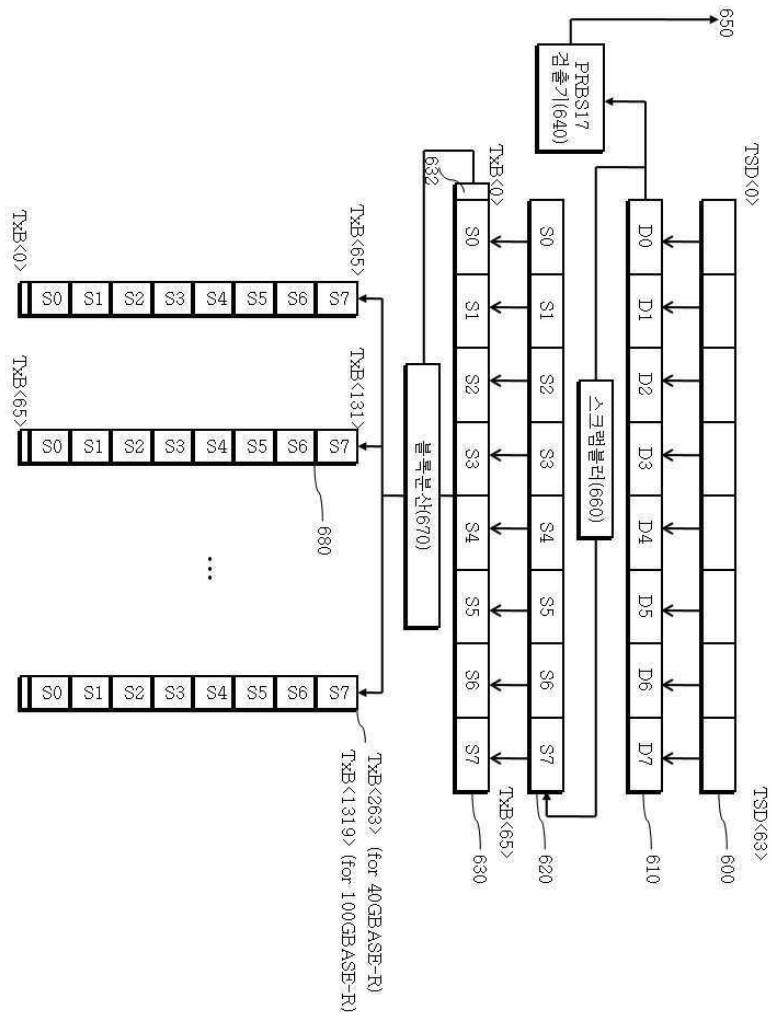
도면6



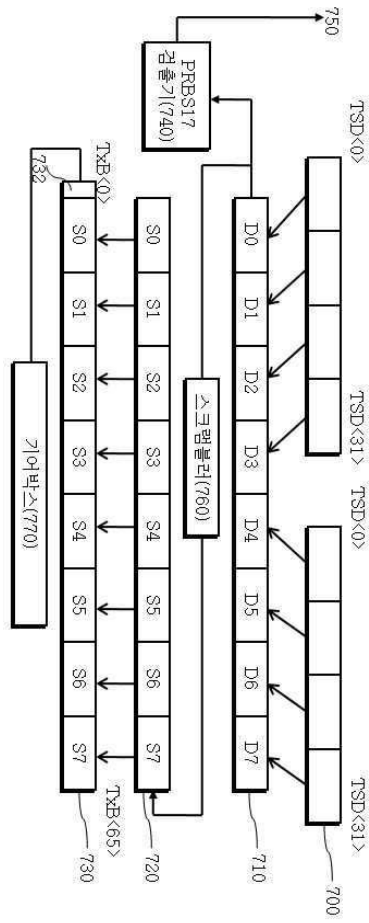
도면7



도면8



도면9



도면10

