

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7619623号
(P7619623)

(45)発行日 令和7年1月22日(2025.1.22)

(24)登録日 令和7年1月14日(2025.1.14)

(51)国際特許分類		F I	
G 0 1 S	7/497(2006.01)	G 0 1 S	7/497
G 0 1 S	7/4865(2020.01)	G 0 1 S	7/4865
H 0 3 K	5/14 (2014.01)	H 0 3 K	5/14

請求項の数 18 (全30頁)

(21)出願番号	特願2021-83391(P2021-83391)	(73)特許権者	000242600 北陽電機株式会社 大阪府大阪市西区江戸堀一丁目9番6号 肥後橋ユニオンビル
(22)出願日	令和3年5月17日(2021.5.17)	(74)代理人	110002044 弁理士法人プライタス
(65)公開番号	特開2022-176789(P2022-176789 A)	(72)発明者	安田 国弘 大阪府大阪市西区江戸堀一丁目9番6号 肥後橋ユニオンビル 北陽電機株式会社内
(43)公開日	令和4年11月30日(2022.11.30)	(72)発明者	上谷 敏寛 大阪府大阪市西区江戸堀一丁目9番6号 肥後橋ユニオンビル 北陽電機株式会社内
審査請求日	令和6年4月8日(2024.4.8)	審査官	佐藤 宙子

最終頁に続く

(54)【発明の名称】 T D C 装置、測距装置および測距方法

(57)【特許請求の範囲】

【請求項1】

T D C 回路と、エッジ検出部と、時間演算部と、をそれぞれ有する複数の計測チャンネル、
同一の計測信号を前記複数の計測チャンネルに並列に入力する入力部、および
前記複数の計測チャンネルの前記時間演算部が算出した複数の前記計測信号の遅延時間
に基づいて一の遅延時間を決定する遅延時間決定部、を備え、
前記 T D C 回路は、前記計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と
、前記複数段の遅延素子に対応して設けられ、入力される計測クロックに応答して前記複
数段の遅延素子の出力を保持する複数の記憶素子と、を有し、
前記エッジ検出部は、前記複数の記憶素子の出力の切り替わりに基づいて、前記計測信号
の少なくとも立ち上がりエッジを検出した前記遅延素子の検出段を検出し、
前記時間演算部は、前記遅延素子の検出段と、前記複数段の遅延素子の遅延量に関する遅
延変換テーブルとに基づいて、前記計測信号の遅延時間を出力し、
前記複数の計測チャンネルのうちの少なくとも一つは、前記入力部から入力された前記計
測信号を、他の前記計測チャンネルの前記 T D C 回路の前記遅延回路に入力される前記計
測信号に対して遅延させて前記 T D C 回路の前記遅延回路に入力する遅延部を有する、 T
D C 装置。

【請求項2】

前記複数の計測チャンネルのうちの一つ以上の計測チャンネルがそれぞれ前記遅延部を
有し、各遅延部は、前記入力部から入力された前記計測信号を他の遅延部と異なる時間遅

10

20

延させて前記 T D C 回路の前記遅延回路に入力する、
請求項 1 に記載の T D C 装置。

【請求項 3】

前記遅延時間決定部は、前記複数の計測チャンネルによって算出された前記複数の遅延時間の平均値を前記一の遅延時間として出力する、
請求項 1 または 2 に記載の T D C 装置。

【請求項 4】

前記遅延時間決定部は、前記複数の計測チャンネルのうち、前記 T D C 回路において前記立ち上がりエッジを検出した前記遅延素子の検出段が最も小さい前記計測チャンネルが算出した前記遅延時間を、前記一の遅延時間として出力する、
請求項 1 または 2 に記載の T D C 装置。

10

【請求項 5】

前記遅延時間を、前記遅延部における遅延に応じて補正し、補正後の前記遅延時間を出力する時間補正部を備える、請求項 1 から 4 のいずれかに記載の T D C 装置。

【請求項 6】

前記 T D C 装置は、物体に照射された測定光の反射光に係る計測信号と計測クロックとに基づいて前記物体までの距離を測定する測距装置において用いられ、

前記計測信号の前記遅延時間を前記測定光と前記反射光との時間差として、前記物体までの距離を演算する距離演算部を備える、
請求項 1 から 5 のいずれかに記載の T D C 装置。

20

【請求項 7】

前記距離演算部が算出した距離を、前記遅延部における遅延に応じて補正し、補正後の距離を出力する距離補正部を備える、
請求項 6 に記載の T D C 装置。

【請求項 8】

物体に照射された測定光の反射光に係る計測信号と計測クロックとに基づいて前記物体までの距離を測定する測距装置において用いられ、

T D C 回路と、エッジ検出部と、時間演算部と、距離演算部と、をそれぞれ有する複数の計測チャンネル、

同一の前記計測信号を前記複数の計測チャンネルに並列に入力する入力部、および

前記複数の計測チャンネルの前記距離演算部が算出した複数の前記距離に基づいて前記物体までの一の距離を決定する距離決定部、を備え、

前記 T D C 回路は、前記計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と、前記複数段の遅延素子に対応して設けられ、入力される計測クロックに応答して前記複数段の遅延素子の出力を保持する複数の記憶素子と、を有し、

前記エッジ検出部は、前記複数の記憶素子の出力の切り替わりに基づいて、前記計測信号の少なくとも立ち上がりエッジを検出した前記遅延素子の検出段を検出し、

前記時間演算部は、前記遅延素子の検出段と、前記複数段の遅延素子の遅延量に関する遅延変換テーブルとに基づいて、前記計測信号の遅延時間を出力し、

前記距離演算部は、前記時間演算部が出力した前記計測信号の前記遅延時間を前記測定光と前記反射光との時間差として前記物体までの距離を演算し、

前記複数の計測チャンネルのうちの少なくとも一つは、前記入力部から入力された前記計測信号を、他の前記計測チャンネルの前記 T D C 回路の前記遅延回路に入力される前記計測信号に対して遅延させて前記 T D C 回路の前記遅延回路に入力する遅延部を有する、T D C 装置。

【請求項 9】

前記複数の計測チャンネルのうちの二つ以上の計測チャンネルがそれぞれ前記遅延部を有し、各遅延部は、前記入力部から入力された前記計測信号を他の遅延部と異なる時間遅延させて前記 T D C 回路の前記遅延回路に入力する、
請求項 8 に記載の T D C 装置。

30

40

50

【請求項 10】

前記距離決定部は、前記複数の計測チャンネルによって算出された前記複数の距離の平均値を前記一の距離として出力する、
請求項 8 または 9 に記載の T D C 装置。

【請求項 11】

前記距離決定部は、前記複数の計測チャンネルのうち、前記 T D C 回路において前記立ち上がりエッジを検出した前記遅延素子の検出段が最も小さい前記計測チャンネルが算出した前記距離を、前記一の距離として出力する、
請求項 8 または 9 に記載の T D C 装置。

【請求項 12】

前記距離を、前記遅延部における遅延に応じて補正し、補正後の距離を出力する距離補正部を備える、
請求項 8 から 11 のいずれかに記載の T D C 装置。

【請求項 13】

前記距離演算部は、特定の距離に位置付けられた基準物体からの反射光に係る計測信号によって前記基準物体との距離を算出し、算出された当該距離に基づいて距離測定のゼロ点を設定し、設定された前記ゼロ点に基づいて対象物までの距離を算出する、
請求項 8 から 11 のいずれかに記載の T D C 装置。

【請求項 14】

前記遅延部が、前記計測信号を遅延させる遅延時間を変更可能に構成されている、
請求項 1 から 13 のいずれかに記載の T D C 装置。

【請求項 15】

請求項 1 から 14 のいずれかに記載の T D C 装置と、
前記計測クロックと同期して測定光を照射する投光部と、
物体で反射された前記測定光の反射光を受光し、前記反射光に係る計測信号を前記 T D C 装置へ出力する受光部と、
を備える、測距装置。

【請求項 16】

前記投光部から投光された測定光を所定方向に偏向させる光偏向部、および、前記測定光を所定の方向に走査させる光走査部、の少なくとも一方を備える、
請求項 15 に記載の測距装置。

【請求項 17】

物体に照射された測定光の反射光に係る計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と、前記複数段の遅延素子に対応して設けられ、入力される計測クロックに
応答して前記複数段の遅延素子の出力を保持する複数の記憶素子と、を有する T D C 回路
を備えた測距装置において、前記物体までの距離を測定する方法であって、

前記 T D C 回路をそれぞれ有する複数の計測チャンネルに同一の前記計測信号を並列に
入力し、

前記複数の計測チャンネルの少なくとも一つにおいて、入力された前記計測信号を他の
前記計測チャンネルの前記 T D C 回路の前記遅延回路に入力される前記計測信号に対して
遅延させて前記 T D C 回路の前記遅延回路に入力し、

前記複数の計測チャンネルのそれぞれにおいて、前記複数の記憶素子の出力の切り替わり
に基づいて、前記計測信号の少なくとも立ち上がりエッジを検出した前記遅延素子の検
出段を検出し、前記遅延素子の検出段と、前記複数段の遅延素子の遅延量に関する遅延変
換テーブルとに基づいて前記計測信号の遅延時間を算出し、

前記複数の計測チャンネルが算出した複数の前記計測信号の遅延時間に基づいて一の遅
延時間を決定し、

前記一の遅延時間を、前記測定光と前記反射光との時間差として、前記物体までの距離
を算出する、測距方法。

【請求項 18】

10

20

30

40

50

物体に照射された測定光の反射光に係る計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と、前記複数段の遅延素子に対応して設けられ、入力される計測クロックに
 応答して前記複数段の遅延素子の出力を保持する複数の記憶素子と、を有する T D C 回路
 を備えた測距装置において、前記物体までの距離を測定する方法であって、

前記 T D C 回路をそれぞれ有する複数の計測チャンネルに同一の前記計測信号を並列に
 入力し、

前記複数の計測チャンネルの少なくとも一つにおいて、入力された前記計測信号を他の
 前記計測チャンネルの前記 T D C 回路の前記遅延回路に入力される前記計測信号に対して
 遅延させて前記 T D C 回路の前記遅延回路に入力し、

前記複数の計測チャンネルのそれぞれにおいて、前記複数の記憶素子の出力の切り替わ
 りに基づいて、前記計測信号の少なくとも立ち上がりエッジを検出した前記遅延素子の検
 出段を検出し、前記遅延素子の検出段と、前記複数段の遅延素子の遅延量に関する遅延変
 換テーブルとに基づいて前記計測信号の遅延時間を算出し、前記計測信号の前記遅延時間
 を前記測定光と前記反射光との時間差として前記物体までの距離を算出し、

前記複数の計測チャンネルが算出した複数の前記距離に基づいて前記物体までの一の距
 離を決定する、測距方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、T D C 装置、測距装置および測距方法に関する。

【背景技術】

【0002】

対象物までの距離を測定する測距方式として、例えば、T O F (Time of Flight) 方式
 が用いられている。T O F 方式を利用した測距装置では、対象物に対して光を照射した時
 刻から反射光を受信した時刻までの光の飛行時間を検出することによって、対象物までの
 距離を測定することができる。

【0003】

T O F 方式を利用した測距装置として、例えば、T D C (time to digital converter
) 回路を用いて光の飛行時間を検出する装置が知られている。T D C 回路は、時間情報を
 デジタル化する回路である。この T D C 回路には、遅延素子と、フリップフロップを使う
 方式が多用されている。この T D C 回路において、遅延素子の遅延量(遅延時間)は、製
 造プロセスのばらつき、電源電圧の変化、および動作中の温度変化(いわゆる、P V T (Process Voltage Temperature) 変動)によって、変動する。T D C 回路の遅延素子の
 遅延量が変動すると、測距装置における測定精度に影響が及ぶ。

【0004】

そこで、従来、測距装置において、距離測定動作を行わないタイミングで、T D C 回路
 のキャリブレーションを行う技術が提案されている。例えば、特許文献1には、P V T 変
 動に対して T D C 回路が正常に動作するように、遅延素子の遅延量のバラツキを校正する
 手法が開示されている。特許文献1に記載の手法では、遅延素子にかかるバイアスの電流
 を調整することによって、遅延素子の遅延量が調整される。

【先行技術文献】

【特許文献】

【0005】

【文献】特開2012-114716号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

T D C 回路を備えた測定装置(例えば、測距装置)では、例えば、キャリブレーション
 を行うことによって、遅延変換テーブルが生成または遅延変換テーブルに記憶された各遅
 延素子の遅延量が校正される。ところで、キャリブレーション動作を行う場合、距離測定

10

20

30

40

50

動作が行えないために、キャリブレーション動作は極力短時間で完了することが望まれる。このため、キャリブレーション動作では、測定動作時よりも非常に多いパルス（キャリブレーション信号）を短時間にTDC回路に入力する必要がある。

【0007】

測距装置において距離測定動作およびキャリブレーション動作を行う際には、TDC回路の電源電圧値が所定電圧値よりも低くなる電圧降下が生じる。特に、短時間にパルスを連続でTDC回路に入力するキャリブレーション動作時には、測定動作時に比べて、電圧降下が大きくなる。つまり、キャリブレーション動作時と、測定動作時とで、TDC回路の電圧降下が異なる。この電圧降下の違いが、キャリブレーション動作時と、測定動作時とにおける、遅延素子の遅延量を異ならせる原因となる。この結果、測定動作前にTDC回路のキャリブレーションを行ったとしても、適正な距離測定ができないおそれがある。

10

【0008】

一般に、測定動作時のTDC回路の電源電圧の電圧降下量は、キャリブレーション動作時のTDC回路の電源電圧の電圧降下量よりも小さくなるため、測定動作時のTDC回路の各遅延素子の遅延量は、キャリブレーション動作時のTDC回路の各遅延素子の遅延量よりも小さくなる。このため、測定動作時の各遅延素子の実際の遅延量と、キャリブレーション動作時の各遅延素子の遅延量との間に差（誤差）が生じる。したがって、キャリブレーションを行ったとしても、複数の遅延素子の遅延量を正確に校正することは難しい。なお、条件によっては、測定動作時におけるTDC回路の電源電圧の電圧降下量が、キャリブレーション動作時の電圧降下量よりも大きい場合があり得るが、この場合も、測定動作時の各遅延素子の実際の遅延量と、キャリブレーション動作時の各遅延素子の遅延量との間に差（誤差）が生じる。

20

【0009】

測定動作時にTDC回路において計測信号の遅延時間を算出する際には、例えば、キャリブレーション動作によって校正された複数の遅延素子の遅延量を積算して得られる累積遅延量が用いられる。上述のように、TDC回路の電源電圧の電圧降下量の変動により、測定動作時の各遅延素子の実際の遅延量と、キャリブレーション動作時の各遅延素子の遅延量との間には誤差が生じるので、計測信号の遅延時間を算出する際に用いられる上記累積遅延量にも誤差が生じる。ここで、TDC回路において計測信号の遅延時間を算出する際に生じる誤差は、計測信号の立ち上がりを検出した遅延素子の検出段が大きくなるほど大きくなる。

30

【0010】

そこで、本発明の目的の一例は、TDC回路の電源電圧の電圧降下量の変動による影響を軽減しつつ測定精度を向上させることができる、TDC装置、測距装置および測距方法を提供することにある。

【課題を解決するための手段】

【0011】

(1) 上記目的を達成するため、本発明の一側面におけるTDC装置は、計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と、複数段の遅延素子に対応して設けられ、入力される計測クロックに応答して複数段の遅延素子の出力を保持する複数の記憶素子と、を有するTDC回路と、複数の記憶素子の出力の切り替わりに基づいて、計測信号の少なくとも立ち上がりエッジを検出した遅延素子の検出段を検出するエッジ検出部と、遅延素子の検出段と、複数段の遅延素子の遅延量に関する遅延変換テーブルとに基づいて、計測信号の遅延時間を出力する時間演算部と、入力された計測信号を遅延させてTDC回路の遅延回路に入力する遅延部と、を有する、ことを特徴とする。

40

【0012】

本発明では、TDC装置に入力された計測信号を、遅延部によって遅延させてTDC回路に入力する。この場合、例えば、遅延部における計測信号の遅延量によっては、計測信号の立ち上がりを検出する遅延素子の検出段を小さくすることができる。これにより、測定動作時における複数の遅延素子の実際の累積遅延量とキャリブレーション動作時におけ

50

る複数の遅延素子の累積遅延量との差（誤差）を小さくすることができる。その結果、TDC回路の電圧降下量の変動による影響を軽減しつつ測定精度を向上させることができる。

【0013】

また、本発明を利用して、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との誤差を小さくする方法としては、以下のような方法も考えられる。例えば、TDC装置に複数の計測チャンネル（TDC回路、エッジ検出部、および時間演算部によって計測信号の遅延時間を計測するチャンネル）を設け、そのうちの少なくとも一つに遅延部を設けることが考えられる。この場合、遅延部における遅延量を適宜設定することによって、一の計測チャンネルにおいて計測信号の立ち上がりを検出する遅延素子の検出段と、他の計測チャンネルにおいて計測信号の立ち上がりを検出する遅延素子の検出段とに差を設けることができる。これにより、いずれかの計測チャンネルにおける遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルにおける遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。

10

【0014】

(2) 上記(1)のTDC装置は、TDC回路と、エッジ検出部と、時間演算部と、をそれぞれ有する複数の計測チャンネル、同一の計測信号を複数の計測チャンネルに並列に入力する入力部、および複数の計測チャンネルの時間演算部が算出した複数の計測信号の遅延時間に基づいて一の遅延時間を決定する遅延時間決定部、を備え、複数の計測チャンネルのうちの一つは、入力部から入力された計測信号を、他の計測チャンネルのTDC回路の遅延回路に入力される計測信号に対して遅延させる遅延部を有してもよい。

20

【0015】

このTDC装置では、一の計測チャンネルのTDC回路に入力される計測信号と、他の計測チャンネルのTDC回路に入力される計測信号とで、入力タイミングをずらすことができる。これにより、一の計測チャンネルのTDC回路において計測信号の立ち上がりを検出する遅延素子の検出段と、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出する遅延素子の検出段とを変えている。その上で、遅延時間決定部は、各計測チャンネルの時間演算部が算出した計測信号の遅延時間に基づいて一の遅延時間を決定することができる。

【0016】

この場合、一の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。したがって、上記のように、遅延時間決定部において、各計測チャンネルの時間演算部が算出した計測信号の遅延時間に基づいて一の遅延時間を決定することで、誤差の影響を小さくすることができる。

30

【0017】

(3) 上記(2)のTDC装置において、複数の計測チャンネルのうちの一つ以上の計測チャンネルがそれぞれ遅延部を有し、各遅延部は、入力部から入力された計測信号を他の遅延部と異なる時間遅延させてTDC回路の遅延回路に入力してもよい。

40

【0018】

上記(3)のTDC装置によれば、3つ以上の計測チャンネルが設けられる場合でも、各計測チャンネルのTDC回路に入力される計測信号の入力タイミングを、他の計測チャンネルのTDC回路に入力される計測信号の入力タイミングに対してずらすことができる。これにより、いずれかの計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。

【0019】

50

(4) 上記(2)または(3)のTDC装置において、遅延時間決定部は、複数の計測チャンネルによって算出された複数の遅延時間の平均値を一の遅延時間として出力してもよい。

【0020】

この場合、各計測チャンネルによって算出された遅延時間に含まれる誤差の影響を小さくすることができる。

【0021】

(5) 上記(2)または(3)のTDC装置において、遅延時間決定部は、複数の計測チャンネルのうち、TDC回路において立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネルが算出した遅延時間を、一の遅延時間として出力してもよい。

10

【0022】

この場合、複数の計測チャンネルが算出した複数の遅延時間の中から、最も誤差が小さいと考えられる遅延時間を一の遅延時間として出力することができる。

【0023】

(6) 上記(1)から(5)のいずれかのTDC装置は、時間演算部が算出した計測信号の遅延時間、または、遅延時間決定部が決定した一の遅延時間を、遅延部における遅延に応じて補正し、補正後の計測信号の遅延時間を出力する時間補正部を備えていてもよい。

【0024】

この場合、時間補正部によって、時間演算部が算出した遅延時間から、または、遅延時間決定部が決定した一の遅延時間から、遅延部における計測信号の遅延の影響を除去することができる。

20

【0025】

(7) 上記(1)から(6)のいずれかのTDC装置は、物体に照射された測定光の反射光に係る計測信号と計測クロックとに基づいて物体までの距離を測定する測距装置において用いられ、計測信号の遅延時間を測定光と反射光との時間差として、物体までの距離を演算する距離演算部を備えていてもよい。

【0026】

この場合、測距装置において、キャリブレーション動作時と測定動作時との間におけるTDC回路の電圧降下量の変動による影響を軽減しつつ物体までの距離を精度良く測定することができる。

30

【0027】

(8) 上記(7)のTDC装置は、距離演算部が算出した距離を、遅延部における遅延に応じて補正し、補正後の距離を出力する距離補正部を備えていてもよい。

【0028】

この場合、距離補正部によって、距離演算部が算出した距離から、遅延部における計測信号の遅延の影響を除去することができる。また、測距装置において、キャリブレーション動作時と測定動作時との間におけるTDC回路の電圧降下量の変動による影響を軽減しつつ物体までの距離を精度良く測定することができる。

【0029】

(9) 上記(1)のTDC装置は、物体に照射された測定光の反射光に係る計測信号と計測クロックとに基づいて物体までの距離を測定する測距装置において用いられ、TDC回路と、エッジ検出部と、時間演算部と、時間演算部が出力した計測信号の遅延時間を測定光と反射光との時間差として物体までの距離を演算する距離演算部と、をそれぞれ有する複数の計測チャンネル、同一の計測信号を複数の計測チャンネルに並列に入力する入力部、および複数の計測チャンネルの距離演算部が算出した複数の距離に基づいて物体までの一の距離を決定する距離決定部、を備え、複数の計測チャンネルのうちの少なくとも一つは、入力部から入力された計測信号を、他の計測チャンネルのTDC回路の遅延回路に入力される計測信号に対して遅延させる遅延部を有していてもよい。

40

【0030】

このTDC装置では、一の計測チャンネルのTDC回路に入力される計測信号と、他の

50

計測チャンネルのTDC回路に入力される計測信号とで、入力タイミングをずらすことができる。これにより、一の計測チャンネルのTDC回路において計測信号の立ち上がりを検出する遅延素子の検出段と、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出する遅延素子の検出段とを変えている。その上で、距離決定部は、各計測チャンネルの距離演算部が算出した物体までの距離に基づいて一の距離を決定することができる。

【0031】

この場合、一の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。したがって、上記のように、距離決定部において、各計測チャンネルの距離演算部が算出した物体までの距離に基づいて一の距離を決定することで、誤差の影響を小さくすることができる。

10

【0032】

(10) 上記(9)のTDC装置において、複数の計測チャンネルのうちの一つ以上の計測チャンネルがそれぞれ遅延部を有し、各遅延部は、入力部から入力された計測信号を他の遅延部と異なる時間遅延させてTDC回路の遅延回路に入力してもよい。

【0033】

上記(10)のTDC装置によれば、3つ以上の計測チャンネルが設けられる場合でも、各計測チャンネルのTDC回路に入力される計測信号の入力タイミングを、他の計測チャンネルのTDC回路に入力される計測信号の入力タイミングに対してずらすことができる。これにより、いずれかの計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルのTDC回路において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。

20

【0034】

(11) 上記(9)または(10)のTDC装置において、距離決定部は、複数の計測チャンネルによって算出された複数の距離の平均値を一の距離として出力してもよい。

【0035】

この場合、各計測チャンネルによって算出された物体までの距離に含まれる誤差の影響を小さくすることができる。

30

【0036】

(12) 上記(9)または(10)のTDC装置において、距離決定部は、複数の計測チャンネルのうち、TDC回路において立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネルが算出した距離を、一の距離として出力してもよい。

【0037】

この場合、複数の計測チャンネルが算出した複数の距離の中から、最も誤差が小さいと考えられる距離を一の距離として出力することができる。

【0038】

(13) 上記(9)から(12)のいずれかのTDC装置において、距離演算部が算出した距離、または、距離決定部が決定した一の距離を、遅延部における遅延に応じて補正し、補正後の距離を出力する距離補正部を備えていてもよい。

40

【0039】

この場合、距離補正部によって、距離演算部が算出した物体までの距離、または、距離決定部が決定した一の距離を、遅延部における遅延に応じて補正して、遅延部における計測信号の遅延の影響を除去することができる。

【0040】

(14) 上記(9)から(12)のいずれかのTDC装置において、距離演算部は、特定の距離に位置付けられた基準物体からの反射光に係る計測信号によって基準物体との距離を算出し、算出された当該距離に基づいて距離測定のゼロ点を設定し、設定されたゼロ点

50

に基づいて対象物までの距離を算出してもよい。

【0041】

このTDC装置では、時間演算部によって算出された計測信号の遅延時間を補正することなく、距離演算部によって対象物までの距離を適切に算出することができる。したがって、時間演算部によって算出された計測信号の遅延時間を補正するための補正部を設ける必要がないので、TDC装置の構成を簡略化できる。

【0042】

(15) 上記(1)から(14)のいずれかのTDC装置において、遅延部が、計測信号を遅延させる遅延時間を変更可能に構成されていてもよい。

【0043】

この場合、装置の使用環境等に応じて遅延部による遅延時間を調整することができるので、TDC回路の電圧降下量の変動による影響をより適切に軽減することができる。

【0044】

(16) 上記(1)のTDC装置において、遅延部が、計測信号を遅延させる遅延時間を変更可能に構成され、遅延部における遅延時間を変更して複数回の計測を行うことにより、時間演算部が算出した複数の遅延時間に基づいて一の遅延時間を決定する遅延時間決定部を備えていてもよい。

【0045】

この場合、遅延部における遅延時間を変更して複数回の計測を行うことにより、複数の計測チャンネルを設ける場合と同様に、複数回に計測された距離の平均値をとる、あるいは、複数回に計測された距離のうちでエッジを検出した遅延素子の検出段が小さい回の距離を採用する、ようにして誤差の影響を小さくすることができる。

【0046】

(17) 本発明の一側面における測距装置は、上記(1)から(16)のいずれかのTDC装置と、計測クロックと同期して測定光を照射する投光部と、物体で反射された測定光の反射光を受光し、反射光に係る計測信号をTDC装置へ出力する受光部と、を備える、ことを特徴とする。

【0047】

この測距装置によれば、キャリブレーション動作時と測定動作時との間におけるTDC回路の電圧降下量の変動による影響を軽減しつつ物体までの距離を精度良く測定することができる。

【0048】

(18) 上記(17)の測距装置は、投光部から投光された測定光を所定方向に偏向させる光偏向部、および、測定光を所定の方向に走査させる光走査部、の少なくとも一方を備えていてもよい。

【0049】

この場合、測定光の向きを偏向させたり、測定光を所定の方向へ走査させたりすることができる。

【0050】

(19) 本発明の一側面における測距方法は、物体に照射された測定光の反射光に係る計測信号を順次遅延させる複数段の遅延素子を含む遅延回路と、複数段の遅延素子に対応して設けられ、入力される計測クロックに応答して複数段の遅延素子の出力を保持する複数の記憶素子と、を有するTDC回路を備えた測距装置において、物体までの距離を測定する方法であって、計測信号を遅延させてTDC回路の遅延回路に入力し、複数の記憶素子の出力の切り替わりに基づいて、計測信号の少なくとも立ち上がりエッジを検出した遅延素子の検出段を検出し、遅延素子の検出段と、複数段の遅延素子の遅延量に関する遅延変換テーブルに基づいて計測信号の遅延時間を算出し、計測信号の遅延時間を測定光と反射光との時間差として、物体までの距離を算出する、ことを特徴とする。

【0051】

この測距方法によれば、上記(7)のTDC装置と同様に、キャリブレーション動作時

10

20

30

40

50

と測定動作時との間におけるTDC回路の電圧降下量の変動による影響を軽減しつつ物体までの距離を精度良く測定することができる。

【発明の効果】

【0052】

本発明によれば、TDC回路の電源電圧の電圧降下量の変動による影響を軽減しつつ測定精度を向上させることができる。

【図面の簡単な説明】

【0053】

【図1】図1は、第1実施形態に係るTDC装置を備えた測距装置の構成を示すブロック図である。

10

【図2】図2は、TDC回路を示す図である。

【図3】図3は、図2のTDC回路の動作波形を示す図である。

【図4】図4は、TDC回路に入力される計測信号および計測クロックの波形を示す図である。

【図5】図5は、キャリブレーション信号と、計測クロックとの波形を示す図である。

【図6】図6は、キャリブレーション信号の立ち上がりを検出した結果を示すヒストグラムである。

【図7】図7は、累積ヒストグラムを示す図である。

【図8】図8は、遅延変換テーブルを示す図である。

【図9】図9は、計測信号の立ち上がりを検出した遅延素子の検出段と、各検出段における累積遅延量との関係の一例を示す概念図である。

20

【図10】図10は、第1実施形態に係る測距装置の変形例を示す図である。

【図11】図11は、第1実施形態に係る測距装置の他の変形例を示す図である。

【図12】図12は、本発明の第2実施形態に係るTDC装置を備えた測距装置の構成を示すブロック図である。

【図13】図13は、TDC装置の動作の効果を示す特性図である。

【図14】図14は、第2実施形態に係るTDC装置の変形例を示す図である。

【図15】図15は、第2実施形態に係るTDC装置の他の変形例を示す図である。

【図16】図16は、第2実施形態に係るTDC装置のさらに他の変形例を示す図である。

【図17】図17は、本発明の第3実施形態に係るTDC装置を備えた測距装置の構成を示すブロック図である。

30

【図18】図18は、第3実施形態に係るTDC装置の変形例を示す図である。

【図19】図19は、第3実施形態に係るTDC装置の他の変形例を示す図である。

【発明を実施するための形態】

【0054】

以下、本発明の実施形態に係るTDC装置および測距装置について図面を用いて説明する。

【0055】

(第1実施形態)

図1は、本発明の第1実施形態に係るTDC装置を備えた測距装置の構成を示すブロック図である。

40

【0056】

本実施形態に係る測距装置100は、測定光を測定対象となる物体(以下、対象物と記載する)に照射し、その測定光が対象物によって反射された反射光を受光し、反射光を受光したタイミングに基づいて対象物までの距離を算出する装置である。本実施形態では、測距装置100は、TDC装置50と、投光部101と、受光部102と、光偏向部103と、光走査部104と、電源部105とを備えている。TDC装置50の詳細は後述する。

【0057】

投光部101は、例えば、不図示の光源と光源駆動部とを備える。光源は、例えば半導

50

体レーザーまたはLEDなどである。光源駆動部は、光源の発光を駆動する回路である。投光部101は、後述の光偏向部103の反射部に向けて測定光を照射する。測定光は、例えば数ナノ秒～数十ナノ秒などのパルス幅を有するパルス光である。

【0058】

受光部102は、例えば、アバランシェフォトダイオード等の受光素子を備え、対象物で反射された測定光の反射光を受光し、受光した反射光の光強度を電気信号に変換する。受光部102は反射光を受光すると、反射光に係る電気信号（以下、計測信号と言う）を、TDC装置50へ出力する。

【0059】

光偏向部103には、ミラー等の反射部が配置され、反射部に入射する投光部101からの測定光を所定の方向へ偏向させる。光走査部104は、光偏向部103が偏向させた測定光を例えば、水平方向または垂直方向の所定の方向に走査する。なお、測距装置100は、光偏向部103および光走査部104のいずれか一方のみを備えるように構成されていてもよい。

10

【0060】

電源部105は、測距装置100が備えるTDC装置50、投光部101、受光部102、光偏向部103、および光走査部104が動作する電力を供給するために、それぞれに所定の電源電圧を出力する。なお、電源部105は、測距装置100の外部から電力が供給される入力端子を備えていてもよい。

【0061】

TDC装置50は、測定光と反射光との時間差を、測定光に対応する計測開始信号が入力された時刻から、反射光に対応する計測信号が検出される時刻までの遅延時間として計測する。以下、TDC装置50について詳細に説明する。

20

【0062】

本実施形態では、TDC装置50は、遅延部1と、TDC回路2と、エッジ検出部3と、テーブル生成部4と、時間演算部5と、距離演算部6とを備えている。これらは、専用のハードウェアにより構成されてもよいし、ソフトウェアにより実現可能な構成要素については、CPUがプログラムを実行することによって実現されてもよい。

【0063】

遅延部1は、受光部102からTDC装置50に入力された計測信号を遅延させて、TDC回路2の後述する第1の遅延回路11（図2参照）に入力する。本実施形態では、遅延部1は、不図示の遅延素子を含み、受光部102からTDC装置50に入力された計測信号を、計測クロックの周期よりも短い時間遅延させて、TDC回路2に入力する。なお、計測クロックは、測定光の照射時刻（投光時刻）と反射光の受信時刻との時間差（計測信号の遅延時間）を検出するためのクロックである。

30

【0064】

図2は、TDC回路2を示す図である。図2に示すTDC回路2は、所謂バーニア型TDC回路である。TDC回路2は、第1の遅延回路11と、第2の遅延回路12と、フリップフロップ列13と、同期化回路14と、からなる。なお、TDC回路2は、第2の遅延回路12を備えない、フラッシュ型TDC回路であってもよい。フリップフロップ列13は、高速に動作可能な記憶素子の一例である。

40

【0065】

第1の遅延回路11において、計測信号が入力端子Vrefに入力される。計測信号は、投光部101から照射された光が対象物によって反射されて、受光部102が受光した反射光の信号である。第1の遅延回路11は、 n 段（ n は1以上の整数）の遅延素子11_n、からなる。各遅延素子11_nが持つ遅延量（遅延時間とも言う）は S_n に設定されている。各遅延素子11_nの出力ノードは、 S_1 、 S_2 、 S_3 ・・・ S_n で表す。

【0066】

第2の遅延回路12において、計測クロックが入力端子Vckに入力される。投光部101（図1参照）は、計測クロックの立ち上がりのタイミングで、測定光を照射する。第

50

2の遅延回路12は、第1の遅延回路11と同様、 n 段の遅延素子12 $_n$ からなる。各遅延素子12 $_n$ の遅延量は c ($< s$) に設定されている。各遅延素子12 $_n$ の出力ノードは、 C_1 、 C_2 、 $C_3 \cdots C_n$ で表す。

【0067】

遅延素子11 $_1$ と遅延素子12 $_1$ との組、遅延素子11 $_2$ と遅延素子12 $_2$ との組というように、遅延素子11 $_n$ と遅延素子12 $_n$ との組ごとに、各組の出力端子は後述のフリップフロップに接続されている。以下では、遅延素子11 $_1$ と遅延素子12 $_1$ とは1段目の遅延素子、遅延素子11 $_2$ と遅延素子12 $_2$ とは2段目の遅延素子というように、遅延素子11 $_n$ と遅延素子12 $_n$ とは n 段目の遅延素子と言う。

【0068】

フリップフロップ列13は、 n 個のD-フリップフロップ(以下、D-FFと言う)13 $_n$ (n は1以上の整数)を備えている。本実施形態では、D-FF13 $_1$ は、1段目の遅延素子に対応し、D-FF13 $_n$ は、 n 段目の遅延素子に対応するものとする。詳しくは、D-FF13 $_n$ のD端子は、遅延素子11 $_n$ の出力ノード S_n が接続され、CK端子は遅延素子12 $_n$ の出力ノード C_n が接続されている。また、D-FF13 $_n$ のQ端子は同期化回路14に接続されている。各D-FF13 $_n$ の出力ノードは、 D_1 、 D_2 、 $D_3 \cdots D_n$ で表す。

【0069】

同期化回路14は、D-FF13 $_1 \sim 13_n$ の出力値を計測クロックに同期させて出力する回路である。

【0070】

図3は、図2のTDC回路2の動作波形の一例を示す図である。また、図4は、TDC回路2に入力される計測信号および計測クロックの波形の一例を示す図である。図3の例では、入力端子Vrefからの計測信号が、Lレベル(以下、Lと言う)からHレベル(以下、Hと言う)へ変化する立ち上がりに対して、入力端子Vckからの計測クロックが時間差 t だけ遅れてLからHに立ち上がっている。この図3に示す例では、D-FF13 $_1 \sim 13_4$ の出力ノード $D_1 \sim D_4$ におけるデータとして、「H、H、L、L」が得られる。

【0071】

エッジ検出部3は、TDC回路2に計測信号および計測クロックが入力されたときに、同期化回路14からの出力値に基づいて、計測信号のエッジ(立ち上がりエッジ、または、立ち下がりエッジ)を検出する。ここで、本実施形態において、図2のTDC回路2の12段の遅延素子(つまり $n=12$)の合計の遅延量が、計測クロックの一周期に対応するとする。この場合において、D-FF13 $_1 \sim 13_{12}$ の出力ノード $D_1 \sim D_{12}$ におけるデータとして、「H、H、H、H、H、H、H、H、H、H、L、L」が得られるように、図4のような計測信号および計測クロックが入力されるものとする。エッジ検出部3は、出力ノード $D_1 \sim D_{12}$ におけるデータのHからLへの変化を検出することにより、計測信号の立ち上がりエッジを検出することができる。

【0072】

本実施形態では、エッジ検出部3は、出力ノード $D_1 \sim D_n$ におけるデータの切り替わりに基づいて、計測信号の立ち上がりエッジおよび立ち下がりエッジを検出した遅延素子の検出段を検出する。具体的には、本実施形態では、エッジ検出部3は、例えば、出力ノード $D_1 \sim D_n$ のうち、データがHからLへ変化したときの出力ノード D_i に対応する遅延素子(図4の例では、11段目の遅延素子)を、計測信号の立ち上がりエッジを検出した遅延素子と判定する。また、エッジ検出部3は、例えば、出力ノード $D_1 \sim D_n$ のうち、データがLからHへの変化したときの出力ノード D_i に対応する遅延素子を、立ち下がりエッジを検出した遅延素子と判定する。

【0073】

本実施形態では、エッジ検出部3が計測信号の立ち上がりを検出することで、後述するように、時間演算部5によって、計測信号が立ち上がってから、計測クロックAが立ち上

10

20

30

40

50

がるまでの時間間隔を計測できる。時間間隔は、各遅延素子の遅延量（本実施形態では、遅延素子 1 1_nの遅延量と遅延素子 1 2_nの遅延量との差： $t_s - t_c$ ）（時間分解能ともいう）を積算することによって求められる。図 4 に示す例では、1 1 段目の遅延素子によって計測信号の立ち上がりが検出されている。この場合、例えば、計測信号が立ち上がったから計測クロック A が立ち上がるまでの時間間隔は、1 段目の遅延素子から 1 0 段目の遅延素子（立ち上がりを検出した遅延素子の一つ前の遅延素子）までの各遅延素子の遅延量を積算することによって求めることができる。

【0074】

なお、図 4 の例では、上述したように、1 2 段の遅延素子（つまり $n = 1 2$ ）の合計の遅延量が計測クロックの一周期に対応する。このため、計測クロック A より一つ前の計測クロック B の立ち上がりから、計測信号の立ち上がりまでの時間間隔は、1 1 段目および 1 2 段目の各遅延素子の遅延量を積算することによって求めることができる。すなわち、本実施形態では、計測クロックの立ち上がりから計測信号の立ち上がりまでの時間間隔は、計測クロックの一周期に対応する複数段の遅延素子のうち、計測信号の立ち上がりを検出した遅延素子（図 4 では、1 1 段目の遅延素子）から最後段の遅延素子（図 4 では、1 2 段目の遅延素子）までの累積遅延量として算出することができる。

10

【0075】

テーブル生成部 4（図 1 参照）は、遅延変換テーブルを生成する。各遅延素子が持つ遅延量（ $t_s - t_c$ ）は、製造バラツキの影響を受けて変動する。遅延変換テーブルは、変動する（ $t_s - t_c$ ）に基づく遅延量をキャリブレーションするためのテーブルである。本実施形態では、遅延変換テーブルは、後述するキャリブレーション信号を TDC 回路 2 へ入力した際、そのキャリブレーション信号の立ち上がりエッジを検出した遅延素子の検出段と、その検出段までの遅延素子の累積遅延量との関係を示すテーブルである。以下では、遅延変換テーブルを生成する動作を、キャリブレーション動作と言う。テーブル生成部 4 は、測距装置 100 が距離測定動作を行っていないタイミング、つまり、計測信号が TDC 回路 2 に入力されないタイミングで、キャリブレーション動作を行う。

20

【0076】

図 5 は、キャリブレーション信号および計測クロックの波形を示す図である。キャリブレーション動作では、テーブル生成部 4 は、不図示のクロック発生回路からキャリブレーション信号を入力端子 V_{ref}（図 2 参照）に入力する。入力端子 V_{clk}には計測クロックが入力される。キャリブレーション信号は、その周期が、計測クロックの周期と僅差であって、計測クロックとは同期しない信号である。そして、キャリブレーション信号の周期は可変となっていて、キャリブレーション信号の周期と計測クロックの周期との差は、TDC 回路 2 の時間分解能である（ $t_s - t_c$ ）とずれが生じることが好ましい。例えば、TDC 回路 2 の時間分解能が 10 [ps] である場合において、計測クロックの周期を 4 [ns] としたときのキャリブレーション信号の周期は、4 より大きく 4.016 [ns] より小さい範囲で設定することが好ましい。

30

【0077】

テーブル生成部 4 は、キャリブレーション信号を入力すると、図 5 で示すように、TDC 回路 2 における遅延素子（図 5 では 1 2 段の遅延素子）の段毎に、検出されたキャリブレーション信号の立ち上がり数を計測する。本実施形態では、キャリブレーション信号の立ち上がりは、計測信号の立ち上がりと同様に、エッジ検出部 3 によって検出される。テーブル生成部 4 は、エッジ検出部 3 の検出結果に基づいて、遅延素子の段毎に、検出されたキャリブレーション信号の立ち上がり数を計測する。

40

【0078】

図 6 は、キャリブレーション信号の立ち上がりを検出した結果を示すヒストグラムである。テーブル生成部 4 は、キャリブレーション信号の立ち上がりを検出した結果を示すヒストグラムを生成する。図 6 では、各段の遅延素子でキャリブレーション信号の立ち上がりが検出される総数（以下、検出総数と言う）が「36」となるように、キャリブレーション信号を入力した結果を示す図である。この図では、1 段目の遅延素子でキャリブレーション

50

ション信号の立ち上がりが検出された数（以下、検出数と言う）は「7」である。8段目の検出数は「0」である。これは、各段の遅延素子が持つ遅延量を表している。例えば計測クロックの周期を4 [ns] とすると、検出総数「36」が、その計測クロックの周期4 [ns] に相当する。このため、1段目の遅延素子が持つ遅延量は、 $7 / 36 \times 4$ [ns] となる。

【0079】

次に、テーブル生成部4は、各段までの遅延素子の累積遅延量を推定するために、図6に示すヒストグラムから累積ヒストグラムを生成する。図7は、累積ヒストグラムを示す図である。図7の累積ヒストグラムは、図6のヒストグラムにおいて、最後段の8段目の検出数を7段目の検出数に加算し、加算された7段目の検出数を6段目の検出数に加算し、という演算を、最後段の遅延素子から順に1段目の遅延素子まで行うことで、生成される。なお、前記演算により得られる結果を累積検出数（図7の縦軸）と言う。

10

【0080】

次に、テーブル生成部4は、図7に示す累積ヒストグラムの縦軸の累積検出数を、累積遅延量に変換したテーブルを生成する。このテーブルを、遅延変換テーブルという。図8は、遅延変換テーブルを示す図である。図8では、計測クロックの周期を4 [ns] とした場合の遅延変換テーブルを示す。

【0081】

なお、上記のように最後段の遅延素子から順に1段目の遅延素子まで累積処理を行う理由としては、以下の通りである。図4で説明したように、計測クロックBが立ち上がったから、計測信号が立ち上がるまでの遅延量は、計測信号の立ち上がりを検出した遅延素子から最後段の遅延素子までの累積遅延量である。言い換えると、最後段の遅延素子から計測信号の立ち上がりを検出した遅延素子までの累積遅延量を算出することによって、計測クロックが立ち上がったから計測信号が立ち上がるまでの遅延量を算出することができる。そこで、本実施形態では、最後段の遅延素子から順に1段目の遅延素子まで遅延量を累積することによって、各段の遅延素子の累積遅延量を算出する。

20

【0082】

測距装置100が距離測定動作を行う際、測定光と反射光との時間差（計測信号の遅延時間）の演算において必要となるのは、計測信号の立ち上がりと、その計測信号の直前の計測クロックの立ち上がりとの時間間隔である。時間演算部5（図1参照）は、エッジ検出部3の検出結果および上述の遅延変換テーブルに基づいて、測定光と反射光との時間差（計測信号の遅延時間）を算出する。

30

【0083】

具体的には、時間演算部5は、エッジ検出部3の検出結果（計測信号の立ち上がりを検出した遅延素子の検出段）と遅延変換テーブルとに基づいて、上記立ち上がりを検出した遅延素子の検出段に対応する累積遅延量を、計測クロックの立ち上がりから計測信号の立ち上がりまでの時間間隔として取得する。例えば、計測信号の立ち上がりを検出した遅延素子の段数が「4」である場合には、図8のテーブルから、時間演算部5は、段数「4」に対応する累積遅延量を、計測クロックの立ち上がりから計測信号の立ち上がりまでの時間間隔として取得する。そして、時間演算部5は、投光部101が測定光を照射してから計測信号が立ち上がる直前の計測クロック（図4では計測クロックB）までの計測クロックのクロック数と、遅延変換テーブルから取得した時間間隔とから、測定光と反射光との時間差を算出する。時間演算部5は、算出した測定光と反射光との時間差を距離演算部6（図1参照）へ出力する。

40

【0084】

距離演算部6は、時間演算部5によって算出された測定光と反射光との時間差から、対象物までの距離を演算する。距離演算部6は、例えば、専用のハードウェアにより構成されてもよいし、CPUがプログラムを実行することによって実現されてもよい。本実施形態では、距離演算部6は、下記式（1）によって、対象物までの距離dを算出する。なお、下記式（1）において、Cは光速、Tは測定光と反射光との時間差（計測信号の遅延

50

時間)である。

$$d = (1/2) \times C \times T \cdots (1)$$

【0085】

(本実施形態の作用効果)

図9は、計測信号の立ち上がりを検出した遅延素子の検出段と、各検出段における累積遅延量との関係の一例を示す概念図であり、実線は、キャリブレーション動作時の検出段と累積遅延量との関係を示し、破線は、測定動作時の検出段と累積遅延量との関係を示す。

【0086】

測距装置100の測定動作時のTDC回路2の電源電圧の電圧降下量が、キャリブレーション動作時のTDC回路2の電源電圧の電圧降下量よりも小さい場合、測定動作時の各遅延素子の遅延量は、キャリブレーション動作時の各遅延素子の遅延量よりも小さくなる。これにより、測定動作時において計測クロックの一周期に対応する遅延素子の段数が、キャリブレーション動作時において計測クロックの一周期に対応する遅延素子の段数よりも多くなる。

10

【0087】

図9に示すように、測定動作時において計測クロックの一周期に対応する遅延素子の段数が増えることによって、測定動作時における各検出段の実際の累積遅延量は、キャリブレーション動作時の累積遅延量に比べて大きくなる。図9から分かるように、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差(誤差)は、計測信号の立ち上がりを検出した遅延素子の検出段が大きくなるほど大きくなる。

20

【0088】

なお、条件によっては、測定動作時におけるTDC回路2の電源電圧の電圧降下量が、キャリブレーション動作時の電圧降下量よりも大きい場合があり得て、その場合には、測定動作時において計測クロックの一周期に対応する遅延素子の段数は、キャリブレーション動作時において計測クロックの一周期に対応する遅延素子の段数よりも少なくなる。この場合も、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差(誤差)は、計測信号の立ち上がりを検出した遅延素子の検出段が大きくなるほど大きくなる。

【0089】

このように、測距装置100によって任意の対象物までの距離を測定する際に、TDC回路2において計測信号の立ち上がりを検出した遅延素子の検出段が大きい場合には、測定された距離に含まれる誤差が大きくなる。特に、上記誤差は、測定動作時のTDC回路2の電源電圧の電圧降下量とキャリブレーション動作時のTDC回路2の電源電圧の電圧降下量との差が大きくなるほど大きくなる。

30

【0090】

そこで、本実施形態では、TDC装置50に入力された計測信号を、遅延部1によって遅延させてTDC回路2に入力している。この場合、例えば、遅延部1における計測信号の遅延量によっては、計測信号の立ち上がりを検出する遅延素子の検出段を小さくすることができる。これにより、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差(誤差)を小さくすることができる。

40

【0091】

このようにして、本実施形態に係る測距装置100によれば、キャリブレーション動作時と測定動作時との間におけるTDC回路2の電圧降下量の変動による影響を軽減しつつ対象物までの距離を精度良く測定することができる。

【0092】

なお、本実施形態では、TDC装置50に入力された計測信号を遅延部1で遅延した後、その遅延された計測信号に基づいて、時間演算部5が測定光と反射光との時間差(計測信号の遅延時間)を算出している。このため、時間演算部5によって算出される計測信号の遅延時間は、測定光と反射光との実際の時間差に対して、遅延部1において遅延された量に相当する分だけ長くなる。したがって、時間演算部5によって算出された計測信号の

50

遅延時間をそのまま用いて対象物までの距離を算出した場合、算出された距離は、実際の距離よりも長くなる。すなわち、測距装置 100 の距離の測定結果に、遅延部 1 で遅延された遅延量に相当する誤差が生じる。この点について、本実施形態に係る測距装置 100 では、以下のようにして対象物までの距離を算出することによって、上記のような誤差の発生を避けることができる。

【0093】

例えば、距離演算部 6 が、特定の距離に位置付けられた基準物体からの反射光に係る計測信号に基づいて基準物体との距離（基準距離）を算出し、算出した基準距離に基づいて距離測定のゼロ点を設定し、設定されたゼロ点に基づいて対象物までの距離を算出してもよい。より具体的には、例えば、測距装置 100 内の任意の物体の位置を距離測定のゼロ点とする場合、距離演算部 6 は、対象物からの反射光に係る計測信号によって算出された距離から、基準物体からの反射光に係る計測信号によって算出された基準距離を減算することによって得られる値を、対象物までの距離として出力してもよい。この場合、対象物からの反射光に係る計測信号に基づいて算出される距離は、遅延部 1 における遅延量が大きくなるのに従って大きくなるが、基準物体からの反射光に係る計測信号に基づいて算出される基準距離も大きくなる。したがって、上記のように、対象物からの反射光に係る計測信号に基づいて算出された距離から基準距離を減算することによって、遅延部 1 における遅延量の影響を除去することができる。

10

【0094】

また、他の方法としては、例えば、時間演算部 5 が算出した計測信号の遅延時間または距離演算部 6 が算出した距離を補正することが考えられる。以下、具体的に説明する。図 10 および図 11 は、測距装置 100 の変形例を示す図である。

20

【0095】

図 10 に示す測距装置 100 においては、TDC 装置 50 が補正部（時間補正部）7a を有している。図 10 に示す測距装置 100 においては、時間演算部 5 によって算出された計測信号の遅延時間が補正部 7a において補正された後、距離演算部 6 に入力される。具体的には、補正部 7a は、時間演算部 5 で算出された計測信号の遅延時間を、遅延部 1 における計測信号の遅延量に応じて補正する。例えば、遅延部 1 における計測信号の遅延量が 2 [ns] の場合、補正部 7a は、時間演算部 5 が算出した計測信号の遅延時間から、遅延部 1 における計測信号の遅延量に応じた時間（2 [ns]）を減算する。補正部 7a は、このようにして補正した後の遅延時間を距離演算部 6 へ出力する。これにより、距離演算部 6 は、遅延部 1 における計測信号の遅延の影響を除去して、対象物までの距離を算出することができる。

30

【0096】

一方、図 11 に示す測距装置 100 においては、TDC 装置 50 が補正部（距離補正部）7b を有している。図 11 に示す測距装置 100 においては、距離演算部 6 によって算出された対象物までの距離が、補正部 7b によって補正される。具体的には、補正部 7b は、距離演算部 6 で算出された距離を、遅延部 1 における計測信号の遅延量に応じて補正する。例えば、遅延部 1 における計測信号の遅延量が 2 [ns] の場合、補正部 7b は、距離演算部 6 が算出した距離から、遅延部 1 における計測信号の遅延量に応じた距離（約 300 mm）を減算する。これにより、距離演算部 6 によって算出された距離から、遅延部 1 における計測信号の遅延の影響を除去することができる。

40

【0097】

なお、補正部 7a、7b はいずれも、例えば、専用のハードウェアにより構成されてもよいし、CPU がプログラムを実行することによって実現されてもよい。また、測距装置 100 が、補正部 7a と補正部 7b とを備えていてもよい。この場合、補正部 7a、7b のうちのいずれかを機能させればよいので、補正部 7a、7b の一方に故障等の問題が生じた場合でも、遅延部 1 における計測信号の遅延の影響を適切に除去することができる。後述の実施形態においても同様である。

【0098】

50

なお、遅延部 1 は、計測信号を遅延させる遅延時間（遅延量）を変更可能に構成されていてもよく、変更不能に構成されていてもよい。遅延時間を変更できるように遅延部 1 を構成する場合には、例えば、TDC 回路 2 においてキャリブレーション信号の立ち上がりエッジを検出した遅延素子の検出段に応じて遅延部 1 における遅延時間を調整できるように、遅延部 1 を構成してもよい。この構成によれば、例えば、測距装置 100 の測定動作時に、TDC 回路 2 においてキャリブレーション信号の立ち上がりエッジを検出した遅延素子の検出段が大きい場合に、その次の測定動作時以降において、TDC 回路 2 においてキャリブレーション信号の立ち上がりエッジを検出した遅延素子の検出段が小さくなるように、遅延部 1 における遅延時間を調整してもよい。

【0099】

なお、本実施形態に係る TDC 装置 50 の構成を利用して、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差（誤差）を小さくする方法としては、以下のような方法も考えられる。例えば、後述する第 2 実施形態に係る測距装置（図 14 参照）のように、測距装置に複数の計測チャンネル（計測部 30 によって計測信号の遅延時間を計測するチャンネル）を設け、そのうちの少なくとも一つに遅延部 1 を設けることが考えられる。この場合、遅延部 1 における遅延量を適宜設定することによって、一の計測チャンネルにおいて計測信号の立ち上がりを検出する遅延素子の検出段と、他の計測チャンネルにおいて計測信号の立ち上がりを検出する遅延素子の検出段とに差を設けることができる。これにより、いずれかの計測チャンネルにおける遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他の計測チャンネルにおける遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。したがって、例えば、各計測チャンネルによって計測された計測信号の遅延時間の平均値に基づいて距離を算出することによって、誤差の影響を小さくすることができる。また、例えば、各計測チャンネルによって計測された距離の平均値をとることによって、誤差の影響を小さくすることもできる。また、例えば、複数の計測チャンネルのうち、TDC 回路 2 において計測信号の立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネルの算出結果を利用することによって、誤差の影響を小さくすることもできる。

【0100】

なお、複数の計測チャンネルのいずれかに遅延部 1 を設ける場合、いずれかの計測チャンネルの TDC 回路 2 において遅延素子の前半の段で計測信号の立ち上がりを検出した際に、他のいずれかの計測チャンネルの TDC 回路 2 において遅延素子の後半の段で計測信号の立ち上がりを検出するように、遅延部 1 における計測信号の遅延量を設定することが好ましい。

【0101】

また、TDC 装置 50 は、複数の計測チャンネルを設けない場合であっても、遅延部 1 における計測信号の遅延時間を変更可能に設定して、一の計測チャンネルについて複数回の計測をできるようにしてもよい。遅延部 1 における遅延時間を変更して複数回の計測を行うことにより、複数の計測チャンネルを設ける場合と同様に、複数回に計測された距離の平均値をとる、あるいは、複数回に計測された距離のうちでエッジを検出した遅延素子の検出段が小さい回の距離を採用する、ようにして誤差の影響を小さくすることができる。具体的には、遅延部が、計測信号を遅延させる遅延時間を変更可能に構成され、遅延部における遅延時間を変更して複数回の計測を行うことにより、時間演算部が算出した複数の遅延時間に基づいて一の遅延時間を決定する遅延時間決定部を備えるようにすればよい。なお、遅延部 1 における計測信号の遅延時間を変更可能に設定する場合には、対応する補正部 7a または補正部 7b は、変更された遅延時間に応じて補正可能にするのが好ましい。

【0102】

なお、上述の実施形態では、TDC 装置 50 が距離演算部 6 を備える場合について説明したが、距離演算部 6 は、TDC 装置 50 とは別個の部品として測距装置 100 に設けら

10

20

30

40

50

れてもよい。同様に、テーブル生成部 4 は、TDC 装置 50 とは別個の部品として測距装置 100 に設けられてもよい。後述の各実施形態においても同様である。

【0103】

また、上述の実施形態では、テーブル生成部 4 が、キャリブレーション信号の立ち上がりエッジを検出した遅延素子の検出段と、その検出段までの遅延素子の累積遅延量との関係を示す遅延変換テーブルを生成する場合について説明したが、遅延変換テーブルの構成は上述の例に限定されない。本実施形態では、TDC 回路 2 の複数の遅延素子の遅延量に関する情報を示したテーブルを、遅延変換テーブルとして用いることができる。例えば、遅延変換テーブルが、TDC 回路 2 の各遅延素子の遅延量を示すテーブルであってもよい。この場合も、時間演算部 5 は、遅延変換テーブルに示された各遅延素子の遅延量に基づいて、計測信号の遅延時間を算出することができる。また、遅延変換テーブルは、測距装置 100 の外部から入力されるデータであってもよい。後述の各実施形態においても同様である。

10

【0104】

(第2実施形態)

図 12 は、本発明の第 2 実施形態に係る TDC 装置を備えた測距装置の構成を示すブロック図である。なお、第 2 実施形態に係る測距装置の各構成要素のうち、上述の第 1 実施形態に係る測距装置と同様の構成を有する部分については、説明を省略または簡略にする。

【0105】

図 12 に示すように、本実施形態に係る TDC 装置 50 は、複数（本実施形態では、2 つ）の計測チャンネル 20 と、距離演算部 6 と、補正部 7a と、入力部 8 と、遅延時間決定部 9 とを備えている。各計測チャンネル 20 は、遅延部 1 と、計測部 30 とを備えている。計測部 30 は、TDC 回路 2、エッジ検出部 3、テーブル生成部 4 および時間演算部 5 を備えている。なお、TDC 回路 2、エッジ検出部 3、テーブル生成部 4、時間演算部 5 および距離演算部 6 は、上述の第 1 実施形態と同様の機能を有している。

20

【0106】

本実施形態では、受光部 102 は、反射光に係る計測信号を、TDC 装置 50 の入力部 8 に出力する。入力部 8 は、受光部 102 から入力された同一の計測信号を、複数の計測チャンネル 20 に並列に入力する。本実施形態では、入力部 8 は、各計測チャンネル 20 の遅延部 1 に同一の計測信号を入力する。入力部 8 は、例えば、電子回路等のハードウェアによって実現される。

30

【0107】

各計測チャンネル 20 の遅延部 1 は、上述の第 1 実施形態の遅延部 1 と同様に構成され、入力部 8 から入力された計測信号を遅延させて、計測部 30 の TDC 回路 2 の第 1 の遅延回路 11（図 2 参照）に入力する。本実施形態では、一方の計測チャンネル 20 の遅延部 1 と、他方の計測チャンネル 20 の遅延部 1 とで、計測信号の遅延量が異なるように、各遅延部 1 における遅延量が設定される。言い換えると、各遅延部 1 は、入力部 8 から入力された計測信号を、他の遅延部 1 と異なる時間遅延させて TDC 回路 2 の第 1 の遅延回路 11 に入力する。これにより、一方の計測チャンネル 20 の TDC 回路 2 に入力される計測信号が、他方の計測チャンネル 20 の TDC 回路 2 に入力される計測信号に対して遅延される。

40

【0108】

各計測部 30 の時間演算部 5 は、上述の第 1 実施形態の時間演算部 5 と同様に、計測信号の遅延時間（測定光と反射光との時間差）を算出し、算出した遅延時間を遅延時間決定部 9 に入力する。

【0109】

遅延時間決定部 9 は、各計測チャンネル 20 の時間演算部 5 によって算出された計測信号の遅延時間に基づいて、一の遅延時間を決定する。本実施形態では、遅延時間決定部 9 は、各計測チャンネル 20 が算出した遅延時間の平均値を、上記一の遅延時間として出力する。遅延時間決定部 9 は、例えば、専用のハードウェアにより構成されてもよいし、C

50

P Uがプログラムを実行することによって実現されてもよい。

【 0 1 1 0 】

補正部 7 a は、遅延時間決定部 9 から入力された遅延時間を補正する。ここで、本実施形態では、各計測チャンネル 2 0 の時間演算部 5 は、遅延部 1 で遅延された計測信号に基づいて、計測信号の遅延時間を算出している。このため、各時間演算部 5 によって算出される計測信号の遅延時間は、測定光と反射光との実際の時間差に対して、遅延部 1 において遅延された量に相当する分だけ長くなる。したがって、各時間演算部 5 によって算出された遅延時間の平均値は、測定光と反射光との実際の時間差よりも長くなる。そこで、本実施形態では、補正部 7 a は、各遅延部 1 で遅延された遅延量の影響が除去されるように、遅延時間決定部 9 から入力された遅延時間を、各遅延部 1 における遅延量に応じて補正する。例えば、図 1 2 の測距装置 1 0 0 において、一方の遅延部 1 における計測信号の遅延量が 1 [n s] であり、他方の遅延部 1 における計測信号の遅延量が 3 [n s] の場合、補正部 7 a は、遅延時間決定部 9 から入力された計測信号の遅延時間から、各遅延部 1 における計測信号の遅延量に応じた時間 (2 [n s] = (1 [n s] + 3 [n s]) / 2) を減算する。補正部 7 a は、このようにして補正した後の遅延時間を距離演算部 6 へ出力する。これにより、距離演算部 6 は、各遅延部 1 における計測信号の遅延の影響を除去して、対象物までの距離を算出することができる。

10

【 0 1 1 1 】

(本実施形態の効果)

本実施形態に係る測距装置 1 0 0 では、各計測チャンネル 2 0 が遅延部 1 を備えている。これにより、遅延部 1 における遅延量によっては、T D C 回路 2 において計測信号の立ち上がりを検出する遅延素子の検出段を小さくすることができる。この場合、上述の第 1 実施形態で説明したように、測定動作時における複数の遅延素子の実際の累積遅延量とキャリアレーション動作時における複数の遅延素子の累積遅延量との差 (誤差) を小さくすることができる。その結果、距離演算部 6 によって算出される距離に含まれる誤差を小さくすることができる。

20

【 0 1 1 2 】

また、本実施形態に係る測距装置 1 0 0 では、一方の計測チャンネル 2 0 の T D C 回路 2 に入力される計測信号と、他方の計測チャンネル 2 0 の T D C 回路 2 に入力される計測信号とで、入力タイミング (計測クロックに対する入力タイミング) をずらしている。これにより、一方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検出する遅延素子の検出段と、他方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検出する遅延素子の検出段とを変えている。

30

【 0 1 1 3 】

その上で、遅延時間決定部 9 は、各計測チャンネル 2 0 の時間演算部 5 が算出した計測信号の遅延時間の平均値を、一の遅延時間として決定する。さらに、遅延時間決定部 9 によって決定された一の遅延時間は、各遅延部 1 の遅延量に応じて補正部 7 a によって補正され、補正後の遅延時間に基づいて、距離演算部 6 によって対象物までの距離が算出される。

【 0 1 1 4 】

この場合、一方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。したがって、上記のように、遅延時間決定部 9 において、各計測チャンネル 2 0 の時間演算部 5 が算出した遅延時間の平均値をとることで、誤差の影響を小さくすることができる。なお、入力タイミングをずらす各遅延部 1 の遅延量は、例えば、一方の計測チャンネル 2 0 の T D C 回路 2 において遅延素子の前半の段で計測信号の立ち上がりを検出する場合に、他方の計測チャンネル 2 0 の T D C 回路 2 において遅延素子の後半の段で計測信号の立ち上がりを検出するように、設定することが好ましい。

40

50

【 0 1 1 5 】

このようにして、本実施形態に係る測距装置 1 0 0 によれば、キャリブレーション動作時と測定動作時との間における電圧降下量の変動による影響を軽減しつつ対象物までの距離を測定することができる。

【 0 1 1 6 】

図 1 3 は、本実施形態に係る T D C 装置 5 0 の動作の効果を示す特性図である。横軸は、測定対象となる物体（対象物）との距離を示し、縦軸は、対象物までの距離の算出結果と、対象物までの実際の距離との誤差を示す。なお、図 1 3 に示す特性図は、対象物までの距離を 1 0 0 m m ずつ変化させて対象物までの距離を測定して得られた特性図である。また、図 1 3 の縦軸の値は、測定誤差を基準化して示しており、実際の測定誤差をそのまま示したものではない。

10

【 0 1 1 7 】

図 1 3 において、破線は、T D C 装置 5 0 の一方の計測チャンネル 2 0 によって測定された計測時間の遅延時間に基づいて対象物までの距離を算出した場合の誤差を示し、一点鎖線は、他方の計測チャンネル 2 0 によって測定された計測時間の遅延時間に基づいて対象物までの距離を算出した場合の誤差を示す。また、実線は、各計測チャンネル 2 0 によって測定された計測時間の遅延時間の平均値に基づいて対象物までの距離を算出した場合の誤差を示す。なお、一方の計測チャンネル 2 0 の遅延部 1 における遅延量と、他方の計測チャンネル 2 0 の遅延部 1 における遅延量とは、計測クロックの半周期（ $2 [n s]$ ）程度の差を設けている。対象物までの距離の算出においては、遅延部 1 における遅延量の影響を除去している。

20

【 0 1 1 8 】

図 1 3 に示すように、各計測チャンネル 2 0 によって測定された遅延時間に基づいて算出された対象物までの距離の誤差は、対象物までの距離が 6 0 0 m m 変化するごとに増減している。この誤差の増減は、各計測チャンネル 2 0 において用いられる遅延変換テーブルが持つ誤差によって生じたものだと考えられる。一方、各計測チャンネル 2 0 によって測定された計測時間の遅延時間の平均値に基づいて対象物までの距離を算出した場合には、誤差の変動が軽減されている。

【 0 1 1 9 】

図 1 3 に示す結果から、本実施形態に係る T D C 装置 5 0 のように、各計測チャンネル 2 0 の T D C 回路 2 に入力される計測信号の入力タイミングを変えて、各計測チャンネル 2 0 によって測定された計測信号の遅延時間の平均値に基づいて対象物までの距離を算出することによって、測定誤差の変動を軽減できることが分かる。T D C 回路 2 に入力される計測信号の遅延量を調整した計測チャンネル 2 0 の数を増やすことによって、より高い効果が期待できる。

30

【 0 1 2 0 】

なお、図 1 2 に示した T D C 装置 5 0 では、各計測チャンネル 2 0 が遅延部 1 を備えているが、図 1 4 に示す T D C 装置 5 0 のように、いずれかの計測チャンネル 2 0 が遅延部 1 を備えていなくてもよい。例えば、図 1 2 に示した T D C 装置 5 0 において、いずれかの計測チャンネル 2 0 が遅延部 1 を備えていない場合、一方の計測チャンネル 2 0 の T D C 回路 2 において遅延素子の前半の段で計測信号の立ち上がりを検出した際に、他方の計測チャンネル 2 0 の T D C 回路 2 において遅延素子の後半の段で計測信号の立ち上がりを検出するように、遅延部 1 における計測信号の遅延量を設定することが好ましい。

40

【 0 1 2 1 】

また、図 1 2 に示した T D C 装置 5 0 は 2 つの計測チャンネル 2 0 を備えているが、図 1 4 に示すように、T D C 装置 5 0 が 3 つ以上の計測チャンネル 2 0 を備えていてもよい。上述したように、計測チャンネル 2 0 の数を増やすことによって、本発明の効果がより高まることが期待される。なお、3 つ以上の計測チャンネル 2 0 を設ける場合についても、図 1 2 に示した T D C 装置 5 0 と同様に、各計測チャンネル 2 0 が遅延部 1 を備えていてもよく、図 1 4 に示すように、いずれかの計測チャンネル 2 0 が遅延部 1 を備えていな

50

くてもよい。TDC装置50が3つ以上の計測チャンネル20を備える場合も、各計測チャンネル20のTDC回路2(図12参照)に入力される計測信号の入力タイミングが互いにずれるように、各遅延部1における計測信号の遅延量が調整される。なお、各遅延部1の遅延量は、例えば、TDC装置50が備える計測チャンネル20の数に応じて設定される。例えば、計測クロックの一周期に相当する時間を、TDC装置50が備える計測チャンネル20の数で除算して得られる時間を基準遅延量として、各計測チャンネル20のTDC回路2に入力される計測信号の入力タイミングが、基準遅延量ずつずれるように、各計測チャンネル20の遅延部1の遅延量を設定することができる。

【0122】

図12および図14に示したTDC装置50では、遅延時間決定部9が出力した一の遅延時間を補正部7aで補正した後に、距離演算部6で対象物までの距離を算出しているが、対象物までの距離の算出方法は上述の例に限定されない。例えば、図15に示すように、遅延部1を備える各計測チャンネル20の計測部30に、補正部7aを設けてもよい。この場合、補正部7aは、図10で説明したTDC装置50の補正部7aと同様に、時間演算部5で算出された計測信号の遅延時間を、遅延部1における計測信号の遅延量に応じて補正する。これにより、各計測チャンネル20は、遅延部1における遅延の影響を除去した計測信号の遅延時間(反射光の受信時刻との時間差)を出力することができる。この場合、遅延時間決定部9によって決定される一の遅延時間は、遅延部1における遅延の影響が除去された遅延時間となる。したがって、距離演算部6は、遅延時間決定部9から出力された遅延時間を補正することなくそのまま用いて、対象物までの距離を算出することができる。

【0123】

上述の実施形態では、遅延時間決定部9が、複数の計測チャンネル20が算出した遅延時間の平均値を、一の遅延時間として決定する場合について説明したが、遅延時間決定部9による一の遅延時間の決定方法は上述の例に限定されない。具体的には、遅延時間決定部9は、例えば、複数の計測チャンネル20のうち、TDC回路2において計測信号の立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネル20が算出した計測信号の遅延時間を、一の遅延時間として決定してもよい。なお、図9を用いて説明したように、計測信号の立ち上がりエッジを検出した遅延素子の検出段が大きいほど、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差(誤差)が大きくなる。言い換えると、計測信号の立ち上がりエッジを検出した遅延素子の段が小さいほど、測定動作時における実際の累積遅延量とキャリブレーション動作時における累積遅延量との差(誤差)が小さくなる。したがって、遅延時間決定部9が、複数の計測チャンネル20が算出した遅延時間のうち、TDC回路2において計測信号の立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネル20が算出した遅延時間を一の遅延時間として選択することによって、キャリブレーション動作時と測定動作時との間における電圧降下量の変動による影響を十分に軽減することができる。

【0124】

なお、図12および図14に示したTDC装置50において、計測信号の遅延時間を補正する補正部7aに代えて、図16に示すように、距離演算部6が算出した対象物までの距離を補正する補正部7bを設けてもよい。詳細な説明は省略するが、図11で説明したように、補正部7bは、距離演算部6によって算出された距離から、遅延部1における計測信号の遅延の影響を除去することができるように、距離演算部6によって算出された距離を、遅延部1における計測信号の遅延量に応じて補正する。

【0125】

(第3実施形態)

図17は、本発明の第3実施形態に係るTDC装置を備えた測距装置の構成を示すブロック図である。なお、第3実施形態に係る測距装置の各構成要素のうち、上述の第1実施形態および第2実施形態に係る測距装置と同様の構成を有する部分については、説明を省略または簡略にする。

10

20

30

40

50

【 0 1 2 6 】

図 1 7 に示すように、本実施形態に係る T D C 装置 5 0 は、複数（本実施形態では、2 つ）の計測チャンネル 2 0 と、入力部 8 と、距離決定部 1 0 と、補正部 7 b とを備えている。各計測チャンネル 2 0 は、遅延部 1 と、計測部 3 0 とを備えている。計測部 3 0 は、T D C 回路 2、エッジ検出部 3、テーブル生成部 4、時間演算部 5 および距離演算部 6 を備えている。なお、T D C 回路 2、エッジ検出部 3、テーブル生成部 4、時間演算部 5 および距離演算部 6 は、図 1 1 で説明した測距装置 1 0 0 と同様に構成される。

【 0 1 2 7 】

本実施形態においても、図 1 2 で説明した第 2 実施形態と同様に、受光部 1 0 2 は、反射光に係る計測信号を T D C 装置 5 0 の入力部 8 に出力し、入力部 8 は、受光部 1 0 2 から入力された同一の計測信号を、複数の計測チャンネル 2 0 に並列に入力する。

10

【 0 1 2 8 】

各計測チャンネル 2 0 の遅延部 1 は、図 1 2 で説明した第 2 実施形態と同様に、入力部 8 から入力された計測信号を遅延させて、計測部 3 0 の T D C 回路 2 の第 1 の遅延回路 1 1（図 2 参照）に入力する。本実施形態においても、各遅延部 1 は、入力部 8 から入力された計測信号を、他の遅延部 1 と異なる時間遅延させて T D C 回路 2 の第 1 の遅延回路 1 1 に入力する。

【 0 1 2 9 】

各計測部 3 0 の距離演算部 6 は、図 1 1 の距離演算部 6 と同様に、時間演算部 5 によって算出された計測信号の遅延時間（測定光と反射光との時間差）から、対象物までの距離を演算する。距離演算部 6 は、算出した対象物までの距離を、距離決定部 1 0 に入力する。

20

【 0 1 3 0 】

距離決定部 1 0 は、各計測チャンネル 2 0 の距離演算部 6 によって算出された対象物までの距離に基づいて、一の距離を決定する。本実施形態では、距離決定部 1 0 は、各計測チャンネル 2 0 が算出した対象物までの距離の平均値を、上記一の距離として出力する。距離決定部 1 0 は、例えば、専用のハードウェアにより構成されてもよいし、C P U がプログラムを実行することによって実現されてもよい。

【 0 1 3 1 】

補正部 7 b は、距離決定部 1 0 によって決定された一の距離から、遅延部 1 における計測信号の遅延の影響を除去することができるように、距離決定部 1 0 によって決定された一の距離を、遅延部 1 における計測信号の遅延量に応じて補正する。例えば、補正部 7 b は、距離決定部 1 0 が算出した上記平均値から各遅延部 1 の遅延量に対応する距離（平均値に換算した値）を減算してもよい。これにより、距離決定部 1 0 によって決定される一の距離から、遅延部 1 における計測信号の遅延の影響を除去することができる。

30

【 0 1 3 2 】

（本実施形態の効果）

本実施形態に係る測距装置 1 0 0 においても、上述の第 2 実施形態に係る測距装置 1 0 0（図 1 2 参照）と同様に、各計測チャンネル 2 0 が遅延部 1 を備えている。これにより、遅延部 1 における遅延量によっては、T D C 回路 2 において計測信号の立ち上がりを検出する遅延素子の検出段を小さくすることができる。この場合、上述したように、測定動作時における複数の遅延素子の実際の累積遅延量とキャリブレーション動作時における複数の遅延素子の累積遅延量との差（誤差）を小さくすることができる。その結果、距離演算部 6 によって算出される距離に含まれる誤差を小さくすることができる。

40

【 0 1 3 3 】

また、本実施形態に係る測距装置 1 0 0 においても、上述の第 2 実施形態に係る測距装置 1 0 0（図 1 2 参照）と同様に、一方の計測チャンネル 2 0 の計測部 3 0 に入力される計測信号と、他方の計測チャンネル 2 0 の計測部 3 0 に入力される計測信号とで、入力タイミング（計測クロックに対する入力タイミング）をずらしている。これにより、一方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検出する遅延素子の検出段と、他方の計測チャンネル 2 0 の T D C 回路 2 において計測信号の立ち上がりを検

50

出する遅延素子の検出段とを変えている。

【0134】

その上で、距離決定部10は、各計測チャンネル20の距離演算部6が算出した対象物までの距離の平均値を、一の距離として出力する。この場合、一方の計測チャンネル20のTDC回路2において計測信号の立ち上がりを検出した遅延素子の検出段が大きくて算出結果に含まれる誤差が大きくなってしまった場合でも、他方の計測チャンネル20のTDC回路2において計測信号の立ち上がりを検出した遅延素子の検出段が小さくなり算出結果に含まれる誤差が小さくなる場合が期待できる。したがって、上記のように、距離決定部10において、各計測チャンネル20の距離演算部6が算出した対象物までの距離の平均値をとることで、誤差の影響を小さくすることができる。なお、入力タイミングをずらす各遅延部1の遅延量は、上述の実施形態と同様に、一方の計測チャンネル20のTDC回路2において遅延素子の前半の段で計測信号の立ち上がりを検出する場合に、他方の計測チャンネル20のTDC回路2において遅延素子の後半の段で計測信号の立ち上がりを検出するように、設定することが好ましい。

10

【0135】

このようにして、本実施形態に係る測距装置100によれば、キャリブレーション動作時と測定動作時との間における電圧降下量の変動による影響を軽減しつつ対象物までの距離を測定することができる。

【0136】

なお、図17に示した測距装置100において、距離決定部10は、複数の計測チャンネル20のうち、TDC回路2において計測信号の立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネル20が算出した距離を、一の距離として決定してもよい。この場合、補正部7bは、距離決定部10が決定した一の距離から、その一の距離を算出した計測チャンネル20の遅延部1の遅延量に対応する距離を減算すればよい。

20

【0137】

なお、図17に示したTDC装置50では、各計測チャンネル20が遅延部1を備えているが、図14に示したTDC装置50と同様に、いずれかの計測チャンネル20が遅延部1を備えていなくてもよい。

【0138】

また、図17に示したTDC装置50は2つの計測チャンネル20を備えているが、図14に示したTDC装置50と同様に、TDC装置50が3つ以上の計測チャンネル20を備えていてもよい。なお、3つ以上の計測チャンネル20を設ける場合についても、いずれかの計測チャンネル20が遅延部1を備えていなくてもよい。

30

【0139】

図17に示したTDC装置50では、対象物までの距離を算出するに際して、遅延部1における計測信号の遅延の影響を補正部7bによって除去しているが、上記遅延の影響の除去方法は上述の例に限定されない。例えば、図18に示すTDC装置50のように、遅延部1を備える各計測チャンネル20に補正部7aを設けてもよい。補正部7aは、図10で説明した補正部7aと同様に、時間演算部5で算出された計測信号の遅延時間を、遅延部1における計測信号の遅延量に応じて補正し、補正後の遅延時間を距離演算部6へ出力する。これにより、距離演算部6は、遅延部1における計測信号の遅延の影響を除去して、対象物までの距離を算出することができる。なお、詳細な説明は省略するが、図18に示した測距装置100において、距離決定部10は、各計測チャンネル20が算出した対象物までの距離の平均値を一の距離として出力してもよく、複数の計測チャンネル20のうち、TDC回路2において計測信号の立ち上がりエッジを検出した遅延素子の検出段が最も小さい計測チャンネル20が算出した距離を一の距離として出力してもよい。後述の図19に示す測距装置100においても同様である。

40

【0140】

また、例えば、図19に示すTDC装置50のように、遅延部1を備える各計測チャンネル20に補正部7bを設けてもよい。補正部7bは、図11で説明した補正部7bと同

50

様に、距離演算部 6 で算出された距離を、遅延部 1 における計測信号の遅延量に応じて補正し、補正後の距離を距離決定部 10 へ出力する。これにより、距離決定部 10 によって決定される一の距離は、遅延部 1 における計測信号の遅延の影響が除去されたものとなる。

【0141】

また、図 17 ~ 図 19 に示した測距装置 100 において、各計測部 30 の距離演算部 6 が、図 1 で説明した第 1 実施形態と同様に、特定の距離に位置付けられた基準物体からの反射光に係る計測信号に基づいて基準物体との距離（基準距離）を算出し、算出した基準距離に基づいて距離測定のゼロ点を設定し、設定されたゼロ点に基づいて対象物までの距離を算出してもよい。この場合には、補正部 7a, 7b は設けなくてよい。

【符号の説明】

【0142】

1 遅延部

2 TDC 回路

3 エッジ検出部

4 テーブル生成部

5 時間演算部

6 距離演算部

7a, 7b 補正部

8 入力部

9 遅延時間決定部

10 距離決定部

11 第 1 の遅延回路

12 第 2 の遅延回路

13 フリップフロップ列

14 同期化回路

20 計測チャンネル

30 計測部

50 TDC 装置

100 測距装置

101 投光部

102 受光部

103 光偏向部

104 光走査部

105 電源部

10

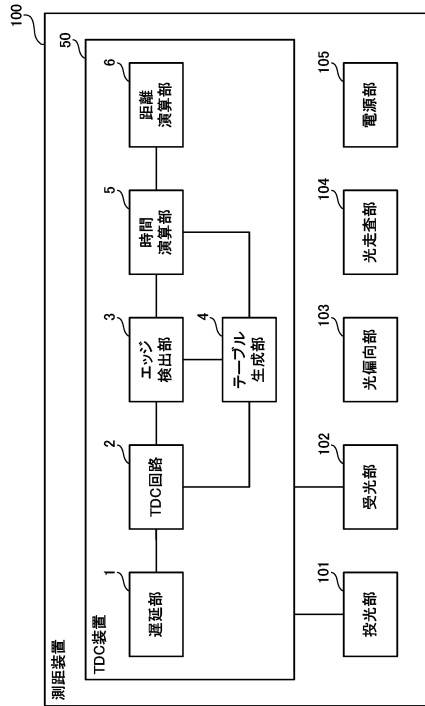
20

30

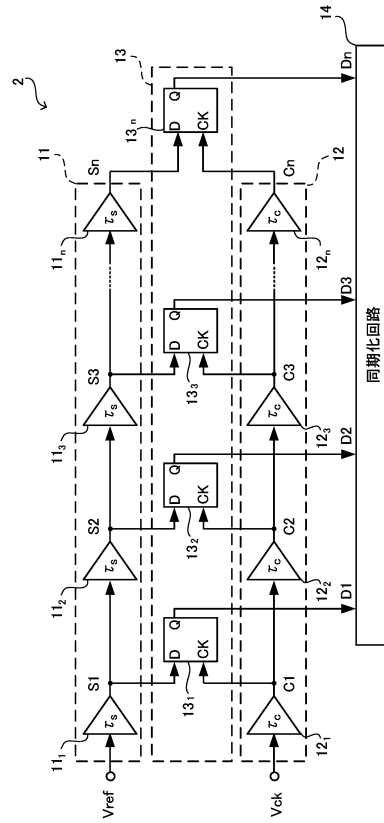
40

50

【図面】
【図 1】



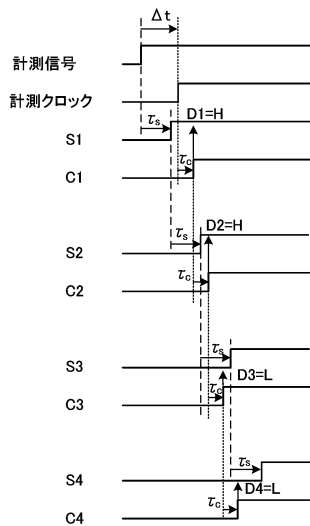
【図 2】



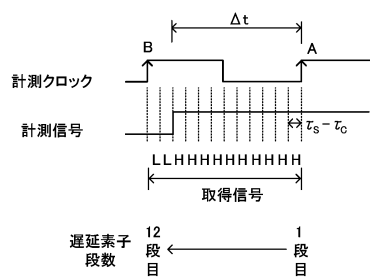
10

20

【図 3】



【図 4】

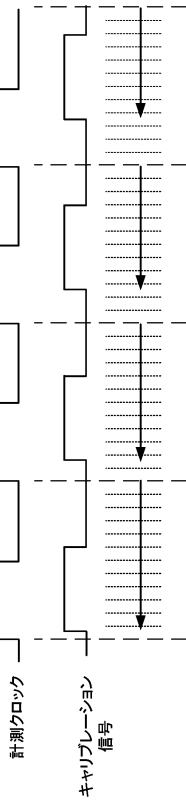


30

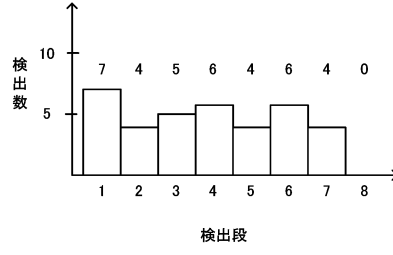
40

50

【図 5】



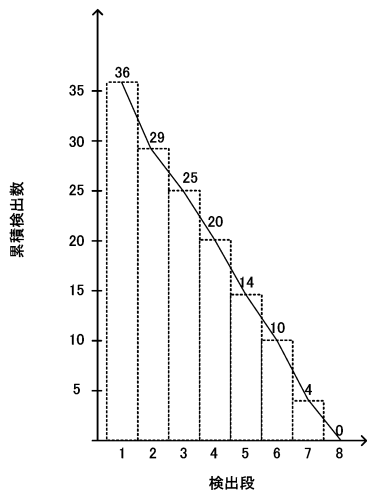
【図 6】



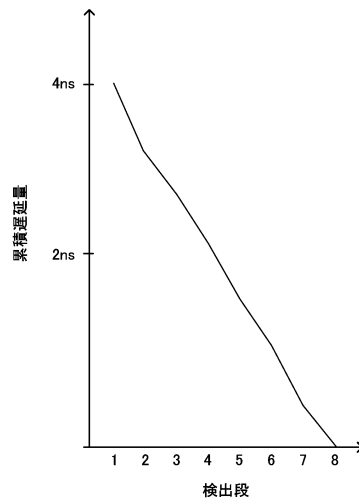
10

20

【図 7】



【図 8】

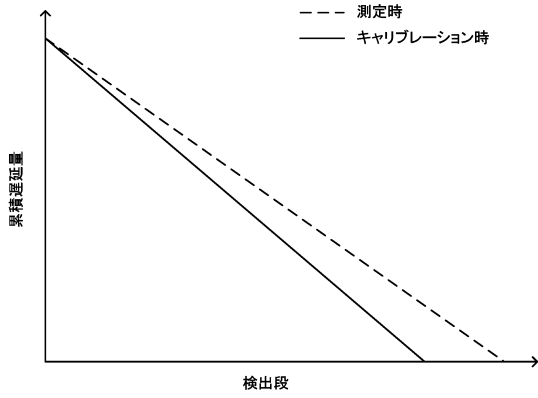


30

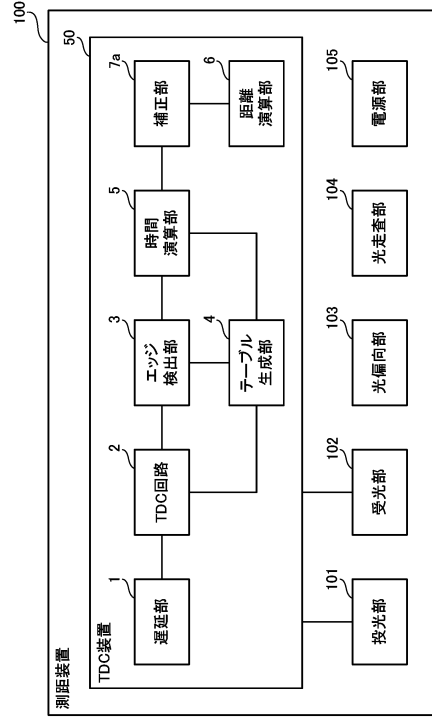
40

50

【図 9】



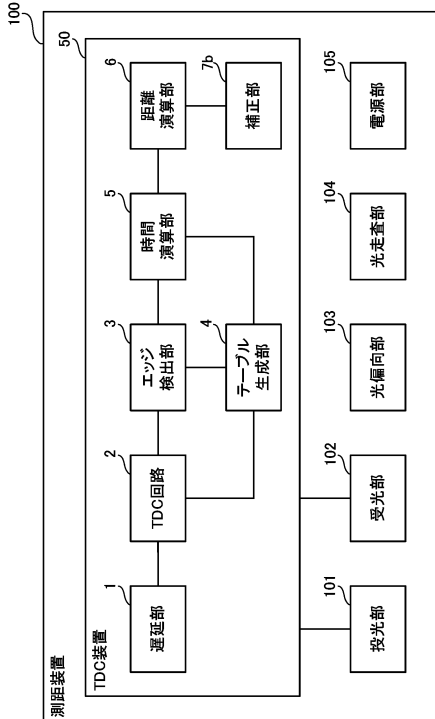
【図 10】



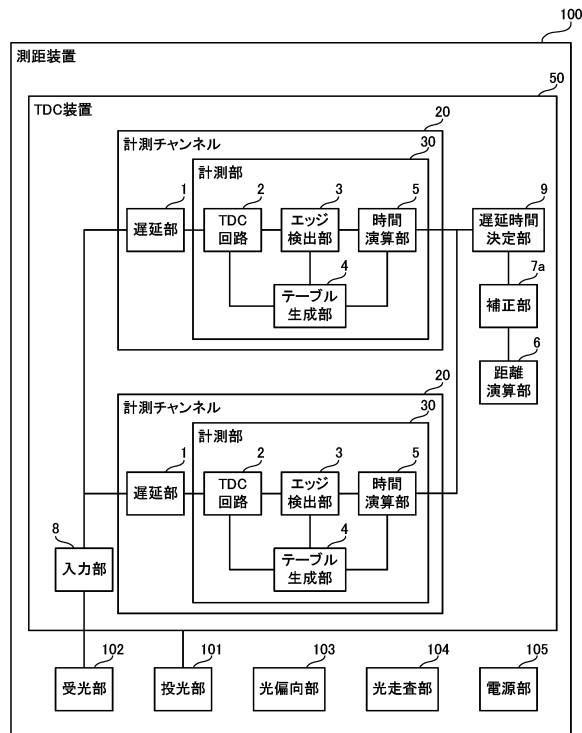
10

20

【図 11】



【図 12】

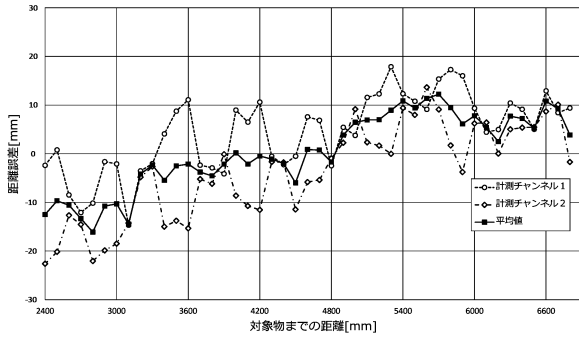


30

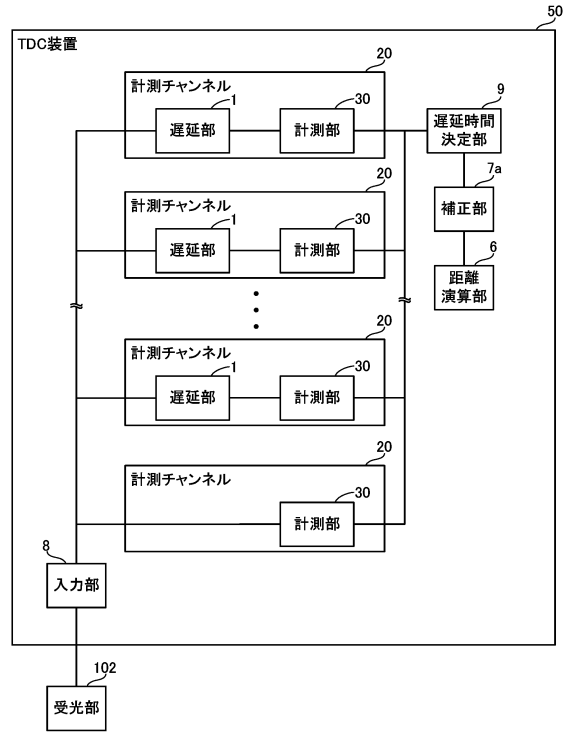
40

50

【図 13】



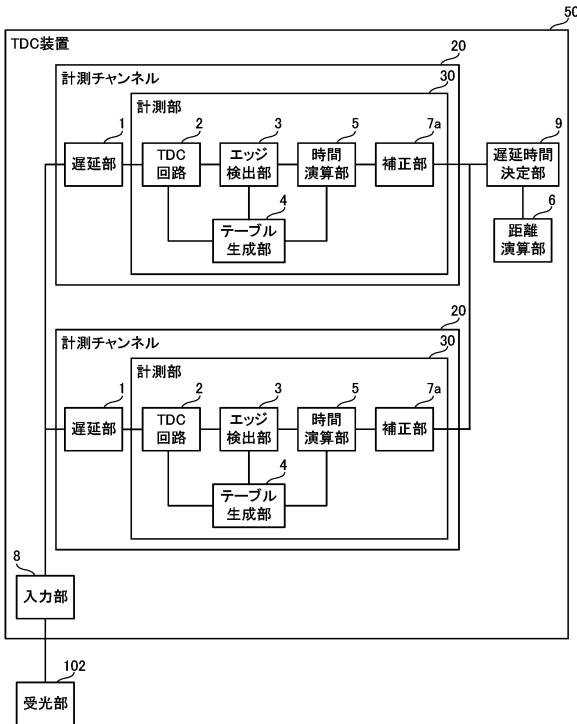
【図 14】



10

20

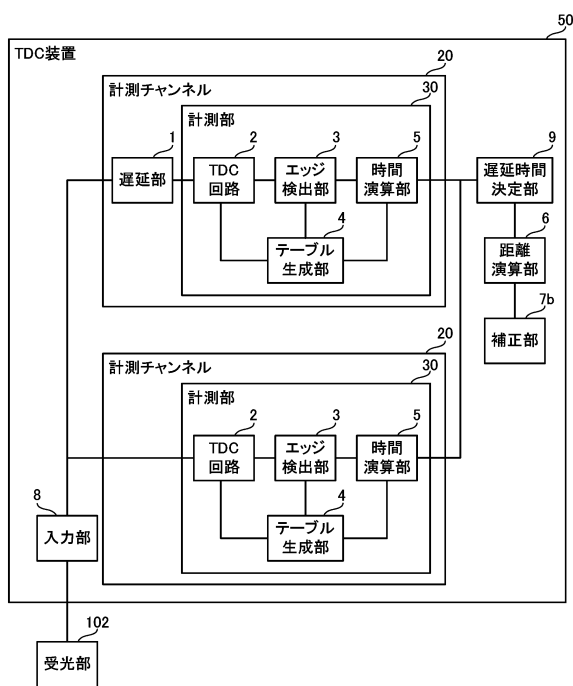
【図 15】



30

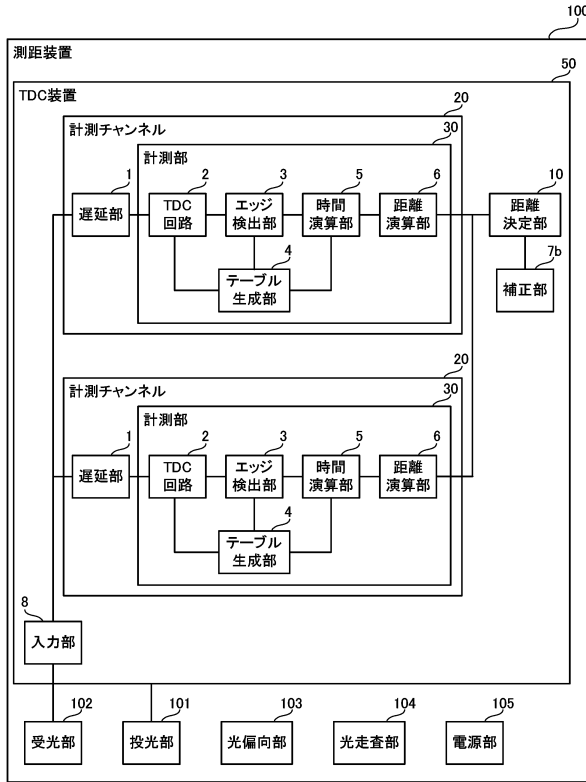
40

【図 16】

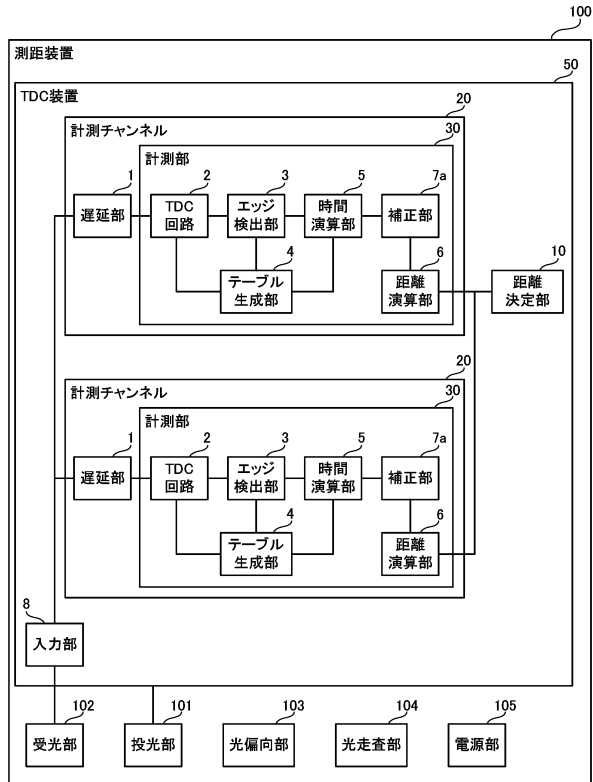


50

【図 17】



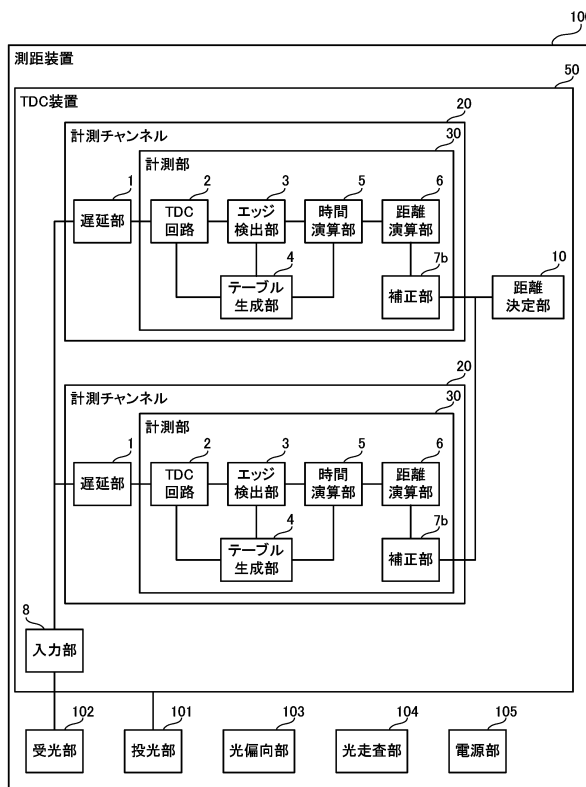
【図 18】



10

20

【図 19】



30

40

50

フロントページの続き

- (56)参考文献 特開 2019 - 49430 (JP, A)
特開 2019 - 27843 (JP, A)
特開 2019 - 161442 (JP, A)
米国特許出願公開第 2010 / 0141316 (US, A1)
- (58)調査した分野 (Int.Cl., DB名)
- G01S 7/48 - 7/51
G01S 17/00 - 17/95
G01C 3/00 - 3/32
H03K 5/14