



PATENTSCHRIFT 1 43 993

Wirtschaftspatent

Erteilt gemäß § 5 Absatz 1 des Änderungsgesetzes zum Patentgesetz

In der vom Anmelder eingereichten Fassung veröffentlicht

Int. Cl.³

(11) 143 993

(44) 17.09.80

3(51) H 03 K 13/02

(21) WP H 03 K / 210 252

(22) 29.12.78

(61) 140 528

(71) VEB Funkwerk Erfurt, DD

(72) Fiegenbaum, Wilfried, Dr. Dipl.-Ing.; Koch, Wolfgang, Dr. Dipl.-Ing., DD

(73) siehe (72)

(74) VEB Funkwerk Erfurt, Patentabteilung, 5000 Erfurt, Rudolfstraße 47

(54) Schaltungsanordnung zur Informationsübertragung in DA-Umsetzern

(57) Die Erfindung betrifft eine Schaltungsanordnung zur Informationsübertragung in DA-Umsetzern mit aufeinanderfolgender Pulsabstandsmodulation und -demodulation in Schutzschirmtechnik, vorzugsweise mit interner Kennlinienkorrektur und Mehrfach-DA-Umsetzung. Ziel der Erfindung ist bei reduziertem Schaltungsaufwand eine Erhöhung der zu übertragenden Informationen zwischen den außer- und innerhalb eines Schutzschirms befindlichen Teilen dieser DA-Umsetzer, ohne die DA-Umsetzung zu beeinträchtigen. Die Aufgabe, durch Ausgestaltung der erfindungsgemäßen Schaltungsanordnung des Hauptpatentes den Kodierungs- und Dekodierungsaufwand zur Informationsübertragung zu reduzieren oder die Übertragung weiterer Informationen zu ermöglichen, wird durch eine Pulsabstandsmeßeinrichtung gelöst, die den Übertragungsstrecken gemäß Hauptpatent analogseitig nachgeschaltet ist. Nach Erscheinen eines gemeinsamen Anfangsimpulses mehrerer Pulsabstände wird ein Taktimpulzzähler ausgelöst und bei jedem nachfolgenden Endimpuls der entsprechende Teildigitalwert in einem zugehörigen Speicher übernommen. Danach folgt eine Dekodierung der gespeicherten Informationen für verschiedene Steuerzwecke.



2 1 0 2 5 2 - 1 -

Titel der Erfindung

Schaltungsanordnung zur Informationsübertragung
in DA-Umsetzern

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zur Informationsübertragung in Digital-Analog (DA)-Umsetzern mit aufeinanderfolgender Pulsabstandsmodulation und -demodulation in Schutzschirmtechnik, vorzugsweise mit wiederholter interner Kennlinienkorrektur und mit Mehrfach-DA-Umsetzung nach Patent WP 140 528. Sie wird vor allem in Geräten der elektronischen Meßtechnik angewendet, z.B. in digital einstellbaren Präzisionsspannungsquellen oder in Mehrzyklus-AD-Umsetzern.

Charakteristik der bekannten technischen Lösungen

In der Erfindung gemäß Hauptpatent ist die Aufgabe gelöst worden, eine Schaltungsanordnung zu schaffen, die es ermöglicht, über nur drei Übertragungskanäle zwischen dem außerhalb eines Schutzschirms befindlichen Teil (Digitalteil) und dem innerhalb eines Schutzschirms befindlichen Teil (Analogteil) eines DA-Umsetzers mit

aufeinanderfolgender Pulsmodulation und -demodulation eine größere Anzahl von Informationen zu übertragen, vorzugsweise zur Steuerung von internen Kennlinienkorrekturen und zur Übertragung von mehreren Pulsabstandsinformationen (Mehrfach-DA-Umsetzung).

Dazu besteht diese Schaltungsanordnung im wesentlichen aus einem Digitalwertschalter zur Umschaltung zwischen einem digitalen Sollwert eines Sollwertspeichers und einem digitalen Eingangswert, aus einer fest kodierten ersten Übertragungsstrecke, die eingangsseitig mit Ausgängen für zeitverschobene Taktimpulsfolgen eines Taktgenerators verbunden ist, aus einer durch Variation der Impulsamplitude bzw. -polarität und/oder der Anzahl nachgesetzter Impulse und/oder das Einschieben zusätzlicher zeitverschobener Impulse kodierten zweiten Übertragungsstrecke, die eingangsseitig mit einem Ausgang für einen Anfangsimpuls eines Pulsabstandsmodulators und ausgangseitig mit mehreren Pulsabstandsdemodulatoren verbunden ist, und aus einer durch Variation der Impulsamplitude bzw. -polarität kodierten dritten Übertragungsstrecke. Die erste, zweite und dritte Übertragungsstrecke enthalten jeweils einen ersten, zweiten bzw. dritten Kodierer für digitalseitige Informationssignale, einen durch den Schutzschirm führenden ersten, zweiten bzw. dritten Übertragungskanal und einen ersten, zweiten bzw. dritten Dekodierer für analogseitige Informationssignale. Digitalseitig ist der Pulsabstandsmodulator mit seinen Eingängen an dem Digitalwertschalter und mit Ausgängen für Endimpulse, die hinsichtlich ihres zeitlichen Abstandes zum Anfangsimpuls Teildigitalwerten des digitalen Soll- oder Eingangswertes proportional sind und deren Anzahl gleich der Anzahl der Pulsabstandsdemodulatoren ist, an einem Multiplexer angeschlossen, der sich am Anfang der dritten Übertragungsstrecke befindet und der bezüglich seiner zeitverschachtelnden Takteingänge mit

- 5 -

den Ausgängen des Taktgenerators und ausgangsseitig mit dem dritten Kodierer verbunden ist. Analogseitig folgt dem dritten Dekodierer ein Demultiplexer, der sich am Ende der dritten Übertragungsstrecke befindet und der bezüglich seiner Takteingänge mit Ausgängen des ersten Dekodierers und ausgangsseitig mit den Pulsabstandsdemodulatoren verbunden ist. Mindestens einer der Pulsabstandsdemodulatoren ist mit einem der Ausgänge des ersten Dekodierers verbunden.

Der Pulsabstandsmodulator erzeugt entsprechend den für die Mehrfach-DA-Umsetzung erforderlichen Teildigitalwerten mehrere Pulsabstände mit einem gemeinsamen Anfangsimpuls und den dazu-gehörigen Endimpulsen. Die Teildigitalwerte sind jeweils einige Stellen eines vielstelligen umzusetzenden digitalen Eingangswertes oder eines für die wiederholte Kennlinienkorrektur des DA-Umsetzers notwendigen digitalen Sollwertes. Der Anfangsimpuls wird über die zweite, die Endimpulse werden über die dritte und die erforderlichen Taktimpulse über die erste Übertragungsstrecke durch den Schutzschirm übertragen. Im zweiten bzw. dritten Kodierer werden die für die Mehrfach-DA-Umsetzung und die Kennlinienkorrektur erforderlichen Informationssignale in die zweite bzw. dritte Übertragungsstrecke eingespeist. Analogseitig werden im zweiten bzw. dritten Dekodierer die Informationssignale und der Anfangs- bzw. die Endimpulse, die in dem Pulsabstandsdemodulatoren zu analogen Teilgrößen umgewandelt werden, zurückgewonnen.

Der hohe Aufwand für Kodierer und Dekodierer zur Realisierung solcher komplizierter Funktionen - beispielsweise der wiederholten internen Kennlinienkorrektur - und die Tatsache, daß weitere Informationen für andere Steuerzwecke (beispielsweise Bereichswahl und Filterumschaltung) nur über zusätzliche Übertragungskanäle übertragbar sind,

sind bei der Schaltungsanordnung gemäß Hauptpatent von Nachteil; denn mit zunehmender Anzahl der Übertragungskanäle durch den Schutzschirm vergrößern sich die Störeinflüsse, und die Gleichtaktunterdrückung sowie die Genauigkeit der DA-Umsetzung werden beeinträchtigt. Nachteilig ist auch der zusätzliche Schaltungsaufwand.

Ziel der Erfindung

Ziel der Erfindung ist bei reduziertem Schaltungsaufwand die Erhöhung der Anzahl zu übertragender Informationen zwischen den außer- und innerhalb eines Schutzschirms befindlichen Teilen eines DA-Umsetzers, ohne dabei die Gleichtaktunterdrückung und die Genauigkeit zu beeinträchtigen.

Darlegung des Wesens der Erfindung

Es ist Aufgabe der Erfindung, in Ausgestaltung der Erfindung nach Patent

WP 140 528

eine Schaltungsanordnung mit nur drei Übertragungskanälen durch den Schutzschirm eines DA-Umsetzers mit aufeinanderfolgender Mehrfach-Pulsabstandsmodulation und -demodulation zu schaffen, wobei die Schaltungsanordnung gegenüber derjenigen des Hauptpatentes einen geringeren Aufwand für die Kodierung und Dekodierung zu übertragender Informationssignale, die vorzugsweise zur Steuerung von internen Kennlinienkorrekturen dienen, aufweist und/oder die Übertragung weiterer Informationssignale ermöglicht.

Erfindungsgemäß wird die Aufgabe in einer Schaltungsanordnung zur Informationsübertragung in DA-Umsetzern in Schutzschirmtechnik und mit aufeinanderfolgender Pulsabstandsmodulation und -demodulation, vorzugsweise bei

wiederholter interner Kennlinienkorrektur und Mehrfach-DA-Umsetzung, im wesentlichen bestehend aus einem Digitalwertschalter zur Umschaltung zwischen einem digitalen Eingangs- und Sollwert, einem Taktgenerator, einem Pulsabstandsmodulator, mehreren Pulsabstandsdemodulatoren sowie einer ersten, zweiten und dritten Übertragungsstrecke zur Übertragung von zeitverschobenen Taktimpulsfolgen, von Informationssignalen sowie von Anfangs- und Endimpulsen, wobei letztere in ihrem zeitlichen Abstand zu einem gemeinsamen Anfangsimpuls Teildigitalwerten proportional sind, dadurch gelöst, daß den Übertragungsstrecken eine Pulsabstandsmeßeinrichtung nachgeschaltet ist, die aus einer speichernden Verriegelungsschaltung, einem Zähler, Speichern und einer Dekodierschaltung besteht. Die Verriegelungsschaltung hat einen ersten Eingang für den Anfangsimpuls und einen Ausgang, der mit dem Löscheingang des Zählers verbunden ist. Eine der zeitverschobenen Taktimpulsfolgen liegt an dem Takteingang des Zählers, dessen Überlaufausgang mit einem zweiten Eingang der Verriegelungsschaltung verbunden ist und dessen Datenausgänge mit den Dateneingängen der Speicher verbunden sind. Die Datenausgänge der Speicher für die Teildigitalwerte sind an die Eingänge der Dekodierschaltung angeschlossen. Diese besitzt wiederum Ausgänge für Informationssignale zu Steuerzwecken. Der Ladeeingang jedes Speichers ist mit je einem Ausgang der dritten Übertragungsstrecke für einen der Endimpulse verbunden. Schließlich ist je ein Eingang zur Aktivierung jedes Speichers und der Dekodierschaltung an einem Ausgang der zweiten bzw. dritten Übertragungsstrecke für ein spezielles Informationssignal, welches vorzugsweise die interne Kennlinienkorrektur kennzeichnet, angeschlossen.

Durch einen Anfangsimpuls wird durch Setzen der speichernden Verriegelungsschaltung der Zähler zum Zählen der Taktimpulse freigegeben. Bei Erscheinen eines zugehörigen Endimpulses am Ladeeingang des entsprechenden Speichers wird der momentane Zählerstand, der gleich dem zugehörigen Teildigitalwert ist, in diesen Speicher übernommen; aber nur, wenn gleichzeitig ein spezielles Informationssignal, welches vorzugsweise die Korrekturphase kennzeichnet, vorhanden ist. Nach Erscheinen aller Endimpulse stehen alle Teildigitalwerte des Sollwertes an den Ausgängen der Speicher zur Verfügung. Diese Teildigitalwerte werden - aber nur bei Vorhandensein des obengenannten speziellen Informationssignals - in der Dekodierschaltung zu einem Informationssignal dekodiert, welches ausgangsseitig für Steuerzwecke zur Verfügung steht. Nach weiteren Taktimpulsen gelangt der Zähler zum Überlauf, wodurch die Verriegelungsschaltung zurückgestellt wird, was wiederum ein Löschen des Zählerinhalts und Sperrung des Zählers bis zum nächsten Anfangsimpuls bewirkt.

Zur Übertragung zusätzlicher Informationssignale ist es zweckmäßig, daß ein oder mehrere gleichartige, zusätzliche Speicher in gleicher Weise hinsichtlich ihrer Dateneingänge und -ausgänge wie die anderen Speicher angeordnet sind. Der Ladeeingang jedes zusätzlichen Speichers ist mit je einem Ausgang der zweiten bzw. dritten Übertragungsstrecke für je einen zusätzlichen Steuerimpuls verbunden. Der zeitliche Abstand vom Anfangsimpuls zu jedem zusätzlichen Steuerimpuls ist einem ihm jeweils zugeordneten, nur für Steuerzwecke dienenden, zusätzlichen Teildigitalwert proportional.

Wenn die während des Vorhandenseins des speziellen Informationssignals zur Kennzeichnung der Korrekturphase

zu übertragenden Teildigitalwerte fest vorgegeben sind, brauchen nur die den betreffenden Teildigitalwert kennzeichnenden Bits der Dekodierschaltung zugeführt zu werden. Sind in diesem Falle der höchste Teildigitalwert bzw. die höchsten Teildigitalwerte wesentlich höher als der zweithöchste Teildigitalwert bzw. die zweithöchsten Teildigitalwerte, ist es zur Senkung des Zähler- und -Speicheraufwandes vorteilhaft, daß die Kapazität des Zählers nur dem größten der zweithöchsten Teildigitalwerte genügt und der Ausgang der Verriegelungsschaltung mit dem Dateneingang für das höchstwertige Bit jedes Speichers verbunden ist.

Die erfindungsgemäße Lösung hat gegenüber dem Hauptpatent den Vorteil, daß durch die Verwendung einer Pulsabstandsmeßeinrichtung der Aufwand zur Kodierung und Dekodierung der zu übertragenden Informationssignale reduziert wird und/oder daß weitere Informationssignale übertragen werden können. Dabei entsteht keine Beeinträchtigung der Gleichtaktunterdrückung und der Genauigkeit der DA-Umsetzung.

Ausführungsbeispiel

Die Erfindung soll nachstehend an einem Ausführungsbeispiel näher erläutert werden. In der zugehörigen Zeichnung ist das Blockschaltbild einer erfindungsgemäßen Pulsabstandsmeßeinrichtung zur Informationsübertragung in DA-Umsetzern dargestellt.

Die Zeichnung zeigt eine Pulsabstandsmeßeinrichtung mit einer speichernden Verriegelungsschaltung 1, einem Zähler 2, einem ersten, zweiten und dritten Speicher 3, 4, und 5 sowie einer Dekodierschaltung 7. Die parallel geschalteten Dateneingänge der Speicher 3, 4 und 5 sind

mit den Datenausgängen des Zählers 2 und die Datenausgänge der Speicher 3, 4 und 5 - beispielsweise zur Abgabe von kodierten Teildigitalwerten D_1 , D_2 und D_3 - sind mit den Dateneingängen der Dekodierschaltung 7, welche Ausgänge für Informationssignale I_n zu Steuerzwecken besitzt, verbunden. Die Speicher 3, 4 und 5 sowie die Dekodierschaltung 7 werden zusätzlich von einem speziellen Informationssignal I_k , welches als Steuerungssignal für die Kennlinienkorrektur dient, über je einen Aktivierungseingang gesteuert. Der Zählerstand wird - nur bei vorhandenem Informationssignal I_k - mit einem ersten Endimpuls k_1 in den ersten Speicher 3, mit einem zweiten Endimpuls k_2 in den zweiten Speicher 4 und mit einem dritten Endimpuls k_3 in den dritten Speicher 5 übernommen. Die Endimpulse k_1 , k_2 und k_3 werden dazu den entsprechenden Ladeeingängen der Speicher 3, 4 und 5 zugeführt. Nach einem Anfangsimpuls z an einem ersten Eingang der Verriegelungsschaltung 1 verschwindet ein Löschsignal $Lö$ an ihrem Ausgang und damit am Löschein- gang des Zählers 2, wodurch dieser für die Taktimpulsfolge $u(t)$ an seinem Takteingang aktiviert wird. Der danach bei Null beginnende Zählvorgang im Zähler 2 erreicht bis zum Erscheinen des Endimpulses k_1 , k_2 bzw. k_3 jeweils den Wert, der zum zeitlichen Abstand zwischen dem Anfangsimpuls z und dem Endimpuls k_1 , k_2 bzw. k_3 und damit zum Teildigitalwert D_1 , D_2 bzw. D_3 proportional ist und mit dem Endimpuls k_1 , k_2 bzw. k_3 in den Speicher 3, 4 bzw. 5 übernommen wird. Nach einem Überlaufimpuls $Ü$ am Überlaufausgang des Zählers 2 und damit an einem zweiten Eingang der Verriegelungsschaltung 1 wird durch das an ihrem Ausgang entstehende Löschsignal $Lö$ der Zähler 2 über seinem Löschein- gang wieder auf Null zurückgesetzt und bezüglich der am Takteingang anliegenden Taktimpulse $u(t)$ passiviert. Die Schaltungsanordnung kann erst mit einem neuen Anfangsimpuls z wieder entriegelt und damit zur Pulsabstandsmessung gestartet werden.

- 7 -

Zur Übertragung zusätzlicher Informationssignale, welche beispielsweise die Bereichswahl und/oder die Filterumschaltung betreffen können, ist ein gleichartiger, zusätzlicher Speicher 6 in gleicher Weise hinsichtlich seiner Datenein- und -ausgänge wie die anderen Speicher 3, 4, 5 angeordnet (in der Zeichnung gestrichelt dargestellt). Ein dem Ladeeingang des zusätzlichen Speichers 6 zugeführter zusätzlicher Steuerimpuls s wird digitalseitig durch ein zusätzlich zu übertragendes Informationssignal gesteuert und über die zweite oder dritte Übertragungsstrecke in den Analogteil übertragen. Dort wird in der in der Zeichnung gezeigten Schaltungsanordnung mit Hilfe des zusätzlichen Speichers 6 der Abstand zwischen Anfangsimpuls z und dem zusätzlichen Steuerimpuls s in bekannter Weise gemessen und das zusätzliche Informationssignal als zusätzlicher Teildigitalwert D_s wiedergewonnen und in der Dekodierschaltung 7 ausgewertet.

Wenn die von der Pulsabstandsmeßeinrichtung zu erkennenden Teildigitalwerte D_1, D_2, D_3 und D_s festvorgegebene Werte sind, brauchen nur die jeweils kennzeichnenden Bits dieser Teildigitalwerte in die Speicher 3, 4, 5 und 6 übernommen zu werden, was dann zu einer beträchtlichen Senkung der Speicherkapazitäten führen kann. Sind in diesem Falle der höchste Teildigitalwert bzw. die höchsten Teildigitalwerte D_1, D_2, D_3 bzw. D_s wesentlich höher als der zweithöchste Teildigitalwert bzw. die zweithöchsten Teildigitalwerte D_1, D_2, D_3 bzw. D_s , ist es für eine beträchtliche Senkung der Kapazität des Zählers 2 vorteilhaft, daß dessen Kapazität nur dem größten der zweithöchsten Teildigitalwerte D_1, D_2, D_3 und D_s genügt. Der höchste Teildigitalwert bzw. die höchsten Teildigitalwerte D_1, D_2, D_3 bzw. D_s werden dann durch Vorhandensein des Löschsignals $Lö$ zum Zeitpunkt der Speicherübernahme signalisiert. Dazu ist der Ausgang der Verriegelungsschaltung 1 mit dem Dateneingang für das höchstwertige Bit jedes Speichers 3, 4, 5 und 6 verbunden.

Die Schaltungsanordnung dieses Ausführungsbeispiels besitzt den Vorteil, daß durch bloßes Hinzufügen weiterer Speicher weitere Pulsabstände gemessen und somit weitere Informationssignale dekodiert werden können. Damit ist die Übertragung weiterer, die Korrektur betreffender Informationssignale bei DA-Umsetzern mit Mehrfach-Pulsabstandsmodulation und -demodulation sowie zusätzlicher Informationssignale mit minimalem Schaltungsaufwand und ohne zusätzliche Übertragungstrecken möglich.

Erfindungsanspruch

1. Schaltungsanordnung zur Informationsübertragung in DA-Umsetzern mit Schutzschirm zwischen Digital- und Analogteil und mit aufeinanderfolgender Pulsabstandsmodulation und -demodulation, vorzugsweise bei wiederholter interner Kennlinienkorrektur und Mehrfach-DA-Umsetzung, im wesentlichen bestehend aus einem Digitalwertspeicher zur Umschaltung zwischen einem digitalen Eingangs- und Sollwert, einem Taktgenerator, einem Pulsabstandsmodulator, mehreren Pulsabstands-demodulatoren sowie einer ersten, zweiten und dritten Übertragungsstrecke zur Übertragung von zeitverschobenen Taktimpulsfolgen, von Informationssignalen sowie von Anfangs- und Endimpulsen, wobei letztere in ihrem zeitlichen Abstand zu einem gemeinsamen Anfangsimpuls Teildigitalwerten proportional sind, nach Patent

WP 140 528, , gekennzeichnet dadurch, daß den Übertragungsstrecken eine Pulsabstandsmeßeinrichtung, bestehend aus einer speichernden Verriegelungsschaltung (1), einen Zähler (2), Speichern (3; 4; 5) und einer Dekodierschaltung (7), nachgeschaltet ist, daß die Verriegelungsschaltung (1) einen ersten Eingang für den Anfangsimpuls (z) hat und sie ausgangsseitig mit dem Löscheingang des Zählers (2) verbunden ist, daß eine der zeitverschobenen Taktimpulsfolgen $(u(t))$ an dem Takteingang des Zählers (2) anliegt, dessen Überlaufausgang mit einem zweiten Eingang der Verriegelungsschaltung (1) verbunden ist und dessen Datenausgänge mit den Dateneingängen der Speicher (3; 4; 5) verbunden sind, daß die Datenausgänge der Speicher (3; 4; 5) für die Teildigitalwerte $(D_1; D_2; D_3)$ an die Eingänge der Dekodierschaltung (7) angeschlossen sind, welche Ausgänge für Informationssignale (I_n) für Steuerzwecke besitzt, daß der Ladeeingang jedes Speichers (3; 4; 5) mit je einem Ausgang

der dritten Übertragungsstrecke für einen der Endimpulse (k_1 ; k_2 oder k_3) verbunden ist und daß je ein Eingang zur Aktivierung jedes Speichers (3; 4; 5) und der Dekodierschaltung (7) an einem Ausgang der zweiten bzw. dritten Übertragungsstrecke für ein spezielles Informationssignal (I_k), vorzugsweise die interne Kennlinienkorrektur kennzeichnend, angeschlossen ist.

2. Schaltungsanordnung nach Punkt 1, gekennzeichnet dadurch, daß ein oder mehrere gleichartige, zusätzliche Speicher (6) in gleicher Weise hinsichtlich ihrer Dateneingänge und -ausgänge wie die Speicher (3; 4; 5) angeordnet sind, wobei der Ladeeingang jedes zusätzlichen Speichers (6) mit je einem Ausgang der zweiten und/oder dritten Übertragungsstrecke für je einen zusätzlichen Steuerimpuls (s) verbunden ist und der zeitliche Abstand vom Anfangsimpuls (z) zu jedem zusätzlichen Steuerimpuls (s) einem ihm jeweils zugeordneten, nur für Steuerzwecke dienenden zusätzlichen Teildigitalwert (D_s) proportional ist.
3. Schaltungsanordnung nach Punkt 1 und 2, gekennzeichnet dadurch, daß die Kapazität des Zählers (2) nur dem größten der zweithöchsten Teildigitalwerte (D_1 ; D_2 ; D_3 ; D_s) genügt und der Ausgang der Verriegelungsschaltung (1) mit dem Dateneingang für das höchstwertige Bit jedes Speichers (3; 4; 5; 6) verbunden ist.

Hierzu 1 Seite Zeichnung

