

399232

399232

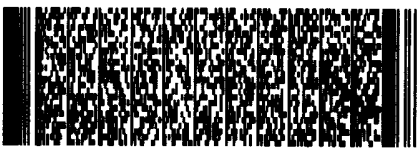
公告本

申請日期： 87.8.7	案號： 87113867
類別： H01L21/02	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	具有平坦表面之半導體裝置及其製造方法
	英文	
二、 發明人	姓名 (中文)	1. 山田直人 2. 吉田直之 3. 木村篤史
	姓名 (英文)	1. 2. 3.
	國籍	1. 日本 2. 日本 3. 日本
	住、居所	1. 日本國東京都港區芝五丁目7番1號 2. 日本國東京都港區芝五丁目7番1號 3. 日本國東京都港區芝五丁目7番1號
三、 申請人	姓名 (名稱) (中文)	1. 日本電氣股份有限公司
	姓名 (名稱) (英文)	1. 日本電氣株式會社
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都港區芝五丁目7番1號
	代表人 姓名 (中文)	1. 金子尚志
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

1997/08/29 9-234385

有

有關微生物已寄存於

寄存日期

寄存號碼



五、發明說明 (1)

發明背景

1. 發明之領域

本發明係有關於一半導體裝置 (例如: 動態RAM) 之結構及其製造方法。

2. 相關技藝之說明

現今SOG (SPIN on GLASS) 層被用來使得半導體裝置具有平坦表面。SOG層是經由所送入的SOG物質, 在旋轉的半導體晶圓表面上, 從半導體晶圓中心流至周邊所形成的。此外, 由於整合的緣故, 多層內層絕緣層結構被使用, 在此一結構中金屬導線層是被用以避免多層絕緣層的邊緣處發生相互剝落的現象。參考圖4A到4H將說明利用SOG層及金屬導線層之裝置。

圖4A到4H為說明相關技藝的半導體裝置製程之截面圖。如圖4A所示, 例如藉選擇性氧化法 (LOCOS: Local Oxidation of Silicon), 使一場氧化層2形成於晶片區13, 為產生在基底1表面上的元件形成區。切割道區12為一能將半導體晶圓切開成為晶片之必要切割區。

場氧化層2形成後, 接著如圖4B到4D所示, 為了要覆蓋整個基底1而其上有已形成之場氧化層2, 藉CVD法繼續形成內層絕緣層3到5。雖然在此並未提及形成在各個內層絕緣層之間的導線層及元件層, 其後如圖4E所示, 一阻抗被加到整個表面, 並經曝光及顯影而形成一阻抗圖案6, 之後, 利用阻抗圖案6作罩子將內層絕緣層3到5以蝕刻處理, 以至於形成一開口部7及內層絕緣層3'到5'之圖案。



五、發明說明 (2)

在形成開口部7及除去阻抗圖案6之後，接著如圖4F所示，藉由濺鍍法將金屬鋁 (Al) 放置在整個表面上，再被RIE (reactive Ion Etching) 以選擇性蝕刻處理後而形成金屬導線層8，所形成的金屬導線層8是為了避免各個內層絕緣層3'到5'之末端部脫落，其後如圖4G所示，一絕緣層9 (例如一氧化物層) 經CVD法而形成以便能覆蓋整個表面。

在形成絕緣層9之後，接著如圖4H所示，藉旋轉覆蓋法在整個表面形成一SOG (SPIN on GLASS) 層10。在圖中，當此SOG層被所用之矽二氧化物形成時，箭頭記號Z表示一矽二氧化物流 (此一矽二氧化物流從此將被認為是SOG流)，接著利用SOG層及氧化層的選擇比，經回蝕刻 (etch-back) 處理後，表面平坦化即被完成。

近年來，為了增加半導體裝置 (如動態RAM) 之整合程度，元件已被放置在晶片區之外圍部分，而此處在已往是不被視為元件區。舉例說，如圖5A和5B所述，一貫穿洞200試著在外圍部之內層絕緣層3到5處形成。因此，該製造方法存在以下的問題。

在這製造方法中，當金屬導線層形成後，使能覆蓋位於晶片區整個周圍上的內層絕緣層之末端部分，而SOG層10是用旋轉覆蓋法所形成。在此，因為形成金屬導線層所在之周圍部分較高，所以SOG流是被步階部分所阻隔。如圖5A和5B所示，在金屬導線層的角落附近聚積了厚的SOG (其意思是，當矽二氧化物被用來形成SOG層時，也就聚



五、發明說明 (3)

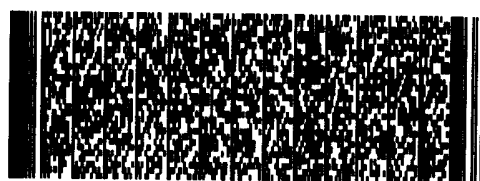
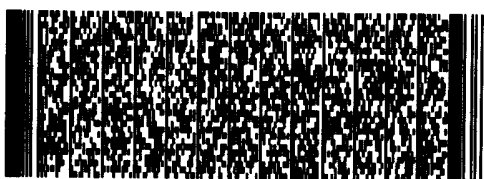
積了厚的矽二氧化物)，以致於形成一SOG窪坑。如果形成了SOG窪坑100，平坦化被損害亦可能發生，只因SOG窪坑100沒有完全被蝕刻回去及平坦化之表面仍有其殘留。此外，當SOG窪坑100未能完全地被蝕刻回去及一些腫塊殘留，由接觸洞200所形成的貫穿洞為了能和其下的導線層相接觸，而此貫穿洞不能完全地被打開以及未能和導線層有適當的接觸。

發明概要

本發明之目的在於提供一半導體裝置及其製造方法，此方法可以避免SOG在金屬導線層的角落附近形成厚的聚積，而此金屬導線層被用來防止位於晶片邊緣的多層內層絕緣層之邊緣剝落。

本發明之半導體裝置，包括：一半導體基底；一內層絕緣層，形成於該半導體基底之上；以及一金屬導線層，形成是為了覆蓋於該半導體基底之元件形成區外圍上的該內層絕緣層之末端，該金屬導線層擁有至少一個切口部形成於該元件形成區的角落附近。

本發明之半導體裝置，包括：一半導體基底，擁有至少一個凹陷位於元件形成區的角落附近；一第一內層絕緣層，在該半導體基底的該元件形成區之上形成；一第二內層絕緣層，形成以覆蓋從該元件形成區上的該第一內層絕緣層到因凹陷所露出的該半導體基底；以及一金屬導線層，覆蓋著該第二內層絕緣層的末端，該金屬導線層擁有一形成於凹陷內的第二內層絕緣層之末端部。



五、發明說明 (4)

本發明之半導體裝置的製造方法，包括下列步驟：

形成至少一層內層絕緣層在半導體基底上，而此內層絕緣層有一末端部在半導體基底的元件形成區附近；

形成一金屬導線層，以便能覆蓋內層絕緣層的末端部，而此金屬導線層至少有一切口部在元件形成區的角落附近處；以及

藉旋轉覆蓋法形成一絕緣層在半導體基底表面，因此絕緣層之物質可經切口部流出。

本發明之半導體裝置的製造方法，包括下列步驟：

形成一場絕緣層於半導體基底表面之元件形成區；

形成第一內層絕緣層在場絕緣層上；

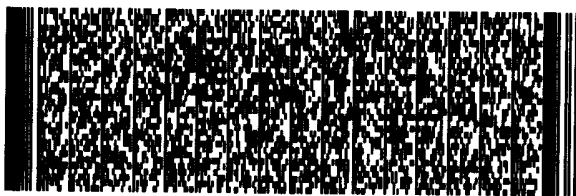
除去位於切割道區和元件形成區範圍附近的場絕緣層和第一內層絕緣層，為了形成一空穴在切割道區和元件形成區範圍附近；

形成第二內層絕緣層，以覆蓋自元件形成區至因空穴而露出的半導體基底表面；

形成一金屬導線層，以便能覆蓋內層絕緣層的末端部，此金屬導線層有一末端部在第二內層絕緣層上，而此第二內層絕緣層形成於因空穴而露出的半導體基底表面上；以及

形成一絕緣層在第二內層絕緣層及金屬導線層上。

本發明包括一切口部在金屬導線層的角落部分，當SOG層被旋轉覆蓋當作是絕緣層時，SOG流經切口部到切割道區。因此，SOG不會過度地累積在金屬導線層的角落附



五、發明說明 (5)

近處。

在本發明中，因為金屬導線層的步階部分由於凹陷部分而變小，造成凹陷部分在半導體元件形成區的角落邊緣處被形成，及金屬導線層在凹陷部之內層絕緣層有一末端部形成。當SOG層被旋轉覆蓋法所形成時，SOG則可能流至切割道區，因此，除去被金屬導線層之步階部所阻擋的SOG是可能的。

圖式之簡單說明

從以下與附圖相關之說明看來，以上所述及本發明之其他目的、優點和特徵將更明白，其中：

圖1A-1C所示為一根據本發明的第一實施例之半導體裝置的圖式，圖1A為一半導體裝置的角落附近之上視圖，圖1B是只取圖1A之A-A金屬導線層8的角落部分的截面圖，及圖1C是只取圖1A之B-B'部分的截面圖。

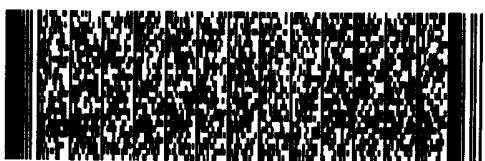
圖2所示為一根據本發明的第二實施例之半導體裝置的角落附近之上視圖。

圖3A到3I所示為根據本發明的第三實施例之半導體裝置的各個製造步驟之截面圖。

圖4A到4H所示為根據相關技藝之半導體裝置的各個製造步驟之截面圖。

圖5A和5B所示為說明相關技藝之半導體裝置的問題，圖5A是一相關技藝之半導體裝置的角落附近之上視圖，圖5B是只取圖5A之A-A'部分的截面圖。

較佳實施例之詳細說明



五、發明說明 (6)

圖1A到1C說明一本發明的第一實施例之半導體裝置。雖然此半導體裝置的基本製程相同於圖4A到4H所示之製程，當一金屬導線層8被形成以避免內層絕緣層3到5的剝落，切口部分14a及14b在金屬導線層8的角落附近被形成，如圖1A所示。切口部分14a及14b的形成是運用濺鍍法將金屬物質鋁 (Al) 放在整個表面上，再用RIE將其作選擇性蝕刻處理以形成金屬導線層8，而成為切口部14a及14b的所在位置亦同時被蝕刻。

如以上所述，在切口部14a及14b被形成於金屬導線層8的角落附近之後，SOG藉旋轉覆蓋法而被應用。在旋轉覆蓋時，SOG會經切口部14a及14b而流向切割道區12，切口部14a及14b的大小足以流出經切口部14a及14b的SOG層之物質，使得SOG層10有效地被弄平。切口部14a及14b使得消除過多位於金屬導線層8的角落附近之SOG成為可能，結果，在切口部14a及14b的位置上，一平坦SOG層10被形成，如圖1B及1C所示。關於此實施例，因平坦SOG層可被形成，所以在金屬導線層8的角落附近適當地形成一開口接觸洞（貫穿洞）是不成問題。

在該製程中，雖然金屬導線層8的一角落形成兩個切口部，而切口部的數量是不受限制的，因為只要SOG能夠流至切割道區的邊緣，所以SOG不至有厚的累積。舉例說，切口部的數量可能是一個，在另一方面，它只是一在金屬層的汲極洞。

圖2所示為本發明之半導體裝置的第二實施例。在這



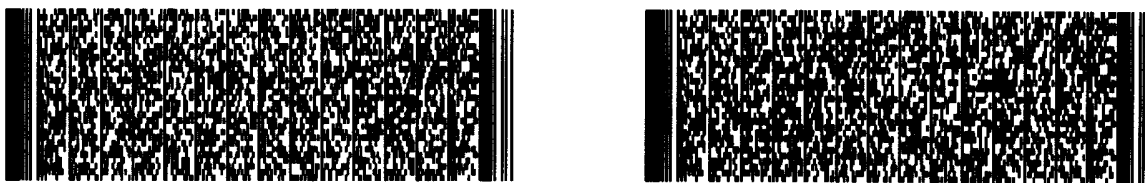
五、發明說明 (7)

實施例中，在金屬導線層8的角落直接地提供一切口部，因為SOG能夠有效地流至切割道區，所以SOG層能夠較平坦。用濺鍍法將金屬物質鋁(A1)放在整個表面上，再用RIE將其作選擇性蝕刻處理以形成金屬導線層8，此時金屬導線層8的角落同時被蝕刻而形成一切口部14'使得SOG流至切割道區的邊緣。

圖3A到3I所示為本發明之半導體裝置的第三實施例。如圖3A所示，一場氧化層22，為了可以隔離元件並經選擇性氧化(LOCOS)形成於基底21表面的晶片區33。為了將晶圓切開分成單獨的晶片，切割道區32是一必要之切割區。

場氧化層22被形成後，接著如圖3B所示，一內層絕緣層23，藉CVD法形成以便能覆蓋基底21的整個表面，接著如圖3C所示，一阻抗被加到基底的整個表面，並經曝光及顯影而形成一阻抗圖案26，利用阻抗圖案26作為罩子，將內層絕緣層23及場氧化層22蝕刻處理，在基底處形成一開口部27之凹陷(空穴)及形成圖案化之內層絕緣層23'和圖案化之場氧化層22'。

除去阻抗圖案26之後，接著如圖3D所示，一包含鎢之金屬矽化物層(silicide)，藉濺鍍法被放置後，再用RIE將其作選擇性蝕刻而形成一傳導層31，以便能覆蓋圖案化之內層絕緣層23'和圖案化之場氧化層22'的末端部。傳導層31完成了避免層22'及23'的末端部剝落之任務，其後如圖3E所示，內層絕緣層24及25，藉CVD法連續地被形成以



五、發明說明 (8)

便能覆蓋基底的整個表面。雖然在此並未提及形成在各個內層絕緣層23到25之間的導線層及基本電極。

接著如圖3F所示，一阻抗被加到整個表面，並經曝光及顯影而形成一阻抗圖案26'，利用阻抗圖案26'作為罩子，將各個內層絕緣層24及25蝕刻處理，以形成一開口部27'並且形成圖案化之內層絕緣層24'和25'。

除去阻抗圖案26'之後，接著如圖3G所示，用濺鍍法將金屬物質鋁(A1)放在整個表面上，再用RIE將其作選擇性蝕刻處理以形成一金屬導線層28，為避免各個圖案化之內層絕緣層24'和25'的末端部剝落。其後如圖3H所示，藉CVD法形成一絕緣層29以便能覆蓋基底的整個表面。

接著如圖3I所示，藉旋轉覆蓋法形成一SOG層30在整個表面上，在圖中，箭頭記號Z表示SOG流，其後藉回蝕刻(etch-back)法而完成表面平坦化。此外，在晶片區的角落，形成一接觸洞40，暴露於一位於層24'和25'之間的傳導層(未圖非)之表面，其並作為基本電極使用；在那時，位於晶片區除了角落以外的部分，例如中央部，形成一接觸洞，暴露於一位於層24'和25'之間的傳導層(未圖非)之表面，其並作為基本電極使用。也就是說，兩個接觸洞是經相同的形成條件所形成。須注意的是，根據本發明之實施例1和2，如該接觸洞亦可在晶片區之角落形成，以至於接觸洞之深度實質上相同於形成在晶片區中央的接觸洞之深度。

根據第三實施例，因為此實施例的結構包含經蝕刻場



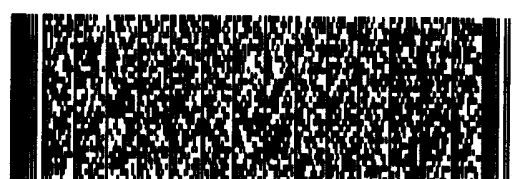
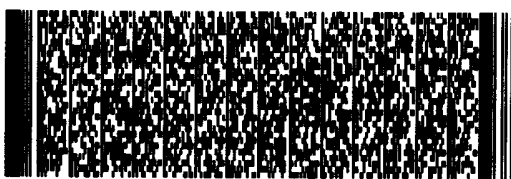
五、發明說明 (9)

氧化層22直到露出基底21後所形成之凹陷，以及所形成之內層絕緣層24'和25'的末端部在已形成之凹陷的附近，所以在內層絕緣層24'和25'的末端部所形成之金屬導線層28的步階部，由於凹陷的結果將變得較小。也就是說，比較第一和第二實施例，除了在因凹陷所暴露出的半導體基底21表面上的內層絕緣層24'和25'，金屬導線層28的邊緣部是無法在層22'及23'上的內層絕緣層24'和25'處形成。因此，金屬導線層28邊緣的上表面高度和形成於層22上之內層絕緣層29的上表面高度，二者的差別小到足以藉旋轉覆蓋而流SOG，卻不會妨礙經金屬導線層28邊緣之SOG的流動。

此外，在第三實施例，內層絕緣層23'到25'之中，因為在最底層內層絕緣層23'的末端是被傳導層31所覆蓋，所以內層絕緣層24'和25'的末端是被金屬導線層28所覆蓋，金屬導線層31和28的形成是為了彼此不重疊。和被金屬導線層覆蓋之多數內層絕緣層的末端情況比較下，金屬導線層的步階部會變小，是因為被除去的內層絕緣層23'使得金屬導線層的步階部變小。

此外，在第三實施例，因為層31僅守住層22'及23'，傳導層31之厚度可以是薄的，步階部因而變小。因此，由於傳導層31的步階部才不至於產生SOG窪坑。

除此之外，在一熱阻抗(heat-resistant)物質如鎢金屬矽化物層或多晶矽層被用作是傳導層31的情況下，可藉一BPSG層取代SOG而形成一平坦內層絕緣層。BPSG層不



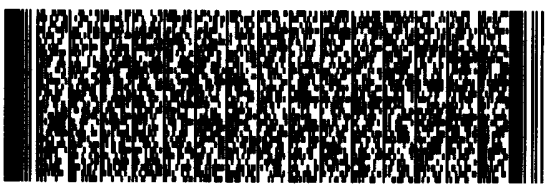
五、發明說明 (10)

會製造出窪坑如SOG窪坑，也就是說，BPSG層是經熱處理被弄平。即使用BPSG層也不會造成矽層和多晶矽層的短路，而矽層和多晶矽層是在晶片區作為其中之一層和傳導層之間的電性連接。雖然金屬導線層28由鋁而不是耐熱金屬作成，因為金屬導線層28與傳導層間之距離夠長，縱使採用BPSG層，在晶片區中金屬導線層28與半導體元件之傳導層間來形成電性短路之趨勢是少見的。

再者，雖然所形成的傳導層31是為了覆蓋內層絕緣層23及場氧化層22的末端部，所以本發明不受限於此，例如說，所安排的傳導層以便能覆蓋只有場氧化層22的末端部，或是多數內層絕緣層的末端部。根據另外二者之一的設計，運用一只有一個經蝕刻場氧化層而形成的凹陷之結構卻不提供傳導層31，此法亦可行。

在第三實施例，經蝕刻場氧化層22直到露出基底21而形成的凹陷，可能在基底表面一部分的整個外圍之上被形成而金屬導線層覆蓋在內層絕緣層上，或是可能在外圍的一部分被形成。在任何情況下，該效果可被達成，然而，在凹陷被形成於外圍之一部分的情形下，像切口形成位置如第一及第二實施例所述，在金屬導線層的角落提供凹陷如此是令人滿意的。

在此發明中，於金屬導線層的角落處提供一切口部，在一SOG層被旋轉覆蓋的情況下，因為SOG能夠流經切口部而至切割道區，所以能夠避免SOG在金屬導線層的角落附近會有厚且過度地累積，因而能夠提供擁有平坦表面之半

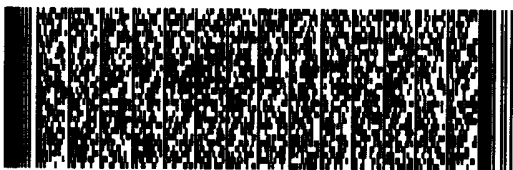


五、發明說明 (11)

導體裝置可被達成。

此外，在實施例中，金屬導線層的步階部會因所提供之凹陷而變小，相似於上述的情形，因為能夠避免SOG被阻隔及累積，所以提出關於半導體裝置擁有平坦表面和高可靠度的發明結果。

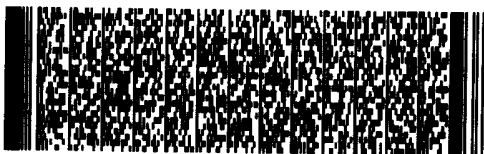
從專利說明書看來，在不違反下，本發明不僅限於以上實施例而以，舉凡依本發明的範圍及精神所做的修飾及改變是很明確的，舉例說，結合第一及第二實施例其中之一和第三實施例是可行的。



四、中文發明摘要 (發明之名稱：具有平坦表面之半導體裝置及其製造方法)

半導體基底有一元件形成區以及一圍繞在元件形成區之切割道區。金屬導線層被形成，藉以覆蓋在元件形成區之整個外圍上的大多數內層絕緣層之末端部分，及其包括位於元件形成區角落之切口部。然後，藉由旋轉覆蓋法在基底的整個表面形成一SOG層，此時，在元件形成區邊緣SOG層物質流經切口部分朝向切割道區流去以避免SOG形成窪坑的現象。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種半導體裝置，包括：

一半導體基底；

一內層絕緣層，形成於該半導體基底之上；以及

一金屬導線層，形成是為了覆蓋於該半導體基底之元件形成區外圍上的該內層絕緣層之末端，該金屬導線層擁有至少一個切口部形成於該元件形成區的角落附近。

2. 如申請專利範圍第1項所述的裝置，其中該切口部在該元件形成區之角落被形成。

3. 如申請專利範圍第1項所述的裝置，其中更包括一SOG層在該金屬導線層以及該內層絕緣層上形成，其中該切口部擁有充分的大小足以使該SOG層之物質流經該切口部。

4. 一種半導體裝置，包括：

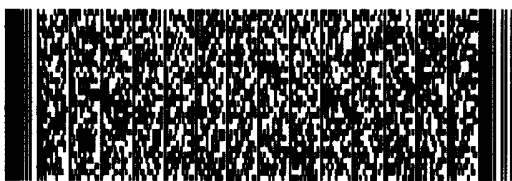
一半導體基底，擁有一元件形成區；

一內層絕緣層，形成於該半導體基底之上；以及

一金屬導線層，形成是為了覆蓋於該半導體元件形成區整個外圍上的內層絕緣層末端，該金屬導線層擁有至少一個切口部在半導體元件形成區的角落附近。

5. 如申請專利範圍第4項所述的裝置，其中該切口部在該角落形成。

6. 如申請專利範圍第4項所述的裝置，其中更包括一SOG層在該金屬導線層以及該內層絕緣層上形成，其中該切口部擁有充分的大小足以使該SOG層之物質流經該切口部。



六、申請專利範圍

7. 一種半導體裝置，包括：

一半導體基底，擁有至少一個凹陷位於元件形成區的角度附近；

一第一內層絕緣層，在該半導體基底的該元件形成區之上形成；

一第二內層絕緣層，形成以覆蓋從該元件形成區上的該第一內層絕緣層到因凹陷所露出的該半導體基底；以及

一金屬導線層，覆蓋著該第二內層絕緣層的末端，該金屬導線層擁有一形成於凹陷內的第二內層絕緣層之末端部。

8. 如申請專利範圍第7項所述的裝置，其中該凹陷是位於該元件形成區之該角落。

9. 如申請專利範圍第7項所述的裝置，其中更包括一傳導層，其覆蓋著該第一內層絕緣層的末端部並被安排成不和該金屬導線層重疊。

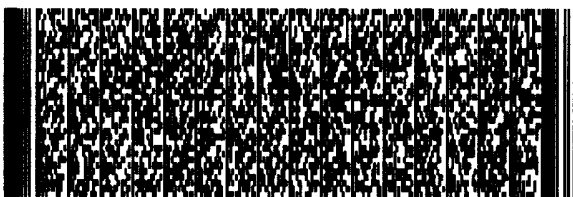
10. 如申請專利範圍第9項所述的裝置，其中該傳導層是一金屬矽化物層。

11. 一種半導體裝置的製造方法，包括下列步驟：

形成至少一內層絕緣層在半導體基底上，該內層絕緣層在該半導體基底之元件形成區的附近有一末端部；

形成一金屬導線層以便能覆蓋該內層絕緣層的該末端部，並且擁有至少一切割部在該元件形成區角落的附近；以及

形成一絕緣層在半導體基底的表面，當該絕緣層的物



六、申請專利範圍

質藉旋轉覆蓋流經切口部時。

12. 如申請專利範圍第11項所述的方法，其中該切口部在該角落被形成。

13. 一種半導體裝置的製造方法，包括下列步驟：

形成一場絕緣層在半導體基底表面的元件形成區；

形成第一內層絕緣層在該場絕緣層；

除去在切割道區和該元件形成區範圍附近的該場絕緣層以及該第一內層絕緣層，為了形成一凹陷在該切割道區和該元件形成區之該範圍附近；

形成第二內層絕緣層以覆蓋自該元件形成區到因凹陷所露出之該半導體基底的表面；

形成一金屬導線層以便能覆蓋第二內層絕緣層的末端部，該金屬導線層擁有一末端部，此一末端部是在該第二內層絕緣層上，而此第二內層絕緣層是在因該凹陷所露出之該半導體基底表面上被形成；以及

形成一絕緣層在該第二內層絕緣層及該金屬導線層上。

14. 如申請專利範圍第13項所述的方法，其中該凹陷是位於該元件形成區的該角落。

15. 如申請專利範圍第13項所述的方法，其中更包括一傳導層，其覆蓋著該第一內層絕緣層的末端部並被安排成不和該金屬導線層重疊。

16. 如申請專利範圍第15項所述的方法，其中該傳導層是一金屬矽化物層。



六、申請專利範圍

17. 如申請專利範圍第16項所述的方法，其中該絕緣層是SOG。

18. 一種半導體裝置，包括：一金屬層，為了覆蓋在元件形成區附近之內層絕緣層的邊緣；以及一裝置，在該元件形成區角落附近所流出的絕緣層物質可達到切割道區，如此不至於在該元件形成區的該角落附近形成窪坑。

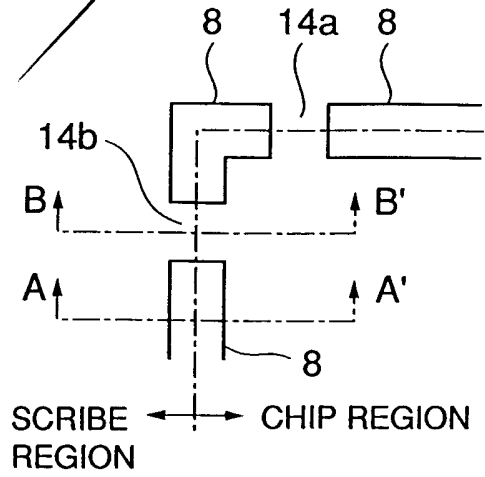
19. 如申請專利範圍第18項所述的裝置，其中該裝置是在該元件形成區的該角落附近之該金屬層之切口部。

20. 如申請專利範圍第18項所述的裝置，其中該裝置包括一形成於該元件形成區的該角落附近之凹陷。

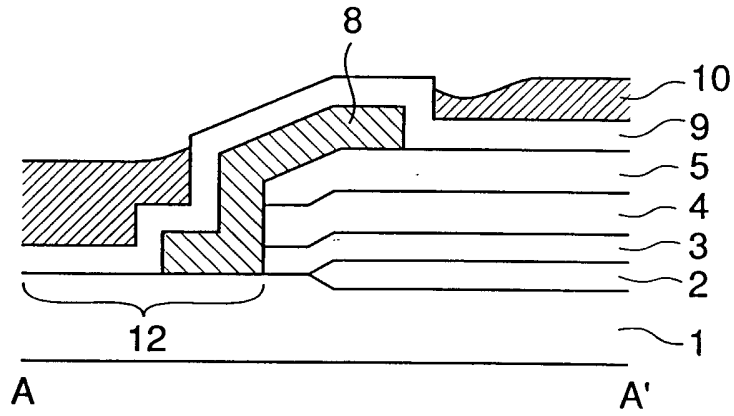


87113867

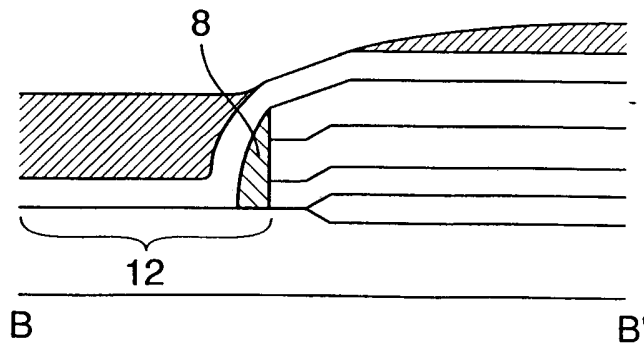
圖式



第 1A 圖

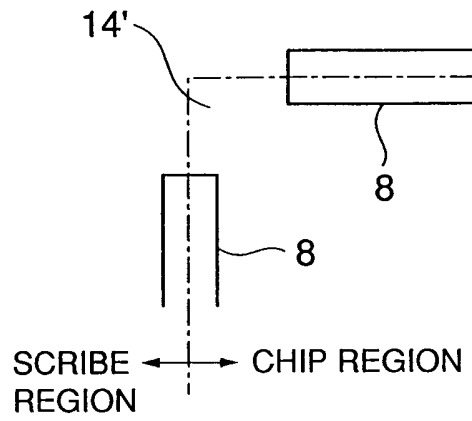


第 1B 圖



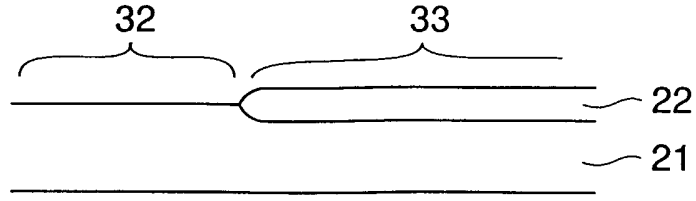
第 1C 圖

圖式

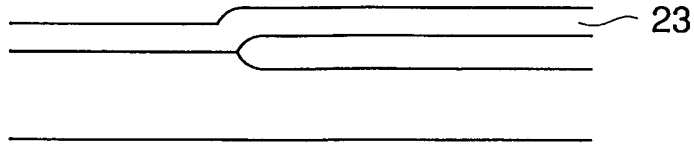


第 2 圖

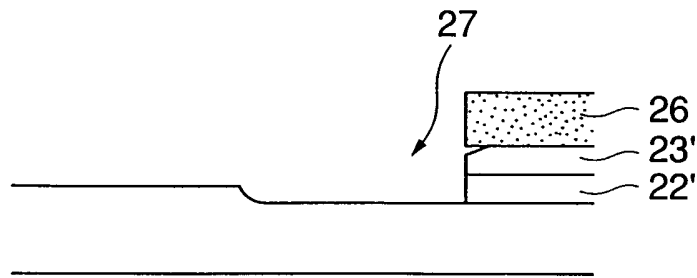
圖式



第 3A 圖



第 3B 圖

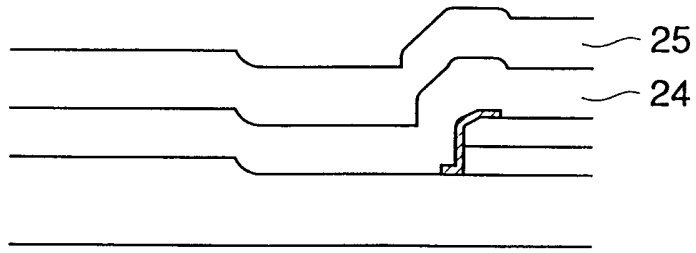


第 3C 圖

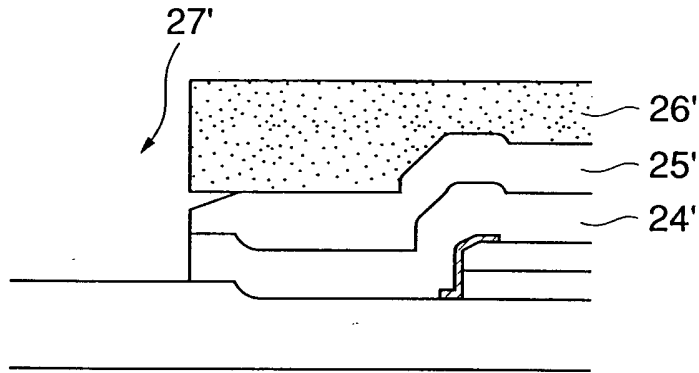


第 3D 圖

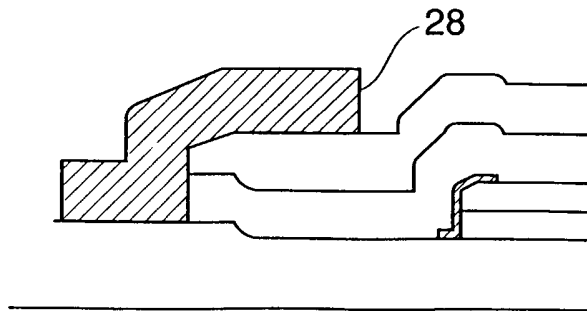
圖式



第 3E 圖

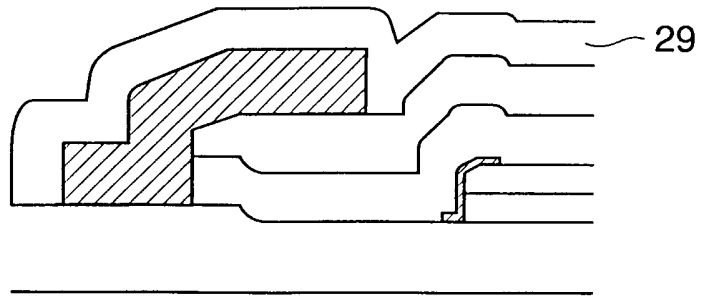


第 3F 圖

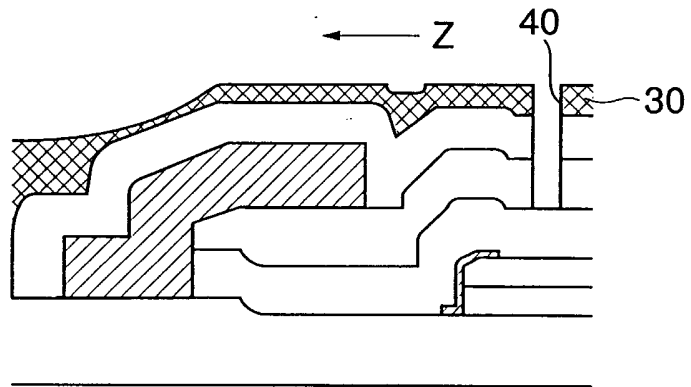


第 3G 圖

圖式

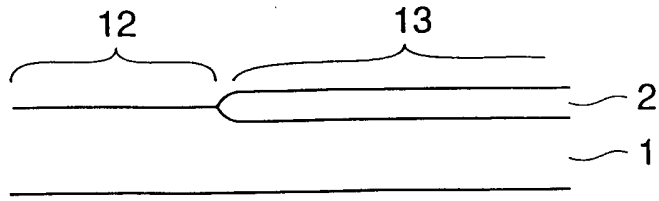


第 3H 圖

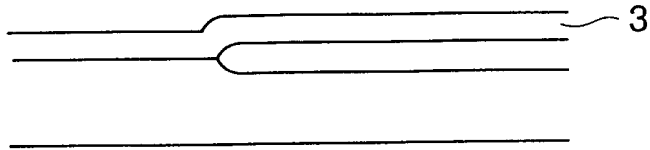


第 3I 圖

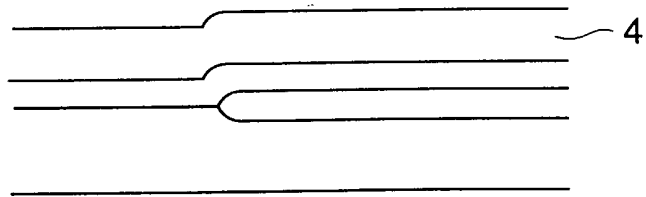
圖式



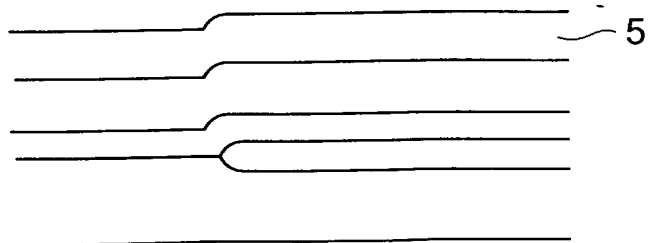
第 4A 圖



第 4B 圖

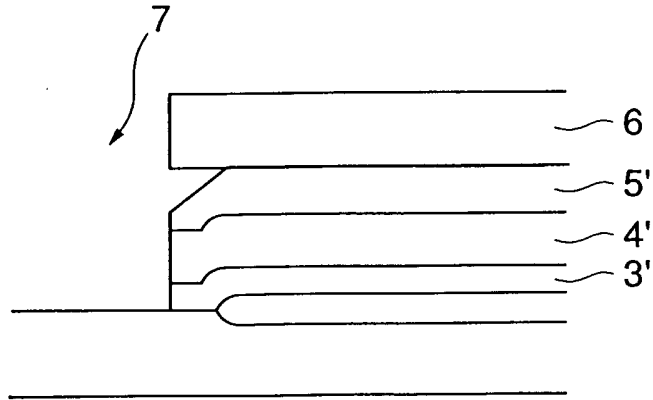


第 4C 圖

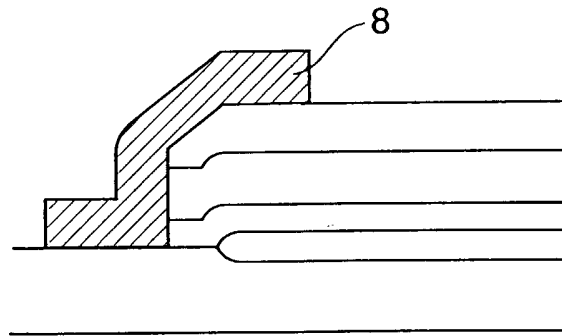


第 4D 圖

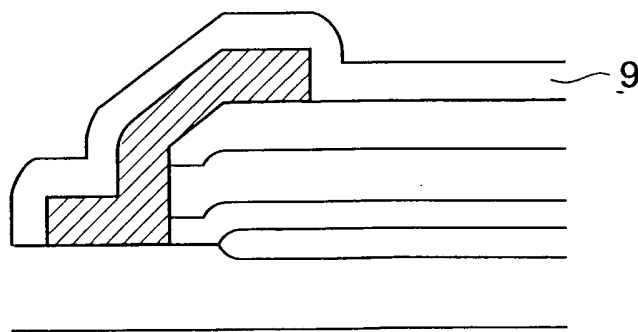
圖式



第 4E 圖

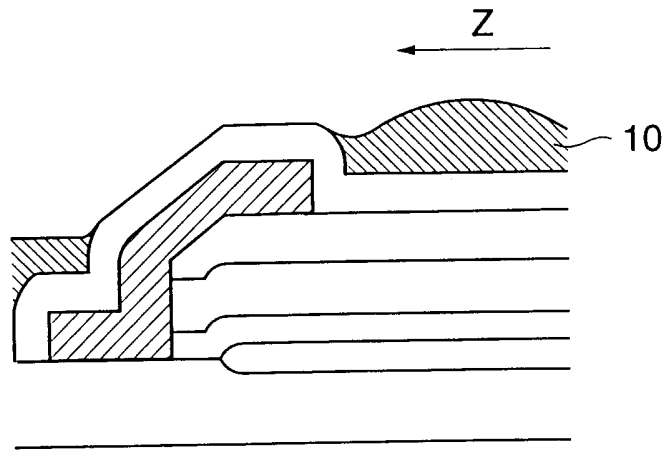


第 4F 圖



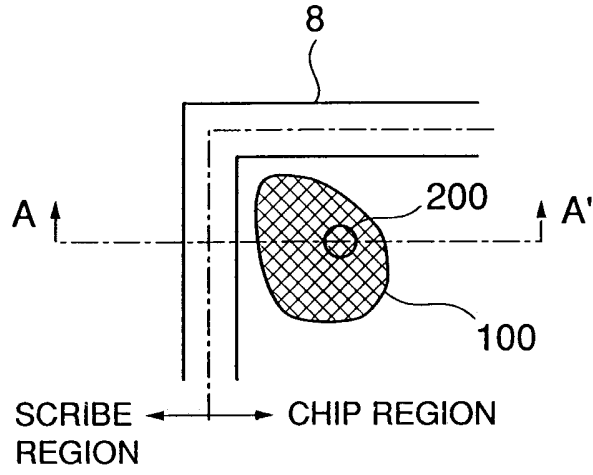
第 4G 圖

圖式

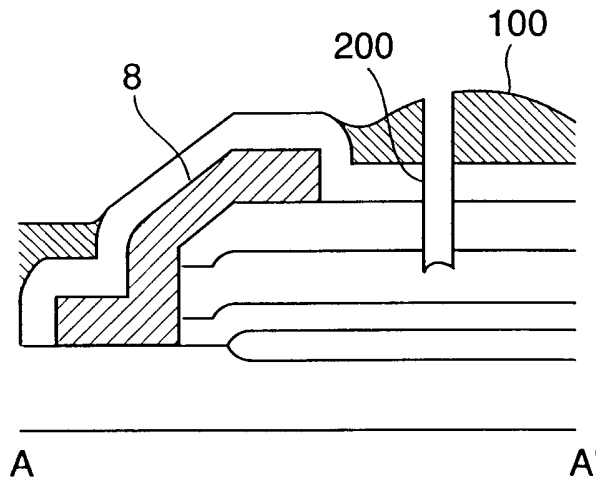


第 4H 圖

圖式



第 5A 圖



第 5B 圖