

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5320757号
(P5320757)

(45) 発行日 平成25年10月23日(2013.10.23)

(24) 登録日 平成25年7月26日(2013.7.26)

(51) Int.Cl. F 1
G 0 2 F 1/167 (2006.01) G O 2 F 1/167

請求項の数 6 (全 32 頁)

<p>(21) 出願番号 特願2008-23029 (P2008-23029) (22) 出願日 平成20年2月1日(2008.2.1) (65) 公開番号 特開2009-186499 (P2009-186499A) (43) 公開日 平成21年8月20日(2009.8.20) 審査請求日 平成22年10月25日(2010.10.25)</p>	<p>(73) 特許権者 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号 (74) 代理人 100095728 弁理士 上柳 雅誉 (74) 代理人 100107261 弁理士 須澤 修 (74) 代理人 100127661 弁理士 宮坂 一彦 (72) 発明者 宮▲崎▼ 淳志 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 審査官 磯野 光司</p>
---	--

最終頁に続く

(54) 【発明の名称】 電気泳動表示装置の駆動方法、電気泳動表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

互いに対向する画素電極及び共通電極間に電気泳動粒子を含む電気泳動素子が夫々設けられた複数の画素を含む表示部を備えた電気泳動表示装置を駆動する電気泳動表示装置の駆動方法であって、

前記複数の画素の各々における前記画素電極及び前記共通電極間に、3段階以上の階調を有する画像データに応じて電圧を印加することにより、前記表示部に階調画像を形成する画像形成ステップと、

該画像形成ステップの後に、所定期間だけ前記画素電極及び前記共通電極の各々を電氣的に切断されたハイインピーダンス状態とするインターバルステップと、

該インターバルステップの後に、前記複数の画素のうち最高階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最高階調の画像データに応じて印加された電圧と同じ極性を有する第1パルス電圧を印加する第1補助パルス入力ステップと、

該インターバルステップの後に、前記複数の画素のうち最低階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最低階調の画像データに応じて印加された電圧と同じ極性を有する第2パルス電圧を印加する第2補助パルス入力ステップと

を含み、

前記第1及び第2補助パルス入力ステップにおいて、前記複数の画素のうち中間階調の

10

20

画像データに応じて電圧が印加された画素における前記画素電極を電氣的に切断されたハイインピーダンス状態とすることを特徴とする電気泳動表示装置の駆動方法。

【請求項 2】

互いに対向する画素電極及び共通電極間に電気泳動粒子を含む電気泳動素子が夫々設けられた複数の画素を含む表示部を備えた電気泳動表示装置を駆動する電気泳動表示装置の駆動方法であって、

前記複数の画素の各々における前記画素電極及び前記共通電極間に、3段階以上の階調を有する画像データに応じて電圧を印加することにより、前記表示部に階調画像を形成する画像形成ステップと、

該画像形成ステップの後に、所定期間だけ前記画素電極及び前記共通電極の各々を電氣的に切断されたハイインピーダンス状態とするインターバルステップと、

該インターバルステップの後に、前記複数の画素のうち最高階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最高階調の画像データに応じて印加された電圧と同じ極性を有する第1パルス電圧を印加する第1補助パルス入力ステップと、

該インターバルステップの後に、前記複数の画素のうち最低階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最低階調の画像データに応じて印加された電圧と同じ極性を有する第2パルス電圧を印加する第2補助パルス入力ステップと

を含み、

前記第1及び第2補助パルス入力ステップにおいて、前記複数の画素のうち中間階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極を互いに電氣的に同調させることを特徴とする電気泳動表示装置の駆動方法。

【請求項 3】

前記電気泳動表示装置は、前記複数の画素の各々に、前記画素電極に電氣的に接続されると共に電源電圧が供給されることで前記画素電極に供給される画像信号を記憶可能なSRAMを含むメモリ回路を備え、

前記第1補助パルス入力ステップにおいて、前記第1パルス電圧を複数回繰り返して印加すると共に、前記画素電極及び前記共通電極間に前記第1パルス電圧を印加する期間を除く期間では、前記メモリ回路に前記電源電圧として前記第1パルス電圧よりも低い電源電圧を供給する

ことを特徴とする請求項 1 又は 2 に記載の電気泳動表示装置の駆動方法。

【請求項 4】

前記電気泳動表示装置は、前記複数の画素の各々に、前記画素電極に電氣的に接続されると共に電源電圧が供給されることで前記画素電極に供給される画像信号を記憶可能なSRAMを含むメモリ回路を備え、

前記第2補助パルス入力ステップにおいて、前記第2パルス電圧を複数回繰り返して印加すると共に、前記画素電極及び前記共通電極間に前記第2パルス電圧を印加する期間を除く期間では、前記メモリ回路に前記電源電圧として前記第2パルス電圧よりも低い低電圧を供給する

ことを特徴とする請求項 1 から 3 のいずれか一項に記載の電気泳動表示装置の駆動方法。

【請求項 5】

請求項 1 から 4 のいずれか一項に記載の電気泳動表示装置の駆動方法によって駆動されることを特徴とする電気泳動表示装置。

【請求項 6】

請求項 5 に記載の電気泳動表示装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、電気泳動表示装置の駆動方法、電気泳動表示装置及び電子機器の技術分野に関する。

【背景技術】

【0002】

この種の電気泳動表示装置は、電気泳動粒子を含む電気泳動素子を挟んで対向する画素電極及び共通電極間に電位差を与えて、電気泳動粒子を移動させることで画像を表示する（例えば特許文献1参照）。また、この種の電気泳動表示装置は、画素電極及び共通電極間に電位差が与えられていない状態でも、表示された画像を保持するメモリ性を有する。

【0003】

更に、この種の電気泳動表示装置は、3階調以上の画像を表示することも可能である。例えば、電気泳動粒子として互いに異なる電荷に帯電された複数の白色粒子と複数の黒色粒子とを含む電気泳動素子を有する電気泳動表示装置の場合には、先ず、全黒表示となるように（即ち、全ての画素について黒色粒子が共通電極に引き寄せられると共に白色粒子が画素電極に引き寄せられるように）画素電極及び共通電極間に電位差を与えた後に、各画素について階調レベルに応じた時間だけ黒色粒子が画素電極側に引き寄せられると共に白色粒子が共通電極側に引き寄せられるように画素電極及び共通電極間に電位差を与えることでグレー画像を表示することも可能である。

【0004】

一方、この種の電気泳動表示装置では、画像が表示されてから一定の時間が経過すると、各電極に集まった電気泳動粒子の一部が拡散してしまうことにより、例えば表示画像のうち白色粒子によって白色に表示されるべき部分の反射率が低下すると共に黒色粒子によって黒色に表示されるべき部分の反射率が高くなってしまい、表示画像のコントラストが低下してしまうおそれがある。そこで、例えば特許文献2には、このように低下したコントラストを向上させるために、10分から10数時間の間隔毎にリフレッシュ動作を行う技術が開示されている。

【0005】

【特許文献1】特開2002-116733号公報

【特許文献2】特開平3-213827号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述したリフレッシュ動作は、画像が表示されてから10分以上経過する間に電気泳動粒子の一部が拡散することにより低下したコントラストを向上させるための動作である。しかしながら、本願発明者らは、これとは別に、画像が表示された直後（言い換えれば、画像が書き込まれた直後）のわずかな数秒の間にコントラストが低下するキックバック現象を確認している。よって、例えば、上述したような、先ず全黒表示となるように画素電極及び共通電極間に電位差を与えた後に、各画素について階調レベルに応じて画素電極及び共通電極間に電位差を与えることにより3階調以上の画像を表示する場合、電気泳動粒子の一部の拡散によるコントラストの低下に加えて、キックバック現象によるコントラストの低下が発生してしまうおそれがあるという技術的問題点がある。

【0007】

本発明は、例えば上述した問題点に鑑みなされたものであり、コントラストを向上させることができ、高品位な画像を表示可能な電気泳動表示装置の駆動方法、電気泳動表示装置及び該電気泳動表示装置を備えた電子機器を提供することを課題とする。

【課題を解決するための手段】

【0008】

本発明の電気泳動表示装置の駆動方法は上記課題を解決するために、互いに対向する画素電極及び共通電極間に電気泳動粒子を含む電気泳動素子が夫々設けられた複数の画素を含む表示部を備えた電気泳動表示装置を駆動する電気泳動表示装置の駆動方法であって、

10

20

30

40

50

前記複数の画素の各々における前記画素電極及び前記共通電極間に、3段階以上の階調を有する画像データに応じて電圧を印加することにより、前記表示部に階調画像を形成する画像形成ステップと、該画像形成ステップの後に、所定期間だけ前記画素電極及び前記共通電極の各々を電氣的に切断されたハイインピーダンス状態とするインターバルステップと、該インターバルステップの後に、前記複数の画素のうち最高階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最高階調の画像データに応じて印加された電圧と同じ極性を有する第1パルス電圧を印加する第1補助パルス入力ステップと、該インターバルステップの後に、前記複数の画素のうち最低階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極間に、前記画像形成ステップにおいて前記最低階調の画像データに応じて印加された電圧と同じ極性を有する第2パルス電圧を印加する第2補助パルス入力ステップとを含む。

10

【0009】

本発明の電気泳動表示装置の駆動方法によれば、電気泳動表示装置の表示部に含まれる複数の画素の各々における画素電極及び共通電極間に画像データに応じて電圧を印加することにより、画素電極及び共通電極間に設けられた電気泳動素子に含まれる電気泳動粒子を画素電極及び共通電極間で移動させることで、表示部に画像を表示させる。より具体的には、例えばマイクロカプセルである電気泳動素子の内部には、電気泳動粒子として、例えば、負に帯電された複数の白色粒子と正に帯電された複数の黒色粒子とが含まれている。画素電極及び共通電極間に印加される電圧に応じて、負に帯電された複数の白色粒子及び正に帯電された複数の黒色粒子のうち一方が画素電極側に移動（即ち、泳動）し、他方が共通電極側に移動することにより、共通電極側に画像が表示される。

20

【0010】

本発明では、先ず、画像形成ステップにおいて、表示部に階調画像を形成する。例えば、黒色、灰色及び白色の3段階の階調を有する階調画像を形成する場合には、画像形成ステップにおいて、例えば、先ず、全黒表示となるように（即ち、全ての画素について黒色粒子が共通電極に引き寄せられると共に白色粒子が画素電極に引き寄せられるように）画素電極及び共通電極間に第1の極性の電圧（言い換えれば、画素電極の電位が共通電極の電位より高くなる極性の電圧）を第1の所定期間だけ印加する。続いて、灰色を表示すべき画素について第2の所定期間だけ黒色粒子が画素電極側に引き寄せられると共に白色粒子が共通電極側に引き寄せられるように画素電極及び共通電極間に前記第1の極性と反対の極性である第2の極性の電圧（言い換えれば、画素電極の電位が共通電極の電位より低くなる極性の電圧）を印加する。続いて、白色を表示すべき画素について前記第2の所定期間よりも長い第3の所定期間だけ画素電極及び共通電極間に前記第2の極性の電圧を印加する。このように画素電極及び共通電極間に電圧を印加することにより、黒色を表示すべき画素では、黒色粒子が共通電極側に集まると共に白色粒子が画素電極側に集まった状態とすることができるので黒色を表示することができ、白色を表示すべき画素では、白色粒子が共通電極側に集まると共に黒色粒子が画素電極側に集まった状態とすることができるので白色を表示することができ、灰色を表示すべき画素では、黒色を表示すべき画素に比べて、黒色粒子が画素電極側に引き寄せられると共に白色粒子が共通電極側に引き寄せられた状態（言い換えれば、白色を表示すべき画素に比べて、白色粒子が画素電極側に引き寄せられると共に黒色粒子が共通電極側に引き寄せられた状態）とすることができるので、灰色を表示することができる。この結果、黒色、灰色及び白色の3段階の階調を有する階調画像を形成することができる。尚、上述した第1、第2及び第3の所定期間は、画像データの有する階調に応じて設定される。

30

40

【0011】

続いて、インターバルステップにおいて、例えば200ms以上且つ5s以下の所定期間だけ画素電極及び共通電極の各々を電氣的に切断されたハイインピーダンス状態とする。

【0012】

50

本発明では特に、インターバルステップの後に、第1補助パルス入力ステップ及び第2補助パルス入力ステップをこの順又はこの順とは反対の順に行う。

【0013】

即ち、第1補助パルス入力ステップにおいて、複数の画素のうち最高階調の画像データに応じて電圧が印加された画素における画素電極及び共通電極間に、画像形成ステップにおいて最高階調の画像データに応じて印加された電圧と同じ極性を有する第1パルス電圧を印加する。例えば、複数の画素のうち最高階調としての黒色を表示すべき画素における画素電極及び共通電極間に、画素電極の電位が共通電極の電位より高くなる第1の極性を有する第1パルス電圧を1回又は複数回だけ印加する。更に、第2補助パルス入力ステップにおいて、複数の画素のうち最低階調の画像データに応じて電圧が印加された画素における画素電極及び共通電極間に、画像形成ステップにおいて最低階調の画像データに応じて印加された電圧と同じ極性を有する第2パルス電圧を印加する。例えば、複数の画素のうち最低階調としての白色を表示すべき画素における画素電極及び共通電極間に、画素電極の電位が共通電極の電位より低くなる第2の極性を有する第2パルス電圧を1回又は複数回だけ印加する。

10

【0014】

よって、画像形成ステップにおいて表示部に表示された階調画像のコントラストを向上させることができる。即ち、画像形成ステップによって階調画像を表示した直後に、キックバック現象によって低下してしまうおそれのある階調画像のコントラストを、第1及び第2補助パルス入力ステップによって高めることができる。従って、本発明の電気泳動表示装置の駆動方法によれば、高品位な画像を表示することができる。

20

【0015】

更に、本発明では特に、第1及び第2補助パルス入力ステップは、画像形成ステップの後に行われるので、比較的短時間で階調画像を表示することができ、階調画像を観察する観察者或いはユーザに画像が表示されるまでの時間が長いことによるストレスを殆ど或いは全く与えない。言い換えれば、画像形成ステップによって階調画像を表示部に表示することで、観察者が階調画像の全体を殆ど認識できる状態とした後に、第1及び第2補助パルス入力ステップによって階調画像のコントラストを向上させることができるので、観察者にストレスを殆ど或いは全く与えることなく高品位な画像を表示することができる。

30

【0016】

以上説明したように、本発明の電気泳動表示装置の駆動方法によれば、コントラストを向上させることができ、高品位な画像を表示することができる。

【0017】

本発明の電気泳動表示装置の駆動方法の一態様では、前記第1及び第2補助パルス入力ステップにおいて、前記複数の画素のうち中間階調の画像データに応じて電圧が印加された画素における前記画素電極を電氣的に切断されたハイインピーダンス状態とする。

【0018】

この態様によれば、例えば、黒色、灰色及び白色の3段階の階調を有する階調画像を形成する場合における灰色である中間階調を表示すべき画素における画素電極及び共通電極間に不要な電圧が印加されてしまうことを防止できる。言い換えれば、中間階調を表示すべき画素に、第1或いは第2パルス電圧による悪影響が及んでしまうことを回避できる。

40

【0019】

本発明の電気泳動表示装置の駆動方法の他の態様では、前記第1及び第2補助パルス入力ステップにおいて、前記複数の画素のうち中間階調の画像データに応じて電圧が印加された画素における前記画素電極及び前記共通電極を互いに電氣的に同調させる。

【0020】

この態様によれば、中間階調を表示すべき画素における画素電極及び共通電極を互いに同電位とすることができる。よって、中間階調を表示すべき画素における画素電極及び共通電極間に不要な電圧が印加されてしまうことを防止できる。

【0021】

50

本発明の電気泳動表示装置の駆動方法の他の態様では、前記電気泳動表示装置は、前記複数の画素の各々に、前記画素電極に電氣的に接続されると共に電源電圧が供給されることで前記画素電極に供給される画像信号を記憶可能なSRAMを含むメモリ回路を備え、前記第1補助パルス入力ステップにおいて、前記第1パルス電圧を複数回繰り返して印加すると共に、前記画素電極及び前記共通電極間に前記第1パルス電圧を印加する期間を除く期間では、前記メモリ回路に前記電源電圧として前記第1パルス電圧よりも低い電源電圧を供給する。

【0022】

この態様によれば、第1補助パルス入力ステップにおいて、画素電極及び共通電極間に第1パルス電圧を印加する期間を除く期間では、SRAM(Static Random Access Memory)を含むメモリ回路に電源電圧として第1パルス電圧よりも低い電源電圧を供給するので、第1補助パルス入力ステップにおいて、一度だけ画像信号をメモリ回路に供給することで、メモリ回路に画像信号を記憶させたままにすることができる。よって、第1補助パルス入力ステップにおいて、画像信号をメモリ回路に複数回供給することを回避でき、各画素に画像信号を供給するのに要する消費電力を低減できる。尚、各画素に画像信号を供給するのに要する消費電力は、メモリ回路に第1パルス電圧よりも低い電源電圧を供給するのに要する消費電力に比べて大きい。

10

【0023】

本発明の電気泳動表示装置の他の態様では、前記電気泳動表示装置は、前記複数の画素の各々に、前記画素電極に電氣的に接続されると共に電源電圧が供給されることで前記画素電極に供給される画像信号を記憶可能なSRAMを含むメモリ回路を備え、前記第2補助パルス入力ステップにおいて、前記第2パルス電圧を複数回繰り返して印加すると共に、前記画素電極及び前記共通電極間に前記第2パルス電圧を印加する期間を除く期間では、前記メモリ回路に前記電源電圧として前記第2パルス電圧よりも低い低電圧を供給する。

20

【0024】

この態様によれば、第2補助パルス入力ステップにおいて、画素電極及び共通電極間に第2パルス電圧を印加する期間を除く期間では、SRAMを含むメモリ回路に電源電圧として第2パルス電圧よりも低い電源電圧を供給するので、第2補助パルス入力ステップにおいて、一度だけ画像信号をメモリ回路に供給することで、メモリ回路に画像信号を記憶させたままにすることができる。よって、第2補助パルス入力ステップにおいて、画像信号をメモリ回路に複数回供給することを回避でき、各画素に画像信号を供給するのに要する消費電力を低減できる。尚、各画素に画像信号を供給するのに要する消費電力は、メモリ回路に第2パルス電圧よりも低い電源電圧を供給するのに要する消費電力に比べて大きい。

30

【0025】

本発明の電気泳動表示装置は、上述した本発明の電気泳動表示装置の駆動方法(但し、その各種態様も含む)によって駆動される。

【0026】

本発明の電気泳動表示装置によれば、上述した本発明の電気泳動表示装置の駆動方法によって駆動されるので、高コントラストで高品位な画像を表示することが可能となる。

40

【0027】

本発明の電子機器は上記課題を解決するために、上述した本発明の電気泳動表示装置(但し、その各種態様も含む)を備える。

【0028】

本発明の電子機器によれば、上述した本発明の電気泳動表示装置を具備してなるので、高コントラストで高品位な画像表示を行うことが可能な、例えば、腕時計、電子ペーパー、電子ノート、携帯電話、携帯用オーディオ機器などの各種電子機器を実現できる。

【0029】

本発明の作用及び他の利得は次に説明する実施するための最良の形態から明らかにされ

50

る。

【発明を実施するための最良の形態】

【0030】

以下では、本発明の実施形態について図を参照しつつ説明する。

<第1実施形態>

第1実施形態に係る電気泳動表示装置について、図1から図10を参照して説明する。

【0031】

先ず、本実施形態に係る電気泳動表示装置の全体構成について、図1及び図2を参照して説明する。

【0032】

図1は、本実施形態に係る電気泳動表示装置の全体構成を示すブロック図である。

【0033】

図1において、本実施形態に係る電気泳動表示装置1は、表示部3と、コントローラ10と、走査線駆動回路60と、データ線駆動回路70と、電源回路210と、共通電位供給回路220とを備えている。

【0034】

表示部3には、 m 行 \times n 列分の画素20がマトリクス状(二次元平面的)に配列されている。また、表示部3には、 m 本の走査線40(即ち、走査線 Y_1 、 Y_2 、...、 Y_m)と、 n 本のデータ線50(即ち、データ線 X_1 、 X_2 、...、 X_n)とが互いに交差するように設けられている。具体的には、 m 本の走査線40は、行方向(即ち、 X 方向)に延在し、 n 本のデータ線50は、列方向(即ち、 Y 方向)に延在している。 m 本の走査線40と n 本のデータ線50との交差に対応して画素20が配置されている。

【0035】

コントローラ10は、走査線駆動回路60、データ線駆動回路70、電源回路210及び共通電位供給回路220の動作を制御する。コントローラ10は、例えば、クロック信号、スタートパルス等のタイミング信号を各回路に供給する。

【0036】

走査線駆動回路60は、コントローラ10から供給されるタイミング信号に基づいて、走査線 Y_1 、 Y_2 、...、 Y_m の各々に走査信号をパルスの順次供給する。

【0037】

データ線駆動回路70は、コントローラ10から供給されるタイミング信号に基づいて、データ線 X_1 、 X_2 、...、 X_n に画像信号を供給する。画像信号は、高電位レベル(以下「ハイレベル」という。例えば5V)又は低電位レベル(以下「ローレベル」という。例えば0V)の2値的なレベルをとる。

【0038】

電源回路210は、高電位電源線91に高電位電源電位 V_{EP} を供給し、低電位電源線92に低電位電源電位 V_{SS} を供給し、第1の制御線94に第1の電位 S_1 を供給し、第2の制御線95に第2の電位 S_2 を供給する。尚、ここでは図示を省略するが、高電位電源線91、低電位電源線92、第1の制御線94及び第2の制御線95の各々は、電気的なスイッチを介して電源回路210に電気的に接続されている。

【0039】

共通電位供給回路220は、共通電位線93に共通電位 V_{COM} を供給する。尚、ここでは図示を省略するが、共通電位線93は、電気的なスイッチを介して共通電位供給回路220に電気的に接続されている。

【0040】

尚、コントローラ10、走査線駆動回路60、データ線駆動回路70、電源回路210及び共通電位供給回路220には、各種の信号が入出力されるが、本実施形態と特に関係のないものについては説明を省略する。

【0041】

図2は、画素の電気的な構成を示す等価回路図である。

10

20

30

40

50

【 0 0 4 2 】

図2において、画素20は、画素スイッチング用トランジスタ24と、メモリ回路25と、スイッチ回路110と、画素電極21と、共通電極22と、電気泳動素子23とを備えている。

【 0 0 4 3 】

画素スイッチング用トランジスタ24は、N型トランジスタで構成されている。画素スイッチング用トランジスタ24は、そのゲートが走査線40に電氣的に接続されており、そのソースがデータ線50に電氣的に接続されており、そのドレインがメモリ回路25の入力端子N1に電氣的に接続されている。画素スイッチング用トランジスタ24は、データ線駆動回路70(図1参照)からデータ線50を介して供給される画像信号を、走査線駆動回路60(図1参照)から走査線40を介してパルスの供給される走査信号に応じたタイミングで、メモリ回路25の入力端子N1に出力する。

10

【 0 0 4 4 】

メモリ回路25は、インバータ回路25a及び25bを有しており、SRAMとして構成されている。

【 0 0 4 5 】

インバータ回路25a及び25bは、互いの入力端子に他方の出力端子が電氣的に接続されたループ構造を有している。即ち、インバータ回路25aの入力端子とインバータ回路25bの出力端子とが互いに電氣的に接続され、インバータ回路25bの入力端子とインバータ回路25aの出力端子とが互いに電氣的に接続されている。インバータ回路25aの入力端子が、メモリ回路25の入力端子N1として構成されており、インバータ回路25aの出力端子が、メモリ回路25の出力端子N2として構成されている。

20

【 0 0 4 6 】

インバータ回路25aは、N型トランジスタ25a1及びP型トランジスタ25a2を有している。N型トランジスタ25a1及びP型トランジスタ25a2のゲートは、メモリ回路25の入力端子N1に電氣的に接続されている。N型トランジスタ25a1のソースは、低電位電源電位V_{ss}が供給される低電位電源線92に電氣的に接続されている。P型トランジスタ25a2のソースは、高電位電源電位V_{EP}が供給される高電位電源線91に電氣的に接続されている。N型トランジスタ25a1及びP型トランジスタ25a2のドレインは、メモリ回路25の出力端子N2に電氣的に接続されている。

30

【 0 0 4 7 】

インバータ回路25bは、N型トランジスタ25b1及びP型トランジスタ25b2を有している。N型トランジスタ25b1及びP型トランジスタ25b2のゲートは、メモリ回路25の出力端子N2に電氣的に接続されている。N型トランジスタ25b1のソースは、低電位電源電位V_{ss}が供給される低電位電源線92に電氣的に接続されている。P型トランジスタ25b2のソースは、高電位電源電位V_{EP}が供給される高電位電源線91に電氣的に接続されている。N型トランジスタ25b1及びP型トランジスタ25b2のドレインは、メモリ回路25の入力端子N1に電氣的に接続されている。

【 0 0 4 8 】

メモリ回路25は、その入力端子N1にハイレベルの画像信号が入力されると、その出力端子N2から低電位電源電位V_{ss}を出力し、その入力端子N1にローレベルの画像信号が入力されると、その出力端子N2から高電位電源電位V_{EP}を出力する。即ち、メモリ回路25は、入力された画像信号がハイレベルであるかローレベルであるかに応じて、低電位電源電位V_{ss}又は高電位電源電位V_{EP}を出力する。言い換えれば、メモリ回路25は、入力された画像信号を、低電位電源電位V_{ss}又は高電位電源電位V_{EP}として記憶可能に構成されている。

40

【 0 0 4 9 】

高電位電源線91及び低電位電源線92は、電源回路210からそれぞれ高電位電源電位V_{EP}及び低電位電源電位V_{ss}が供給可能に構成されている。高電位電源線91は、スイッチ91sを介して電源回路210に電氣的に接続されており、低電位電源線92は

50

、スイッチ92sを介して電源回路210に電氣的に接続されている。スイッチ91s及び92sは、コントローラ10によってオン状態とオフ状態とが切り替えられるように構成されている。スイッチ91sがオン状態とされることで、高電位電源線91と電源回路210とが電氣的に接続され、スイッチ91sがオフ状態とされることで、高電位電源線91は電氣的に切断されたハイインピーダンス状態とされる。スイッチ92sがオン状態とされることで、低電位電源線92と電源回路210とが電氣的に接続され、スイッチ92sがオフ状態とされることで、低電位電源線92は電氣的に切断されたハイインピーダンス状態とされる。

【0050】

スイッチ回路110は、第1のトランスマッションゲート111及び第2のトランスマッションゲート112を備えている。

10

【0051】

第1のトランスマッションゲート111は、P型トランジスタ111p及びN型トランジスタ111nを備えている。P型トランジスタ111p及びN型トランジスタ111nのソースは、第1の制御線94に電氣的に接続されている。P型トランジスタ111p及びN型トランジスタ111nのドレインは、画素電極21に電氣的に接続されている。P型トランジスタ111pのゲートは、メモリ回路25の入力端子N1に電氣的に接続されており、N型トランジスタ111nのゲートは、メモリ回路25の出力端子N2に電氣的に接続されている。

【0052】

20

第2のトランスマッションゲート112は、P型トランジスタ112p及びN型トランジスタ112nを備えている。P型トランジスタ112p及びN型トランジスタ112nのソースは、第2の制御線95に電氣的に接続されている。P型トランジスタ112p及びN型トランジスタ112nのドレインは、画素電極21に電氣的に接続されている。P型トランジスタ112pのゲートは、メモリ回路25の出力端子N2に電氣的に接続されており、N型トランジスタ112nのゲートは、メモリ回路25の入力端子N1に電氣的に接続されている。

【0053】

スイッチ回路110は、メモリ回路25に入力される画像信号に応じて、第1の制御線94及び第2の制御線95のいずれか一方の制御線を択一的に選択して、その一方の制御線を画素電極21に電氣的に接続する。

30

【0054】

具体的には、メモリ回路25の入力端子N1にハイレベルの画像信号が入力されると、メモリ回路25からN型トランジスタ111n及びP型トランジスタ112pのゲートに低電位電源電位 V_{SS} が出力されると共に、P型トランジスタ111p及びN型トランジスタ112nのゲートに高電位電源電位 V_{EP} が出力されることにより、第2のトランスマッションゲート112を構成するP型トランジスタ112p及びN型トランジスタ112nのみがオン状態となり、第1のトランスマッションゲート111を構成するP型トランジスタ111p及びN型トランジスタ111nはオフ状態となる。一方、メモリ回路25の入力端子N1にローレベルの画像信号が入力されると、メモリ回路25からN型トランジスタ111n及びP型トランジスタ112pのゲートに高電位電源電位 V_{EP} が出力されると共に、P型トランジスタ111p及びN型トランジスタ112nのゲートに低電位電源電位 V_{SS} が出力されることにより、第1のトランスマッションゲート111を構成するP型トランジスタ111p及びN型トランジスタ111nのみがオン状態となり、第2のトランスマッションゲート112を構成するP型トランジスタ112p及びN型トランジスタ112nはオフ状態となる。つまり、メモリ回路25の入力端子N1にハイレベルの画像信号が入力された場合には、第2のトランスマッションゲート112のみがオン状態となり、一方、メモリ回路25の入力端子N1にローレベルの画像信号が入力された場合には、第1のトランスマッションゲート111のみがオン状態となる。

40

【0055】

50

第1の制御線94及び第2の制御線95は、電源回路210からそれぞれ第1の電位S1及び第2の電位S2が供給可能に構成されている。第1の制御線94は、スイッチ94sを介して電源回路210に電氣的に接続されており、第2の制御線95は、スイッチ95sを介して電源回路210に電氣的に接続されている。スイッチ94s及び95sは、コントローラ10によってオン状態とオフ状態とが切り替えられるように構成されている。スイッチ94sがオン状態とされることで、第1の制御線94と電源回路210とが電氣的に接続され、スイッチ94sがオフ状態とされることで、第1の制御線94は電氣的に切断されたハイインピーダンス状態とされる。スイッチ95sがオン状態とされることで、第2の制御線95と電源回路210とが電氣的に接続され、スイッチ95sがオフ状態とされることで、第2の制御線95は電氣的に切断されたハイインピーダンス状態とされる。

10

【0056】

複数の画素20の各々の画素電極21は、スイッチ回路110によって画像信号に応じて択一的に選択された制御線94又は95に電氣的に接続される。その際、複数の画素20の各々の画素電極21は、スイッチ94s又は95sのオンオフ状態に応じて、電源回路210から第1の電位S1又は第2の電位S2が供給される、或いはハイインピーダンス状態とされる。

【0057】

より具体的には、ローレベルの画像信号が供給される画素20については、第1のトランスマッションゲート111のみがオン状態となり、その画素20の画素電極21は、第1の制御線94に電氣的に接続され、スイッチ94sのオンオフ状態に応じて電源回路210から第1の電位S1が供給され、又は、ハイインピーダンス状態とされる。一方、ハイレベルの画像信号が供給される画素20については、第2のトランスマッションゲート112のみがオン状態となり、その画素20の画素電極21は、第2の制御線95に電氣的に接続され、スイッチ95sのオンオフ状態に応じて電源回路210から第2の電位S2が供給され、又は、ハイインピーダンス状態とされる。

20

【0058】

画素電極21は、電気泳動素子23を介して共通電極22と互いに対向するように配置されている。

【0059】

共通電極22は、共通電位Vcomが供給される共通電位線93に電氣的に接続されている。共通電位線93は、共通電位供給回路220から共通電位Vcomが供給可能に構成されている。共通電位線93は、スイッチ93sを介して共通電位供給回路220に電氣的に接続されている。スイッチ93sは、コントローラ10によってオン状態とオフ状態とが切り替えられるように構成されている。スイッチ93sがオン状態とされることで、共通電位線93と共通電位供給回路220とが電氣的に接続され、スイッチ93sがオフ状態とされることで、共通電位線93は電氣的に切断されたハイインピーダンス状態とされる。

30

【0060】

電気泳動素子23は、電気泳動粒子をそれぞれ含んでなる複数のマイクロカプセルから構成されている。

40

【0061】

次に、本実施形態に係る電気泳動表示装置の表示部の具体的な構成について、図3及び図4を参照して説明する。

【0062】

図3は、本実施形態に係る電気泳動表示装置の表示部の部分断面図である。

【0063】

図3において、表示部3は、素子基板28と対向基板29との間に電気泳動素子23が挟持される構成となっている。尚、本実施形態では、対向基板29側に画像を表示することを前提として説明する。

50

【 0 0 6 4 】

素子基板 2 8 は、例えばガラスやプラスチック等からなる基板である。素子基板 2 8 上には、ここでは図示を省略するが、図 2 を参照して上述した画素スイッチング用トランジスタ 2 4、メモリ回路 2 5、スイッチ回路 1 1 0、走査線 4 0、データ線 5 0、高電位電源線 9 1、低電位電源線 9 2、共通電位線 9 3、第 1 の制御線 9 4、第 2 の制御線 9 5 等が作り込まれた積層構造が形成されている。この積層構造の上層側に複数の画素電極 2 1 がマトリクス状に設けられている。

【 0 0 6 5 】

対向基板 2 9 は、例えばガラスやプラスチック等からなる透明な基板である。対向基板 2 9 における素子基板 2 8 との対向面上には、共通電極 2 2 が複数の画素電極 9 a と対向してベタ状に形成されている。共通電極 2 2 は、例えばマグネシウム銀 (MgAg)、インジウム・スズ酸化物 (ITO)、インジウム・亜鉛酸化物 (IZO) 等の透明導電材料から形成されている。

10

【 0 0 6 6 】

電気泳動素子 2 3 は、電気泳動粒子をそれぞれ含んでなる複数のマイクロカプセル 8 0 から構成されており、例えば樹脂等からなるバインダー 3 0 及び接着層 3 1 によって素子基板 2 8 及び対向基板 2 9 間で固定されている。尚、本実施形態に係る電気泳動表示装置 1 は、製造プロセスにおいて、電気泳動素子 2 3 が予め対向基板 2 9 側にバインダー 3 0 によって固定されてなる電気泳動シートが、別途製造された、画素電極 2 1 等が形成された素子基板 2 8 側に接着層 3 1 によって接着されている。

20

【 0 0 6 7 】

マイクロカプセル 8 0 は、画素電極 2 1 及び共通電極 2 2 間に挟持され、1 つの画素 2 0 内に (言い換えれば、1 つの画素電極 2 1 に対して) 1 つ又は複数配置されている。

【 0 0 6 8 】

図 4 は、マイクロカプセルの構成を示す模式図である。尚、図 4 では、マイクロカプセルの断面を模式的に示している。

【 0 0 6 9 】

図 4 において、マイクロカプセル 8 0 は、被膜 8 5 の内部に分散媒 8 1 と、複数の白色粒子 8 2 と、複数の黒色粒子 8 3 とが封入されてなる。マイクロカプセル 8 0 は、例えば、5 0 μm 程度の粒径を有する球状に形成されている。尚、白色粒子 8 2 及び黒色粒子 8 3 は、本発明に係る「電気泳動粒子」の一例である。

30

【 0 0 7 0 】

被膜 8 5 は、マイクロカプセル 8 0 の外殻として機能し、ポリメタクリル酸メチル、ポリメタクリル酸エチル等のアクリル樹脂、ユリア樹脂、アラビアゴム等の透光性を有する高分子樹脂から形成されている。

【 0 0 7 1 】

分散媒 8 1 は、白色粒子 8 2 及び黒色粒子 8 3 をマイクロカプセル 8 0 内 (言い換えれば、被膜 8 5 内) に分散させる媒質である。分散媒 8 1 としては、水や、メタノール、エタノール、イソプロパノール、ブタノール、オクタノール、メチルセルソルブ等のアルコール系溶媒、酢酸エチル、酢酸ブチル等の各種エステル類、アセトン、メチルエチルケトン、メチルイソブチルケトン等のケトン類、ペンタン、ヘキサン、オクタン等の脂肪族炭化水素、シクロヘキサン、メチルシクロヘキサン等の脂環式炭化水素、ベンゼン、トルエンや、キシレン、ヘキシルベンゼン、ヘプチルベンゼン、オクチルベンゼン、ノニルベンゼン、デシルベンゼン、ウンデシルベンゼン、ドデシルベンゼン、トリデシルベンゼン、テトラデシルベンゼン等の長鎖アルキル基を有するベンゼン類等の芳香族炭化水素、塩化メチレン、クロロホルム、四塩化炭素、1、2 - ジクロロエタン等のハロゲン化炭化水素、カルボン酸塩やその他の油類を単独で又は混合して用いることができる。また、分散媒 8 1 には、界面活性剤が配合されてもよい。

40

【 0 0 7 2 】

白色粒子 8 2 は、例えば、二酸化チタン、亜鉛華 (酸化亜鉛)、三酸化アンチモン等の

50

白色顔料からなる粒子（高分子或いはコロイド）であり、例えば負に帯電されている。

【0073】

黒色粒子83は、例えば、アニリンブラック、カーボンブラック等の黒色顔料からなる粒子（高分子或いはコロイド）であり、例えば正に帯電されている。

【0074】

このため、白色粒子82及び黒色粒子83は、画素電極21と共通電極22との間の電位差によって発生する電場によって、分散媒81中を移動することができる。

【0075】

これらの顔料には、必要に応じ、電解質、界面活性剤、金属石鹼、樹脂、ゴム、油、ワニス、コンパウンド等の粒子からなる荷電制御剤、チタン系カップリング剤、アルミニウム系カップリング剤、シラン系カップリング剤等の分散剤、潤滑剤、安定化剤等を添加することができる。

【0076】

図3及び図4において、画素電極21と共通電極22との間に、相対的に共通電極22の電位が高くなるように電圧が印加された場合には、正に帯電された黒色粒子83はクーロン力によってマイクロカプセル80内で画素電極21側に引き寄せられると共に、負に帯電された白色粒子82はクーロン力によってマイクロカプセル80内で共通電極22側に引き寄せられる。この結果、マイクロカプセル80内の表示面側（即ち、共通電極22側）に白色粒子82が集まることで、表示部3の表示面にこの白色粒子82の色（即ち、白色）を表示することができる。逆に、画素電極21と共通電極22との間に、相対的に画素電極21の電位が高くなるように電圧が印加された場合には、負に帯電された白色粒子82がクーロン力によって画素電極21側に引き寄せられると共に、正に帯電された黒色粒子83はクーロン力によって共通電極22側に引き寄せられる。この結果、マイクロカプセル80の表示面側に黒色粒子83が集まることで、表示部3の表示面にこの黒色粒子83の色（即ち、黒色）を表示することができる。

【0077】

更に、画素電極21及び共通電極22間における白色粒子82及び黒色粒子83の分布状態によって、白色と黒色との中間階調である、ライトグレー、グレー、ダークグレー等の灰色を表示することができる。例えば、画素電極21と共通電極22との間に相対的に画素電極21の電位が高くなるように電圧を印加することで、マイクロカプセル80の表示面側に黒色粒子83を集めると共に画素電極21側に白色粒子82を集めた後に、表示すべき中間階調に応じた所定期間だけ、画素電極21と共通電極22との間に相対的に共通電極22の電位が高くなるように電圧を印加することで、マイクロカプセル80の表示面側に白色粒子82を所定量だけ移動させると共に画素電極21側に黒色粒子83を所定量だけ移動させる。この結果、表示部3の表示面に白色と黒色との中間階調である灰色を表示することができる。

【0078】

尚、白色粒子82、黒色粒子83に用いる顔料を、例えば赤色、緑色、青色等の顔料に代えることによって、赤色、緑色、青色等を表示することができる。

【0079】

次に、本実施形態に係る電気泳動表示装置の駆動方法について、図5から図10を参照して説明する。

【0080】

以下では、本実施形態に係る電気泳動表示装置の駆動方法によって、説明の便宜のため、図5に示すような5段階の階調を有する階調画像を電気泳動表示装置1の表示部3において表示させる場合を例にとる。ここに図5は、階調画像の一例を表示した状態の電気泳動表示装置の表示部を示す模式図である。

【0081】

即ち、図5に示すように、表示部3のうち部分R1に黒色（B）を表示させ、表示部3のうち部分R2にダークグレー（DG）を表示させ、表示部3のうち部分R3にグレー（

10

20

30

40

50

G)を表示させ、表示部3のうち部分R4にライトグレー(LG)を表示させ、表示部3のうち部分R5に白色(W)を表示させることにより、表示部3において黒色、ダークグレー、グレー、ライトグレー及び白色の5段階の階調を有する階調画像を表示させる場合を例にとる。尚、黒色及び白色が本発明に係る「最高階調」及び「最低階調」の一例である。

【0082】

図6は、本実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。図6には、共通電位Vcom、第1の電位S1、第2の電位S2及び高電位電源電位VEPの各々の経時変化を示している。尚、低電位電源電位Vssは、低電位VL(例えば0V)で一定とされる。

10

【0083】

図6に示すように、本実施形態に係る電気泳動表示装置の駆動方法によれば、画像形成ステップST10と、短期インターバルステップST20と、黒補助パルス入力ステップST30と、白補助パルス入力ステップST40とをこの順に行う。尚、黒補助パルス入力ステップST30と白補助パルス入力ステップST40の順序は反対でもよい。即ち、白補助パルス入力ステップST40を黒補助パルス入力ステップST30よりも前に行うようにしてもよい。

【0084】

図6において、画像形成ステップST10には、黒書込みステップSTBと、ダークグレー書込みステップSTDGと、グレー書込みステップSTGと、ライトグレー書込みステップSTLGと、白書込みステップSTWとが含まれている。

20

【0085】

図7は、画像形成ステップに含まれる、黒書込みステップ、ダークグレー書込みステップ、グレー書込みステップ、ライトグレー書込みステップ及び白書込みステップの各々における、画像データ及び表示結果を示す概念図である。

【0086】

図6及び図7において、画像形成ステップST10では、先ず、黒書込みステップSTBが行われる。黒書込みステップSTBでは、表示部3における全ての画素20の画素電極21と共通電極22との間に、相対的に画素電極21の電位が高くなるように電圧を印加する。具体的には、全ての画素20について、ハイレベルの画像信号を供給することで第2のトランミッションゲート112(図2参照)のみをオン状態として、画素電極21を第2の制御線95に電氣的に接続して、画素電極21に第2の電位S2を供給する。尚、図7に示す画像データ400Bは、黒書込みステップSTBにおいて、全ての画素20に第2の電位S2が供給されることを概念的に示している。この際、第2の電位S2は、電源回路210によって高電位VH(例えば15V)に維持され、共通電位Vcomは、共通電位供給回路220によって低電位VL(例えば0V)に維持される。また、黒書込みステップSTBにおいて、高電位電源電位VEPは、電源回路210によって高電位VHに維持され、第1の電位S1は、電源回路210によって高電位VHに維持される。

30

【0087】

この結果、黒書込みステップSTBの後には、表示部3の全ての画素20において黒色が表示されることにより、表示部30において全黒画像510(図7参照)が表示される。尚、黒書込みステップSTBにおいて、第1の電位S1を、第2の電位S2と同様に、高電位VHに維持することで、各画素20に供給される画像信号によらず、全ての画素20に黒色を表示させることができる。

40

【0088】

図6及び図7において、黒書込みステップSTBの後に、ダークグレー書込みステップSTDGが行われる。但し、図6に示すように、ダークグレー書込みステップSTDGの直前には、画像データ作成期間Tw及び画像データ転送期間Tdが設けられている。画像データ作成期間Twは、画像データを作成するための期間であり、画像データを各画素20に転送するための期間(より具体的には、画像データに基づく画像信号を各画素のメモ

50

り回路 25 に供給するための期間)である。画像データ作成期間 T_w 及び画像データ転送期間 T_d は、後述するグレー書込みステップ STG 、ライトグレー書込みステップ STL 、白書込みステップ STW 、黒補助パルス書込みステップ $STpb$ 及び白補助パルス書込みステップ $STpw$ の各々の直前にも設けられている

図 6 において、画像データ作成期間 T_w では、共通電位 V_{com} 、第 1 の電位 S_1 、第 2 の電位 S_2 及び高電位電源電位 V_{EP} はハイインピーダンス状態 ($Hi-Z$) とされる。即ち、画像データ作成期間 T_w では、図 2 を参照して上述したスイッチ $93s$ 、 $94s$ 、 $95s$ 及び $91s$ がオフ状態とされ、共通電位線 93 、第 1 の制御線 94 、第 2 の制御線 95 及び高電位電源線 91 の各々がハイインピーダンス状態とされることにより、画素電極 21 及び共通電極 22 の各々がハイインピーダンス状態とされる。

10

【0089】

図 6 において、画像データ転送期間 T_d では、共通電位 V_{com} 、第 1 の電位 S_1 及び第 2 の電位 S_2 がハイインピーダンス状態とされると共に、高電位電源電位 V_{EP} は、高電位 V_H よりも低く且つ低電位 V_L よりも高い電位 V_a で維持される。例えば、高電位 V_H が $15V$ である場合には、電位 V_a は $5V$ とする。ここで、電位 V_a は、メモリ回路 25 が画像データを記憶および保持可能な最低電位 (電圧) に設定することが消費電力低減のために好ましい。

【0090】

図 6 及び図 7 において、ダークグレー書込みステップ $STDG$ では、表示部 3 のうち部分 R_2 における画素 20 の画素電極 21 と共通電極 22 との間に、相対的に共通電極 22 の電位が高くなるように電圧を印加すると共に、表示部 3 のうち部分 R_1 、 R_3 、 R_4 及び R_5 における画素 20 の画素電極 21 と共通電極 22 との間に、電圧を印加しない。

20

【0091】

具体的には、部分 R_2 における画素 20 について、ローレベルの画像信号を供給することで第 1 のトランスマッションゲート 111 (図 2 参照) のみをオン状態として、画素電極 21 を第 1 の制御線 94 に電氣的に接続して、画素電極 21 に第 1 の電位 S_1 を供給し、且つ、部分 R_1 、 R_3 、 R_4 及び R_5 における画素 20 について、ハイレベルの画像信号を供給することで第 2 のトランスマッションゲート 112 (図 2 参照) のみをオン状態として、画素電極 21 を第 2 の制御線 95 に電氣的に接続して、画素電極 21 に第 2 の電位 S_2 を供給する。尚、図 7 に示す画像データ $400DG$ は、部分 R_2 における画素 20 に第 1 の電位 S_1 が供給されると共に部分 R_1 、 R_3 、 R_4 及び R_5 における画素 20 に第 2 の電位 S_2 が供給されることを概念的に示している。この際、第 1 の電位 S_1 は、電源回路 210 によって低電位 V_L に維持され、共通電位 V_{com} は、共通電位供給回路 220 によって高電位 V_H に維持される。また、ダークグレー書込みステップ $STDG$ において、高電位電源電位 V_{EP} は、電源回路 210 によって高電位 V_H に維持される。これにより、部分 R_2 における画素 20 では、低電位 V_L に維持された第 1 の電位 S_1 が供給される画素電極 21 と高電位 V_H に維持された共通電位 V_{com} が供給される共通電極 22 との間に、画素電極 21 よりも共通電極 22 の電位が高くなるように電圧が印加される。一方、第 2 の電位 S_2 は、ハイインピーダンス状態とされる。即ち、ダークグレー書込みステップ $STDG$ では、図 2 を参照して上述したスイッチ $95s$ がオフ状態とされ、第 2 の制御線 95 がハイインピーダンス状態とされる。よって、ダークグレー書込みステップ $STDG$ において第 2 の制御線 95 に電氣的に接続される表示部 3 のうち、部分 R_1 、 R_3 、 R_4 及び R_5 における画素 20 の画素電極 21 は、ハイインピーダンス状態とされる。従って、部分 R_1 、 R_3 、 R_4 及び R_5 における画素 20 では、画素電極 21 及び共通電極 22 間に電圧が印加されない。

30

40

【0092】

この結果、ダークグレー書込みステップ $STDG$ の後には、表示部 3 のうち部分 R_2 の画素 20 において表示される色が黒色からダークグレーに変化すると共に表示部 3 のうち部分 R_1 、 R_3 、 R_4 及び R_5 の画素 20 において表示される色が黒色のままで維持されることにより、表示部 30 において黒色及びダークグレーの 2 階調の階調画像 520 (図

50

7 参照)が表示される。

【0093】

図6及び図7において、グレー書込みステップSTGでは、表示部3のうち部分R3における画素20の画素電極21と共通電極22との間に、相対的に共通電極22の電位が高くなるように電圧を印加すると共に、表示部3のうち部分R1、R2、R4及びR5における画素20の画素電極21と共通電極22との間に、電圧を印加しない。

【0094】

具体的には、部分R3における画素20について、ローレベルの画像信号を供給することで第1のトランスマッションゲート111(図2参照)のみをオン状態として、画素電極21を第1の制御線94に電氣的に接続して、画素電極21に第1の電位S1を供給し、且つ、部分R1、R2、R4及びR5における画素20について、ハイレベルの画像信号を供給することで第2のトランスマッションゲート112(図2参照)のみをオン状態として、画素電極21を第2の制御線95に電氣的に接続して、画素電極21に第2の電位S2を供給する。尚、図7に示す画像データ400Gは、部分R3における画素20に第1の電位S1が供給されると共に部分R1、R2、R4及びR5における画素20に第2の電位S2が供給されることを概念的に示している。この際、第1の電位S1は、電源回路210によって低電位VLに維持され、共通電位Vcomは、共通電位供給回路220によって高電位VHに維持される。また、グレー書込みステップSTGにおいて、高電位電源電位VEPは、電源回路210によって高電位VHに維持される。これにより、部分R3における画素20では、低電位VLに維持された第1の電位S1が供給される画素電極21と高電位VHに維持された共通電位Vcomが供給される共通電極22との間に、画素電極21よりも共通電極22の電位が高くなるように電圧が印加される。一方、第2の電位S2は、ハイインピーダンス状態とされる。即ち、グレー書込みステップSTGでは、図2を参照して上述したスイッチ95sがオフ状態とされ、第2の制御線95がハイインピーダンス状態とされる。よって、グレー書込みステップSTGにおいて第2の制御線95に電氣的に接続される表示部3のうち、部分R1、R2、R4及びR5における画素20の画素電極21は、ハイインピーダンス状態とされる。従って、部分R1、R2、R4及びR5における画素20では、画素電極21及び共通電極22間に電圧が印加されない。

【0095】

ここでグレー書込みステップSTGは、ダークグレー書込みステップSTDGよりも長い期間行われる。即ち、グレー書込みステップSTGによって部分R3における画素20の画素電極21及び共通電極22間に電圧が印加される時間は、ダークグレー書込みステップSTDGによって部分2における画素20の画素電極21及び共通電極22間に電圧が印加される時間よりも長い時間として設定されている。これにより、グレー書込みステップSTGによって部分R3の画素20においてダークグレーよりも明るい階調であるグレーを表示することができる。

【0096】

この結果、グレー書込みステップSTGの後には、表示部3のうち部分R3の画素20において表示される色が黒色からグレーに変化し、表示部3のうち部分R1、R4及びR5の画素20において表示される色が黒色のままで維持され、表示部3のうち部分R2の画素20において表示される色がダークグレーのままで維持されることにより、表示部30において黒色、ダークグレー及びグレーの3階調の階調画像530(図7参照)が表示される。

【0097】

図6及び図7において、ライトグレー書込みステップSTLGでは、表示部3のうち部分R4における画素20の画素電極21と共通電極22との間に、相対的に共通電極22の電位が高くなるように電圧を印加すると共に、表示部3のうち部分R1、R2、R3及びR5における画素20の画素電極21と共通電極22との間に、電圧を印加しない。

【0098】

具体的には、部分 R 4 における画素 2 0 について、ローレベルの画像信号を供給することで第 1 のトランスマッションゲート 1 1 1 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 1 の制御線 9 4 に電氣的に接続して、画素電極 2 1 に第 1 の電位 S 1 を供給し、且つ、部分 R 1、R 2、R 3 及び R 5 における画素 2 0 について、ハイレベルの画像信号を供給することで第 2 のトランスマッションゲート 1 1 2 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 2 の制御線 9 5 に電氣的に接続して、画素電極 2 1 に第 2 の電位 S 2 を供給する。尚、図 7 に示す画像データ 4 0 0 L G は、部分 R 4 における画素 2 0 に第 1 の電位 S 1 が供給されると共に部分 R 1、R 2、R 3 及び R 5 における画素 2 0 に第 2 の電位 S 2 が供給されることを概念的に示している。この際、第 1 の電位 S 1 は、電源回路 2 1 0 によって低電位 V L に維持され、共通電位 V c o m は、共通電位供給回路 2 2 0 によって高電位 V H に維持される。また、ライトグレー書込みステップ S T L G において、高電位電源電位 V E P は、電源回路 2 1 0 によって高電位 V H に維持される。これにより、部分 R 4 における画素 2 0 では、低電位 V L に維持された第 1 の電位 S 1 が供給される画素電極 2 1 と高電位 V H に維持された共通電位 V c o m が供給される共通電極 2 2 との間に、画素電極 2 1 よりも共通電極 2 2 の電位が高くなるように電圧が印加される。一方、第 2 の電位 S 2 は、ハイインピーダンス状態とされる。即ち、ライトグレー書込みステップ S T L G では、図 2 を参照して上述したスイッチ 9 5 s がオフ状態とされ、第 2 の制御線 9 5 がハイインピーダンス状態とされる。よって、ライトグレー書込みステップ S T L G において第 2 の制御線 9 5 に電氣的に接続される表示部 3 のうち、部分 R 1、R 2、R 3 及び R 5 における画素 2 0 の画素電極 2 1 は、ハイインピーダンス状態とされる。従って、部分 R 1、R 2、R 3 及び R 5 における画素 2 0 では、画素電極 2 1 及び共通電極 2 2 間に電圧が印加されない。

【 0 0 9 9 】

ここでライトグレー書込みステップ S T L G は、グレー書込みステップ S T G よりも長い期間行われる。即ち、ライトグレー書込みステップ S T L G によって部分 R 4 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に電圧が印加される時間は、グレー書込みステップ S T G によって部分 R 3 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に電圧が印加される時間よりも長い時間として設定されている。これにより、ライトグレー書込みステップ S T L G によって部分 R 4 の画素 2 0 においてグレーよりも明るい階調であるライトグレーを表示することができる。

【 0 1 0 0 】

この結果、ライトグレー書込みステップ S T L G の後には、表示部 3 のうち部分 R 4 の画素 2 0 において表示される色が黒色からライトグレーに変化し、表示部 3 のうち部分 R 1 及び R 5 の画素 2 0 において表示される色が黒色のままで維持され、表示部 3 のうち部分 R 2 の画素 2 0 において表示される色がダークグレーのままで維持され、表示部 3 のうち部分 R 3 の画素 2 0 において表示される色がグレーのままで維持されることにより、表示部 3 において黒色、ダークグレー、グレー及びライトグレーの 4 階調の階調画像 5 4 0 (図 7 参照) が表示される。

【 0 1 0 1 】

図 6 及び図 7 において、白書込みステップ S T W では、表示部 3 のうち部分 R 5 における画素 2 0 の画素電極 2 1 と共通電極 2 2 との間に、相対的に共通電極 2 2 の電位が高くなるように電圧を印加すると共に、表示部 3 のうち部分 R 1、R 2、R 3 及び R 4 における画素 2 0 の画素電極 2 1 と共通電極 2 2 との間に、電圧を印加しない。

【 0 1 0 2 】

具体的には、部分 R 5 における画素 2 0 について、ローレベルの画像信号を供給することで第 1 のトランスマッションゲート 1 1 1 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 1 の制御線 9 4 に電氣的に接続して、画素電極 2 1 に第 1 の電位 S 1 を供給し、且つ、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 について、ハイレベルの画像信号を供給することで第 2 のトランスマッションゲート 1 1 2 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 2 の制御線 9 5 に電氣的に接続して、画素電極 2 1 に第 2 の電

10

20

30

40

50

位 S 2 を供給する。尚、図 7 に示す画像データ 4 0 0 W は、部分 R 5 における画素 2 0 に第 1 の電位 S 1 が供給されると共に部分 R 1、R 2、R 3 及び R 4 における画素 2 0 に第 2 の電位 S 2 が供給されることを概念的に示している。この際、第 1 の電位 S 1 は、電源回路 2 1 0 によって低電位 V L に維持され、共通電位 V c o m は、共通電位供給回路 2 2 0 によって高電位 V H に維持される。また、白書込みステップ S T W において、高電位電源電位 V E P は、電源回路 2 1 0 によって高電位 V H に維持される。これにより、部分 R 5 における画素 2 0 では、低電位 V L に維持された第 1 の電位 S 1 が供給される画素電極 2 1 と高電位 V H に維持された共通電位 V c o m が供給される共通電極 2 2 との間に、画素電極 2 1 よりも共通電極 2 2 の電位が高くなるように電圧が印加される。一方、第 2 の電位 S 2 は、ハイインピーダンス状態とされる。即ち、白書込みステップ S T W では、図 2 を参照して上述したスイッチ 9 5 s がオフ状態とされ、第 2 の制御線 9 5 がハイインピーダンス状態とされる。よって、白書込みステップ S T W において第 2 の制御線 9 5 に電氣的に接続される表示部 3 のうち、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 の画素電極 2 1 は、ハイインピーダンス状態とされる。従って、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 では、画素電極 2 1 及び共通電極 2 2 間に電圧が印加されない。

10

【 0 1 0 3 】

ここで白書込みステップ S T W は、ライトグレー書込みステップ S T L G よりも長い期間行われる。即ち、白書込みステップ S T W によって部分 R 5 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に電圧が印加される時間は、ライトグレー書込みステップ S T L G によって部分 R 4 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に電圧が印加される時間よりも長い時間として設定されている。これにより、白書込みステップ S T W によって部分 R 5 の画素 2 0 においてライトグレーよりも明るい階調である白色を表示することができる。

20

【 0 1 0 4 】

この結果、白書込みステップ S T W の後には、表示部 3 のうち部分 R 5 の画素 2 0 において表示される色が黒色から白色に変化し、表示部 3 のうち部分 R 1 の画素 2 0 において表示される色が黒色のままで維持され、表示部 3 のうち部分 R 2 の画素 2 0 において表示される色がダークグレーのままで維持され、表示部 3 のうち部分 R 3 の画素 2 0 において表示される色がグレーのままで維持され、表示部 3 のうち部分 R 4 の画素 2 0 において表示される色がライトグレーのままで維持されることにより、表示部 3 0 において黒色、ダークグレー、グレー、ライトグレー及び白色の 5 階調の階調画像 5 5 0 (図 7 参照) が表示される。

30

【 0 1 0 5 】

以上のように、画像形成ステップ S T 1 0 では、黒書込みステップ S T B、ダークグレー書込みステップ S T D G、グレー書込みステップ S T G、ライトグレー書込みステップ S T L G 及び白書込みステップ S T W が順に行うことにより、表示部 3 に黒色、ダークグレー、グレー、ライトグレー及び白色の 5 階調の階調画像 5 5 0 を表示する (即ち、表示部 3 0 に階調画像 5 5 0 を形成する) 。

【 0 1 0 6 】

尚、本実施形態では、画像形成ステップ S T 1 0 において、先ず全黒画像を表示させた後に、他の階調の画像データを書き込むようにしたが、例えば、先ず全白画像を表示させた後に、他の階調の画像データを書き込むようにしてもよい。

40

【 0 1 0 7 】

図 6 において、画像形成ステップ S T 1 0 に続いて短期インターバルステップ S T 2 0 を行う。短期インターバルステップ S T 2 0 では、表示部 3 における全ての画素 2 0 の画素電極 2 1 及び共通電極 2 2 は、電氣的に切断されたハイインピーダンス状態とされる。具体的には、短期インターバルステップ S T 2 0 では、共通電位 V c o m、第 1 の電位 S 1、第 2 の電位 S 2 及び高電位電源電位 V E P はハイインピーダンス状態 (H i - Z) とされる。即ち、短期インターバルステップ S T 2 0 では、図 2 を参照して上述したスイッチ 9 3 s、9 4 s、9 5 s 及び 9 1 s がオフ状態とされ、共通電位線 9 3、第 1 の制御線

50

94、第2の制御線95及び高電位電源線91の各々がハイインピーダンス状態とされることにより、表示部3における全ての画素20の画素電極21及び共通電極22がハイインピーダンス状態とされる。

【0108】

短期インターバルステップST20の期間は、例えば200ms以上5s以下である。ここで、仮に、短期インターバルステップST20の期間が例えば5sよりも長い場合には、表示部3のうち部分R1に表示された黒色の反射率が大きくなると共に表示部3のうち部分R5に表示された白色の反射率が小さくなることによってコントラストの低下量が大きくなりすぎてしまうおそれがある。このようにコントラストが低下しすぎた状態で、後述する黒補助パルス入力ステップST30及び白補助パルス入力ステップST40を行
10
うと、コントラストの変化（言い換えれば、部分R1に表示された黒色の反射率及び部分R5に表示された白色の反射率の変化）が観察者によって視認され、表示がちらついて見える（フラッシングともいう）おそれがある。

【0109】

図6において、短期インターバルステップST20に続いて黒補助パルス入力ステップST30を行う。黒補助パルス入力ステップST30には、黒補助パルス書込みステップSTpbが複数含まれている。

【0110】

図8は、黒補助パルス入力ステップに含まれる複数回の黒補助パルス書込みステップSTpbの各々における画像データ及び表示結果を示す概念図である。
20

【0111】

図6及び図8において、黒補助パルス書込みステップSTpbでは、表示部3のうち部分R1における画素20の画素電極21と共通電極22との間に、相対的に画素電極21の電位が高くなるようにパルス電圧を印加すると共に、表示部3のうち部分R2、R3、R4及びR5における画素20の画素電極21と共通電極22との間に、電圧を印加しない。

【0112】

具体的には、部分R1における画素20について、ローレベルの画像信号を供給することで第1のトランスマッションゲート111（図2参照）のみをオン状態として、画素電極21を第1の制御線94に電氣的に接続して、画素電極21に第1の電位S1を供給し
30
、且つ、部分R2、R3、R4及びR5における画素20について、ハイレベルの画像信号を供給することで第2のトランスマッションゲート112（図2参照）のみをオン状態として、画素電極21を第2の制御線95に電氣的に接続して、画素電極21に第2の電位S2を供給する。尚、図8に示す画像データ410は、黒補助パルス書込みステップSTpbにおいて、部分R1における画素20に第1の電位S1が供給されると共に部分R2、R3、R4及びR5における画素20に第2の電位S2が供給されることを概念的に示している。この際、第1の電位S1は、電源回路210によって高電位VHに維持され、共通電位Vcomは、共通電位供給回路220によって低電位VLに維持される。また、黒補助パルス書込みステップSTpbにおいて、高電位電源電位VEPは、電源回路210によって高電位VHに維持される。これにより、部分R1における画素20では、高
40
電位VHに維持された第1の電位S1が供給される画素電極21と低電位VLに維持された共通電位Vcomが供給される共通電極22との間に、共通電極22よりも画素電極21の電位が高くなるようにパルス電圧が印加される。言い換えれば、部分R1における画素20では、画素電極21及び共通電極22間に、黒書込みステップSTBにおいて印加される電圧と同じ極性の電圧がパルスのように印加される。一方、第2の電位S2は、ハイインピーダンス状態とされる。即ち、黒補助パルス書込みステップSTpbでは、図2を参照して上述したスイッチ95sがオフ状態とされ、第2の制御線95がハイインピーダンス状態とされる。よって、黒補助パルス書込みステップSTpbにおいて第2の制御線95に電氣的に接続される表示部3のうち、部分R2、R3、R4及びR5における画素20の画素電極21は、ハイインピーダンス状態とされる。従って、部分R2、R3、R4
50

及びR 5における画素2 0では、画素電極2 1及び共通電極2 2間に電圧が印加されない。

【0 1 1 3】

この結果、上述した黒書込みステップS T Bの直後に生じ得るキックバック現象によって高くなってしまおうおそれのある、表示部3のうち部分R 1の画素2 0において表示される黒色の反射率を低くすることができる。更に、本実施形態では、黒補助パルス入力ステップS T 3 0には、黒補助パルス書込みステップS T p bが複数含まれているので、表示部3のうち部分R 1の画素2 0において表示される黒色の反射率をより確実に低くすることができる。

【0 1 1 4】

即ち、図7及び図8において、1回目の黒補助パルス書込みステップS T p bの後に表示される階調画像5 6 0 - 1、2回目の黒補助パルス書込みステップS T p bの後に表示される階調画像5 6 0 - 2、・・・、m回目(mは自然数)の黒補助パルス書込みステップS T p bの後に表示される階調画像5 6 0 - mの順に徐々に、部分R 1に表示された黒色の反射率を低くする(言い換えれば、画像形成ステップS T 1 0の直後に生じ得るキックバック現象によって高まってしまった黒色の反射率を回復させる)ことができる。

【0 1 1 5】

図6において、黒補助パルス入力ステップS T 3 0に続いて、白補助パルス入力ステップS T 4 0を行う。白補助パルス入力ステップS T 4 0には、白補助パルス書込みステップS T p wが複数含まれている。

【0 1 1 6】

図9は、白補助パルス入力ステップに含まれる複数回の白補助パルス書込みステップS T p wの各々における画像データ及び表示結果を示す概念図である。

【0 1 1 7】

図6及び図9において、白補助パルス書込みステップS T p wでは、表示部3のうち部分R 5における画素2 0の画素電極2 1と共通電極2 2との間に、相対的に共通電極2 2の電位が高くなるようにパルス電圧を印加すると共に、表示部3のうち部分R 1、R 2、R 3及びR 4における画素2 0の画素電極2 1と共通電極2 2との間に、電圧を印加しない。

【0 1 1 8】

具体的には、部分R 5における画素2 0について、ローレベルの画像信号を供給することで第1のトランスマッションゲート1 1 1(図2参照)のみをオン状態として、画素電極2 1を第1の制御線9 4に電氣的に接続して、画素電極2 1に第1の電位S 1を供給し、且つ、部分R 1、R 2、R 3及びR 4における画素2 0について、ハイレベルの画像信号を供給することで第2のトランスマッションゲート1 1 2(図2参照)のみをオン状態として、画素電極2 1を第2の制御線9 5に電氣的に接続して、画素電極2 1に第2の電位S 2を供給する。尚、図9に示す画像データ4 2 0は、部分R 5における画素2 0に第1の電位S 1が供給されると共に部分R 1、R 2、R 3及びR 4における画素2 0に第2の電位S 2が供給されることを概念的に示している。この際、第1の電位S 1は、電源回路2 1 0によって低電位V Lに維持され、共通電位V c o mは、共通電位供給回路2 2 0によって高電位V Hに維持される。また、白補助パルス書込みステップS T p wにおいて、高電位電源電位V E Pは、電源回路2 1 0によって高電位V Hに維持される。これにより、部分R 5における画素2 0では、低電位V Lに維持された第1の電位S 1が供給される画素電極2 1と高電位V Hに維持された共通電位V c o mが供給される共通電極2 2との間に、画素電極2 1よりも共通電極2 2の電位が高くなるようにパルス電圧が印加される。言い換えれば、部分R 5における画素2 0では、画素電極2 1及び共通電極2 2間に、白書込みステップS T Wにおいて印加される電圧と同じ極性の電圧がパルスの印加される。一方、第2の電位S 2は、ハイインピーダンス状態とされる。即ち、白補助パルス書込みステップS T p wでは、図2を参照して上述したスイッチ9 5 sがオフ状態とされ、第2の制御線9 5がハイインピーダンス状態とされる。よって、白補助パルス書込みス

10

20

30

40

50

テップSTpwにおいて第2の制御線95に電氣的に接続される表示部3のうち、部分R1、R2、R3及びR4における画素20の画素電極21は、ハイインピーダンス状態とされる。従って、部分R1、R2、R3及びR4における画素20では、画素電極21及び共通電極22間に電圧が印加されない。

【0119】

この結果、上述した白書込みステップSTWの直後に生じ得るキックバック現象によって低くなってしまふおそれのある、表示部3のうち部分R5の画素20において表示される白色の反射率を高くすることができる。更に、本実施形態では、白補助パルス入力ステップST40には、白補助パルス書込みステップSTpwが複数含まれているので、表示部3のうち部分R5の画素20において表示される白色の反射率をより確実に高くすることができる。

10

【0120】

即ち、図7及び図9において、1回目の白補助パルス書込みステップSTpwの後に表示される階調画像570-1、2回目の白補助パルス書込みステップSTpwの後に表示される階調画像570-2、・・・、n回目(nは自然数)の白補助パルス書込みステップSTpwの後に表示される階調画像570-nの順に徐々に、部分R5に表示された白色の反射率を高くする(言い換えれば、画像形成ステップST10の直後に生じ得るキックバック現象によって低下してしまふ白色の反射率を回復させる)ことができる。

【0121】

このように、本実施形態に係る電気泳動表示装置の駆動方法によれば、表示部3に表示された黒色の反射率を黒補助パルス入力ステップST30によって低くすることができると共に、表示部3に表示された白色の反射率を白補助パルス入力ステップST40によって高くすることができる。よって、表示部3に表示される階調画像のコントラストを向上させることができる。従って、高品位な階調画像を表示することができる。

20

【0122】

本実施形態では特に、黒補助パルス入力ステップST30及び白補助パルス入力ステップST40は、画像形成ステップST10によって階調画像550が表示されてから比較的短い時間内(例えば200ms以上且つ5s以下の短期インターバルステップST20の後)に行われるので、画像形成ステップST10の直後に生じ得るキックバック現象によってコントラストが低下した画像が表示されてしまうことを確実に低減或いは防止できる。

30

【0123】

更に、本実施形態では特に、黒補助パルス入力ステップST30及び白補助パルス入力ステップST40は画像形成ステップST10の後に行われるので、画像形成ステップST10によって比較的短時間で階調画像550を表示することができ、表示部3に表示される階調画像を観察する観察者に画像が表示されるまでの時間が長いことによるストレスを殆ど或いは全く与えない。言い換えれば、画像形成ステップST10によって階調画像550を表示部3に表示することで、観察者が階調画像の全体を殆ど認識できる状態とした後に、黒補助パルス入力ステップST30及び白補助パルス入力ステップST40によって階調画像のコントラストを向上させることができるので、観察者にストレスを殆ど或いは全く与えることなく高品位な画像を表示することができる。

40

【0124】

尚、上記説明においては、低電位電源電位Vssを低電位VL(例えば0V)に固定することとして説明したが、ハイインピーダンス状態を交えてもよい。具体的には、図6において、画像データ作成期間Tw及び短期インターバルステップST20では、低電位電源電位Vssをハイインピーダンス状態としてもよい。これにより、電源回路210の負荷を低減することができる。

【0125】

次に、上述した電気泳動表示装置の駆動方法を用いた場合における表示部の反射率の経時的变化について、図10を参照して説明する。

50

【 0 1 2 6 】

図 1 0 は、本実施形態に係る電気泳動表示装置の駆動方法を用いた場合における表示部の反射率の経時的変化を測定した結果を示すグラフである。

【 0 1 2 7 】

尚、図 1 0 は、温度 25 ± 2.5 、相対湿度 $65 \pm 20\% \text{ Rh}$ の環境下で測定したものである。

【 0 1 2 8 】

図 1 0 において、データ DATA (B) は、黒色が表示される部分 R 1 の反射率を示しており、データ DATA (D G) は、ダークグレーが表示される部分 R 2 の反射率を示しており、データ DATA (G) は、グレーが表示される部分 R 3 の反射率を示しており、データ DATA (L G) は、ライトグレーが表示される部分 R 4 の反射率を示しており、データ DATA (W) は、白色が表示される部分 R 5 の反射率を示している。

10

【 0 1 2 9 】

図 1 0 中、データ DATA (B) における点線 C 1 で囲まれた部分に示されるように、画像形成ステップ S T 1 0 における黒書込みステップ S T B の直後に反射率が下がった後、キックバック現象によって反射率が上がっている。

【 0 1 3 0 】

しかしながら、図 1 0 中、データ DATA (B) に示されるように、本実施形態では特に、黒色が表示される部分 R 1 の反射率を黒補助パルス入力ステップ S T 3 0 によって低下させることができる。つまり、画像形成ステップ S T 1 0 における黒書込みステップ S T B の後にキックバック現象によって上がってしまった反射率を、黒補助パルス入力ステップ S T 3 0 によって徐々に低下させる（戻す）ことができる。

20

【 0 1 3 1 】

また、図 1 0 中、データ DATA (W) における点線 C 2 で囲まれた部分に示されるように、画像形成ステップ S T 1 0 における白書込みステップ S T W の直後に反射率が上がった後、キックバック現象によって反射率が下がっている。

【 0 1 3 2 】

しかしながら、図 1 0 中、データ DATA (W) に示されるように、本実施形態では特に、白色が表示される部分 R 5 の反射率を白補助パルス入力ステップ S T 4 0 によって高めることができる。つまり、画像形成ステップ S T 1 0 における白書込みステップ S T W の後にキックバック現象によって下がってしまった反射率を、白補助パルス入力ステップ S T 4 0 によって徐々に上げる（戻す）ことができる。

30

【 0 1 3 3 】

このように、本実施形態に係る電気泳動表示装置の駆動方法によれば、キックバック現象によって上がってしまった黒色が表示される部分 R 1 の反射率を黒補助パルス入力ステップ S T 3 0 によって低下させることができると共に、キックバック現象によって下がってしまった白色が表示される部分 R 5 の反射率を白補助パルス入力ステップ S T 4 0 によって高めることができる。この結果、表示部 3 に表示される階調画像のコントラストを向上させることができる。

< 第 2 実施形態 >

40

第 2 実施形態に係る電気泳動表示装置の駆動方法について、図 1 1 を参照して説明する。

【 0 1 3 4 】

図 1 1 は、第 2 実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。

【 0 1 3 5 】

図 1 1 において、第 2 実施形態に係る電気泳動表示装置の駆動方法は、黒補助パルス入力ステップ S T 3 0 及び白補助パルス入力ステップ S T 4 0 において、共通電位 V c o m 及び第 2 の電位 S 2 を同調させる点で、図 6 を参照して上述した第 1 実施形態に係る電気泳動表示装置の駆動方法と異なり、その他の点については、上述した第 1 実施形態に係る

50

電気泳動表示装置の駆動方法と概ね同様である。

【 0 1 3 6 】

図 1 1 に示すように、第 2 実施形態に係る電気泳動表示装置の駆動方法によれば、黒補助パルス入力ステップ S T 3 0 及び白補助パルス入力ステップ S T 4 0 において、共通電位 V c o m 及び第 2 の電位 S 2 を同調させる。

【 0 1 3 7 】

より具体的には、図 1 1 において、黒補助パルス入力ステップ S T 3 0 に含まれる複数回の黒補助パルス書込みステップ S T p b の各々では、上述した第 1 実施形態に係る電気泳動表示装置の駆動方法と同様に、部分 R 1 における画素 2 0 について、ローレベルの画像信号を供給することで第 1 のトランSMISSIONゲート 1 1 1 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 1 の制御線 9 4 に電氣的に接続して、画素電極 2 1 に第 1 の電位 S 1 を供給し、且つ、部分 R 2、R 3、R 4 及び R 5 における画素 2 0 について、ハイレベルの画像信号を供給することで第 2 のトランSMISSIONゲート 1 1 2 (図 2 参照) のみをオン状態として、画素電極 2 1 を第 2 の制御線 9 5 に電氣的に接続して、画素電極 2 1 に第 2 の電位 S 2 を供給する。この際、第 1 の電位 S 1 は、電源回路 2 1 0 によって高電位 V H に維持され、共通電位 V c o m は、共通電位供給回路 2 2 0 によって低電位 V L に維持される。また、黒補助パルス書込みステップ S T p b において、高電位電源電位 V E P は、電源回路 2 1 0 によって高電位 V H に維持される。これにより、部分 R 1 における画素 2 0 では、高電位 V H に維持された第 1 の電位 S 1 が供給される画素電極 2 1 と低電位 V L に維持された共通電位 V c o m が供給される共通電極 2 2 との間に、共通電極 2 2 よりも画素電極 2 1 の電位が高くなるようにパルス電圧が印加される。

【 0 1 3 8 】

更にこの際、本実施形態では特に、第 2 の電位 S 2 は、共通電位 V c o m と同調するように (或いは同期して)、電源回路 2 1 0 によって低電位 V L に維持される。つまり、黒補助パルス入力ステップ S T 3 0 においては、第 2 の電位 S 2 は、共通電位 V c o m と同じ周期で、ハイインピーダンス状態と低電位 V L とが交互に切り換えられる。よって、黒補助パルス書込みステップ S T p b において第 2 の制御線 9 5 に電氣的に接続される表示部 3 のうち、部分 R 2、R 3、R 4 及び R 5 における画素 2 0 の画素電極 2 1 は、共通電極 2 2 に供給される共通電位 V c o m と同調して、低電位 V L とされる。従って、部分 R 2、R 3、R 4 及び R 5 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に不要な電圧が印加されてしまうことを防止できる。

【 0 1 3 9 】

図 1 1 において、白補助パルス入力ステップ S T 4 0 に含まれる複数回の白補助パルス書込みステップ S T p w の各々では、上述した第 1 実施形態に係る電気泳動表示装置の駆動方法と同様に、部分 R 5 における画素 2 0 について、ローレベルの画像信号を供給することで第 1 のトランSMISSIONゲート 1 1 1 のみをオン状態として、画素電極 2 1 を第 1 の制御線 9 4 に電氣的に接続して、画素電極 2 1 に第 1 の電位 S 1 を供給し、且つ、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 について、ハイレベルの画像信号を供給することで第 2 のトランSMISSIONゲート 1 1 2 のみをオン状態として、画素電極 2 1 を第 2 の制御線 9 5 に電氣的に接続して、画素電極 2 1 に第 2 の電位 S 2 を供給する。この際、第 1 の電位 S 1 は、電源回路 2 1 0 によって低電位 V L に維持され、共通電位 V c o m は、共通電位供給回路 2 2 0 によって高電位 V H に維持される。また、白補助パルス書込みステップ S T p w において、高電位電源電位 V E P は、電源回路 2 1 0 によって高電位 V H に維持される。これにより、部分 R 5 における画素 2 0 では、低電位 V L に維持された第 1 の電位 S 1 が供給される画素電極 2 1 と高電位 V H に維持された共通電位 V c o m が供給される共通電極 2 2 との間に、画素電極 2 1 よりも共通電極 2 2 の電位が高くなるようにパルス電圧が印加される。

【 0 1 4 0 】

更にこの際、本実施形態では特に、第 2 の電位 S 2 は、共通電位 V c o m と同調するように (或いは同期して)、電源回路 2 1 0 によって高電位 V H に維持される。つまり、白

10

20

30

40

50

補助パルス入力ステップ S T 4 0 においては、第 2 の電位 S 2 は、共通電位 V c o m と同じ周期で、ハイインピーダンス状態と高電位 V H とが交互に切り換えられる。よって、白補助パルス書き込みステップ S T p w において第 2 の制御線 9 5 に電氣的に接続される表示部 3 のうち、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 の画素電極 2 1 は、共通電極 2 2 に供給される共通電位 V c o m と同調して、高電位 V H とされる。従って、部分 R 1、R 2、R 3 及び R 4 における画素 2 0 の画素電極 2 1 及び共通電極 2 2 間に不要な電圧が印加されてしまうことを防止できる。

< 第 3 実施形態 >

第 3 実施形態に係る電気泳動表示装置について、図 1 2 を参照して説明する。

【 0 1 4 1 】

図 1 2 は、第 3 実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。

【 0 1 4 2 】

図 1 2 において、第 3 実施形態に係る電気泳動表示装置の駆動方法は、複数回の黒補助パルス書き込みステップ S T p b 間及び複数回の白補助パルス書き込みステップ S T p w 間の各々において、高電位電源電位 V E P を高電位 V H (例えば、15V) よりも低く且つ低電位 V L (例えば、0V) よりも高い電位 V a (例えば、5V) で維持する点で、図 1 1 を参照して上述した第 2 実施形態に係る電気泳動表示装置の駆動方法と異なり、その他の点については、上述した第 2 実施形態に係る電気泳動表示装置の駆動方法と概ね同様である。

【 0 1 4 3 】

図 1 2 に示すように、本実施形態では特に、黒補助パルス入力ステップ S T 3 0 に含まれる複数回の黒補助パルス書き込みステップ S T p b 間の期間 T a において、高電位電源電位 V E P を高電位 V H よりも低く且つ低電位 V L よりも高い電位 V a で維持する。よって、1 回目の黒補助パルス書き込みステップ S T p b の直前の画像データ転送期間 T d において各画素 2 0 に転送された画像データ (より具体的には、各画素 2 0 のメモリ回路 2 5 に供給された画像データに基づく画像信号) を、m 回目の黒補助パルス書き込みステップ S T p b の終了時までメモリ回路 2 5 に記憶させたままにすることができる。よって、黒補助パルス入力ステップ S T 3 0 において、画像データを各画素 2 0 のメモリ回路 2 5 に複数回転送することを回避でき (言い換えれば、上述した第 1 及び第 2 実施形態に係る駆動方法によれば、黒補助パルス入力ステップ S T p b において、画像データ転送期間 T b を複数回設ける必要があるのに対して、本実施形態によれば、1 回目の黒補助パルス書き込みステップ S T p b の直前にのみ 1 回だけ画像データ転送期間 T d を設ければよく)、各画素 2 0 に画像データを転送するのに要する消費電力を低減できる。尚、各画素 2 0 に画像データを転送するのに要する消費電力は、メモリ回路 2 5 に電位 V a の高電位電源電位 V E P を供給するのに要する消費電力に比べて大きい。

【 0 1 4 4 】

また、図 1 2 に示すように、本実施形態では特に、白補助パルス入力ステップ S T 4 0 に含まれる複数回の白補助パルス書き込みステップ S T p w 間の期間 T a において、高電位電源電位 V E P を高電位 V H よりも低く且つ低電位 V L よりも高い電位 V a で維持する。よって、1 回目の白補助パルス書き込みステップ S T p w の直前の画像データ転送期間 T d において各画素 2 0 に転送された画像データを、n 回目の白補助パルス書き込みステップ S T p w の終了時までメモリ回路 2 5 に記憶させたままにすることができる。よって、白補助パルス入力ステップ S T 4 0 において、画像データを各画素 2 0 のメモリ回路 2 5 に複数回転送することを回避でき (言い換えれば、上述した第 1 及び第 2 実施形態に係る駆動方法によれば、白補助パルス入力ステップ S T p w において、画像データ転送期間 T b を複数回設ける必要があるのに対して、本実施形態によれば、1 回目の白補助パルス書き込みステップ S T p w の直前にのみ 1 回だけ画像データ転送期間 T d を設ければよく)、各画素 2 0 に画像データを転送するのに要する消費電力を低減できる。

< 電子機器 >

10

20

30

40

50

次に、上述した電気泳動表示装置を適用した電子機器について、図13及び図14を参照して説明する。以下では、上述した電気泳動表示装置を電子ペーパー及び電子ノートに適用した場合を例にとる。

【0145】

図13は、電子ペーパー1400の構成を示す斜視図である。

【0146】

図13に示すように、電子ペーパー1400は、上述した実施形態に係る電気泳動表示装置を表示部1401として備えている。電子ペーパー1400は可撓性を有し、従来の紙と同様の質感及び柔軟性を有する書き換え可能なシートからなる本体1402を備えて構成されている。

10

【0147】

図14は、電子ノート1500の構成を示す斜視図である。

【0148】

図14に示すように、電子ノート1500は、図13で示した電子ペーパー1400が複数枚束ねられ、カバー1501に挟まれているものである。カバー1501は、例えば外部の装置から送られる表示データを入力するための表示データ入力手段(図示せず)を備える。これにより、その表示データに応じて、電子ペーパーが束ねられた状態のまま、表示内容の変更や更新を行うことができる。

【0149】

上述した電子ペーパー1400及び電子ノート1500は、上述した実施形態に係る電気泳動表示装置を備えるので、消費電力が小さく、高品質な画像表示を行うことが可能である。

20

【0150】

尚、これらの他に、腕時計、携帯電話、携帯用オーディオ機器などの電子機器の表示部に、上述した本実施形態に係る電気泳動表示装置を適用することができる。

【0151】

本発明は、上述した実施形態に限られるものではなく、特許請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気泳動表示装置の駆動方法、電気泳動表示装置及び該電気泳動表示装置を備えてなる電子機器もまた本発明の技術的範囲に含まれるものである。

30

【図面の簡単な説明】

【0152】

【図1】第1実施形態に係る電気泳動表示装置の全体構成を示すブロック図である。

【図2】第1実施形態に係る電気泳動表示装置の画素の電氣的な構成を示す等価回路図である。

【図3】第1実施形態に係る電気泳動表示装置の表示部の部分断面図である。

【図4】マイクロカプセルの構成を示す模式図である。

【図5】階調画像の一例を表示した状態の電気泳動表示装置の表示部を示す模式図である。

。

【図6】第1実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。

40

【図7】黒書込みステップ、ダークグレー書込みステップ、グレー書込みステップ、ライトグレー書込みステップ及び白書込みステップの各々における、画像データ及び表示結果を示す概念図である。

【図8】複数回の黒補助パルス書込みステップの各々における画像データ及び表示結果を示す概念図である。

【図9】複数回の白補助パルス書込みステップの各々における画像データ及び表示結果を示す概念図である。

【図10】第1実施形態に係る電気泳動表示装置の駆動方法を用いた場合における表示部の反射率の経時的変化を測定した結果を示すグラフである。

50

【図11】第2実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。

【図12】第3実施形態に係る電気泳動表示装置の駆動方法を示すタイミングチャートである。

【図13】電気泳動表示装置を適用した電子機器の一例たる電子ペーパーの構成を示す斜視図である。

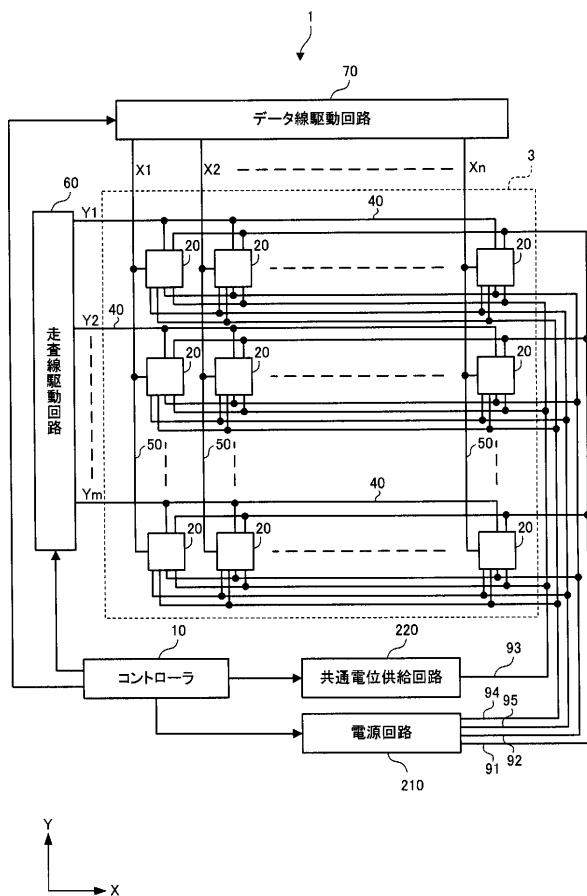
【図14】電気泳動表示装置を適用した電子機器の一例たる電子ノートの構成を示す斜視図である。

【符号の説明】

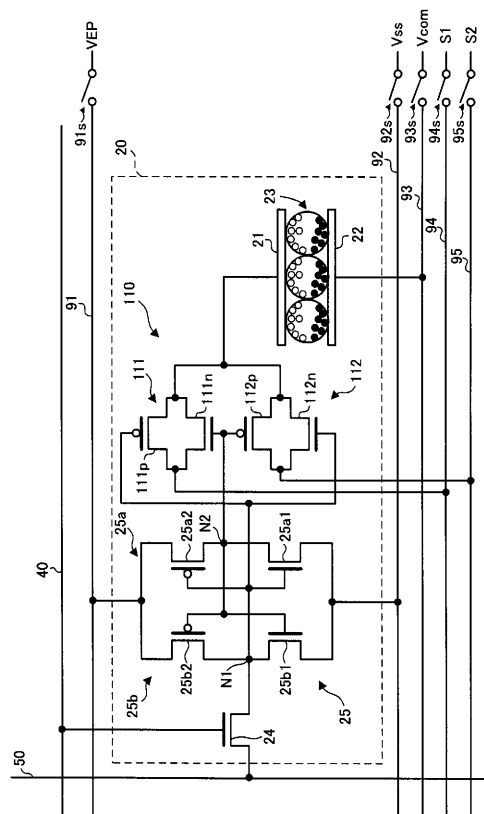
【0153】

10...コントローラ、20...画素、21...画素電極、22...共通電極、25...メモリ回路、28...素子基板、29...対向基板、80...マイクロカプセル、82...白色粒子、83...黒色粒子、91...高電位電源線、92...低電位電源線、93...共通電位線、94...第1の制御線、95...第2の制御線、210...電源回路、220...共通電位供給回路

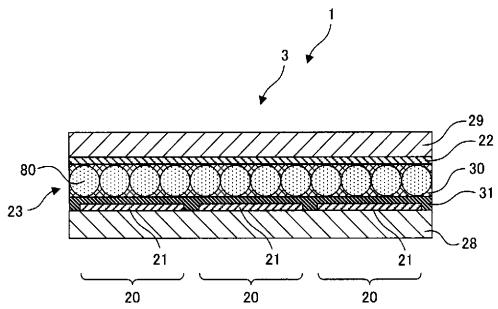
【図1】



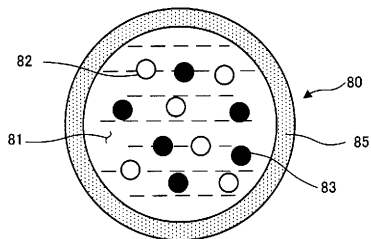
【図2】



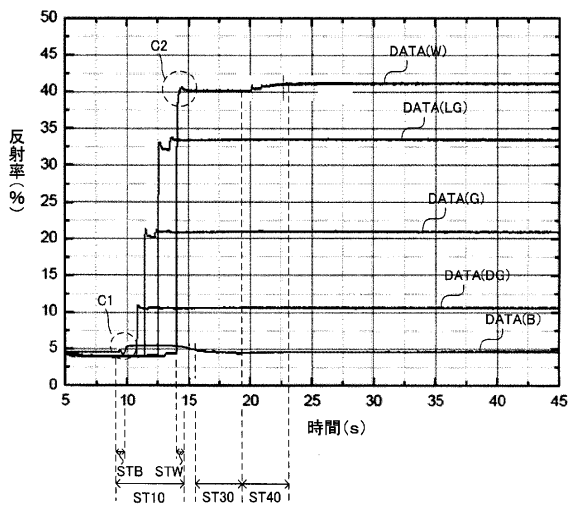
【図3】



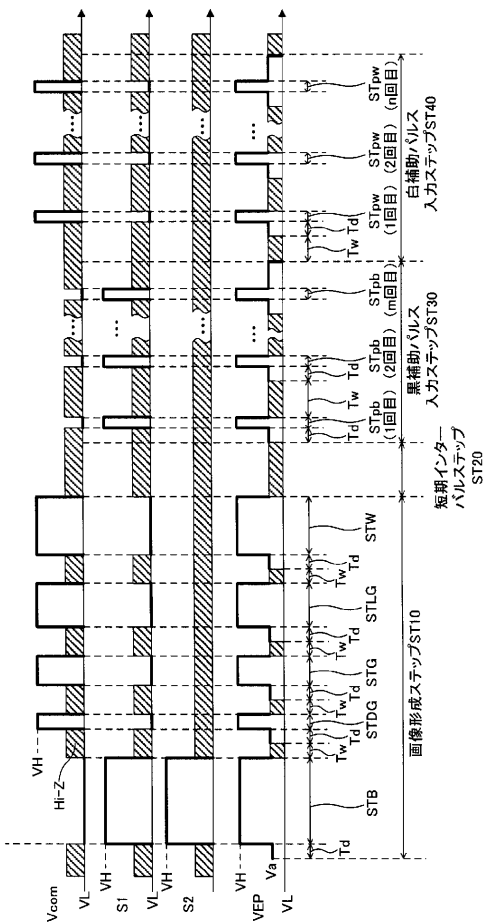
【図4】



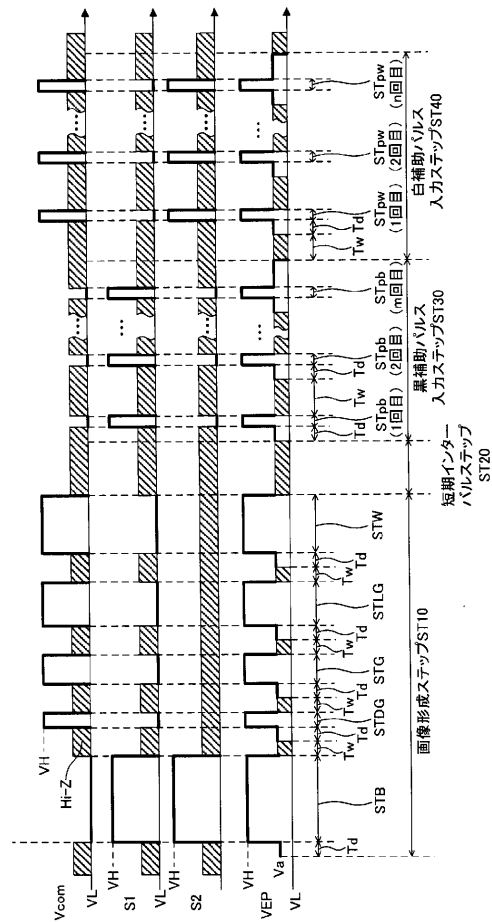
【図10】



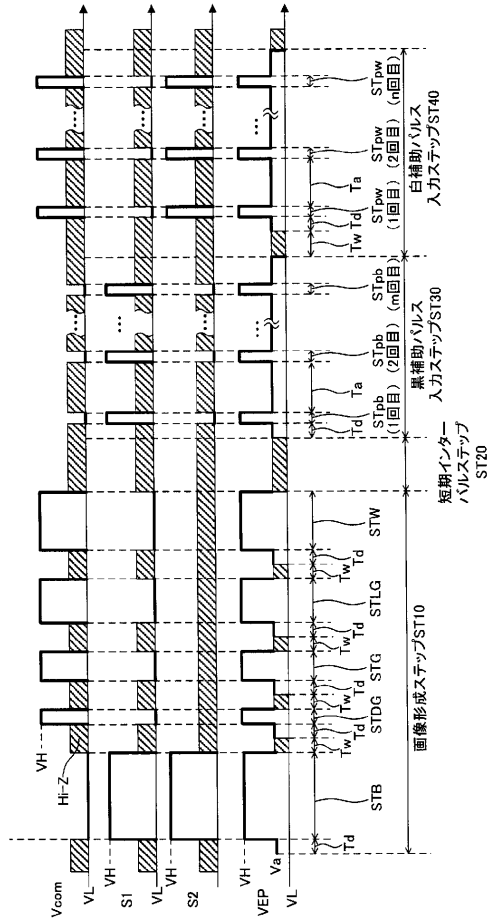
【図6】



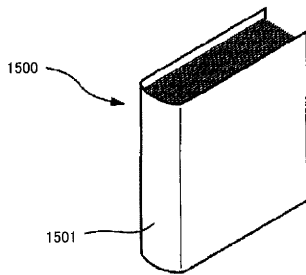
【図11】



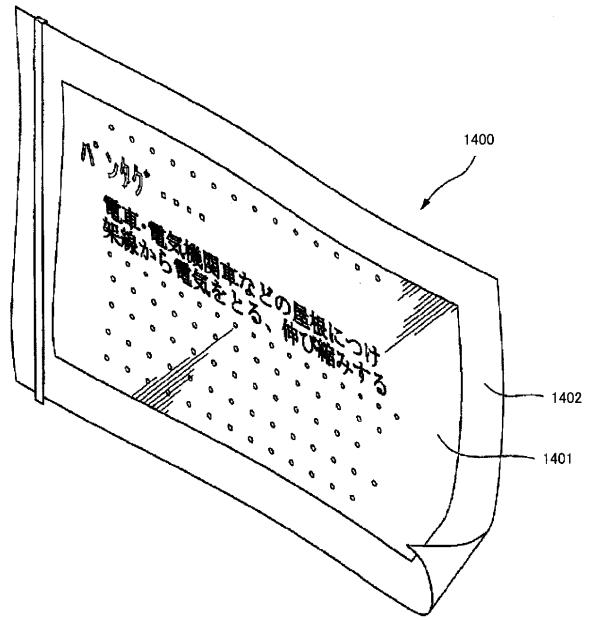
【図12】



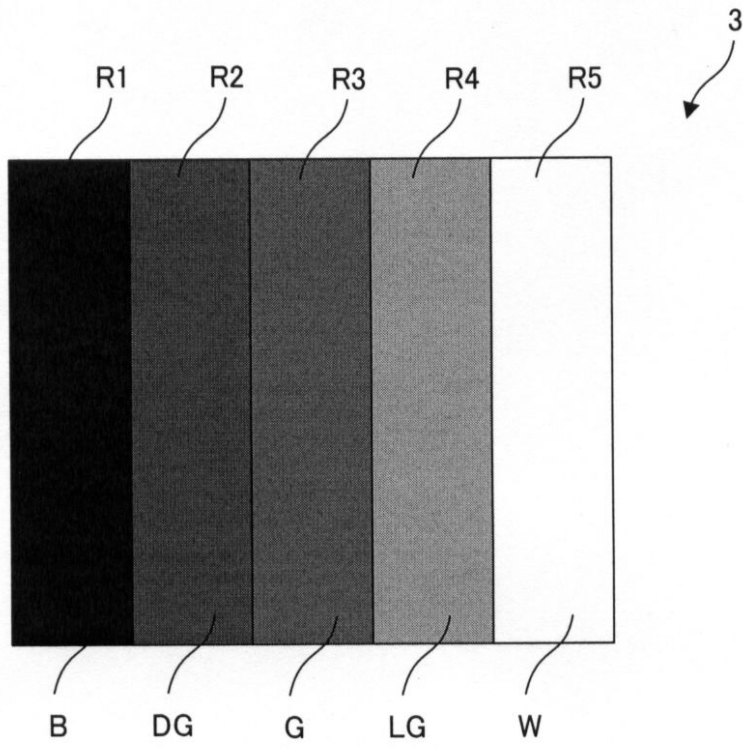
【図14】



【図13】

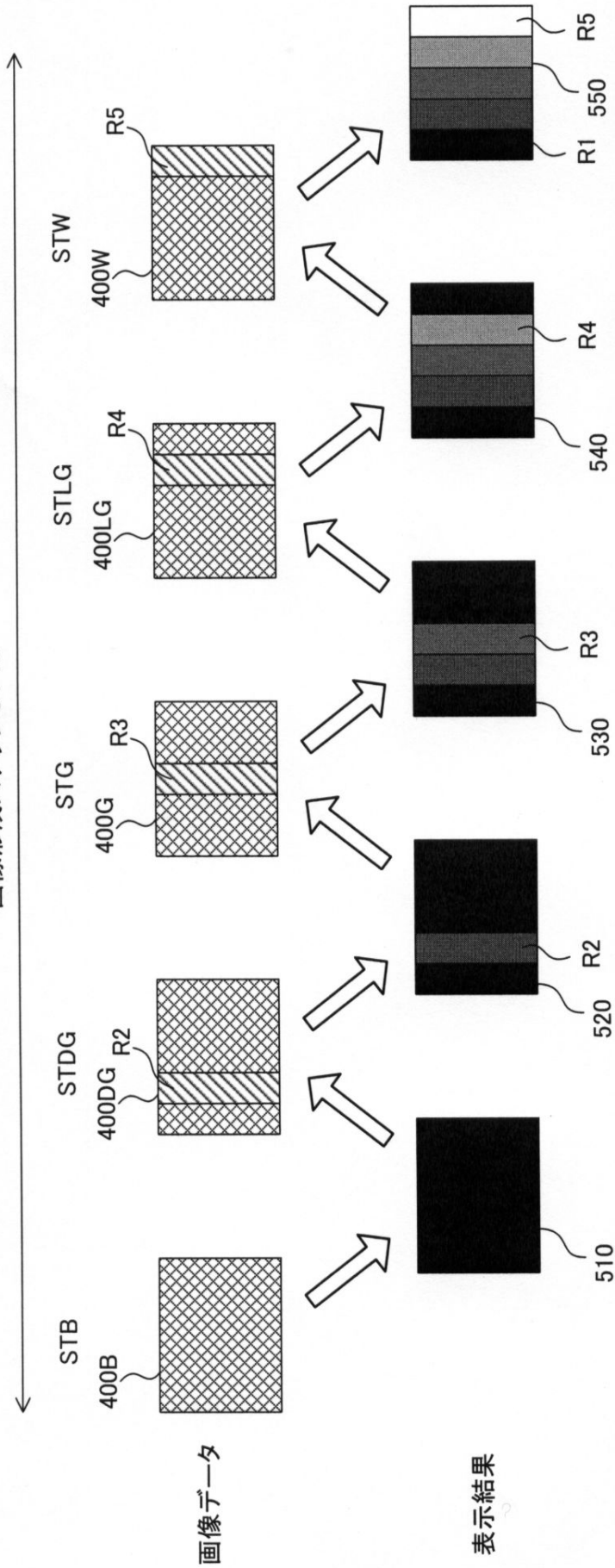


【 図 5 】



【図7】

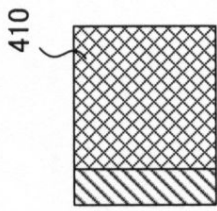
画像形成ステップST10



【 図 8 】

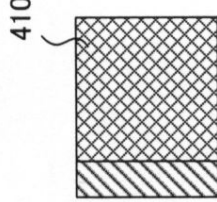
黒補助パルス入カステップST30

STpb(m回目)

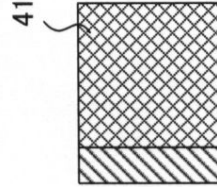


...

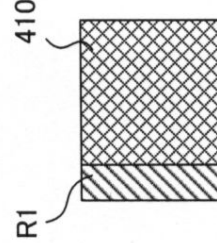
STpb(3回目)



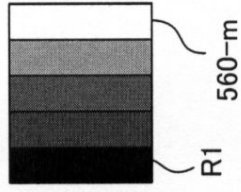
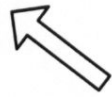
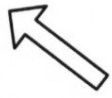
STpb(2回目)



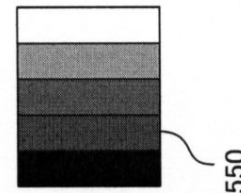
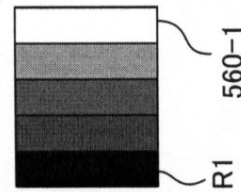
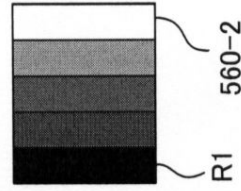
STpb(1回目)



画像データ



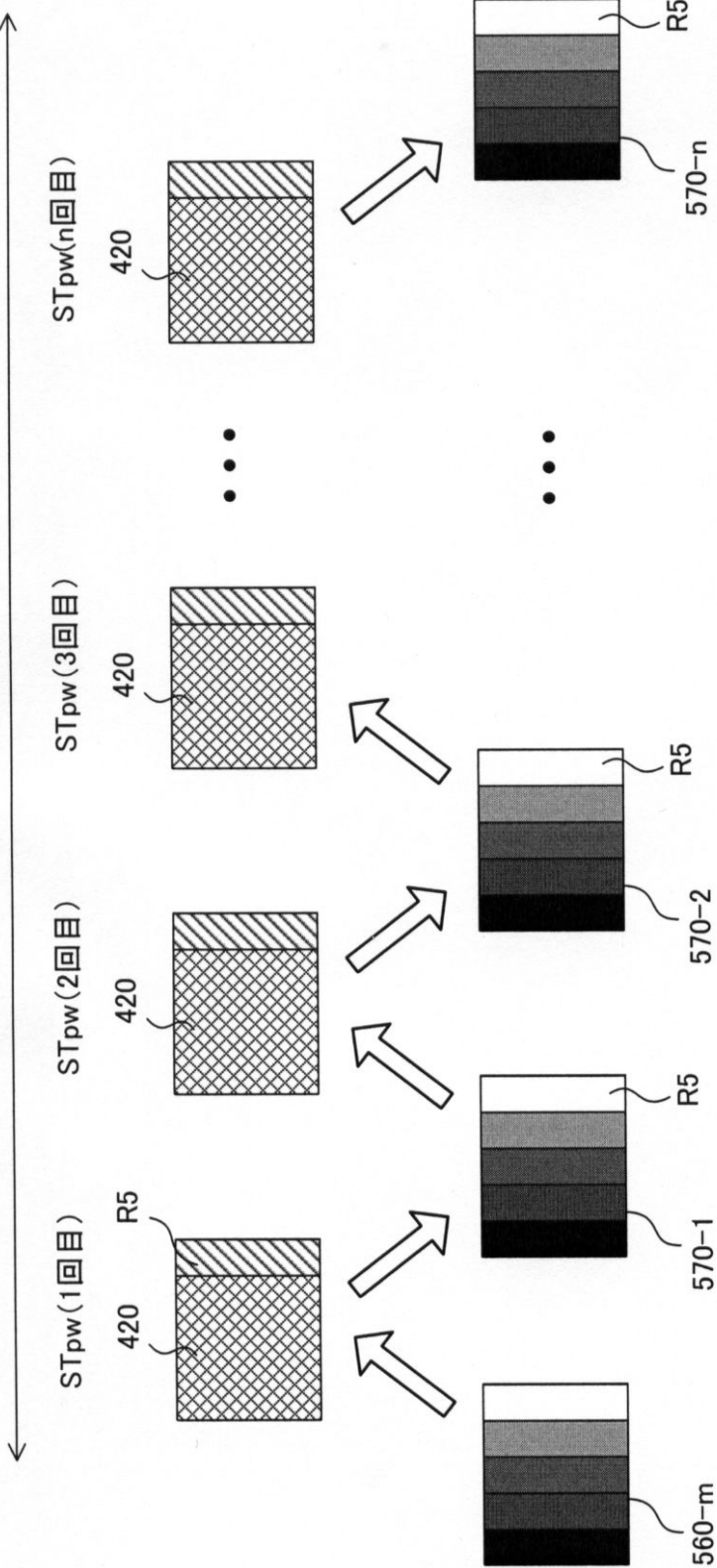
...



表示結果

【図9】

白補助パルス入力カスステップST40



画像データ

表示結果

フロントページの続き

(56)参考文献 特表2006-526801(JP,A)
特開2007-041385(JP,A)
特開2003-084314(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/167 - 1/19
G09G 3/20