



(12) 实用新型专利

(10) 授权公告号 CN 223006440 U

(45) 授权公告日 2025. 06. 20

(21) 申请号 202422028063.X

(22) 申请日 2024.08.20

(73) 专利权人 上海移远通信技术股份有限公司

地址 201601 上海市松江区泗泾镇高技路
205弄6号5层513室

(72) 发明人 束秋霞

(74) 专利代理机构 上海晨皓知识产权代理事务
所(普通合伙) 31260

专利代理师 支珊

(51) Int. Cl.

G06F 13/38 (2006.01)

G06F 13/40 (2006.01)

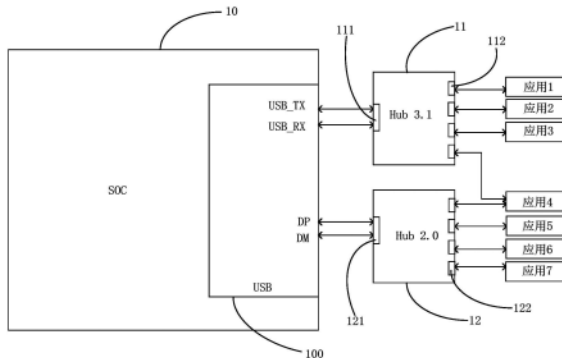
权利要求书1页 说明书5页 附图2页

(54) 实用新型名称

芯片模组、电子设备

(57) 摘要

本申请实施例涉及电子技术领域,提供一种芯片模组、电子设备,可以实现对芯片上的USB接口的扩充,从而提供多个不同类型的接口。芯片模组包括:系统芯片、至少一个第一集线器芯片和至少一个第二集线器芯片;系统芯片包括至少一个USB单元,各USB单元的发送端和接收端分别与对应的第一集线器芯片的第一输入端电连接,各USB单元的数据正信号端和数据负信号端分别与对应的第二集线器芯片的第二输入端电连接;多个第一输出端分为第一组和第二组,多个第二输出端分为第三组和第四组;第一组中各第一输出端分别用作第一接口;第三组中各第二输出端分别用作第二接口;第二组中各第一输出端与对应的第四组中各第二输出端共同用作第三接口。



1. 一种芯片模组,其特征在于,包括:系统芯片、至少一个第一集线器芯片和至少一个第二集线器芯片;

所述系统芯片包括至少一个USB单元,各所述USB单元包括发送端、接收端、数据正信号端和数据负信号端;所述第一集线器芯片包括第一输入端和多个第一输出端;所述第二集线器芯片包括第二输入端和多个第二输出端;

各所述USB单元的发送端和接收端分别与对应的所述第一集线器芯片的第一输入端电连接,各所述USB单元的数据正信号端和数据负信号端分别与对应的所述第二集线器芯片的第二输入端电连接;

多个所述第一输出端分为第一组和第二组,多个所述第二输出端分为第三组和第四组;第一组中各所述第一输出端分别用作第一接口;第三组中各所述第二输出端分别用作第二接口;第二组中各所述第一输出端与对应的第四组中各所述第二输出端共同用作第三接口;其中,所述第一接口的信号传输速率和所述第三接口的信号传输速率,均大于所述第二接口的信号传输速率。

2. 根据权利要求1所述的芯片模组,其特征在于,第一组包括三个所述第一输出端,第二组包括一个所述第一输出端;

第三组包括三个所述第二输出端,第四组包括一个所述第二输出端。

3. 根据权利要求1所述的芯片模组,其特征在于,所述USB单元、所述第一集线器芯片和所述第二集线器芯片的数量为一个。

4. 根据权利要求1所述的芯片模组,其特征在于,所述系统芯片包括MCU芯片、FPGA芯片、DSP芯片或者ARM芯片。

5. 根据权利要求1所述的芯片模组,其特征在于,所述第一集线器芯片为Hub3.1芯片,所述第二集线器芯片为Hub2.0芯片;所述第一接口和所述第三接口均为USB3.1接口,所述第二接口为USB2.0接口。

6. 根据权利要求1所述的芯片模组,其特征在于,所述系统芯片、至少一个所述第一集线器芯片和至少一个所述第二集线器芯片集成设置在同一电路板上。

7. 根据权利要求1所述的芯片模组,其特征在于,所述芯片模组还包括第一电源模块;所述第一电源模块与所述系统芯片电连接;所述第一电源模块用于向所述系统芯片供电。

8. 根据权利要求1所述的芯片模组,其特征在于,所述芯片模组还包括第二电源模块;所述第二电源模块分别与各所述第一集线器芯片电连接;所述第二电源模块用于向各所述第一集线器芯片供电。

9. 根据权利要求1所述的芯片模组,其特征在于,所述芯片模组还包括第三电源模块;所述第三电源模块分别与各所述第二集线器芯片电连接;所述第三电源模块用于向各所述第二集线器芯片供电。

10. 一种电子设备,其特征在于,包括:权利要求1-9任一项所述的芯片模组。

芯片模组、电子设备

技术领域

[0001] 本申请实施例涉及电子技术领域,特别涉及一种芯片模组、电子设备。

背景技术

[0002] USB(Universal Serial Bus,通用串行总线)接口是一种串口总线标准,也是一种输入输出接口的技术规范,被广泛地应用于计算机、手机、游戏机等电子产品中。在产品设计中,芯片上的USB接口资源过少,需要对USB接口进行扩充,以保证产品支持应用的多样性。

实用新型内容

[0003] 本申请实施例提供一种芯片模组、电子设备,可以实现对芯片上的USB接口的扩充,从而提供多个不同类型的接口,以满足外设需求。

[0004] 根据本申请一些实施例,本申请实施例一方面提供一种芯片模组,包括:系统芯片、至少一个第一集线器芯片和至少一个第二集线器芯片;

[0005] 所述系统芯片包括至少一个USB单元,各所述USB单元包括发送端、接收端、数据正信号端和数据负信号端;所述第一集线器芯片包括第一输入端和多个第一输出端;所述第二集线器芯片包括第二输入端和多个第二输出端;

[0006] 各所述USB单元的发送端和接收端分别与对应的所述第一集线器芯片的第一输入端电连接,各所述USB单元的数据正信号端和数据负信号端分别与对应的所述第二集线器芯片的第二输入端电连接;

[0007] 多个所述第一输出端分为第一组和第二组,多个所述第二输出端分为第三组和第四组;第一组中各所述第一输出端分别用作第一接口;第三组中各所述第二输出端分别用作第二接口;第二组中各所述第一输出端与对应的第四组中各所述第二输出端共同用作第三接口;其中,所述第一接口的信号传输速率和所述第三接口的信号传输速率,均大于所述第二接口的信号传输速率。

[0008] 根据本申请一些实施例,第一组包括三个所述第一输出端,第二组包括一个所述第一输出端;

[0009] 第三组包括三个所述第二输出端,第四组包括一个所述第二输出端。

[0010] 根据本申请一些实施例,所述USB单元、所述第一集线器芯片和所述第二集线器芯片的数量为一个。

[0011] 根据本申请一些实施例,所述系统芯片包括MCU芯片、FPGA芯片、DSP芯片或者ARM芯片。

[0012] 根据本申请一些实施例,所述第一集线器芯片为Hub3.1芯片,所述第二集线器芯片为Hub2.0芯片;所述第一接口和所述第三接口均为USB3.1接口,所述第二接口为USB2.0接口。

[0013] 根据本申请一些实施例,所述系统芯片、至少一个所述第一集线器芯片和至少一

个所述第二集线器芯片集成设置在同一电路板上。

[0014] 根据本申请一些实施例,所述芯片模组还包括第一电源模块;所述第一电源模块与所述系统芯片电连接;所述第一电源模块用于向所述系统芯片供电。

[0015] 根据本申请一些实施例,所述芯片模组还包括第二电源模块;所述第二电源模块分别与各所述第一集线器芯片电连接;所述第二电源模块用于向各所述第一集线器芯片供电。

[0016] 根据本申请一些实施例,所述芯片模组还包括第三电源模块;所述第三电源模块分别与各所述第二集线器芯片电连接;所述第三电源模块用于向各所述第二集线器芯片供电。

[0017] 根据本申请一些实施例,本申请实施例另一方面提供一种电子设备,包括:上述的芯片模组。

[0018] 本申请实施例提供了一种芯片模组、电子设备,该芯片模组中,通过第一集线器芯片和第二集线器芯片,将系统芯片的USB单元扩展为第一接口、第二接口和第三接口三种接口,从而提供多种传输速率不同的接口,进而在满足不同外设的需求下,尽可能地降低成本,具有高性价比。

附图说明

[0019] 一个或多个实施例通过与之对应的附图中的图片进行示例性说明,这些示例性说明并不构成对实施例的限定,除非有特别申明,附图中的图不构成比例限制;为了更清楚地说明本申请实施例或传统技术中的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1为本申请实施例提供的一种芯片模组的结构示意图;

[0021] 图2为本申请实施例提供的另一种芯片模组的结构示意图。

具体实施方式

[0022] 为使本申请的目的、技术方案和优点更加清楚,下面将结合本申请具体实施例及相应的附图对本申请技术方案进行清楚、完整地描述。显然,所描述的实施例仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0023] 在本申请实施例的描述中,“至少一个”的含义是一个或多个,“多个”的含义是两个或两个以上,除非另有明确具体的限定。

[0024] 在本申请实施例的描述中,技术术语“第一”“第二”等仅用于区别不同对象,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量、特定顺序或主次关系。

[0025] 在本文中提及“实施例”意味着,结合实施例描述的特定特征、结构或特性可以包含在本申请的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例,也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员显式地和隐式地理解的是,本文所描述的实施例可以与其它实施例相结合。

[0026] 在本申请实施例的描述中,除非另有明确的规定和限定,技术术语“安装”“相连”“连接”“固定”等术语应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或成一体;也可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请实施例中的具体含义。

[0027] 随着数据传输速率的不断提升,USB从USB1.0历经USB2.0、USB3.0,发展至USB3.1。如果芯片中仅提供USB3.1接口,那么需要满足多USB接口的外设时,必须对该USB3.1接口进行扩充。如果将芯片的USB3.1接口扩展为多个USB3.1接口,由于USB3.1具有向下兼容性,可以满足不同外设对于速率的传输要求。但是,目前USB外设多采用USB2.0接口,只有小部分需要采用USB3.1接口。这种将单一USB3.1接口扩展为多个USB3.1接口的接口扩展方式,显然性能过剩,成本过高。

[0028] 基于此,本申请实施例提供了一种芯片模组,参考图1所示,包括:系统芯片10、至少一个第一集线器芯片11和至少一个第二集线器芯片12。

[0029] 参考图1所示,系统芯片10包括至少一个USB单元100,各USB单元包括发送端(图1所示的USB_TX端)、接收端(图1所示的USB_RX端)、数据正信号端(图1所示的DP端)和数据负信号端(图1所示的DM端);第一集线器芯片11包括第一输入端111和多个第一输出端112;第二集线器芯片12包括第二输入端121和多个第二输出端122。参考图1所示,该芯片模组中,一个USB单元100对应设置一个第一集线器芯片11和一个第二集线器芯片12。

[0030] 参考图1所示,各USB单元100的发送端(图1所示的USB_TX端)和接收端(图1所示的USB_RX端)分别与对应的第一集线器芯片11的第一输入端111电连接,各USB单元100的数据正信号端(图1所示的DP端)和数据负信号端(图1所示的DM端)分别与对应的第二集线器芯片12的第二输入端121电连接。

[0031] 多个第一输出端分为第一组和第二组,多个第二输出端分为第三组和第四组;第一组中各第一输出端分别用作第一接口;第三组中各第二输出端分别用作第二接口;第二组中各第一输出端与对应的第四组中各第二输出端共同用作第三接口;其中,第一接口的信号传输速率和第三接口的信号传输速率,均大于第二接口的信号传输速率。

[0032] 参考图1所示,该USB单元可以包括全功能USB3.1接口,全功能USB3.1接口可以向下兼容;其中,发送端(图1所示的USB_TX端)用于传输USB_TX信号,接收端(图1所示的USB_RX端)用于传输USB_RX信号,数据正信号端(图1所示的DP端)用于传输DP信号,数据负信号端(图1所示的DM端)用于传输DM信号。USB_TX信号和USB_RX信号用于实现USB3.1功能,DP信号和DM信号用于实现USB2.0功能。需要说明的是,该USB单元也可以包括全功能USB3.0接口或者全功能USB3.2接口,具体根据系统芯片确定。

[0033] 集线器芯片(Hub芯片)能够将单个端口扩展为多个端口;上述第一集线器芯片可以为Hub3.1芯片,能够扩展出多个USB3.1接口;上述第二集线器芯片可以为Hub2.0芯片,能够扩展出多个USB2.0接口;其中第一集线器芯片扩展出的USB3.1接口与第二集线器芯片扩展出的USB2.0接口可以组成全功能的USB3.1接口。

[0034] 上述第一接口可以为USB3.1接口,第二接口可以为USB2.0接口,第三接口可以为全功能的USB3.1接口,从而满足各种外设的需求,同时降低成本。上述第一接口为单纯的USB3.1接口,不能向下兼容USB2.0;第三接口为全功能的USB3.1接口,可以向下兼容

USB2.0。

[0035] 上述系统芯片(System on Chip,SOC)的具体类型不做限定,可以根据实际需求选择。上述系统芯片中,USB单元的具体数量不做限定,图1和图2均以系统芯片包括一个USB单元为例进行绘示。

[0036] 本申请实施例提供的芯片模组中,通过第一集线器芯片和第二集线器芯片,将系统芯片的USB单元扩展为第一接口、第二接口和第三接口三种接口,从而提供多种传输速率不同的接口,进而在满足不同外设的需求下,尽可能地降低成本,具有高性价比。

[0037] 在一个或者多个实施例中,由于目前USB外设对于全功能USB3.1接口的需求较小,为了进一步提高性价比,第一组包括三个第一输出端,第二组包括一个第一输出端;第三组包括三个第二输出端,第四组包括一个第二输出端。即通过第一集线器芯片和第二集线器芯片,将系统芯片的USB单元扩展为三个第一接口、三个第二接口和一个第三接口。

[0038] 如果系统芯片包括的USB单元越多,无疑会增加成本;为了进一步降低成本,在一个或者多个实施例中,系统芯片包括一个USB单元,芯片模组包括一个第一集线器芯片和一个第二集线器芯片,即USB单元、第一集线器芯片和第二集线器芯片的数量为一个。

[0039] 在一个或者多个实施例中,根据不同的应用需求,上述系统芯片可以包括MCU(Microcontroller Unit,微控制单元)芯片、FPGA(Field Programmable Gate Array,现场可编程门阵列)芯片、DSP(Digital Signal Processor,数字信号处理器)芯片或者ARM(Advanced RISC Machines,高级精简指令集运算机器)芯片,当然,还可以包括其他类型芯片。

[0040] 在一个或者多个实施例中,第一集线器芯片为Hub3.1芯片,第二集线器芯片为Hub2.0芯片;第一接口和第三接口均为USB3.1接口,第二接口为USB2.0接口,进而在满足不同外设的需求下,尽可能地降低成本,

[0041] 在一个或者多个实施例中,为了提高集成度,进一步的降低成本,同时节约空间,系统芯片、至少一个第一集线器芯片和至少一个第二集线器芯片集成设置在同一电路板上。当然,根据不同的应用要求,三种芯片还可以是其他设置方式,例如:系统芯片可以单独设置在一个电路板上,至少一个第一集线器芯片和至少一个第二集线器芯片两种芯片可以集成设置在另一个电路板上。

[0042] 在一个或者多个实施例中,为了向芯片模组供电,以保证系统芯片正常工作,参考图2所示,芯片模组还包括第一电源模块13;第一电源模块13与系统芯片10电连接;第一电源模块13用于向系统芯片10供电。

[0043] 在一个或者多个实施例中,为了向第一集线器芯片供电,以保证第一集线器芯片正常工作,参考图2所示,芯片模组还包括第二电源模块14;第二电源模块14分别与各第一集线器芯片11电连接;第二电源模块14用于向各第一集线器芯片11供电。图2以芯片模组包括一个第一集线器芯片为例进行绘示。

[0044] 在一个或者多个实施例中,为了向第二集线器芯片供电,以保证第二集线器芯片正常工作,参考图2所示,芯片模组还包括第三电源模块15;第三电源模块15分别与各第二集线器芯片12电连接;第三电源模块15用于向各第二集线器芯片12供电。图2以芯片模组包括一个第二集线器芯片为例进行绘示。

[0045] 本申请实施例还提供了一种电子设备,包括:上述芯片模组。为了保护芯片模组,

该电子设备还可以包括保护壳,该芯片模组可以设置在保护壳内。

[0046] 该电子设备可以为应用于诸如智能住宅、交通、智能家居、消费电子、监控、工业自动化、舱内检测及卫生保健等领域的部件及产品。示例的,该电子设备可以为智能交通运输设备(例如:汽车、自行车、摩托车、船舶、地铁或者火车等)、安防设备(例如:摄像头)、液位/流速检测设备、智能穿戴设备(例如:手环或者眼镜等)、智能家居设备(例如:扫地机器人、门锁、电视、空调或者智能灯等)、各种通信设备(例如:手机或者平板电脑等)等,以及诸如道闸、智能交通指示灯、智能指示牌、交通摄像头或者各种工业化机械臂(或者机器人)等,或者还可以为用于检测生命特征参数的各种仪器或者搭载该仪器的各种设备,例如:汽车舱内检测、室内人员监控、智能医疗设备或者消费电子设备等。

[0047] 本领域的普通技术人员可以理解,上述各实施方式是实现本申请的具体实施例,而在实际应用中,可以在形式上和细节上对其作各种改变,而不偏离本申请的精神和范围。任何本领域技术人员,在不脱离本申请的精神和范围内,均可作各种改动与修改,因此本申请的保护范围应当以权利要求限定的范围为准。

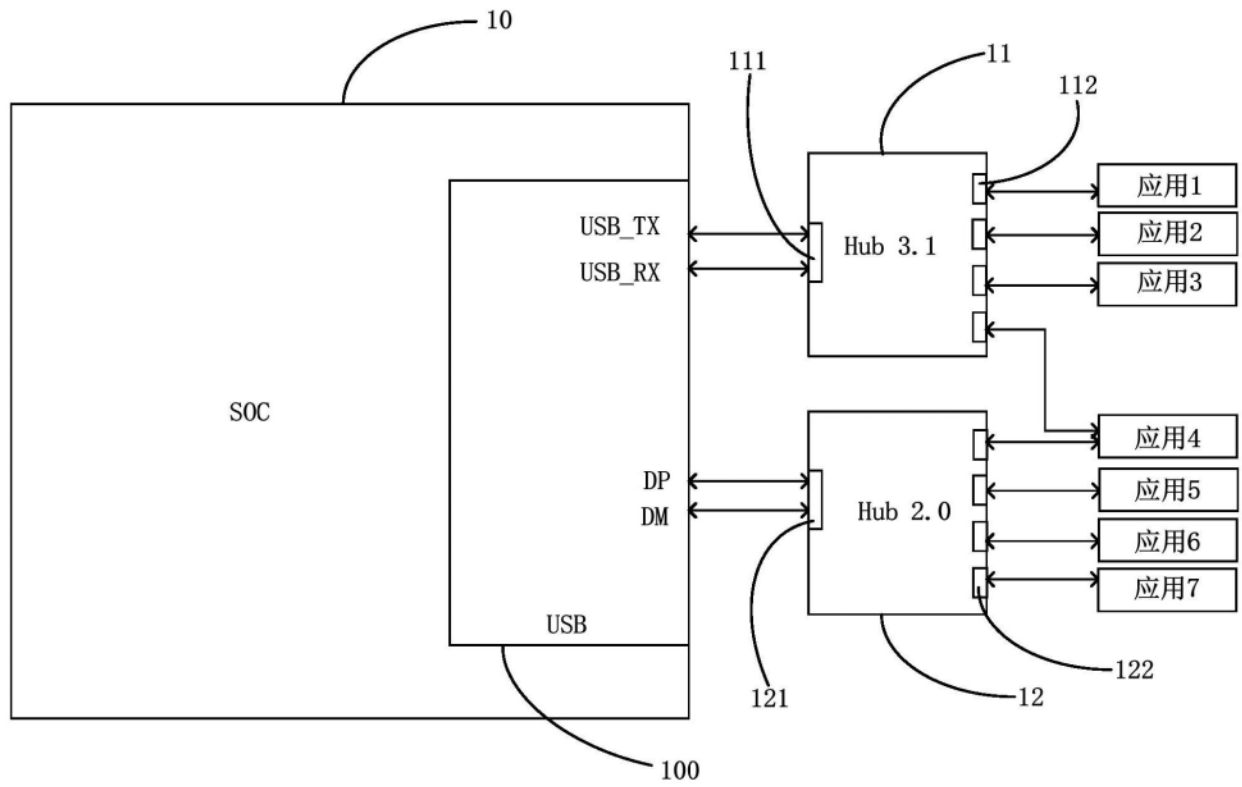


图1

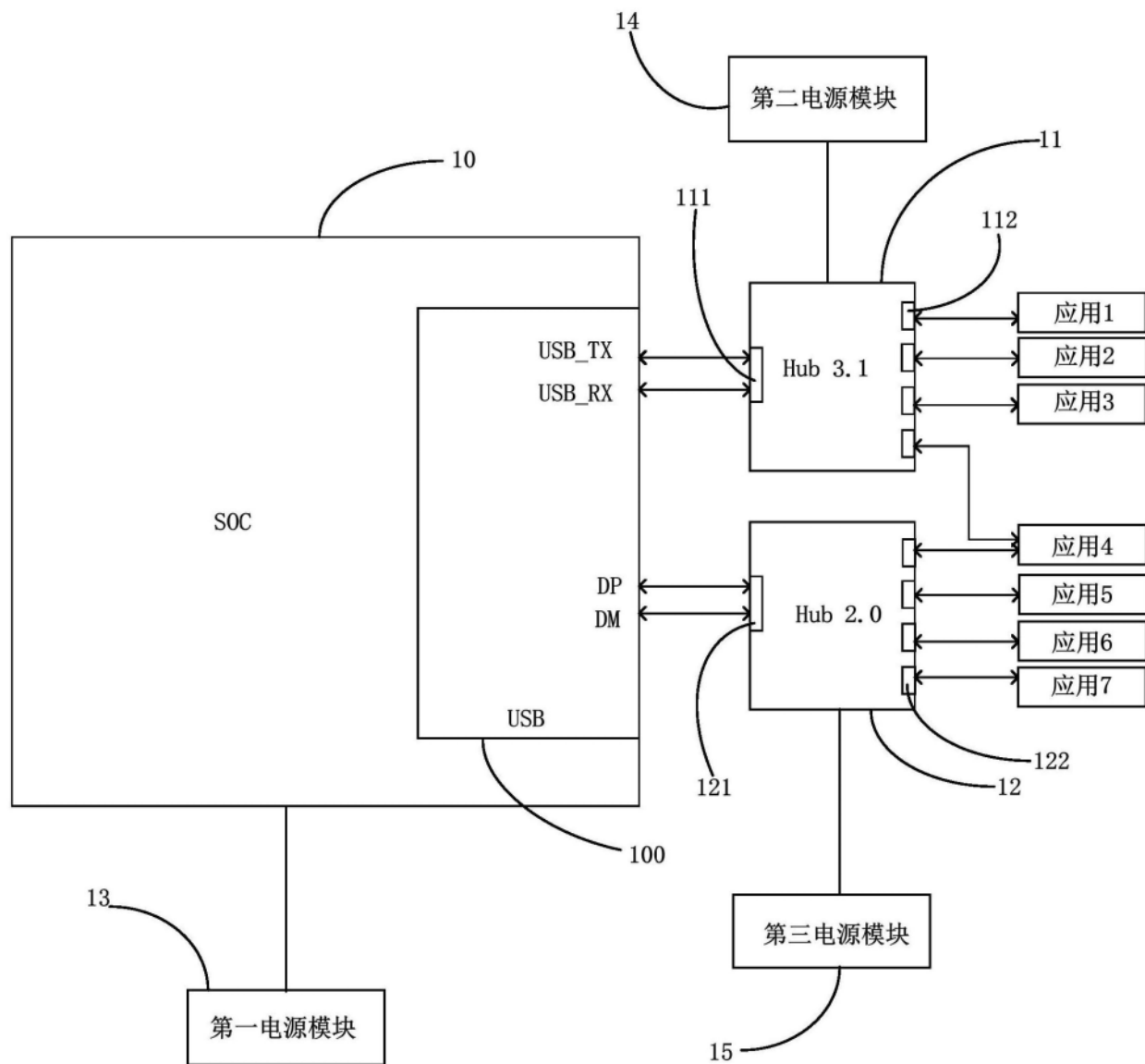


图2