

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2015-537500

(P2015-537500A)

(43) 公表日 平成27年12月24日 (2015. 12. 24)

(51) Int. Cl.	F I	テーマコード (参考)
<b>H02J 13/00 (2006.01)</b>	H02J 13/00 B	5G015
<b>H02J 9/06 (2006.01)</b>	H02J 9/06 110	5G064

審査請求 未請求 予備審査請求 未請求 (全 18 頁)

(21) 出願番号 特願2015-540114 (P2015-540114)  
 (86) (22) 出願日 平成25年10月30日 (2013. 10. 30)  
 (85) 翻訳文提出日 平成27年6月30日 (2015. 6. 30)  
 (86) 国際出願番号 PCT/EP2013/072727  
 (87) 国際公開番号 W02014/068006  
 (87) 国際公開日 平成26年5月8日 (2014. 5. 8)  
 (31) 優先権主張番号 12306356.2  
 (32) 優先日 平成24年10月31日 (2012. 10. 31)  
 (33) 優先権主張国 欧州特許庁 (EP)

(71) 出願人 501263810  
 トムソン ライセンシング  
 Thomson Licensing  
 フランス国, 92130 イッシー レ  
 ムーリノー, ル ジャンヌ ダルク,  
 1-5  
 1-5, rue Jeanne d' A  
 rc, 92130 ISSY LES  
 MOULINEAUX, France  
 (74) 代理人 110001243  
 特許業務法人 谷・阿部特許事務所

最終頁に続く

(54) 【発明の名称】 外部電源内の電源障害の早期検出のためのデバイスおよび方法

## (57) 【要約】

外部電源は、デバイスのために A C 電力を D C 電力に変換する。外部電源およびデバイスは、デバイスが例えば外部電源がデバイスに D C 電力を提供し続ける限りデータを安全に保つといった処置を取ることができるように、早期 A C 入力障害検出を提供する回路を含む。

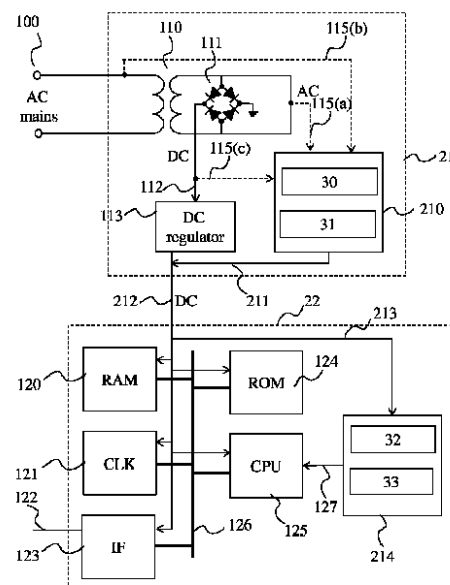


Fig. 2

**【特許請求の範囲】****【請求項 1】**

外部電源（２１）から直流（ＤＣ）電力を受け取る電子デバイス（２２）用の電源障害検出の方法であって、前記外部電源は、幹線電気ネットワークへの接続のための交流（ＡＣ）入力端子（１００）を有し、前記外部電源は、直流電力導通リードを介した前記電子デバイスへの接続のための直流出力端子（２１２）を有し、前記方法は、前記外部電源により実装され、前記方法は、

前記外部電源の前記交流入力端子上的幹線電力の供給の欠如を検出するステップ（４０１）と、

前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如が検出されると、前記交流入力端子上的幹線電力の供給の前記欠如を表す情報を送信するステップ（４０２）とを含む、前記方法。

**【請求項 2】**

前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如が検出されるときに、前記電子デバイスに直流電力を提供し続けるための前記外部電源の容量の持続時間を推定するステップをさらに含み、前記情報は前記推定するステップの結果を含む、請求項 1 に記載の方法。

**【請求項 3】**

前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如が検出されるときに、前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如の持続時間を測定するステップをさらに含み、前記情報は前記測定するステップの結果を含む、請求項 1 または 2 に記載の方法。

**【請求項 4】**

前記情報は、前記直流電力導通リードを経由して送信される、請求項 1 乃至 3 のいずれかに記載の方法。

**【請求項 5】**

前記情報は、前記直流電力導通リードの少なくとも 1 つにおいて搬送波信号を変調することによって送信される、請求項 4 に記載の方法。

**【請求項 6】**

前記情報は、前記直流電力導通リードの少なくとも 1 つにおいて直流出力電圧レベルを変調することによって送信される、請求項 4 に記載の方法。

**【請求項 7】**

外部電源（２１）から直流（ＤＣ）電力を受け取る電子デバイス（２２）用の電源障害検出の方法であって、前記外部電源は、幹線電気ネットワークへの接続のための交流（ＡＣ）入力端子（１００）を有し、前記外部電源は、直流電力導通リードを介した前記電子デバイスへの接続のための直流出力端子（２１２）を有し、前記方法は、前記電子デバイスにより実装され、前記方法は、

前記外部電源の前記交流入力端子上的幹線電力の供給の欠如を表す情報を受け取るステップ（５０１）であって、前記欠如は前記外部電源により検出される、ステップと、

差し迫った直流電源障害を前記電子デバイスに知らせるように、前記電子デバイスに前記情報を送信するステップ（５０２）とを含む、前記方法。

**【請求項 8】**

前記情報は、前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如が前記外部電源により検出されるときに、前記電子デバイスに直流電力を提供し続けるための前記外部電源の前記容量の持続時間の推定値を含む、請求項 7 に記載の方法。

**【請求項 9】**

前記情報は、前記外部電源の前記交流入力端子上的幹線電力の供給の前記欠如が前記外部電源により検出されるときに、前記外部電源の前記交流入力端子上的幹線電力の供給の

10

20

30

40

50

前記欠如の持続時間の測定値をさらに含む、請求項 7 または 8 に記載の方法。

【請求項 10】

前記情報は、前記直流電力導通リードを介して受け取られる、請求項 7 乃至 9 のいずれかに記載の方法。

【請求項 11】

前記情報は、前記直流電力導通リードの少なくとも 1 つにおいて搬送波信号の変調によって受け取られる、請求項 10 に記載の方法。

【請求項 12】

前記情報は、前記直流電力導通リードの少なくとも 1 つにおいて直流出力電圧レベルを変調することによって送信される、請求項 10 に記載の方法。

10

【請求項 13】

電子デバイス(22)に直流(DC)電力を提供するための外部電源(21)であって、幹線電気ネットワークへの接続のための交流(AC)入力端子(100)を有し、直流電力導通リードを介した前記電子デバイスへの接続のための直流出力端子(212)を有し、

前記外部電源の前記交流(AC)入力端子上の幹線電力の供給の欠如を検出するための検出器(30)と、

前記外部電源の前記交流入力端子上の幹線電力の供給の前記欠如が前記検出器により検出されると、前記交流入力端子上の幹線電力の供給の前記欠如を表す情報を送信するための送信機(31)と、

20

を含む、前記外部電源(21)。

【請求項 14】

前記検出器は、前記外部電源の前記交流入力端子(100)および/または前記外部電源の内部の調節されない交流出力端子(115(a))および/または前記外部電源の内部の調節されない直流出力端子(155(c))に直接結合される(115(b))、請求項 13 に記載の外部電源。

【請求項 15】

外部電源(21)への接続のための電子デバイス(22)であって、前記外部電源は、幹線電気ネットワークへの接続のための交流(AC)入力端子(100)を有し、前記外部電源は、直流電力導通リードを介する前記電子デバイスへの接続のための直流出力端子(212)を有し、前記電子デバイス(22)は、

30

前記外部電源の前記交流入力端子上の幹線電力の供給の欠如を表す情報を受け取るための受信機(32)と、

差し迫った直流電源障害を前記電子デバイスに知らせるように、前記情報を送信するための送信機(33)と、

を含む、前記電子デバイス(22)。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般的に、電源障害検出に関する。

40

【背景技術】

【0002】

パーソナルコンピュータ、CE(消費者電化製品)デバイス、および工業用アプリケーションなどのますます多くのマイクロプロセッサ制御されるデバイスの市場への導入により、これらのデバイスが予想外の電力停止を受けると重要な誤動作をする傾向があることから、電源障害検出は重要な問題となっている。電源障害の起こり得る原因の 1 つは、電源の幹線(mains)からの入力の電力停止である。そのような電力停止は、例えば、人間が電源コードにつまづいたとき、電力ネットワーク上の全体的な電力停止に起因して、または単にユーザがパワーオフボタンを押すことに起因して発生する。幹線電源障害が発生すると、電源のDC側のコンデンサは、短い遅延の間、電力を提供し続けることが可能と

50

なる。したがって、ＡＣ電源障害と電源のＤＣ側のその検出の間に遅延がある。ＡＣ入力  
の中断に起因する、上述した遅延後にＤＣ電力が停電すると、従来技術の電源障害検出シ  
ステムは、したがって、電源障害検出システムを統合したデバイスの順序正しいシャット  
ダウンに使用され得る貴重な時間を失う。この点に対し、「早期」電源障害検出の従来技  
術は、ＡＣ入力のゼロ交差の際に計数を開始し、各後続のゼロ交差の際にリセットされる  
カウンタを使用して動作する、早期のＡＣ電源障害検出のための方法および装置を記載す  
る、登録日２００２年１０月２２日の、Ｚｅｎｓに特許付与された特許文献１を含む。カ  
ウンタが特定の閾値を超える場合、これは、電源障害を示す。しかし、従来技術は、電源  
障害回路がオンボードまたは内部電源を有するデバイス用であることを共通に有する。オ  
ンボード電源という条件は、デバイスのＤＣ電源を外部に置く現在の傾向と競合する。外  
部ＤＣ電源を使用することは、費用および空間削減の点ならびにメンテナンスの容易さの  
点および国際的な使用のための異なるタイプの幹線電力への順応性の点で有利である。し  
たがって、電子デバイスは、ＡＣアダプタ、ＡＣ／ＤＣアダプタ、またはＡＣ／ＤＣコン  
バータと呼ばれる、外部電源をしばしば使用する。そのような電源／アダプタ／コンバ  
ータは、２つの導通するリード、すなわち正極のための１つおよび負極のための他の１つを  
含む、単一の調節されたＤＣ出力端子を有する。そして、調節されないＡＣまたはＤＣへ  
のアクセスをデバイスがもはや有さないのも、外部電源からの調節されたＤＣ電力を受け  
取るデバイス用の早期電源障害検出構成を提供するための技術的解決策を企図することは  
、明らかでない。

10

20

【０００３】

したがって、従来技術解決策のさらなる最適化の必要がある。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】米国特許第６，４６９，８８３号明細書

【発明の概要】

【０００５】

本発明は、従来技術のいくつかの不都合を緩和することを目的とする。

【０００６】

そのために、本発明は、外部電源から直流電力を受け取る電子デバイス用の電源障害検  
出の方法を含む。上記外部電源は、幹線電気ネットワークへの接続のための交流（ＡＣ）  
入力端子を有し、上記外部電源は、直流電力導通リードを介した電子デバイスへの接続の  
ための直流出力端子を有する。本方法は、上記外部電源によって実装される。上記方法は  
、上記外部電源の交流入力端子上の幹線電力の供給の欠如を検出するステップを含み、上  
記外部電源の交流入力端子上の幹線電力の供給の欠如が検出されると、上記交流入力端子  
上の幹線電力の供給の欠如を表す情報を送信するステップをさらに含む。

30

【０００７】

上記外部電源によって実装される、電子デバイス用の電源障害検出の方法の変形実施形  
態によると、本方法は、上記外部電源の交流入力端子上の幹線電力の供給の欠如が検出さ  
れるときに、上記電子デバイスに直流電力を提供し続けるための上記外部電源の容量の持  
続時間を推定するステップをさらに含み、上記情報は、上記推定するステップの結果を含  
む。

40

【０００８】

上記外部電源によって実装される、電子デバイス用の電源障害検出の方法の変形実施形  
態によると、本方法は、上記外部電源の交流入力端子上の幹線電力の供給の欠如が検出さ  
れるときに、上記外部電源の上記交流入力端子上の幹線電力の供給の欠如の持続時間を測  
定するステップをさらに含み、上記情報は、上記測定するステップの結果を含む。

【０００９】

上記外部電源によって実装される、電子デバイス用の電源障害検出の方法の変形実施形  
態によると、上記情報は、直流電力導通リードを経由して送信される。

50

## 【 0 0 1 0 】

上記外部電源によって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、直流電力導通リードの少なくとも1つにおいて搬送波信号を変調することによって送信される。

## 【 0 0 1 1 】

上記外部電源によって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、直流電力導通リードの少なくとも1つにおいて直流出力電圧レベルを変調することによって送信される。

## 【 0 0 1 2 】

本発明は、外部電源から直流電力を受け取る電子デバイス用の電源障害検出の方法にも関する。上記外部電源は、幹線電気ネットワークへの接続のための交流入力端子および直流電力導通リードを介した上記電子デバイスへの接続のための直流出力端子を有する。上記方法は、上記電子デバイスによって実装され、上記外部電源の交流入力端子上的幹線電力の供給の欠如を表す情報を受け取るステップであって、上記欠如は外部電源により検出されるステップを含み、差し迫った直流電源障害を上記電子デバイスに知らせるように、上記電子デバイスに情報を送信するステップをさらに含む。

10

## 【 0 0 1 3 】

電子デバイスによって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、上記外部電源の交流入力端子上的幹線電力の供給の欠如が上記外部電源により検出されるときに、上記電子デバイスに直流電力を提供し続けるための上記外部電源の容量の持続時間の推定値を含む。

20

## 【 0 0 1 4 】

電子デバイスによって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、上記外部電源の交流入力端子上的幹線電力の供給の欠如が上記外部電源により検出されるときに、上記外部電源の交流入力端子上的幹線電力の供給の欠如の持続時間の測定値をさらに含む。

## 【 0 0 1 5 】

電子デバイスによって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、直流電力導通リードを介して受け取られる。

## 【 0 0 1 6 】

電子デバイスによって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、直流電力導通リードの少なくとも1つにおいて搬送波信号の変調によって受け取られる。

30

## 【 0 0 1 7 】

電子デバイスによって実装される、電子デバイス用の電源障害検出の方法の変形実施形態によると、上記情報は、直流電力導通リードの少なくとも1つにおいて直流出力電圧レベルを変調することによって送信される。

## 【 0 0 1 8 】

本発明は、電子デバイスに直流電力を提供するための外部電源にも関する。上記外部電源は幹線電気ネットワークへの接続のための交流入力端子を有し、上記外部電源は直流電力導通リードを介して上記電子デバイスに接続するための直流出力端子を有する。上記外部電源は、上記外部電源の上記交流入力端子上的幹線電力の供給の欠如を検出するための検出器を含み、上記外部電源の上記交流入力端子上的幹線電力の供給の欠如が検出器により検出されると、上記交流入力端子上的幹線電力の供給の欠如を表す情報を送信する送信機をさらに含む。

40

## 【 0 0 1 9 】

上記外部電源の変形実施形態によると、上記検出器は、上記外部電源の上記交流入力端子および/または上記外部電源の内部の調節されない上記交流出力端子および/または上記外部電源の内部の調節されない上記直流出力端子に直接結合される。

## 【 0 0 2 0 】

50

本発明は、上記外部電源に接続するための電子デバイスにも関する。上記外部電源は幹線電気ネットワークへの接続のための交流入力端子を有し、上記外部電源は直流電力導通リードを介して電子デバイスに接続するための直流出力端子を有する。上記電子デバイスは、上記外部電源の交流上記入力端子上的幹線電力の供給の欠如を表す情報を受け取る受信機を含み、差し迫った直流電源障害を上記電子デバイスに知らせるような、情報を送信する送信機をさらに含む。

【図面の簡単な説明】

【0021】

発明のさらなる利点は、本発明の特定の、非限定の実施形態の記載を通して現れることになる。実施形態は、以下の図を参照して記載されることになる。

【図1】早期電源障害検出を実装する従来技術デバイス10のブロック図である。デバイスは、内部電源を含む。

【図2】本発明の実装の非限定の実施形態による外部電源21を備えるデバイス22のブロック図である。

【図3】本発明の特定の非限定の実施形態による図2の電源障害回路210および214をさらに詳述するブロック図である。

【図4】非限定の例の実施形態による、例えば、図2の電源21により実装されるような本発明の電源障害検出の方法の論理図である。

【図5】非限定の例の実施形態による、例えば、図2のデバイス22により実装されるような本発明の電源障害検出の方法の論理図である。

【発明を実施するための形態】

【0022】

図1は、従来技術早期電源障害検出を実装するデバイス10のブロック図である。

【0023】

電子デバイス10は、内部電源11および追加のデバイスハードウェア12を含む。内部電源は、幹線電気ネットワーク（図示せず）に接続され得る電力線100からの幹線電力で給電される。幹線電気ネットワークは、その電力を、多くの工場および家に電気エネルギーを提供する、電気事業者または電力会社とも呼ばれる電力事業者から受け取る。内部電源は、AC（交流）幹線電圧をより低いAC出力電圧に変換する変圧器110を含む。このより低いAC電圧は、調節されないDC（直流）電圧を出力端子112上に生成するブリッジ整流器回路111に入力され、低電圧ACを低電圧DCに変換するDCレギュレータ回路113により調節（regulate）される。DCレギュレータ回路113の出力は、電力リード114を介して低電圧調節されたDCを追加のハードウェア12に直接提供する。内部電源は、以降で議論されるように、早期電源障害検出のための低電圧AC出力端子をさらに含む。

【0024】

追加のデバイスハードウェア12は、CPU（中央処理ユニット）125またはMPU（マイクロプロセッサユニット）、CPUのためのコンピュータ可読命令を含むソフトウェアプログラムの永続的な格納用、および永続的なやり方で格納される必要があるソフトウェアプログラムにより使用される他のパラメータおよび変数の格納用のROM（読取り専用メモリ）124を含む。それは、ソフトウェアプログラムの実行期間に使用されるデータの一時的な格納用のRAM（ランダムアクセスメモリ）120、接続122を介する例えばLAN（ローカルエリアネットワーク）またはWAN（ワイドエリアネットワーク）などの外部ネットワークとのデバイスの通信用のネットワークインターフェイス123、構成要素120および123～125にタイミングおよび同期手段を提供するクロックユニット121、ならびに後者の構成要素に通信用の内部手段を提供する内部データ通信バス126をさらに含む。追加のハードウェア12は、以降で議論されることになる、電源障害検出回路128をさらに含む。

【0025】

内部電源11のAC回路で電源障害が発生すると、接続115を介して変圧されたAC

10

20

30

40

50

をモニターする電源障害検出回路 128 は、例えば NMI（ノンマスカブル割込み）を起こすことにより、接続 127 を介して CPU に電源障害を知らせる。NMI を起こすことは、デバイス 10 が差し迫った（imminent）電力低下のために準備されるように RAM 内のデータを ROM に保存する適切な処置を行う、特定の割込みソフトウェアプログラムに CPU が入ることを強制する。場合によっては、特定の割込みソフトウェアプログラムは、外部ディスクドライブ上にデータを保存し、デバイスのユーザに、電源障害に起因する差し迫ったシャットダウンを知らせる。

#### 【0026】

図 2 は、発明の特定の非限定の実施形態による外部電源 21 を備えるデバイス 22 のブロック図である。図 1 の従来技術デバイス 10 と対照的に、電子デバイス 22 は、例えば AC アダプタである外部電源 21 を装備する。外部電源及び電子デバイス 22 は、DC 電力導体または DC 電力を導通するリードを単に含む低電圧 DC 電源コード 212 を介して接続される。典型的には、正極用の 1 つおよび負極用の 1 つといった 2 つの電力導体リードのみが使用されるが、使用される電子デバイスの必要性に従って、グラウンド（GND）用の第 1 の極、+5V 用の第 2 の極、および +12V 用の第 3 の極など、より多くの DC 電力リードが時々使用される。図 1 のデバイス 10 の内部電源 11 のように、外部電源 21 は、既に議論された要素および接続 110 ~ 113 および 115 を含む。外部電源 21 は、さらに議論され続けることになる追加の電源障害回路 210 を含む。デバイス 22 は、とりわけ、既に議論された要素および接続 120 ~ 127 を含む。デバイス 22 は、以降で議論されることになる電源障害回路 214 を追加で含む。

#### 【0027】

観察され得るように、図 1 の従来技術デバイス 10 と対照的に、外部電源 21 とデバイス 22 の間の接続は、単一の接続 212 に減少される。それを經由して調節された DC 電力および電源障害関連の情報の両方が通過するこの単一の接続は、デバイス 22 内の電源障害回路 214 と協働する外部電源 21 内の追加の電源障害回路 210 により可能にされる。電源障害回路 210 は、例えば、変圧器 110 の 2 次巻線（2 次巻線が外部電源の交流出力端子に対応する）といった内部 AC 出力端子に接続されて（115（a））、入力として調節されない低電力 AC を受け取るようになる。変圧器の 1 次巻線中の 2 次巻線への電源障害の伝播には著しい遅延がないため、電源障害回路 210 は、DC レギュレータ 113 からの DC 電力出力が落ち始める前に、外部電源、すなわち端子 100 上の幹線電力の供給の欠如を検出する。代替として、電源障害回路 210 は、AC 入力端子に直接接続される（115（b））。または代替として、電源障害回路 210 は、内部の調節されない DC 出力端子に接続される（115（c））。電源障害回路 210 が電源の AC 入力端子上の幹線電力のそのような欠如を（例えば、変形 115（a）、115（b）または 115（c）のいずれかにより）検出する場合、デバイス 22 に外部電源の AC 入力端子上の幹線電力供給の欠如を表す情報を送信する。この情報は、DC 電力導体リード 211 を介して、例えば、電力導体リード上の変調を通して送信され得る。デバイス 22 において、外部電源の AC 入力端子上の幹線電力の供給の欠如についてのこの情報は、電源障害回路 214 により取り扱われる。電源障害回路 214 は、接続 213 を介して情報を受け取り、差し迫った DC 電源障害を知らせるように、例えば CPU 125 といった電子デバイスに、例えば上述したように NMI を提供することにより、情報を送信する。要素 30 ~ 33 は、図 3 に関して後で議論される。

#### 【0028】

本発明の変形実施形態によると、方法は、外部電源の AC 入力端子への幹線電力の供給の欠如が検出されるときに、電子デバイスに DC 電力を提供し続けるための外部電源の容量の持続時間を推定するステップを含み、推定される持続時間は上述した情報内で提供される。推定は、例えば、デバイスの電力消費、一定の期間電源を引き継ぐことができるコンデンサに格納されるエネルギーまたは電池パックに格納されるエネルギーの点での外部電源のハードウェア構成、またはデバイスの供給電圧許容差などの 1 つまたは複数のパラメータに依存し、持続時間は、デバイスの実際の電流消費、デバイスの電流消費履歴の関数と

して、もしくは両方に従って推定され得る。この変形は、デバイスが外部電源のＡＣ入力端子への幹線電力の供給の欠如のみを知られるのではなく、追加で、どれだけ長く外部電源がデバイスへのＤＣ電力を供給し続けることが可能であると推定するかについて知らされ、推定される持続時間に従って適切な処置を行う機会をデバイスに与えるという利点を有する。例えば、推定される持続時間がデバイスの処理の現在の状態をハードディスクドライブ上にセーブするには短すぎる場合、電源障害の瞬間において進行中であるプロセスに関連する保存が復元され得ないとしても、電力が後で復旧されたとき、少なくともデバイスの正しい再開を確実にするために、ＲＡＭメモリ内の変数の状態のみを固体の速いＮＶＲＡＭメモリに保存することをデバイスが判断できる。

#### 【００２９】

10

前の実施形態と有利に組み合わせられ得る本発明の変形実施形態によると、外部電源のＡＣ入力端子上の幹線電力供給の欠如を表す情報の送信は、外部電源のＤＣ電力導体リード２１２のうちの１つまたは複数上で搬送波信号の変調を通して送信される。この送信は、例えば、ＤＣ電力導体リードのうちの１つまたは複数上に変調された搬送波信号を印加することにより機能する電力線通信（ＰＬＣ）法を使用して行われる。そのような変調は、例えば、振幅変調または周波数変調により行われ得る。変調パターンは、デバイス２２内の電源障害回路２１４により認識されるパターンである。変形実施形態によると、変調は、デジタル形式で送信されるメッセージを含むデジタル信号である。変形実施形態によると、メッセージはヘッダおよびペイロードを含む。変形実施形態によると、ヘッダはメッセージのタイプを示し、ペイロードは、上述した推定される持続時間などのメッセージのタイプに関連するデータを含む。これらの変調方法は、それらが導体リード上に提供されるテンション（電圧）または電流に影響を及ぼさないという利点を有する。デバイス２２内の電源障害回路２１４は、変調された搬送波信号を復調し、ＣＰＵに提供される電源障害または欠如検出信号に変換する。

20

#### 【００３０】

前の実施形態と有利に組み合わせられ得る変形実施形態によると、送信は、外部電源の１つまたは複数のＤＣ電力導体リード上のＤＣ電力出力電圧レベルの変調である。この変形は、導体リード上に提供される出力電圧の所定の制限内の変化をもたらす。所定の制限は、デバイスのハードウェア構成の関数であり、デバイスの正しい機能を乱すことなくデバイスにより許容され得る電圧変化に対応する。例えば、マイクロプロセッサベースのデバイスに給電する５Ｖ電源内の＋または－２５０ｍＶ（ミリボルト）の変化は、マイクロプロセッサデータシートに従って許容可能である５％の電圧許容差に対応する。

30

#### 【００３１】

前の実施形態と有利に組み合わせられ得る本発明の変形実施形態によると、搬送波信号の変調は、外部電源のＡＣ入力端子への幹線電力の供給の欠如の持続時間の関数である。例えば、変調の周波数は、電源障害または欠如の持続時間の関数である。例えば、周波数は持続時間に比例し、周波数は、幹線電力の供給の欠如が延長されるにつれ、線形または段階的なやり方で増加される。

#### 【００３２】

ＤＣ電力出力電圧レベルの変調による送信の前の変形実施形態および搬送波信号の変調が幹線電力の供給の欠如の持続時間の関数である変形と有利に組み合わせられ得る本発明の変形実施形態によると、ＤＣ電力出力電圧の変調は、外部電源への幹線電力の供給の欠如の持続時間の関数である。例えば、変調の周波数は、幹線電力欠如の持続時間の関数である。例えば、周波数は持続時間に比例し、周波数は、幹線電力の供給の欠如が延長されるにつれ、線形または段階的なやり方で増加される。この変形および前の変形は、情報を受け取るデバイスにとって、例えば、差し迫った電力低下についてデバイスを準備するために、追加のより重要な処置を取るのに有益であるそのような延長について知られるという利点を有する。

40

#### 【００３３】

前の実施形態と有利に組み合わせられ得る本発明の変形実施形態によると、外部電源への

50



幹線電力の供給の欠如は、矢印 115 (b) により図示されるように、外部電源の幹線入力端子 (100) 上で検出される。この変形実施形態は、電源障害ができるだけ早く検出されるという利点を有する。前の実施形態と有利に組み合わせられ得る本発明の変形実施形態によると、外部電源への幹線電力の供給の欠如は、外部電源の (例えば、115 (c)、調節されない DC、または 115 (a)、調節されない低電圧 AC など) 内部の調節されない出力端子上で検出される。この「出力端子」は、電源の内部にある (例えば、出力端子は DC 電力導通リード 212 に接続されない) ことに留意されたい。これらの変形実施形態は、検出に使用される構成要素の数および費用の点で有利であり得る。組み合わせられる場合、それらは、外部電源を使用するデバイスに欠如の原因を知らせるために使用されてよい。原因は、外部電源 21 の電源障害回路 210 がデバイス 22 の電源障害回路 214 に送信する情報に含まれてよい。欠如が、例えば内部の調節されない AC 出力端子 (115 (a)) 上で検出されるが幹線入力端子 (115 (b)) 上で検出されない場合、電源障害の原因であるものは、外部電源、特に変圧器 110 である。欠如が、例えば内部の調節されない DC 出力端子 (115 (c)) 上で検出されるが幹線入力端子 (115 (b)) 上で検出されず、内部の調節されない AC 出力端子 (115 (a)) 上で検出されない場合、障害の原因は、おそらくブリッジ整流器回路 111 である。

10

20

30

#### 【0034】

図 3 は、発明の特定の非限定の実施形態による、図 2 の電源障害回路 210 および 214 をさらに詳述するブロック図である。電源障害回路 210 は、検出器回路 30 または検出器モジュール 30 と、送信機回路 31 または送信機モジュール 31 とを含む。外部電源の AC 入力端子上的幹線電力の供給の欠如を検出するための検出器 30 は、上述したように、接続 115 (a)、115 (b) または 115 (c) のいずれか 1 つまたはいくつかに接続される。送信機モジュール 31 は、検出器 30 により欠如が検出されると、接続 211 を介して、AC 入力端子上的幹線電力の供給の欠如を表す情報を (例えば、変調の上述した手段により) 送信する。デバイス (22) 側で、電源障害回路 214 は、その入力を、接続 213 を介して電力コネクタリード 212 から受け取る。電源障害回路 214 は、復調器回路または復調器モジュール (図示せず) を場合によって含む、受信回路、受信モジュール、受信機又はインターフェイス 32 を含む。受信回路は、外部電源の AC 入力端子上的幹線電力の供給の欠如を表す情報を受け取り、例えば CPU 125 に接続される出力端子 127 に情報を送信する送信機モジュールまたは回路 33 に情報を出力する。出力は、電源障害検出若しくは情報を示す NMI 信号または RAM メモリのレジスタ中のビットのトグルングであり、例えば、CPU に提供されると、電子デバイスに差し迫った DC 電源障害を知らせ、場合によっては電子デバイスに DC 電力を提供し続けるための外部電源の容量の持続時間の上述した推定値、および / 又は、AC 電力の欠如の測定された持続時間、および / 又は、差し迫った障害の原因など、受け取った情報内に提供される任意の他の情報を知らせる。

#### 【0035】

図 4 は、非限定の例の実施形態による、例えば、図 2 の外部電源 21 により実装されるような、発明の電源障害検出の方法の論理図である。

#### 【0036】

最初の初期化ステップ 400 で、方法が初期化され、初期化は、例えば、カウンタのゼロ化、タイマの初期化、コンパレータ回路の自動調整など、外部電源 21 の電源障害回路 210 の初期化に関連するパラメータのセッティングを含む。

#### 【0037】

外部電源の AC 入力端子上的幹線電力の供給の欠如が検出されない場合、方法は、4001 を介してステップ 401 を繰り返す。

#### 【0038】

しかし欠如が検出される場合、送信のステップ 402 が作動される。次いで、方法は、4002 を介してステップ 401 へと繰り返す。

#### 【0039】

50

図 5 は、非限定の例の実施形態による、例えば、図 2 のデバイス 2 2 により実装されるような、発明の電源障害検出の方法の論理図である。

【 0 0 4 0 】

方法は初期化ステップを含み、R A M メモリ 1 2 0 内に格納されるパラメータおよび変数などの、方法により使用される変数およびパラメータが初期化される。方法は、外部電源の A C 入力端子上的幹線電力の供給の欠如を表す情報の受信のステップ 5 0 1 をさらに含む。このステップは、例えば、図 3 の受信回路 3 2 により実行される。ステップ 5 0 2 で、情報は、電子デバイスに（例えば、C P U 1 2 5 に）、差し迫った D C 電源障害をそれに知らせるように送信される。このステップは、例えば、送信機 3 3 により実装される。方法は、5 0 0 1 を介して受信ステップ 5 0 1 に戻ることを反復する。

10

【 0 0 4 1 】

現在の発明は、したがって、引用された従来技術に従って可能であるよりも、電源障害検出のよりフレキシブルな管理を可能にする。利点の中でもとりわけ、発明は、電源 D C 出力導体リードに追加の配線を追加することなく、外部電源の A C 入力端子上的早期電源障害検出を提供することを可能にする。本発明の変形の利点の中で、周辺デバイスは、外部電源の A C 入力端子への幹線電力の供給の欠如の際に接続されたデバイスに D C 電力を提供し続けるための電源の容量の持続時間の推定を知らされ、これは、そのような接続されたデバイスが推定される持続時間に依存する適切な処置を行うことを可能にする。本発明は、電源障害が「偶発的」である用途に制限されない。現在の発明は、デバイスをパワーオフまたはスタンバイ状態にするため、「パワーオフ」ボタンの押下の際に入れられる、スタンバイ状態またはパワーオフされた状態への進入を準備するために電源の差し迫った低下を「通常の」条件として知らされるデバイスにも使用されてよい。そのため、幹線電力の供給の用語「欠如」は、「障害」に対する代替として使用され得る。

20

【 0 0 4 2 】

本発明の実装は、示される実施形態に制限されない。読者は、図 2 および図 3 が本発明の非限定の例の実施形態であり、例えば、場合によってはその正しい機能を乱す可能性がある、外部電源の 1 つまたは複数の電力導体リード上の変調が電源のレギュレータ回路に入ることを受信機側で避けるフィルタ回路など、描かれる以外の多少の回路を含み得ることを理解するであろう。同様に、外部電源の 1 つまたは複数の電力導体リード上の変調がデバイスのハードウェア要素の正しい機能を乱すことを避けるため、受け取る側、すなわちデバイス 2 2 にフィルタが必要とされる可能性がある。外部電源は、いわゆる線形電源として描かれるが、発明は、この種のタイプの電源に制限されず、例えば、スイッチモード電源にも好適である。

30

【 0 0 4 3 】

同様に、読者は、本方法または本発明の実装が、図 4 および図 5 に図示されるような実装に限られず、本方法のステップは、例えば、処理時間を獲得するため異なる順番または並行して実行され得ることを理解するであろう。

【 0 0 4 4 】

議論された変形は、本発明の特に有利な変形実施形態を提供するため、別々に、またはそれらの間で組み合わせられて使用され得る。

40

【 0 0 4 5 】

記載された実施形態のいくつかは、電子回路の使用を議論するが、専用の電子回路により実装されるものと提示されるいくつかの機能は、本発明を実装するデバイスの製造費用を減らすため、代わりにソフトウェアで実装されてよい。

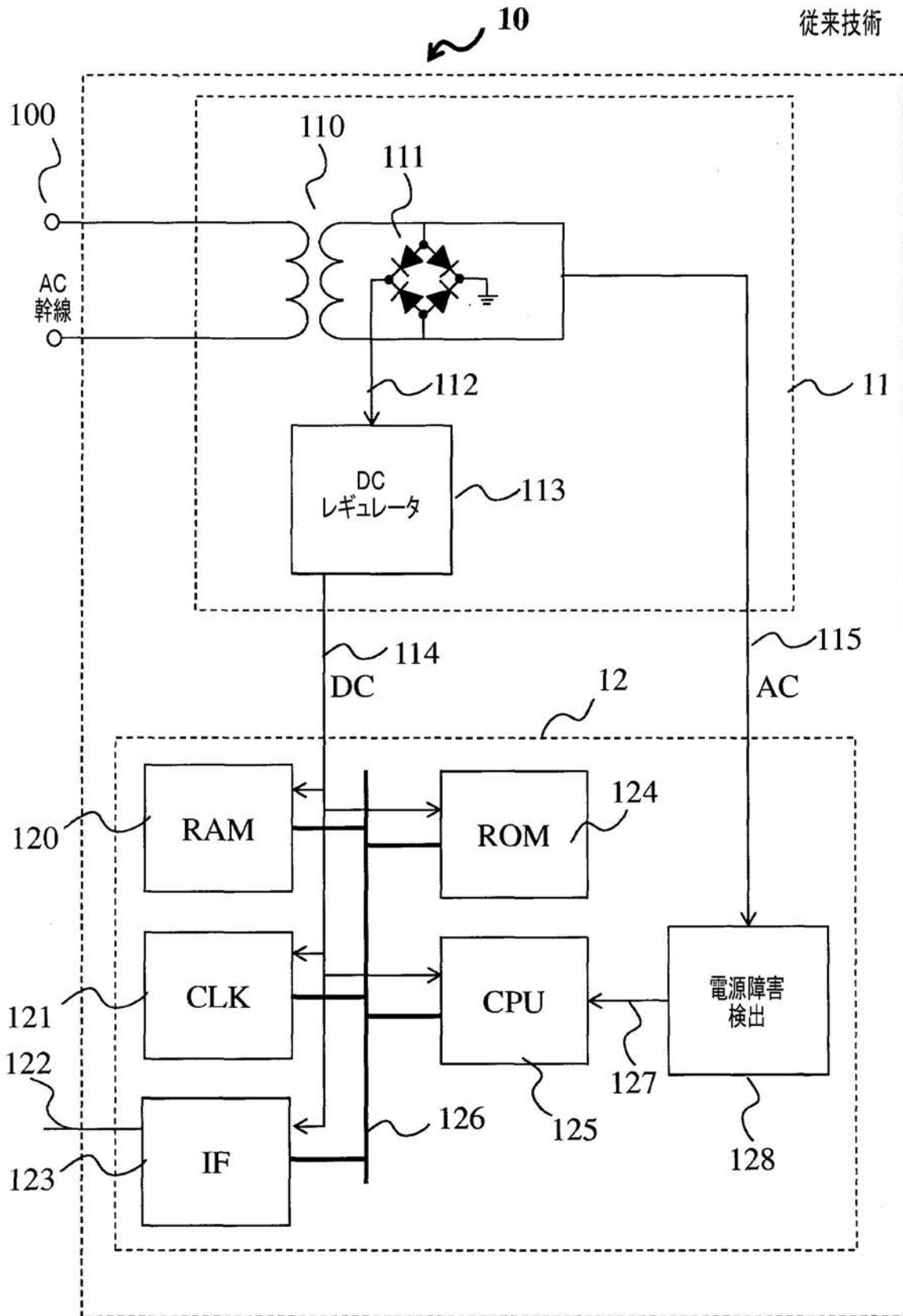
【 0 0 4 6 】

あるいは、本発明は、専用のハードウェア構成要素が、あるいはソフトウェアで実行される機能を提供する、ハードおよびソフトウェア構成要素の混合物を使用して実装される。特定の実施形態によると、本発明は、例えば専用の構成要素（例えば、A S I C、F P G A、または V L S I）（それぞれ、「特定用途向け集積回路」「フィールドプログラマブルゲートアレイ」および「超大規模集積回路」）として、またはデバイス内に集積され

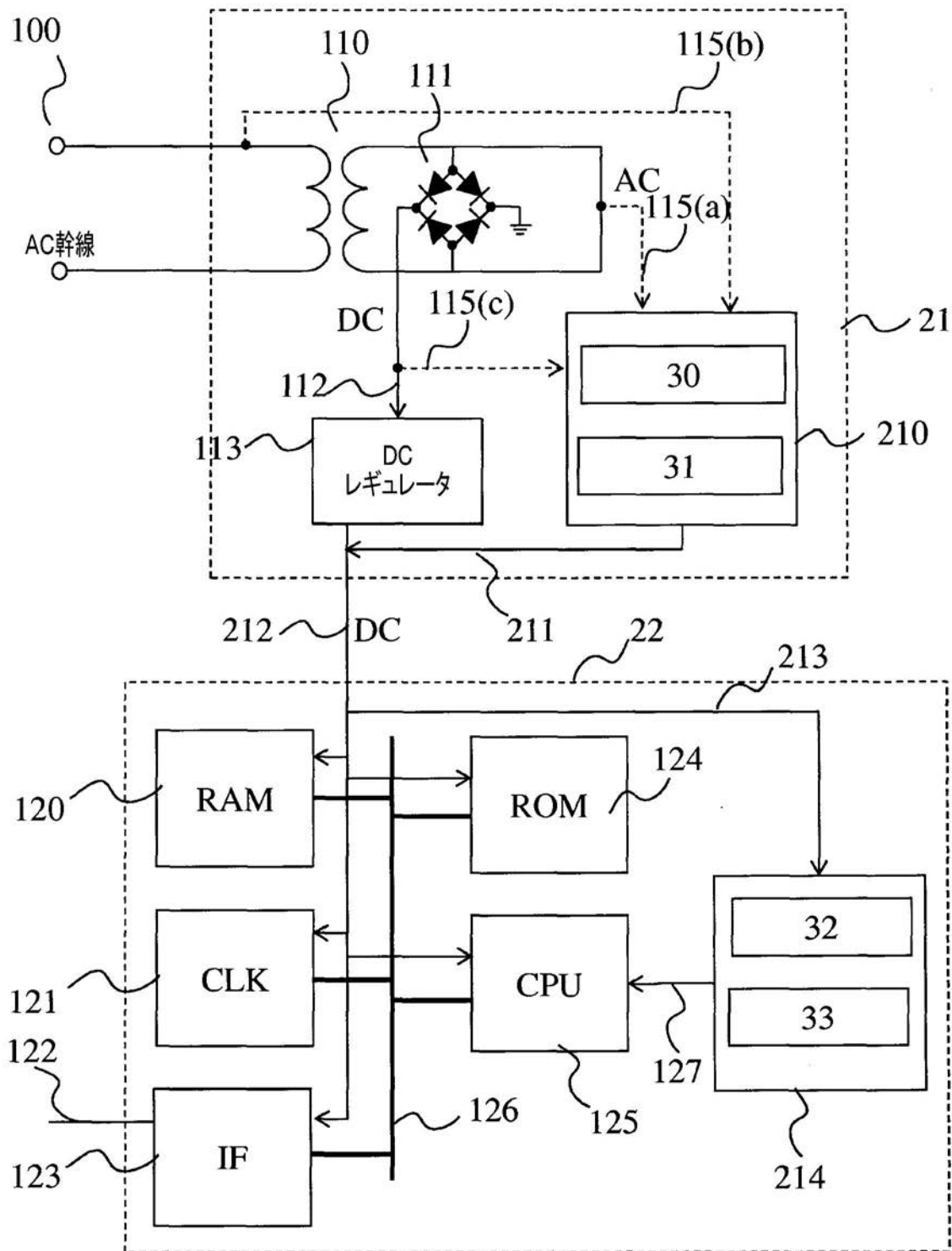
50

た別個の電子構成要素としてハードウェアで、またはハードウェアとソフトウェアの混合物の形で、完全に実装される。

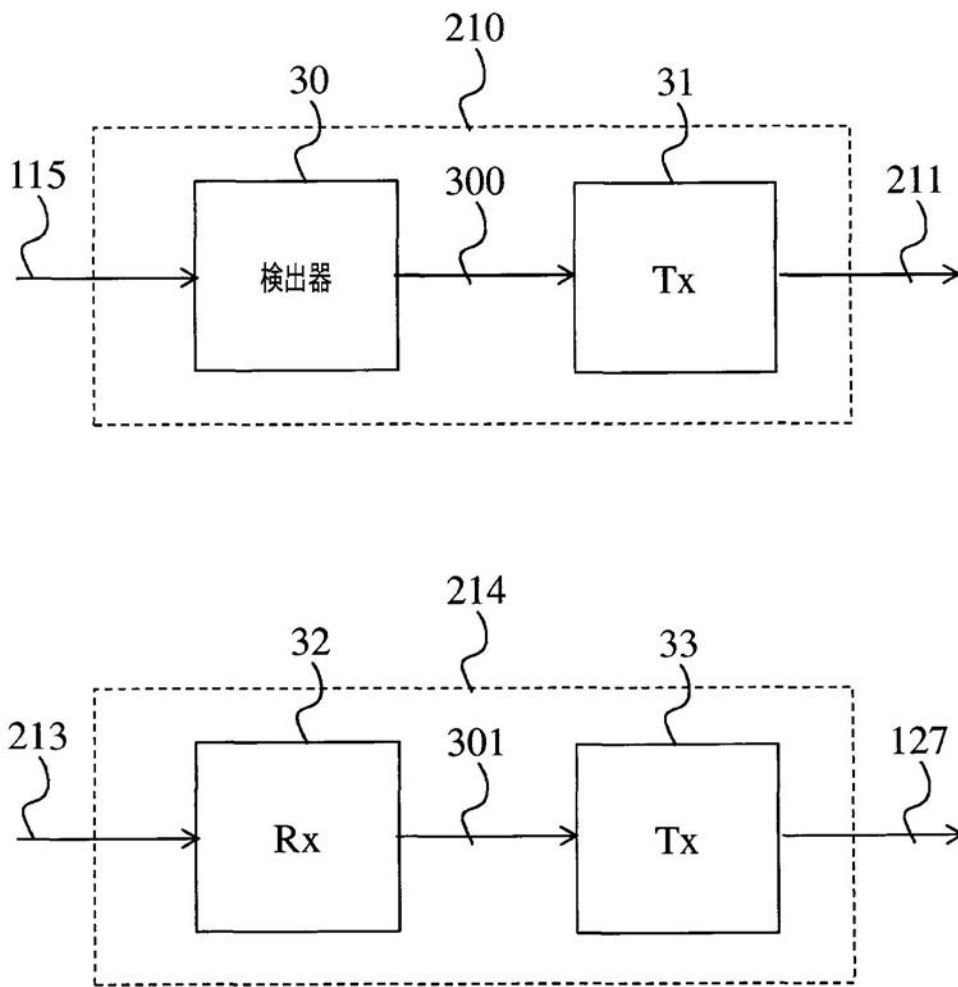
【図 1】



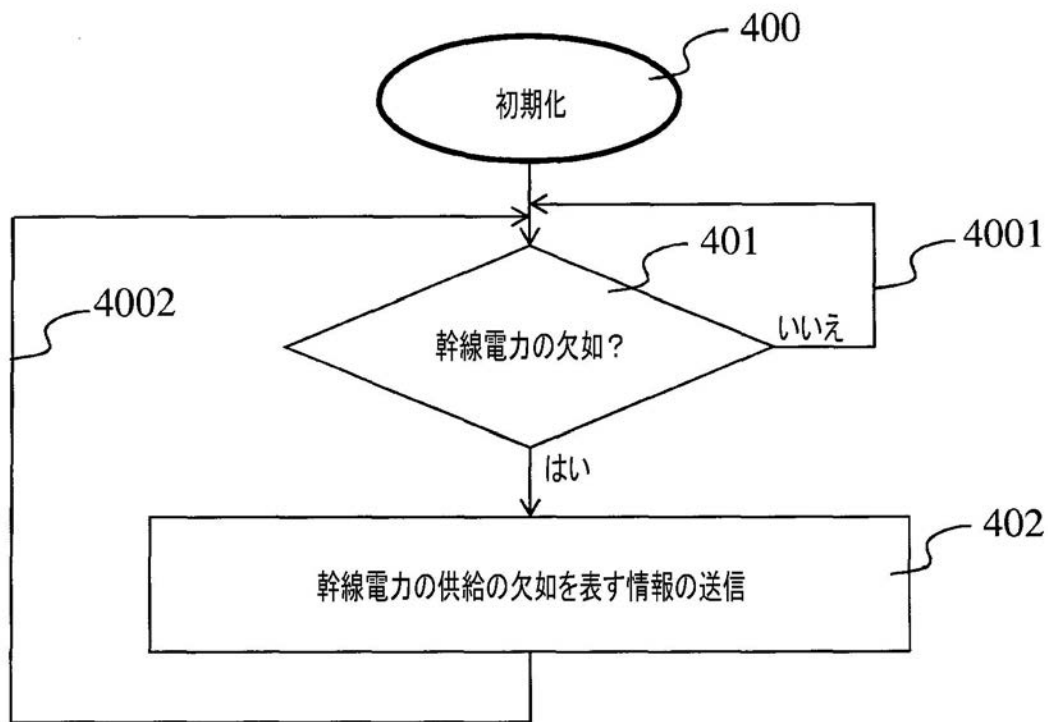
【図 2】



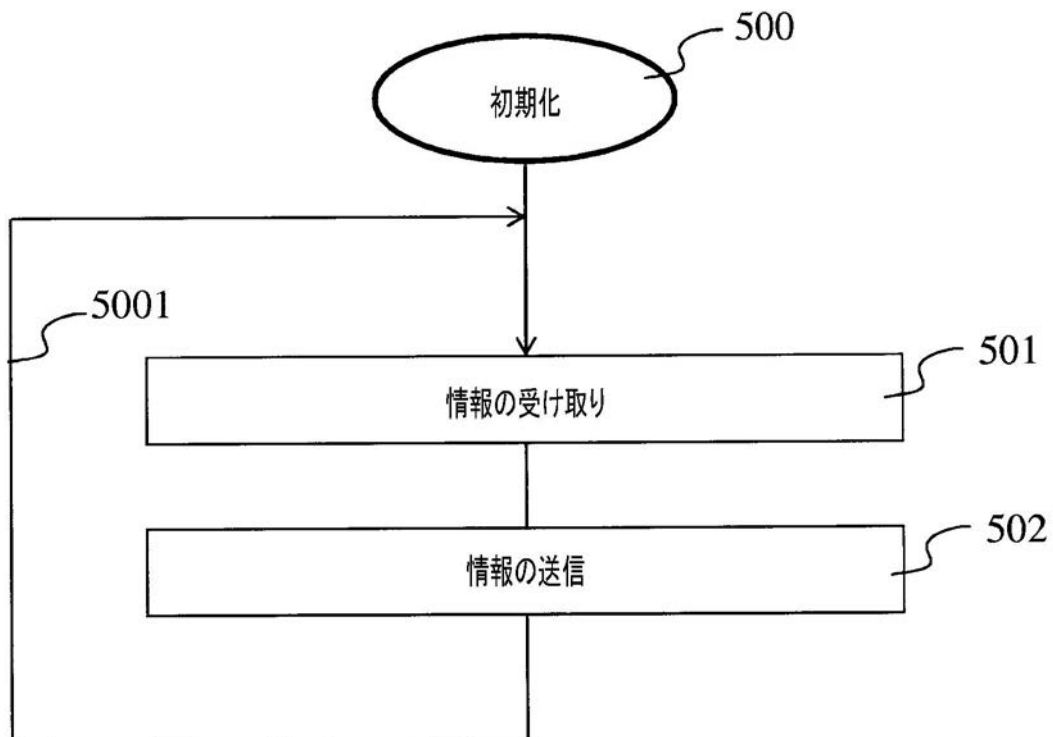
【図 3】



【図 4】



【図 5】



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2013/072727

## A. CLASSIFICATION OF SUBJECT MATTER

INV. G06F1/30 G06F11/00 H02J9/00 H02J13/00 H04B3/54  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F H02J H04B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2011/099394 A1 (BROWN JOE N [US]) 28 April 2011 (2011-04-28)	1-3,7-9
Y	paragraph [0007] - paragraph [0030]; figures 1-3	4-6, 10-12
X	US 2004/061616 A1 (FISCHER ROGER L [US] ET AL) 1 April 2004 (2004-04-01)	1,7, 13-15
Y	paragraph [0029] - paragraph [0084]	2-6,8-12
Y	JP 2003 092844 A (FUJITSU GENERAL LTD) 28 March 2003 (2003-03-28) abstract	2,3,8,9
Y	US 2011/150126 A1 (LAMON KEITH [US] ET AL) 23 June 2011 (2011-06-23) paragraph [0055] - paragraph [0079]	4-6, 10-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

## \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

7 January 2014

Date of mailing of the international search report

16/01/2014

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel: (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Jonda, Sven



**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/EP2013/072727

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2011099394	A1	28-04-2011	NONE
-----			
US 2004061616	A1	01-04-2004	AU 2003272816 A1 19-04-2004
			US 2004061616 A1 01-04-2004
			US 2006055549 A1 16-03-2006
			WO 2004030152 A2 08-04-2004
-----			
JP 2003092844	A	28-03-2003	NONE
-----			
US 2011150126	A1	23-06-2011	NONE
-----			

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 フィリップ マルサン

フランス 3 5 5 7 6 セゾン セヴィニエ シーエス 1 7 6 1 6 ゼットエーシー デ  
シャン ブラン アベニュー デ シャン ブラン 9 7 5 テクニカラー アールアンドディー  
フランス内

(72)発明者 ジェラルド モリゾー

フランス 3 5 5 7 6 セゾン セヴィニエ シーエス 1 7 6 1 6 ゼットエーシー デ  
シャン ブラン アベニュー デ シャン ブラン 9 7 5 テクニカラー アールアンドディー  
フランス内

Fターム(参考) 5G015 GB02 JA32 JA52 JA60

5G064 AA08 AC09 BA09 CA08 CB08 DA07