I317169
（此處由本局於收文時黏貼條碼）

公告本
763482

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：95144038

※申請日期：95 年 11 月 28 日　　※IPC 分類：H01L 27/32 (2006.01)
H01L 51/50 (2006.01)

一、發明名稱：

(中) 發光裝置及電子機器

(英) Light-emitting device and electronic apparatus

二、申請人：(共 1 人)

1.姓　名：(中) 精工愛普生股份有限公司
(英) SEIKO EPSON CORPORATION
代表人：(中) 1.花岡清二
(英) 1.HANAOKA, SEIJI
地　址：(中) 日本國東京都新宿區西新宿二丁目四番一號
(英) 4-1, Nishishinjuku 2-chome, Shinjuku-ku, Tokyo 163-0811 Japan
國籍：(中英) 日本　　JAPAN

三、發明人：(共 3 人)

1.姓　名：(中) 窪田岳彥
(英) KUBOTA, TAKEHIKO
國　籍：(中) 日本
(英) JAPAN

2.姓　名：(中) 神田榮二
(英) KANDA, EIJI
國　籍：(中) 日本
(英) JAPAN

3.姓　名：(中) 野澤陵一
(英) NOZAWA, RYOICHI
國　籍：(中) 日本
(英) JAPAN

四、聲明事項：

I317169
（此處由本局於收文時黏貼條碼）

公告本
763482

發明專利說明書

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：95144038

※申請日期：95 年 11 月 28 日　　※IPC 分類：H01L 27/32 (2006.01)
H01L 51/50 (2006.01)

一、發明名稱：

(中) 發光裝置及電子機器

(英) Light-emitting device and electronic apparatus

二、申請人：(共 1 人)

1.姓　名：(中) 精工愛普生股份有限公司
(英) SEIKO EPSON CORPORATION
代表人：(中) 1.花岡清二
(英) 1.HANAOKA, SEIJI
地　址：(中) 日本國東京都新宿區西新宿二丁目四番一號
(英) 4-1, Nishishinjuku 2-chome, Shinjuku-ku, Tokyo 163-0811 Japan
國籍：(中英) 日本　　JAPAN

三、發明人：(共 3 人)

1.姓　名：(中) 窪田岳彥
(英) KUBOTA, TAKEHIKO
國　籍：(中) 日本
(英) JAPAN

2.姓　名：(中) 神田榮二
(英) KANDA, EIJI
國　籍：(中) 日本
(英) JAPAN

3.姓　名：(中) 野澤陵一
(英) NOZAWA, RYOICHI
國　籍：(中) 日本
(英) JAPAN

四、聲明事項：

763482

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】
1.日本　　；2005/11/30；2005-345298 ☑有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明係有關於利用有機 EL（ElectroLuminescent）材料等之發光材料的發光裝置之構造。

【先前技術】

隨著閘極電極來控制供給至發光元件之電流量的電晶體（以下稱「驅動電晶體」）是對每一發光元件配置而成的主動矩陣方式之發光裝置，是從先前以來就被提出（例如專利文獻 1）。驅動電晶體的閘極電極上係被連接著，用來設定・保持其電位的電容元件。驅動電晶體，係透過被圖案化成所定形狀之源極金屬，而電性連接至發光元件。

[專利文獻 1]日本特開 2004-119219 號公報

【發明內容】

〔發明所欲解決之課題〕

爲了回應發光元件之高精細化或發光裝置之小型化之要求，必須藉由將關於發光元件之各要素予以靠近配置，來縮小各發光元件之面積。可是在此同時，彼此靠近的要素間係會有電容寄生。例如，以上構成中的源極金屬和電容元件的各電極，係隔著絕緣層而靠近相互重合之位置而配置，因此兩者間係容易有電容寄生。然後，起因於各要素中所寄生之電容而會導致發光元件之舉動（發光的時間

或光量）的高精度控制會受到阻礙之問題。以上之事情爲背景，本發明的目的在於，抑制對發光元件之發光造成影響之寄生電容，解決如此之課題。

〔用以解決課題之手段〕

本發明之一樣態，係屬於在基板上配置有：驅動電晶體，控制被供給至發光元件之電流量；和電容元件（例如圖 2 的電容元件 C1 或圖 25 及圖 26 的電容元件 C2），被電性連接至驅動電晶體的閘極電極；和元件導通部（例如各實施形態中的元件導通部 71、72 及 73），將驅動電晶體和發光元件作電性連接；的發光裝置，其特徵爲，元件導通部，係夾著驅動電晶體而被配置在和電容元件相反側之領域。本樣態之具體例係以第 1 實施形態至第 3 實施形態的方式而於後述。

若依據此構成，則元件導通部係夾著驅動電晶體而被配置在和電容元件的相反側，因此相較於從垂直於基板之方向來看元件導通部是被配置在驅動電晶體和電容元件之間的構成，寄生在電容元件和元件導通部的電容係被降低。因此，可以減低電容元件及元件導通部之一方上的電位變動對另一方之電位的影響。

此外，電容元件，典型而言係被利用來設定或保持驅動電晶體的閘極電極之電位。例如，一樣態中的電容元件（例如圖 2 的電容元件 C1），係介隔在驅動電晶體之閘極電極和資料線之間。此構成中，藉由電容元件上的電容

耦合，驅動電晶體的閘極電極會被設定成隨應於資料線之電位變動量的電位。又，其他樣態中的電容元件（例如圖25或圖26的電容元件C2），係介隔在驅動電晶體之閘極電極和供給定電位之配線（例如電源線）之間。此構成中，從資料線供給至驅動電晶體之閘極電極的電位，係被保持在電容元件中。

本發明之理想樣態中，驅動電晶體，係含有：形成了通道領域的半導體層；和夾著閘極絕緣層而面對著通道領域的閘極電極；電容元件係含有：被電性連接至閘極電極的第1電極（例如圖2之電極E1）；和夾著閘極絕緣層而面對著第1電極的第2電極（例如圖2之電極E2）；元件導通部係被形成在，覆蓋著閘極電極和第1電極的絕緣層（例如圖4的第1絕緣層L1）的面上。若依據此樣態，則由於元件導通部是由有別於驅動電晶體或電容元件的別層來形成，因此可更降低元件導通部和電容元件之間所寄生的電容。

在較理想樣態中，電容元件的第1電極係連續至驅動電晶體的閘極電極（例如各實施形態的中間導電體51、52及53）。若依據此樣態，則相較於第1電極和閘極電極是離間而形成之構成，可削減驅動電晶體和電容元件之間隙的空間。

又，於其他樣態中，驅動電晶體的半導體層和電容元件的第2電極是由同層所形成。若依據此構成，則相較於半導體層和電容元件是由別層所形成之情形，可實現製造

工程的簡樸化或製造成本的減低。此外，本發明中所謂複數的要素是「由同層所形成」，係指藉由共通的膜體（無論單層或複數層）的選擇性除去，而以同工程來形成複數之要素；各要素是否彼此離間或連續則無關緊要。

本發明之具體的樣態中，設置有選擇電晶體，係隨著選擇訊號而成爲 ON 狀態或 OFF 狀態；驅動電晶體的閘極電極係被設定成，透過已成爲 ON 狀態之選擇電晶體而從資料線所供給過來之資料訊號所相應之電位；選擇電晶體，係夾著電容元件而被配置在和驅動電晶體相反側之領域。在更理想樣態中，選擇電晶體的半導體層係連續於第 2 電極（例如半導體層 41、42 及 43），驅動電晶體的閘極電極，係隨著資料訊號之供給所致之第 2 電極的電位變動量來設定（電容元件所致之電容耦合）。此樣態中，由於選擇電晶體的半導體層是連續於第 2 電極而形成，因此相較由分別由別層所形成之構成，可實現製造工程的簡樸化或製造成本的減低。

本發明之理想樣態中，設置有初期化電晶體，係隨著初期化訊號而成爲 ON 狀態或 OFF 狀態；驅動電晶體，係透過已成爲 ON 狀態之初期化電晶體而呈二極體連接；初期化電晶體，係夾著驅動電晶體而被配置在和電容元件相反側之領域。若依據此樣態，則透過初期化電晶體而作二極體連接之驅動電晶體的閘極電極，係被設定成相應於該驅動電晶體之閾值電壓的電位。因此，可以補償驅動電晶體的閾值電壓之誤差。

在又另一樣態中，設置：選擇電晶體，係夾著電容元件而被配置在和驅動電晶體之相反側，且係隨著選擇訊號而成爲 ON 狀態或 OFF 狀態；和初期化電晶體，係夾著選擇電晶體而被配置在和電容元件之相反側，且係隨著初期化訊號而成爲 ON 狀態或 OFF 狀態；驅動電晶體的閘極電極係被設定成，透過已成爲 ON 狀態之選擇電晶體而從資料線所供給過來之資料訊號所相應之電位；驅動電晶體，係透過已成爲 ON 狀態之初期化電晶體而呈二極體連接；初期化電晶體，係透過連接部（例如圖 15 的連接部 62）而被電性連接至驅動電晶體的閘極電極；選擇電晶體之閘極電極和連接部係不重合。

若依據此樣態，則由於連接部是被形成爲，不和選擇電晶體的閘極電極重合，因此，相較於閘極電極和連接部爲重合之構成，可減低選擇電晶體（或傳輸選擇訊號的選擇線）和連接部的電容性耦合。因此，起因於連接部之電位變動的選擇訊號之波形鈍化（雜訊）會受到抑制，其結果爲，可使選擇電晶體於所期望的時序中高速作動。

於此樣態中，選擇電晶體，係含有：彼此保持間隔而配置之第 1 閘極電極（例如圖 14 之第 1 閘極電極 111）和第 2 閘極電極（例如圖 14 之第 2 閘極電極）；連接部，係位於第 1 閘極電極和第 2 閘極電極的間隙。若依據此樣態，則藉由使選擇電晶體呈雙閘極構造，可使選擇電晶體上的電流洩漏減低。甚至，由於連接部是被配置成不會和第 1 閘極電極及第 2 閘極電極皆之任一者重合，因此，可

確實地抑制選擇電晶體和連接部之間的電容性耦合。

本發明所述之發光裝置係可利用於各種電子機器。此電子機器的典型例，係將發光裝置作爲顯示裝置而利用的機器。作爲此種電子機器有，個人電腦或行動電話機等。原本，本發明所述之發光裝置的用途就非被限定在影像的顯示。例如，藉由光線照射而在感光體鼓等像擔持體上形成潛像所用之曝光裝置（曝光頭）、配置在液晶裝置之背面側的照明裝置（背光）、或者搭載於掃描器等影像讀取裝置中用來照明原稿的裝置等各種照明裝置等各式各樣的用途上，都可適用本發明的發光裝置。

【實施方式】

＜A：發光裝置的電性構成＞

圖 1 係本發明之第 1 實施形態至第 3 實施形態所述之發光裝置 D 的電性構成之區塊圖。如同圖所示，發光裝置 D 係具有：複數的選擇線 11、複數的初期化線 12 和複數的資料線 13。各選擇線 11 及各初期化線 12 係在 X 方向上延伸。各資料線 13 係在垂直於 X 方向的 Y 方向上延伸。選擇線 11 及初期化線 12 之各對與資料線 13 的各交叉處，係配置著單位元件（像素）P。因此，這些單位元件 P 係佈滿 X 方向及 Y 方向而排列成矩陣狀。一個單位元件 P 係爲發光之最小單位的要素。各單位元件 P 上係透過電源線 15 而被供給了高位側之電源電位 Vdd。

圖 2 係圖示各單位元件 P 之構成的電路圖。如同圖所

示，從電源線 15 至接地線（接地電位 Gnd）之路徑上係被配置有發光元件 E 和驅動電晶體 Tdr。發光元件 E，係爲令有機 EL 材料所成之發光層 23，介隔在第 1 電極 21（陽極）和第 2 電極 22（陰極）之間而成的元件。第 1 電極 21，係就每個單位元件 P 而爲彼此離間地形成。第 2 電極 22，係跨越複數單位元件 P 被連續形成而呈接地（Gnd）。發光層 23，係以響應於從第 1 電極 21 通往第 2 電極 22 之電流量的光量來發光。

驅動電晶體 Tdr，係用來將供給至發光元件 E 的電流量，隨應於閘極電極之電位（以下稱爲「閘極電位」）Vg 來進行控制所需之 p 通道型的薄膜電晶體。驅動電晶體 Tdr 的源極電極（S）係連接至電源線 15，其汲極電極（D）係被連接至發光元件 E 的第 1 電極 21。

驅動電晶體 Tdr 的閘極電極和汲極電極（發光元件 E 的第 1 電極 21）之間，係介隔著用來控制兩者之電性連接的 n 通道型電晶體（以下稱「初期化電晶體」）Tint。初期化電晶體 Tint 的閘極電極係被連接至初期化線 12。初期化線 12 上係被供給著，從驅動電路（圖示省略）來的初期化訊號 Sb。一旦初期化訊號 Sb 成爲活化位準而使初期化電晶體 Tint 變化成 ON 狀態，則驅動電晶體 Tdr 之閘極電極和汲極電極會呈電性連接（二極體連接）。

如圖 2 所示，單位元件 P，係含有由電極 E1 和電極 E2 所構成之電容元件 C1。電極 E1 係被連接至驅動電晶體 Tdr 的閘極電極。電極 E2 和資料線 13 之間，係介隔著用

來控制兩者之電性連接的 n 通道型電晶體（以下稱「選擇電晶體」）Tsl。選擇電晶體 Tsl 的閘極電極係被連接至選擇線 11。選擇線 11 上係被供給著，從驅動電路（圖示省略）來的選擇訊號 Sa。此外，驅動電晶體 Tdr 或選擇電晶體 Tsl 或初期化電晶體 Tint 的導電型，係可根據圖 2 之例示而作適宜變更。

其次，將一個單位元件 P 的動作，區分成初期化期間和寫入期間和驅動期間來加以說明。首先，於初期化期間，從驅動電路（圖示省略）往資料線 13 供給著所定電位 Vref，同時，選擇線 11 的選擇訊號 Sa 和初期化線 12 的初期化訊號 Sb 是維持著活化位準（高位準）。因此，電容元件 C1 的電極 E2 上係被供給著，從資料線 13 透過選擇電晶體 Tsl 而來的電位 Vref。又，藉由初期化電晶體 Tint 變化成 ON 狀態，驅動電晶體 Tdr 便呈二極體連接。因此，驅動電晶體 Tdr 的閘極電位 Vg 係收斂成，被供給至電源線 15 之電源電位 Vdd 與驅動電晶體 Tdr 之閾值電壓 Vth 的差分值（Vg＝Vdd-Vth）。

其次，於經過初期化期間後的寫入期間中，初期化訊號 Sb 便遷移成非活化位準（低位準）。因此，藉由初期化電晶體 Tint 變化成 OFF 狀態，驅動電晶體 Tdr 的二極體連接便被解除。又，選擇電晶體 Tsl 係維持 ON 狀態不變，從資料線 13 向電極 E2 供給之電位 Vref 係被變更成資料電位 Vdata。資料電位 Vdata，係爲隨應於被指定給單位元件 P 之色調的電位。

由於驅動電晶體 Tdr 的閘極電極的阻抗係足夠高，因此一旦電極 E2 是從電位 Vref 起至資料電位 Vdata 恰好變動了變化量 ΔV（＝Vref-Vdata），則電極 E1 的電位係藉由電容元件 C1 上的電容耦合，而從在初期化期間被設定之電位 Vg（＝Vdd-Vth）起發生變動。此時電極 E1 之電位的變化量，係隨著電容元件 C1 和其他寄生電容（例如驅動電晶體 Tdr 的閘極電容或其他配線上所寄生的電容）的電容比而定。更具體而言，若令電容元件 C1 的電容值爲「C」而寄生電容之電容值爲「Cs」，則電極 E1 的電位變化量係可表示成「ΔV・C/（C＋Cs）」。因此，驅動電晶體 Tdr 的閘極電位 Vg，係在寫入期間的終點上，被設定成以下式子（1）的位準。

$$Vg = Vdd - Vth - k \cdot \Delta V \quad \cdots\cdots (1)$$

其中，$k = C/(C + Cs)$

其次，於寫入期間經過後的驅動期間中，選擇訊號 Sa 會遷移至非活化位準而使選擇電晶體 Tsl 變化成 OFF 狀態。然後，相應於驅動電晶體 Tdr 之閘極電位 Vg 的電流，是從電源線 15 經由驅動電晶體 Tdr 之源極電極和汲極電極，而被供給至發光元件 E。藉由該電流之供給，發光元件 E 係發出相應於資料電位 Vdata 的光量。

現在，若想定驅動電晶體 Tdr 是在飽和領域中動作時，則於驅動期間中被供給至發光元件 E 的電流量 I 係可藉由以下式（2）來表示。其中，式（2）中的「β」係爲驅動電晶體 Tdr 的增益係數，「Vgs」係爲驅動電晶體 Tdr

的閘極-源極間之電壓。

$$I = (\beta/2)(Vgs-Vth)^2 \quad \cdots\cdots (2)$$

$$= (\beta/2)(Vdd-Vg-Vth)^2$$

藉由式（1）的代入，式（2）係變形成如下。

$$I = (\beta/2)(k \cdot \Delta V)^2$$

亦即，被供給至發光元件 E 的電流量 I，係不依存於驅動電晶體 Tdr 的閾值電壓 Vth。因此，若依據本實施形態，則可抑制起因於各驅動電晶體 Tdr 之閾值電壓 Vth 的參差（偏離設計值或與其他單位元件 P 的驅動電晶體 Tdr 相異）所造成之發光元件 E 的光量誤差（亮度的不均）。

＜B：單位元件 P 的具體構造＞

其次，參照圖面，說明以上所述之單位元件 P 的具體構造。此外，以下參照之各圖面中，爲了說明上的方便，各要素之寸法或比率均和實際裝置有適宜的差異。

＜B-1：第 1 實施形態＞

首先，說明本發明之第 1 實施形態所述之發光裝置 D 的單位元件 P 之具體構成。圖 3 係圖示一個單位元件 P 之構成的平面圖，圖 4 係從圖 3 之 IV-IV 線來看的剖面圖。此外，圖 3 雖然是平面圖，但爲了容易掌握各要素，關於和圖 3 共通的要素，係適宜地施以和圖 3 同樣態的影線法。關於以下參照的其他平面圖也是同樣如此。

如圖 4 所示，身爲驅動電晶體 Tdr 或發光元件 E 的圖

2之各要素，係被形成在基板10的面上。基板10係爲玻璃或塑膠等各種絕緣性材料所成之板狀部材。此外，亦可將覆蓋基板10的絕緣性膜體（例如氧化矽或氮化矽之膜體）當成基底，而在基板10的面上，形成單位元件P的各要素。又，本實施形態的發光裝置D係爲頂發光型。因此，基板10並不要求有透光性。

圖5乃至圖7，係在單位元件P被形成的各階段中，基板10的面上之樣子的平面圖。此外，在圖5乃至圖7中，圖3所圖示之第1電極21所應被形成的領域A，係藉由二點虛線來一併表示。

如圖4及圖5所示，在基板10的面上，係藉由矽等半導體材料而形成半導體層31和半導體層41。半導體層31和半導體層41，係藉由橫跨基板10全域而連續形成之膜體的圖案化，而以同一工程來概括形成。此外，如同半導體層31和半導體層41之關係，複數之要素是藉由共通的膜體（無論其爲單層或複數層）的選擇性去除而以同一工程來形成者，以下都單純表記爲「由同層所形成」。由同層所形成之各要素係當然爲同一材料所成，其各膜厚係約略一致。若依據複數的要素是由同層所形成之構成，則相較於其各自是由別層所形成之構成，具有可實現製造工程的簡樸化或製造成本的減低之優點。

如圖4及圖5所示，半導體層31，係含有第1元件部311和第2元件部312。第1元件部311，係作爲驅動電晶體Tdr之半導體層而發揮機能的略矩形狀之部份。第2元

件部 312，係作爲初期化電晶體 Tint 之半導體層而發揮機能之部份；從第 1 元件部 311 來看是被形成在 X 方向之正側且 Y 方向之負側的領域（亦即第 1 元件部 311 的右上部）。更詳言之，第 2 元件部 312，係如圖 5 所示，含有：從第 1 元件部 311 往 Y 方向之負側連續的部份 312a，和從該部份 312a 往 X 方向之正側延伸的部份 312b，和從該部份 312b 往 Y 方向之正側延伸的部份 312c。

半導體層 41，係爲從半導體層 31 來看是被配置在 Y 方向之正側的部份；係含有：構成圖 2 之電容元件 C1 的略矩形狀之電極 E2，和從電極 E2 往 Y 方向延伸的元件部 411。元件部 411，係作爲選擇電晶體 Ts1 之半導體層而發揮機能之部份；從電極 E2 來看是被形成在 X 方向之負側且 Y 方向之正側的領域（亦即電極 E2 的左下部）。

如圖 4 所示，被形成有半導體層 31 和半導體層 41 的基板 10 的表面，係橫跨其全域而被閘極絕緣層 L0 所覆蓋。如圖 4 及圖 6 所示，在閘極絕緣層 L0 的面上，選擇線 11、初期化線 12、中間導電體 51 和第 1 資料線部 131 係藉由導電性材料而由同層所形成。

選擇線 11，係橫跨複數單位元件 P 而在 X 方向延伸，和半導體層 41 的元件部 411 重合。元件部 411 之中，夾著閘極絕緣層 L0 而對向於選擇線 11 之領域，係爲選擇電晶體 Ts1 的通道領域。初期化線 12，係橫跨複數單位元件 P 而在 X 方向延伸，和半導體層 31 的第 2 元件部 312 重合。第 2 元件部 312 的部份 312a 及部份 312c 之每一者

之中的夾著閘極絕緣層 L0 而對向於初期化線 12 之領域，係爲初期化電晶體 Tint 的通道領域。亦即，本實施形態中的初期化電晶體 Tint，係爲雙閘極構造的電晶體。

中間導電體 51，係爲被形成在選擇線 11 和初期化線 12 之間隙領域中的部份，含有電極 E1 和閘極電極 511 和連結部 513。電極 E1，係爲從垂直於基板 10 之方向來看，是和半導體層 31 之電極 E2 重合的略矩形狀之部份。如圖 4 及圖 6 所示，藉由夾著閘極絕緣層 L0（介電體）的電極 E1 和電極 E2 是成對向，構成了圖 2 的電容元件 C1。

連結部 513，係從電極 E1 的右上部起往 Y 方向之負側延伸。閘極電極 511，係和電極 E1 保有間隔而從連結部 513 往 X 方向之負側延伸的部份；係橫跨第 1 元件部 311 之略全寬（X 方向之寸法）而和第 1 元件部 311 重合。如圖 4 所示，第 1 元件部 311 之中，夾著閘極絕緣層 L0 而對向於閘極電極 511 之領域，係爲驅動電晶體 Tdr 的通道領域 311c。又，第 1 元件部 311 之中較通道領域 311c 更靠近電極 E2 側的領域（亦即，如圖 6 所示，從垂直於基板 10 的方向來看，位於閘極電極 511 和電極 E1 之間隙中的領域）係爲源極領域 311s，其相反側的領域係爲汲極領域 311d。

第 1 資料線部 131，係爲構成圖 2 之資料線 13 的部份。該第 1 資料線部 131，係從中間導電體 51 來看是被配置在 X 方向之負側的領域，是在選擇線 11 和初期化線 12 之

間隙內，在Y方向上延伸。

圖8係圖示了，處於圖6之階段的4個單位元件P，是橫跨X方向及Y方向而排列之樣子的平面圖。如圖6及圖8所示，於各單位元件P中，被形成在Y方向之負側周緣的第2元件部312（初期化電晶體Tint）係位於X方向之正側，被形成在Y方向之正側周緣的元件部411（選擇電晶體Tsl）係位於X方向之負側。

現在，想定了第2元件部312和元件部411是被配置在各單位元件P中的X方向之同側的構成。於此構成中，爲了使第2元件部312和元件部411確實離間，必須要充分確保Y方向上相鄰之各單位元件P的間隙領域（相當於圖8之領域B的領域），因此會有阻礙單位元件P之高精細化的問題存在。相對於此，於本實施形態中則是，第2元件部312及元件部411的X方向上的位置爲互異，因此如圖8所示，第2元件部312和元件部411係在領域B內沿著X方向而交互排列。若依據此構成，則即使領域B狹小化的情況下，第2元件部312和元件部411仍是確實離間，因此有單位元件P容易高精細化之優點。

如圖4所示，被形成有中間導電體51或第1資料線部131的閘極絕緣層L0的表面，係橫跨其全域而被第1絕緣層L1所覆蓋。如圖4及圖7所示，在第1絕緣層L1的面上，連接部61、元件導通部71、電源線15和第2資料線部132係藉由導電性材料而由同層所形成。

若如圖7所示從垂直於基板10的方向來看，則連接

部 61，係和第 2 元件部 312 之部份 312c 上的 Y 方向之正側之端部和中間導電體 51（閘極電極 511）重合。然後，連接部 61，係除了透過貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的接觸孔 Ha1 而導通至部份 312c，同時還透過貫通第 1 絕緣層 L1 的接觸孔 Ha2 而導通至中間導電體 51。亦即，驅動電晶體 Tdr 的閘極電極 511（電容元件 C1 的電極 E1）和初期化電晶體 Tint，係透過連接部 61 而呈電性連接。此外，於本說明書中的所謂接觸孔（contact hole），係爲用來使位於絕緣層之一方側的要素和位於絕緣層之另一方側的要素作電性連接的部份，更具體而言係爲將絕緣層在其厚度方向上貫通的部份（孔或穴）。接觸孔的平面形狀係可爲任意。

元件導通部 71，係爲介隔於驅動電晶體 Tdr 和發光元件 E 之間而使兩者呈電性連接的部份；若從垂直於基板 10 的方向來看，則是被配置在夾著驅動電晶體 Tdr 而和電容元件 C1 呈相反側之領域（亦即對驅動電晶體 Tdr 爲 Y 方向之負側的領域）。本實施形態的元件導通部 71，係從垂直於基板 10 的方向來看，重合於第 1 元件部 311 之汲極領域 311d 的部份 711，和位於與夾著初期化線 12 之部份 711 爲相反側的部份 712，爲連續的形狀。

從垂直於基板 10 的方向來看，第 1 絕緣層 L1 之中與汲極領域 311d 重合的領域中，係形成有貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的複數之接觸孔 Ha3。這些接觸孔 Ha3 係在閘極電極 511 所延伸的 X 方向（亦即驅動電晶體

Tdr 的通道寬之方向）上排列。元件導通部 71 的部份 711，係透過各接觸孔 Ha3 而導通至汲極領域 311d。

其次，圖 9 係圖示了，處於圖 8 之階段的 4 個單位元件 P，是橫跨 X 方向及 Y 方向而排列之樣子的平面圖。如圖 7 及圖 9 所示，電源線 15 係爲沿著複數單位元件 P 之排列，而在 X 方向上延伸之帶狀配線。該電源線 15，係從垂直於基板 10 的方向來看，是重合於各單位元件 P 的電容元件 C1 和驅動電晶體 Tdr 的源極領域 311s 之兩者。如圖 7 所示，第 1 絕緣層 L1 之中與源極領域 311s 重合之領域中，係形成有貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的複數之接觸孔 Ha4。這些接觸孔 Ha4 係在閘極電極 511 所延伸的 X 方向上排列。電源線 15，係透過各接觸孔 Ha4 而導通至驅動電晶體 Tdr 的源極領域 311s。

本實施形態之電源線 15，係以從垂直於基板 10 的方向來看，不和選擇電晶體 Tsl（元件部 411）或選擇線 11 及初期化電晶體 Tint（第 2 元件部 312）或初期化線 12 重合的方式，來選定其形狀或寸法。換言之，電源線 15 係如圖 9 所示，在沿著選擇線 11 的各選擇電晶體 Tsl 之排列和沿著初期化線 12 的各初期化電晶體 Tint 之排列的間隙領域中往 X 方向延伸。

第 2 資料線部 132，係和第 1 資料線部 131 協同來構成資料線 13 的部份，如圖 7 及圖 9 所示，是在各電源線 15 的間隙中往 Y 方向延伸。如圖 7 所示，第 2 資料線部 132 之中 Y 方向之正側（下側）的端部 132a，係和第 1 資

料線部 131 中的 Y 方向之負側（上側）的端部 131a（參照圖 6）重合。端部 132a 和端部 131a 係透過貫通第 1 絕緣層 L1 的接觸孔 Ha5 而相互導通。同樣地，第 2 資料線部 132 之中 Y 方向之負側的端部 132b 和第 1 資料線部 131 中的 Y 方向之正側的端部 131b（參照圖 6），係透過接觸孔 Ha6 而相互導通。如以上，沿著 Y 方向而交互排列之第 1 資料線部 131 和第 2 資料線部 132 是呈電性連接，藉此而構成了在 Y 方向上呈直線狀延伸的資料線 13。

如圖 7 所示，第 2 資料線部 132 上係連設有分歧部 134。分歧部 134，係夾著選擇線 11 而位於和電容元件 C1 相反側的部份，係在 X 方向上延伸而和半導體層 41 的元件部 411 重合。該分歧部 134，係透過貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的接觸孔 Ha7 而導通至元件部 411。亦即，選擇電晶體 Ts1 和資料線 13，係透過分歧部 134 而呈電性連接。

如圖 7 及圖 9 所示，各單位元件 P 的電容元件 C1，係相鄰於在其 X 方向之正側鄰接之其他單位元件 P 所對應之資料線 13。圖 10 係爲任意一個單位元件 P1 和其 X 方向之正側所相鄰之其他單位元件 P2 的附近的放大剖面圖。於同圖中係圖示了，單位元件 P1 的中間導電體 51（此處尤其是指電容元件 C1 的電極 E1），和單位元件 P2 所對應之資料線 13 的第 1 資料線部 131。

由於中間導電體 51 和第 1 資料線部 131 係由同層所形成而彼此靠近，因此如圖 10 所示，中間導電體 51 的電

極 E1 和第 1 資料線部 131 係呈電容性耦合而在兩者間隨附有電容（寄生電容）Ca。因此，單位元件 P1 的電極 E1（也就是驅動電晶體 Tdr 的閘極電極 511）之電位 Vg，係不會僅隨著原本單位元件 P1 所對應之資料線 13 的電位變動量（相應於單位元件 P1 之色調的電壓）而被設定，而是實際上也會受到單位元件 P2 所對應之第 1 資料線部 131 的電位變動量（相應於單位元件 P2 之色調的電壓）之影響。亦即，各單位元件 P 的驅動電晶體 Tdr 上的閘極電位 Vg 無法正確設定，其結果爲，發光元件 E 的光量上有可能發生誤差。

如圖 7 所示，第 1 資料線部 131 和電源線 15 係夾著第 1 絕緣層 L1 而呈對向。因此，在第 1 資料線部 131 和電源線 15 之間係形成了電容。於本實施形態中，係如圖 10 所示，在單位元件 P2 的第 1 資料線部 131 和電源線 15 之間所形成之電容 Cb 的電容值 c2，是大於該第 1 資料線部 131 和單位元件 P1 的中間導電體 51（電極 E1）之間所隨附之電容 Ca 的電容值 c1。若依據此構成，則因單位元件 P2 之第 1 資料線部 131 的電位變動而給予單位元件 P1 之中間導電體 51（電極 E1）的影響，會因爲電容 Cb 而減低。因此，各單位元件 P 中的驅動電晶體 Tdr 的閘極電位 Vg 或隨應於該閘極電位 Vg 的發光元件 E 的光量，可以高精度地設定成所期值。

於本實施形態中，係爲了滿足以上之條件（c2>c1），來選定第 1 資料線部 131 和電源線 15 之距離（第 1 絕

緣層 L1 的膜厚），或單位元件 P1 之中間導電體 51 和單位元件 P2 之第 1 資料線部 131 的間隔。更詳言之，單位元件 P2 的第 1 資料線部 131 和電源線 15 之距離（第 1 絕緣層 L1 的膜厚），係小於單位元件 P1 之中間導電體 51 和單位元件 P2 之第 1 資料線部 131 之間隔。又，單位元件 P2 的第 1 資料線部 131 和電源線 15 夾著第 1 絕緣層 L1 而呈對向的面積（亦即從垂直於基板 10 的方向來看第 1 元件部 131 和電源線 15 重合部份的面積），係大於該第 1 資料線部 131 和單位元件 P1 之中間導電體 51 是呈對向之面積（亦即中間導電體 51 之側端面（垂直於基板 10 的側面）之中，對向於第 1 資料線部 131 之側端面之領域的面積）。藉由如以上般地選定各部的寸法或間隔，就可使電容值 c2 大於電容值 c1。

只不過，爲了隨應於資料線 13 的資料電位 Vdata 來正確地設定驅動電晶體 Tdr 的閘極電位 Vg，理想上係爲任意之單位元件 P2 上的電容 Cb 的電容值 c2，是小於該單位元件 P2 的電容元件 C1 的電容值 C（閘極電極 511 上寄生有電容 Cs 的時候則爲電容元件 C1 與寄生電容 Cs 的合成電容）。爲了滿足此條件，例如，第 1 資料線部 131 和電源線 15 之間隙，係選定成大於電容元件 C1 上的電極 E1 和電極 E2 之間隙的寸法。更詳言之，在第 1 資料線部 131 和電源線 15 之間介隔存在之第 1 絕緣層 L1（亦即電容 Cb 的介電體）的膜厚，係選定成大於電極 E1 和電極 E2 之間所介隔存在之閘極絕緣層 L0（電容元件 C1 的介電

體）之膜厚的寸法。又，即使是電極 E1 和電極 E2 的對向之面積（亦即電容元件 C1 之面積）是大於第 1 資料線部 131 和電源線 15 的對向之面積的構成，電容 Cb 的電容值 c2 係小於電容元件 C1 的電容值 C。

再來，如圖 4 所示，形成有第 2 資料線部 132 或電源線 15 的第 1 絕緣層 L1 之表面係橫跨全域而被第 2 絕緣層 L2 覆蓋。如圖 3 及圖 4 所示，第 2 絕緣層 L2 的表面上係形成有第 1 電極 21。第 1 電極 21，係從垂直於基板 10 之方向來看，是和元件導通部 71 或驅動電晶體 Tdr 或電容元件 C1 重合的略矩形狀之電極。本實施形態的第 1 電極 21，係由鋁或銀等金屬或以這些金屬爲主成份之合金等反光性之導電性材料所形成。該第 1 電極 21，係透過貫通第 2 絕緣層 L2 的接觸孔 Ha8 而導通至元件導通部 71 的部份 712。亦即，驅動電晶體 Tdr 的汲極領域 311d 和發光元件 E 的第 1 電極 21 係透過元件導通部 71 而呈電性連接。

形成有第 1 電極 21 的第 2 絕緣層 L2 的面上，係形成有將各單位元件 P 之交界予以區隔的形狀（格子狀）之隔壁 25。該隔壁 25，係擔任將相鄰接之第 1 電極 21 予以電性絕緣的角色（亦即使得第 1 電極 21 之電位可被個別控制之角色）。各發光元件 E 的發光層 23，係被隔壁 25 的內周面所包圍而形成以第 1 電極 21 爲底面的淺窪。此外，亦可構成爲，用來促進發光層 23 所致之發光或使其效率化的各種機能層（電洞注入層、電洞輸送層、電子注入層、電子輸送層、電洞阻擋層、電子阻擋層）係被層積在

發光層 23 上。

如圖 4 所示，第 2 電極 22，係橫跨複數單位元件 P 而被連續形成以覆蓋發光層 23 及隔壁 25。因此，隔壁 25，係於各發光元件 E 的間隙領域中，將各第 1 電極 21 和第 2 電極 22 予以電性絕緣。換言之，隔壁 25 係劃定了，在第 1 電極 21 和第 2 電極 22 之間電流會流過的領域（亦即實際進行發光之領域）。第 2 電極 22，係由 ITO（Indium Tin Oxide）或 IZO（Indium Zinc Oxide）這類透光性之導電性材料胜形成。因此，從發光層 23 往與基板 10 相反側出射的光，和從發光層 23 往基板 10 出射而被第 1 電極 21 之表面反射的光，係穿透第 2 電極 22 而出射。亦即，本實施形態的發光裝置 D 係爲頂發光型。

第 2 電極 22 係橫跨其全域而被封死材（圖示略）所覆蓋。該封死材，係由保護第 2 電極 22 的第 1 層、和使第 2 電極 22 之表面落差平坦化的第 2 層、和防止雜質（例如水分）浸入第 2 電極 22 或發光層 23 的第 3 層（屏壁層），從第 2 電極 22 側起依此順序所層積而成之構造。

如以上說明，本實施形態中，元件導通部 71 是夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 相反側之領域。若依據此構成，則可達到降低電容元件 C1 所被要求之電容值之效果。關於此效果若加以詳述則如以下。

現在想定了，從垂直於基板 10 的方向來看，在驅動電晶體 Tdr 和電容元件 C1 之間隙中，配置了元件導通部 71 之構成（以下稱「構成 1」）。此構成 1 中，電容元件

C1 的電極 E1 和元件導通部 71，是夾著第 1 絕緣層 L1 而靠近。因此，如圖 11 之虛線所圖示，電極 E1 和元件導通部 71（第 1 電極 21）之間，係隨附有電容 Cx。

於寫入期間，電極 E1 的電位係恰好變化「ΔV・C/（C＋Cs）」。構成 1 中的電容值 Cs，係相較於電極 E1 和元件導通部 71 是沒有電容性耦合的情況，是恰好增大了電容 Cx 之份量，因此，相對於資料線 13 之電位變動量 ΔV 的驅動電晶體 Tdr 之閘極電位 Vg 的變動量，係受到限制。因此，爲了使閘極電位 Vg 隨應於變動量 ΔV 而廣範圍地變動（亦即爲了充分確保發光元件 E 的光量範圍），係必須要藉由減低閘極絕緣層 L0 之膜厚或增大電極 E1 及電極 E2 之面積等對策，來對電容元件 C1 確保充分的電容值 C。由於閘極絕緣層 L0 膜厚之減低是有極限，因此構成 1 中最後結果是需要增大電極 E1 或電極 E2 的面積。可是在此同時，在增大了電容元件 C1 之面積時，會導致單位元件 P 之高精細化受到限制之問題。

此外，若藉由將第 1 絕緣層 L1 形成充分之膜厚來使電極 E1 和元件導通部 71 離間，則在構成 1 中電容 Cx 也是會被減低。可是在此同時，若第 1 絕緣層 L1 形成得較厚，則會導致容易發生龜裂等成膜不良之問題，或起因於接觸孔之不良（例如第 1 絕緣層 L1 之中，接觸孔的部份沒有被完全去除之不良）而使各要素無法被完全導通之問題，因此，此方法所致之電容 Cx 之減低係有極限。

相對於此，於本實施形態中，由於元件導通部 71 是

夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 相反側之領域，因此電極 E1 和元件導通部 71 中所隨附的電容 Cx 係相較於構成 1，是被充分減低。因此，即使不將電容元件 C1 的面積增大到構成 1 之程度，也能使驅動電晶體 Tdr 之閘極電極 511 的閘極電位 Vg（甚至發光元件 E 的光量）橫跨廣範圍地變化。

又，本實施形態中，和電源線 15 是由同層所形成元件導通部 71 及連接部 61 之兩者，係從垂直於基板 10 的方向來看是位於驅動電晶體 Tdr 的 Y 方向之負側（亦即電源線 15 的橫方向之其中一側）。若依據此構成，則在第 1 絕緣層 L1 之表面之中、對於驅動電晶體 Tdr 而在 Y 方向之正側（電源線 15 的橫方向之另一側）上，可充分確保電源線 15 的形成空間。因此，可以達到將電源線 15 形成較寬而降低其阻抗之效果。尤其是，於本實施形態中，係將電源線 15 形成爲和電容元件 C1 重合，因此，相較於例如電源線 15 是僅和驅動電晶體 Tdr 之源極領域 31s 重合之構成，電源線 15 的阻抗係被大幅減低。而且，因爲該低阻抗化使得電源線 15 之面內的電壓下降受到抑制，因此被供給至各單位元件 P 的電源電位 Vdd 的參差或起因於此的各發光元件 E 之光量參差，可被降低。

又，例如在元件導通部 71 或連接部 61 是被配置在驅動電晶體 Tdr 和電容元件之間隙內的構成中，需要將電源線 15 形成爲，避開元件導通部 71 或連接部 61 之形狀。可是在此同時，若如此將電源線 15 的形狀複雜化，則因

爲製造技術上之理由而容易導致電源線 15 之斷線或損傷之問題。相對於此，若依據本實施形態，則由於夾著驅動電晶體 Tr 且和元件導通部 71 或連接部 61 爲相反側上是可確保電源線 15 的空間，因此如圖 7 所例示，可使電源線 15 成爲單純的帶狀形狀。其結果爲電源線 15 之斷線或損傷可受到抑制，因此若依據本實施形態則亦可提升發光裝置 D 的良率。

順便一提，若從電源線 15 的低阻抗化之觀點來看，則亦可構成爲，不只驅動電晶體 Tdr 或電容元件 C1，而是選擇電晶體 Tsl 或初期化電晶體 Tint 也和電源線 15 重合（以下稱爲「構成 2」）。可是在此同時，於此構成 2 中，選擇電晶體 Tsl 或選擇線 11 是會和電源線 15 呈電容性耦合（亦即兩者間有電容寄生），起因於該電容將容易導致選擇訊號 Sa 的波形鈍化之問題。同樣地，初期化電晶體 Tint 或初期化線 12 和電源線 15 之間所隨附之電容，也可能是造成初期化訊號 Sb 波形鈍化的原因。因此，於構成 2 中，會有選擇電晶體 Tsl 或初期化電晶體 Tint 之開關切換延遲之問題。

相對於此，於本實施形態中，係由於從垂直於基板 10 的方向來看，電源線 15 係不重合於選擇電晶體 Tsl 或選擇線 11 及初期化電晶體 Tint 或初期化線 12，因此，這些要素和電源線 15 之間所寄生的電容，係較構成 2 爲減低。因此，若依據本實施形態，則可抑制選擇訊號 Sa 或初期化訊號 Sb 之波形鈍化，並使選擇電晶體 Tsl 或初期化

電晶體 Tint 高速作動。

＜B-2：第 2 實施形態＞

其次，說明本發明之第 2 實施形態所述之單位元件 P 之具體構成。圖 12 係本實施形態中的單位元件 P 之構成的平面圖；圖 13 乃至圖 15，係在單位元件 P 被形成的各階段中，基板 10 的面上之樣子的平面圖。此外，於以下所示各形態中，和第 1 實施形態共通之要素係標示同一符號並適宜地省略其說明。

如圖 13 所示，在基板 10 的面上，半導體層 32 和半導體層 42 和半導體層 45 是藉由半導體材料而由同層所形成。半導體層 32，係構成驅動電晶體 Tdr 之略矩形狀之部份。半導體層 42，係爲從半導體層 32 來看是被形成在 Y 方向之正側的部份；係含有：略矩形狀之電極 E2，和從電極 E2 之左下部往 X 方向延伸的元件部 421。元件部 421，係作爲選擇電晶體 Tsl 的半導體層而發揮機能之部份。半導體層 45，係爲構成初期化電晶體 Tint 之部份；係夾著半導體層 42 而於和半導體層 32 相反側之領域在 X 方向上延伸。

形成以上各部的基板 10 的表面，係被閘極絕緣層 L0 所覆蓋。如圖 14 所示，在閘極絕緣層 L0 的面上，第 1 資料線部 131 和選擇線 11 以及初期化線 12 和中間導電體 52 和第 1 中繼配線部 171 係由同層所形成。第 1 資料線部 131，係和第 1 實施形態同樣地，是構成資料線 13 的部份

；從中間導電體 52 來看，係於 X 方向之正側領域中往 Y 方向延伸。

初期化線 12，係具有：從往 X 方向延伸之部份起往 Y 方向之負側分歧而重合於半導體層 45 的第 1 閘極電極 121 和第 2 閘極電極 122。半導體層 45 之中、和第 1 閘極電極 121 及第 2 閘極電極 122 之每一者重合的部份係爲初期化電晶體 Tint 的通道領域。同樣地，選擇線 11，係具有：從往 X 方向延伸之部份起往 Y 方向之負側分歧而重合於半導體層 42 之元件部 421 的第 1 閘極電極 111 和第 2 閘極電極 112。第 1 閘極電極 111 和第 2 閘極電極 112 係保有間隔而在 X 方向上相鄰。元件部 421 之中、夾著閘極絕緣層 L0 而和第 1 閘極電極 111 及第 2 閘極電極 112 之每一者重合的部份，係爲選擇電晶體 Ts1 的通道領域。如以上所示，本實施形態的選擇電晶體 Ts1 及初期化電晶體 Tint，係爲雙閘極構造的薄膜電晶體。

中間導電體 52，係含有：對向於電極 E2 而構成電容元件 C1 的電極 E1，和從電極 E1 往 Y 方向之負側連續的閘極電極 521，和電極 E1 之中在 X 方向上略中央起往 Y 方向之正側突出的連接部 523。閘極電極 521，係以橫跨沿著半導體層 32 之 Y 方向的全寸法而和半導體層 32 重合的方式，在 Y 方向上延伸。如圖 14 所示，半導體層 32 之中、夾著閘極絕緣層 L0 而對向於閘極電極 521 之領域，係爲驅動電晶體 Tdr 的通道領域 32c。又，夾著通道領域 32c 且 X 方向之負側領域係爲汲極領域 32d，其相反側領

域係爲源極領域 32s。

第 1 中繼配線部 171，係爲構成用來使初期化電晶體 Tint 和驅動電晶體 Tdr 之汲極領域 32d 呈電性連接的配線（以下稱爲「中繼配線」）之部份，從中間導電體 52 來看是於 X 方向之負側領域中往 Y 方向延伸。亦即，本實施形態中的中間導電體 52 係被配置在第 1 資料線部 131 和第 1 中繼配線部 171 之間隙內。

形成有以上各部的閘極絕緣層 L0 的表面係橫跨其全域而被第 1 絕緣層 L1 所覆蓋。如圖 12 及圖 15 所示，在第 1 絕緣層 L1 的面上，係形成有：第 2 資料線部 132、連接部 62、第 2 中繼配線部 172 和元件導通部 72、電源線 15。

第 2 資料線部 132，係和第 1 實施形態同樣地，和第 1 資料線部 131 協同而構成資料線 13。亦即，第 2 資料線部 132，係從透過接觸孔 Hb1 而導通至第 1 資料線部 131 之上端部 131a（參照圖 14）的端部 132a 起，往 Y 方向延伸而到達端部 132b。端部 132b，係透過接觸孔 Hb2 而導通至第 1 資料線部 131 的下端部 131b（參照圖 14）。又，本實施形態之第 2 資料線部 132，係透過貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的接觸孔 Hb3 而導通至元件部 421 的端部。亦即，資料線 13 和選擇電晶體 Ts1，係透過接觸孔 Hb3 而呈電性連接。

如圖 14 及圖 15 所示，連接部 62，係以使中間導電體 52 之連接部 523 和半導體層 45 之 X 方向上的正側端部

451 重合的方式，而往 Y 方向延伸。連接部 62，係除了透過貫通第 1 絕緣層 L1 的接觸孔 Hb4 而導通至連接部 523（電極 E1 或閘極電極 521），同時還透過貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的接觸孔 Hb5 而導通至半導體層 45 的端部 451。亦即，電容元件 C1 的電極 E1（也就是驅動電晶體 Tdr 的閘極電極 521）和初期化電晶體 Tint，係透過連接部 62 而呈電性連接。

若如圖 15 所示從垂直於基板 10 的方向來看，則連接部 62，係位於選擇電晶體 Ts1 之第 1 閘極電極 111 和第 2 閘極電極 112 之間隙的領域內。因此，連接部 62 係不和第 1 閘極電極 111 或第 2 閘極電極 112 重合。此處，於例如第 1 閘極電極 111（或第 2 閘極電極 112）和連接部 62 是重合的構成中，兩者是呈電容性耦合。因此，伴隨著連接部 62 之電位（亦即電極 E1 或驅動電晶體 Tdr 的閘極電極 511 之電位）變動，第 1 閘極電極 111 的電位也會跟著變化，其結果爲，初期化訊號 Sb 的波形有時會鈍化。初期化訊號 Sb 的波形鈍化係爲造成初期化電晶體 Tint 之動作延遲之原因。

相對於此，於本實施形態中，係由於連接部 62 是被形成爲不和第 1 閘極電極 111 或第 2 閘極電極 112 重合，因此，連接部 62 和第 1 閘極電極 111 或第 2 閘極電極 112 之間的電容性耦合係受到抑制。因此，連接部 62 的電位變動所給予初期化電晶體 Tint 之影響是被減低，其結果爲，可使初期化電晶體 Tint 高速作動。

又，如以上所示若爲初期化電晶體 Tint 和電容元件 C1 之電極 E1 是透過連接部 62 而導通之構成，則選擇電晶體 Tsl 或初期化電晶體 Tint 的通道長可獲得充分確保，因此，相較於通道長受到限制之構成，選擇電晶體 Tsl 或初期化電晶體 Tint 上的電流洩漏可受到抑制。選擇電晶體 Tsl 或初期化電晶體 Tint 係被連接至驅動電晶體 Tdr 的閘極電極 521，因此藉由各自之電流洩漏之削減，驅動期間中的閘極電極 521 之電位變動會受到抑制。因此，若依據本實施形態，則發光元件 E 的光量可以高精度地維持在所期值。

圖 15 之元件導通部 72，係和第 1 實施形態之元件導通部 71 同樣地是介隔在驅動電晶體 Tdr 之汲極電極和發光元件 E 之第 1 電極 21 之間，而將兩者予以電性連接之部份。該元件導通部 72 係爲，往 Y 方向延伸的部份 721，和夾著驅動電晶體 Tdr 而位於和電容元件 C1 相反側之部份 722，是呈連續之形狀（略 L 字狀）。部份 721，係和第 1 中繼配線部 171 的端部 171a（參照圖 14）和半導體層 32 的汲極領域 32d 重合。部份 721，係透過貫通第 1 絕緣層 L1 的接觸孔 Hb6 而導通至上端部 171a。

第 1 絕緣層 L1 之中與汲極領域 32d 重合之領域中，係形成有貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的複數（此處爲 2 個）之接觸孔 Hb7。這些接觸孔 Hb7 係在閘極電極 521 所延伸的 Y 方向（亦即驅動電晶體 Tdr 的通道寬之方向）上排列。元件導通部 72 的部份 721，係透過各接觸孔

Hb7 而導通至汲極領域 32d。

第 2 中繼配線部 172，係如圖 14 及圖 15 所示，是以重合於半導體層 45 中之 X 方向之負側端部 452 和第 1 中繼配線部 171 的方式，而往 Y 方向延伸之配線。該第 2 中繼配線部 172，係除了透過貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的接觸孔 Hb8 而導通至端部 452，同時還透過貫通第 1 絕緣層 L1 的接觸孔 Hb9 而導通至第 1 中繼配線部 171 的下端部 171b。如以上所示，初期化電晶體 Tint 和驅動電晶體 Tdr 的汲極領域 32d（也就是元件導通部 72），係透過由第 1 中繼配線部 171 和第 2 中繼配線部 172 所構成之中繼配線 17 而呈電性連接。

圖 16 係圖示了，處於圖 15 之階段的 4 個單位元件 P，是橫跨 X 方向及 Y 方向而排列之樣子的平面圖。如圖 15 及圖 16 所示，本實施形態中的電源線 15，係橫跨複數單位元件 P 而往 X 方向延伸之第 1 部份 151，和橫跨複數單位元件 P 而往 Y 方向延伸之第 2 部份 152，係爲交叉之形狀（格子狀）之配線。

如圖 15 所示，第 1 絕緣層 L1 之中與半導體層 32 之源極領域 32s 重合之領域中，係形成有貫通第 1 絕緣層 L1 和閘極絕緣層 L0 的複數（此處爲 2 個）之接觸孔 Hb10。這些接觸孔 Hb10 係在閘極電極 521 所延伸的 Y 方向上排列。電源線 15（第 2 部份 152），係透過各接觸孔 Hb10 而導通至源極領域 32s。

第 1 部份 151，係以通過各第 2 資料線部 132 之間隙

領域，和第 2 中繼配線部 172 及元件導通部 72（部份 721）之間隙領域的方式，往 X 方向延伸。因此，若如圖 15 及圖 16 所示從垂直於基板 10 的方向來看，則第 1 部份 151，係重合於第 1 資料線部 131 和第 1 中繼配線部 171 和電容元件 C1。又，第 2 部份 152，係以通過元件導通部 72（部份 722）及第 2 資料線部 132 的間隙領域，和連接部 62 及第 2 資料線部 132 的間隙領域的方式，往 Y 方向延伸。如圖 15 或圖 16 所示，電源線 15 係不重合於選擇電晶體 Tsl 或初期化電晶體 Tint。

形成有以上各要素之第 1 絕緣層 L1 之表面係橫跨全域而被第 2 絕緣層 L2 覆蓋。如圖 12 所示，將發光元件 E 或其間隙予以區隔之隔壁 25，係被形成在第 2 絕緣層 L2 的面上。元件導通部 72 的部份 722，係和第 1 實施形態同樣地，透過貫通第 2 絕緣層 L2 的接觸孔 Hb11 而導通至第 1 電極 21。如圖 12 所示，發光元件 E 或隔壁 25 的具體構成係和第 1 實施形態相同。

如以上說明，本實施形態中，元件導通部 72 是夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 相反側。因此，和第 1 實施形態同樣地，電極 E1 和元件導通部 71 上所寄生之電容（圖 11 之電容 Cx）係被削減，其結果爲，可削減電容元件 C1 之電容值。又，由於是以不和選擇電晶體 Tsl 或初期化電晶體 Tint 重合的方式來形成電源線 15，因此和第 1 實施形態同樣地，可使選擇電晶體 Tsl 或初期化電晶體 Tint 於所期望之時序內高速作動。

又，於本實施形態中，元件導通部 72 或連接部 62 或第 2 中繼配線部 172 是和電源線 15 爲由同層所形成，且，夾著驅動電晶體 Tdr 而在 X 方向之負側（亦即電源線 15 的橫方向之其中一側）配置元件導通部 72，同時還在其相反側（電源線 15 的橫方向上的另一側）配置連接部 62 或第 2 中繼配線部 172。因此，元件導通部 72 和連接部 62（第 2 中繼配線部 172）之間隙中，可以充分確保電源線 15 之中往 X 方向延伸之第 1 部份 151 所要形成之空間。甚至，從垂直於基板 10 的方向來看，和電容元件 C1 重合之空間也是可利用於電源線 15 之形成。因此，和第 1 實施形態同樣地，可以達到將電源線 15（第 1 部份 151）形成較寬而降低其阻抗之效果。

甚至，於本實施形態中，由於是藉由往 Y 方向延伸第 2 部份 152 來使各第 1 部份 151 連結，因此，相較於電源線 15 是僅由第 1 部份 151 構成之情形，可使電源線 15 的阻抗更進一步減低。又，由於電源線 15 的第 1 部份 151 之形狀係爲單純的帶狀，因此相較於爲了避開和電源線 15 由同層所形成之要素（元件導通部 72 或連接部 62）而使電源線 15 形成爲複雜形狀的構成，可抑制電源線 15 的斷線或損傷。

又本實施形態中，除了資料線 13 是沿著各單位元件 P 中的 X 方向之正側周緣而延伸，同時中繼配線 17 是沿著 X 方向之負側周緣而延伸。於此構成中，例如圖 16 所示，若著眼於任意一個單位元件 P1 和在其 X 方向之負側

相鄰之其他單位元件 P2，則單位元件 P1 之電容元件 C1 和對應於單位元件 P2 之資料線 13 之間，係介隔著單位元件 P1 的中繼配線 17。因此，相較於一個單位元件 P 之電容元件 C1 和其所相鄰之單位元件 P 之資料線 13 是靠近的第 1 實施形態之構成，單位元件 P1 的電容元件 C1 和單位元件 P2 的資料線 13 之間所形成之電容係被減低。若依據此構成，則由於單位元件 P2 的資料線 13 的電位變動對單位元件 P1 之電容元件 C1 所帶來的影響是被減低，因此，各單位元件 P 中的驅動電晶體 Tdr 的閘極電位 Vg 或隨應於該閘極電位 Vg 的發光元件 E 的光量，可以高精度地設定成所期值。

＜第 2 實施形態之變形例＞

其次，說明以上所述之第 2 實施形態的變形例。圖 17，係在本變形例中形成有第 1 絕緣層 L1 之階段（圖 14 之階段）的平面圖。第 2 實施形態中係例示了，驅動電晶體 Tdr 的閘極電極 521 是往 Y 方向延伸之構成。相對於此，於本變形例中，如圖 17 所示，閘極電極 521 是往 X 方向延伸。此外，本變形例之中和第 2 實施形態同樣之要素，係標示共通之符號並適宜省略其說明。

如圖 17 所示，本實施形態的中間導電體 52，係從電極 E1 之左上部往 Y 方向之負側延伸的連結部 525，和從該連結部 525 起往 X 方向延伸而和半導體層 32 重合之閘極電極 521。閘極電極 521，係橫跨半導體層 32 之 X 方向

上的全寸法而往 X 方向延伸。半導體層 32 之中夾著閘極絕緣層 L0 而對向於閘極電極 521 之領域，係爲驅動電晶體 Tdr 的通道領域 32c。又，夾著通道領域 32c 且電極 E1 側之領域係爲源極領域 32s，其相反側領域係爲汲極領域 32d。

圖 18，係從圖 17 之階段起再形成了電源線 15 或元件導通部 72 之階段（圖 15 之階段）的平面圖。如圖 18 所示，元件導通部 72，係夾著驅動電晶體 Tdr 而在和電容元件 C1 相反側之領域中被形成爲略矩形狀。如圖 17 及圖 18 所示，元件導通部 72，係透過在閘極電極 511 所延伸的 X 方向（亦即驅動電晶體 Tdr 的通道長之方向）上排列的複數接觸孔 Hb7，而導通至汲極領域 32d。又，電源線 15，係透過沿著閘極電極 511 而在 X 方向上排列之複數接觸孔 Hb10，而導通至源極領域 32s。

如以上所說明，由於驅動電晶體 Tdr 的閘極電極 521 係往 X 方向延伸，因此汲極領域 32d，係在夾著閘極電極 521 而和電容元件 C1 相反側之領域中，沿著 X 方向而被形成爲長尺狀。於此構成中，沒有必要將沿著驅動電晶體 Tdr 而往 Y 方向延伸之部份（第 1 實施形態之部份 721），形成爲元件導通部 72。因此，若依據本變形例，則由圖 18 和圖 15 之對比可知，可將電源線 15 之中往閘極電極 521 方向延伸之第 1 部份 151，形成爲較第 2 實施形態更爲寬廣，具有如此優點。

又，於本變形例中，各接觸孔 Hb7 和接觸孔 Hb6（中

繼配線 17 和元件導通部導通之部份）和接觸孔 Hb1（第 1 資料線部 131 和第 2 資料線部 132 導通之部份），是沿著 X 方向而被排列成直線狀。因此，相較於各接觸孔（Hb7・Hb6・Hb1）的 Y 方向上之位置爲互異之構成，可充分確保沿著 X 方向呈直線狀（帶狀）延伸之第 1 部份 151 的線寬。

順便一提，於第 2 實施形態中，電源線 15 的與第 1 部份 151 正交之方向上，係有閘極電極 521 延伸。因此，閘極電極 521 的長度（更嚴謹而言係元件導通部 72 的部份 721 的長度）越是增加，則第 1 部份 151 的線寬越是縮小。相對於此，於本變形例中，和第 1 部份 151 平行的方向上是有閘極電極 521 延伸，因此，可不必縮小第 1 部份 151 的線寬，就能增加閘極電極 521 的長度。由於閘極電極 521 的長度係相當於驅動電晶體 Tdr 的通道寬，因此若依據本變形例，則可一面維持第 1 部份 151 的線寬一面增大驅動電晶體 Tdr 的通道寬。若依照如此通道寬較大的驅動電晶體 Tdr，則從電源線 15 經由驅動電晶體 Tdr 而供給至發光元件 E 的電流量就可被充分確保，具有如此優點。

＜B-3：第 3 實施形態＞

其次，說明本發明之第 3 實施形態所述之單位元件 P 之具體構成。圖 19 係本實施形態中的單位元件 P 之構成的平面圖；圖 20 乃至圖 22，係在單位元件 P 被形成的各階段中，基板 10 的面上之樣子的平面圖。

如圖 20 所示，在基板 10 的面上，半導體層 33 和半導體層 43 是藉由半導體材料而由同層所形成。半導體層 33 的形狀係和第 1 實施形態之半導體層 31 相同。半導體層 43，係含有：構成電容元件 C1 的略矩形狀之電極 E2，和連續於電極 E2 的元件部 431。元件部 431，係作爲選擇電晶體 Ts1 的半導體層而發揮機能之部份；含有：從電極 E2 之右上部往 Y 方向之正側延伸的部份 431a，和從該部份 431a 往 X 方向之正側延伸的部份 431b，和從該部份 431b 之端部往 Y 方向之負側延伸的部份 431c。

覆蓋半導體層 33 或半導體層 43 的閘極絕緣層 L0 的面上，係如圖 21 所示，中間導電體 53 和選擇線 11 和初期化線 12 是由同層所形成。中間導電體 53 及初期化線 12 的形狀或與其他要素之關係，係和第 1 實施形態之中間導電體 51 及初期化線 12 相同。選擇線 11，係以從垂直於基板 10 之方向來看是和半導體層 43 之元件部 431 重合的方式，往 X 方向延伸。元件部 431 中的部分 431a 及部分 431c 之每一者之中和選擇線 11 重合的部份，係爲選擇電晶體 Ts1 的通道領域。亦即，本實施形態的選擇電晶體 Ts1 係爲雙閘極構造。

覆蓋中間導電體 53 和選擇線 11 和初期化線 12 的第 1 絕緣層 L1 的面上，係如圖 22 所示，連接部 63 和元件導通部 73 和資料線 13 和電源線 15 是由同層所形成。連接部 63 的形狀或與其他要素之關係，係和第 1 實施形態之連接部 61 相同。資料線 13 係從驅動電晶體 Tdr 或電容元

件 C1 來看是於 X 方向之正側領域中往 Y 方向延伸之配線；透過接觸孔 Hc1 而導通至半導體層 43 的元件部 431（部份 431c）。

元件導通部 73，係夾著驅動電晶體 Tdr 而被形成在和電容元件 C1 相反側之領域的略矩形狀之部份；透過接觸孔 Hc2 而導通至半導體層 33（驅動電晶體 Tdr 的汲極領域）。如圖 19 及圖 22 所示，發光元件 E 的第 1 電極 21，係透過貫通第 2 絕緣層 L2 的接觸孔 Hc3 而導通至元件導通部 73。

圖 23 係圖示了，處於圖 22 之階段的 4 個單位元件 P，是橫跨 X 方向及 Y 方向而排列之樣子的平面圖。如圖 22 及圖 23 所示，本實施形態的電源線 15，係從從垂直於基板 10 的方向來看，是以和各單位元件 P 的驅動電晶體 Tdr 及電容元件 C1 重合的方式而往 Y 方向延伸。該電源線 15，係和第 1 實施形態同樣地，透過接觸孔 Ha4 而導通至半導體層 33（驅動電晶體 Tdr 的源極領域）。如圖 22 所示，電源線 15 之中在 X 方向之負側周緣係以避開元件導通部 73 之形狀而形成有缺口部 155，在 X 方向之正側周緣係以避開連接部 63 之形狀而形成有缺口部 157。

現在，如圖 23 所示，著眼於任意一個單位元件 P1 和在其 X 方向之負側相鄰之其他單位元件 P2。於本實施形態中，係如第 1 實施形態中參照圖 11 所說明過的，以使得單位元件 P1 的電極 E1（中間導電體 53）和單位元件 P2 的資料線 13 之間所隨附之電容 Ca 的電容值 c1，會小

於單位元件 P2 的資料線 13 和電源線 15 之間所隨附之電容 Cb 的電容值 c2 的方式（c1＜c2），來選定資料線 13 和電源線 15 之距離（第 1 絕緣層 L1 的膜厚），或單位元件 P1 之中間導電體 53 和單位元件 P2 之資料線 13 之間隔。若依據此構成，則和第 1 實施形態同樣地，可以減低單位元件 P2 之資料線 13 之電位變動對單位元件 P1 之電容元件 C1 之電位所帶來的影響。

又，於本實施形態中，係元件導通部 73 係夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 的相反側，因此，和第 1 實施形態同樣地，電極 E1 和元件導通部 73 的電容性耦合（圖 11 所圖示之電容 Cx 之寄生）是會受到抑制。因此，可使電容元件 C1 低電容化（亦即小面積化）。又，於第 1 實施形態或第 2 實施形態中是藉由第 1 資料線部 131 和第 2 資料線部 132 的連接來構成資料線 13，對此，於本實施形態中，資料線 13 則是由單一的導電膜所形成。因此，相較於第 1 實施形態或第 2 實施形態，除了可減低資料線 13 之阻抗值，還可防止其斷線，具有如此優點。

＜C：變形例＞

以上形態中還可加入各種變形。具體的變形樣態若要例示則如以下。此外，亦可將以下各樣態予以適宜組合。

＜C-1：變形例 1＞

以上各形態中的單位元件 P 的電性構成係可被適宜變更。本發明中所適用之單位元件 P 的具體樣態係如以下所例示。

（1）如圖 24 所示，驅動電晶體 Tdr 和發光元件 E 之間亦可介隔有電晶體（以下稱爲「發光控制電晶體」）Tcnt 之構成。該發光控制電晶體 Tcnt，係將驅動電晶體 Tdr 的汲極電極和發光元件 E 的第 1 電極 21 之間的電性連接，隨應於被供給至發光控制線 14 的發光控制訊號 Sc 而加以控制的開關元件。發光控制電晶體 Tcnt 若變化成 ON 狀態則從電源線 15 往發光元件 E 的電流路徑會被形成而許可發光元件 E 之發光；發光控制電晶體 Tcnt 若變化成 OFF 狀態則該路徑便被遮斷而禁止發光元件 E 之發光。因此，若依據此構成，則可除了初期化期間或寫入期間以外、僅於驅動期間中，使發光控制電晶體 Tcnt 呈 ON 狀態而令發光元件 E 發光的此一狀態，將發光元件 E 實際發光的期間正確地加以規定。

從第 1 實施形態到第 3 實施形態之每一者中，發光控制電晶體 Tcnt 係例如夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 相反側（亦即 Y 方向之負側）。若依據此樣態，則相較於例如發光控制電晶體 Tcnt 是被配置在驅動電晶體 Tdr 和電容元件 C1 之間隙領域的構成，可使電源線 15 和驅動電晶體 Tdr 及電容元件 C1 兩者重合的方式而形成得更爲寬廣，具有如此優點。

（2）如圖 25 所示，驅動電晶體 Tdr 的閘極電極和源

極電極（電源線 15）之間，亦可插隔有電容元件 C2 而構成。若依據此構成，則有可將於寫入期間被設定之驅動電晶體 Tdr 的閘極電位 Vg，於驅動期間保持在電容元件 C1 之優點。原本，驅動電晶體 Tdr 的閘極電極之面積（通道領域之面積）有受到充分確保的構成中，係藉由該驅動電晶體 Tdr 的閘極電容來保持閘極電位 Vg。因此，即使是如第 1 實施形態至第 3 實施形態這種沒配置電容元件 C2 的構成下，仍可於驅動期間中保持閘極電位 Vg。

（3）亦可採用圖 26 所示之構成的單位元件 P。於該單位元件 P 中，沒有形成以上各形態的電容元件 C1 或初期化電晶體 Tint（初期化線 12），驅動電晶體 Tdr 之閘極電極和資料線 13 的電性連接是受到選擇電晶體 Tsl 所控制。又，驅動電晶體 Tdr 的閘極電極和源極電極（電源線 15）之間，介隔有電容元件 C2 而構成。

於此構成中若選擇電晶體 Tsl 變化成 ON 狀態，則隨應於被指定給發光元件 E 之色調的資料電位 Vdata，是從資料線 13 經由選擇電晶體 Tsl 而被供給至驅動電晶體 Tdr 的閘極電極。此時由於電容元件 C2 中係積存著隨應於資料電位 Vdata 的電荷，因此即使選擇電晶體 Tsl 變化成 OFF 狀態，驅動電晶體 Tdr 之閘極電位 Vg 係仍會維持成資料電位 Vdata。因此，對發光元件 E，隨應於驅動電晶體 Tdr 之閘極電位 Vg 的電流（隨應於資料電位 Vdata 的電流）係會持續性地供給。藉由該電流之供給，發光元件 E 係以相應於資料電位 Vdata 的亮度而發光。

圖 26 的電容元件 C2，係例如和以上各形態之電容元件 C1 同樣之樣態，而被配置在基板 10 的面上。即使藉由此形態，也能達到和第 1 實施形態至第 3 實施形態同樣的作用及效果。如以上，被連接至驅動電晶體 Tdr 之閘極電極的電容元件，係可爲用來藉由電容耦合來設定驅動電晶體 Tdr 之閘極電位 Vg 所需之電容元件 C1，或亦可爲用來將從資料線 13 供給至驅動電晶體 Tdr 之閘極電極的資料電位 Vdata 予以保持所需之電容元件 C2。

＜C-2：變形例 2＞

以上形態中雖然例示了第 1 電極 21 是由反光性材料所形成之構成，但亦可爲，從發光層 23 往基板 10 側的出射光是被有別於第 1 電極 21 之個別反射層反射至與基板 10 相反側之構成。於此構成中，藉由反光性材料來形成第 1 絕緣層 L1 之面上的反射層，並以覆蓋該反射層的方式來形成第 1 電極 21。第 1 電極 21，係由 ITO 或 IZO 等透光性之導電性材料所形成。又，以上形態中雖然例示了第 2 電極 22 是由透光性之材料所形成之構成，但即使是將具有遮光性或反光性之導電性材料形成爲十分地薄而成的電極來構成第 2 電極 22，也是能讓來自發光層 23 的反射光穿透。

原本，本發明也是可以適用於來自發光層 23 的出射光是穿透基板 10 而出射的底發光型發光裝置。於此構成中，例如，除了藉由反光性之導電性材料來形成第 2 電極

22，還藉由透光性之導電性材料來形成第 1 電極 21。然後，從發光層 23 往基板 10 側的出射光，和從發光層 23 往與基板 10 相反側出射而被第 2 電極 22 之表面反射的光，是穿透過第 1 電極 21 及基板 10 而出射。

＜C-3：變形例 3＞

第 1 實施形態或第 2 實施形態中雖然例示了電源線 15 是不重合於選擇電晶體 Tsl 及初期化電晶體 Tint 之任一者的構成，但電源線 15 是和選擇電晶體 Tsl 重合之構成或電源線 15 是和初期化電晶體 Tint 重合之構成也是可被採用。

＜C-4：變形例 4＞

於第 2 實施形態中，例示了連接部 62 是被形成在選擇電晶體 Tsl 之第 1 閘極電極 111 和第 2 閘極電極 112 之間隙中的構成。亦可與此同樣地，電源線 15 的第 2 部份 152 是被形成在初期化電晶體 Tint 之第 1 閘極電極 121 和第 2 閘極電極 122 之間隙領域。

＜C-5：變形例 5＞

於第 1 實施形態中，雖然例示了僅含有電源線 15 往 X 方向延伸之部份（本發明中「第 1 部份」）的構成，但如第 2 實施形態所示，亦可爲電源線 15 是含有使這些部份彼此連結而往 Y 方向延伸之部份（以下稱「第 2 部份」

）之構成。該第 2 部份係例如，在圖 7 所圖示之連接部 61 和元件導通部 71 之間隙領域或各單位元件 P 之間隙領域中往 Y 方向延伸，將 Y 方向上相鄰之各電源線 15（第 1 部份）予以相互連結。若依據此構成，則相較於第 1 實施形態，可以更減低電源線 15 的阻抗。

＜C-6：變形例 6＞

以上各形態中，雖然例示了僅隔壁 25 之內周緣的內側領域是形成有發光層 23 之構成，但亦可橫跨基板 10 之全面（較詳細而言係爲第 2 絕緣層 L2 之全面）而連續地形成發光層 23 之構成。若依據此構成，則例如，可以採用旋轉塗佈法等低廉的成膜技術來形成發光層 23，具有如此優點。此外，由於第 1 電極 21 係按照每一發光元件 E 個別地形成，因此即使發光層 23 是橫跨複數發光元件 E 而連續，發光層 23 的光量係可受到每一發光元件 E 個別地控制。如以上，發光層 23 橫跨複數發光元件 E 而連續之構成中，係可省略掉隔壁 25。

此外，當是以對被隔壁 25 區隔之各空間吐出發光材料之液滴的噴墨法（液滴吐出法）來形成發光層 23 的時候，如以上各形態所示，在第 2 絕緣層 L2 之面上配置隔壁 25 的構成，是較理想採用。只不過，將發光層 23 對每一發光元件 E 形成所用的方法係被適宜地變更。更具體而言，即使藉由將基板 10 之全域上所形成之發光材料之膜體予以選擇性去除的方法，或雷射轉印（LITI:Laser-

Induced Thermal Imaging）法等各種圖案化技術，發光層23係都可對每一發光元件E來形成。此時，除了可不須形成隔壁25，同時可對每一發光元件E獨立地形成發光層23。如以上所述，本發明之發光裝置中，隔壁25並非必要要素。

＜C-7：變形例7＞

以上各形態中雖然例示了含有由有機EL材料所成之發光層23的發光元件E，但本發明中的發光元件並非被限定於此。例如，可採用含有由無機EL材料所成之發光層的發光元件或LED（Light Emitting Diode）元件等各式各樣的發光元件。本發明中的發光元件，係只要是藉由電氣能量之供給（典型而言是電流的供給）而發光的元件即可，其具體構造或材料如何則無關緊要。

＜D：應用例＞

其次，說明利用了本發明所述之發光裝置的電子機器的具體形態。圖27，係將以上說明過之任一形態所涉之發光裝置D當成顯示裝置採用的攜帶型個人電腦的構成之斜視圖。個人電腦2000，係具備作爲顯示裝置的發光裝置D和本體部2010。本體部2010，係設有電源開關2001及鍵盤2002。該發光裝置D係由於將有機EL材料的發光層23使用在發光元件E中，因此可顯示視角廣且容易觀賞的畫面。

圖 28 中係圖示了，適用了各形態所述之發光裝置 D 的行動電話機之構成。行動電話機 3000，係具備複數之操作鈕 3001 及捲動鈕 3002，以及作爲顯示裝置的發光裝置 D。藉由操作捲動鈕 3002，發光裝置 D 上所顯示的畫面會被捲動。

圖 29 中係圖示了，適用了各形態所述之發光裝置 D 的攜帶資訊終端（PDA：Personal Digital Assistants）之構成。攜帶資訊終端 4000，係具備複數之操作鈕 4001 及電源開關 4002，以及作爲顯示裝置的發光裝置 D。一旦操作電源開關 4002，則住址簿或行程表這類各種資訊會被顯示在發光裝置 D 上。

此外，作爲適用本發明所述之發光裝置的電子機器，除了圖 27 至圖 29 所示以外，還可舉例如數位相機、電視、視訊攝影機、行車導航裝置、呼叫器、電子記事本、電子紙、電算機、文書處理機、工作站、電視電話、POS 終端、印表機、掃描器、影印機、錄放影機、具備觸控面板等之機器等。又，本發明所述之發光裝置的用途並非被限定在影像的顯示。例如，在光寫入型之印表機或電子影印機這類影像行程裝置中，雖然使用了會隨著要行程在用紙等記錄材上之影像來將感光體予以曝光的寫入頭，但作爲此種寫入頭，亦可利用本發明之發光裝置。

【圖式簡單說明】

[圖 1]光裝置中複數單位元件排列之樣子的區塊圖。

[圖 2]各單位元件 P 之電性構成的電路圖。

[圖 3]本發明之第 1 實施形態中的單位元件之構成的平面圖。

[圖 4]圖 3 中的 IV-IV 線來看之剖面圖。

[圖 5]閘極絕緣層已被形成之階段的平面圖。

[圖 6]第 1 絕緣層已被形成之階段的平面圖。

[圖 7]第 2 絕緣層已被形成之階段的平面圖。

[圖 8]第 1 絕緣層已被形成之階段下的複數單位元件的平面圖。

[圖 9]第 2 絕緣層已被形成之階段下的複數單位元件的平面圖。

[圖 10]用來說明實施形態之效果的剖面圖。

[圖 11]用來說明實施形態之效果的電路圖。

[圖 12]本發明之第 2 實施形態中的單位元件之構成的平面圖。

[圖 13]閘極絕緣層已被形成之階段的平面圖。

[圖 14]第 1 絕緣層已被形成之階段的平面圖。

[圖 15]第 2 絕緣層已被形成之階段的平面圖。

[圖 16]第 2 絕緣層已被形成之階段下的複數單位元件的平面圖。

[圖 17]第 2 實施形態之變形例中，第 1 絕緣層已被形成之階段的平面圖。

[圖 18]第 2 實施形態之變形例中，第 2 絕緣層已被形成之階段的平面圖。

[圖 19]本發明之第 3 實施形態中的單位元件之構成的平面圖。

[圖 20]閘極絕緣層已被形成之階段的平面圖。

[圖 21]第 1 絕緣層已被形成之階段的平面圖。

[圖 22]第 2 絕緣層已被形成之階段的平面圖。

[圖 23]第 2 絕緣層已被形成之階段下的複數單位元件的平面圖。

[圖 24]變形例所述之單位元件之構成的電路圖。

[圖 25]變形例所述之單位元件之構成的電路圖。

[圖 26]變形例所述之單位元件之構成的電路圖。

[圖 27]本發明所述之電子機器的具體例子之個人電腦的斜視圖。

[圖 28]本發明所述之電子機器的具體例子之行動電話機的斜視圖。

[圖 29]本發明所述之電子機器的具體例子之攜帶型資訊終端的斜視圖。

【主要元件符號說明】

D：發光裝置

P：單位元件

E：發光元件

10：基板

11：選擇線

12：初期化線

13：資料線

15：電源線

21：第 1 電極

22：第 2 電極

23：發光層

31, 32, 33, 41, 42, 43, 45：半導體層

51, 52, 53：中間導電體

61, 62, 63：連接部

71, 72, 73：元件導通部

511, 521：閘極電極

Tdr：驅動電晶體

Tsl：選擇電晶體

Tint：初期化電晶體

C1：電容元件

E1, E2：電極

L0：閘極絕緣層

L1：第 1 絕緣層

L2：第 2 絕緣層

五、中文發明摘要

發明之名稱：發光裝置及電子機器

[課題]抑制會影響發光元件之發光的寄生電容的發生。

[解決手段]在基板 10 的面上係形成有驅動電晶體 Tdr 和電容元件 C1。驅動電晶體 Tdr，係控制著供給至發光元件 E 的電流量。電容元件 C1，係電性連接至驅動電晶體 Tdr 的閘極電極，而設定、保持著閘極電位 Vg。覆蓋驅動電晶體 Tdr 和電容元件 C1 的第 1 絕緣層 L1 的面上，係形成有元件導通部 71，透過接觸孔 Ha3 而導通至驅動電晶體 Tdr。元件導通部 71 上係連接著發光元件 E 的第 1 電極 21。若從垂直於基板 10 的方向來看，元件導通部 71，係夾著驅動電晶體 Tdr 而被配置在和電容元件 C1 相反側之領域中。

六、英文發明摘要

發明之名稱：

LIGHT-EMITTING DEVICE AND ELECTRONIC APPARATUS

A light-emitting device includes a drive transistor for controlling the quantity of current supplied to a light-emitting element, a capacitor element electrically connected to a gate electrode of the drive transistor, and an electrical continuity portion for electrically connecting the drive transistor and the light-emitting element, these elements being disposed on a substrate. The electrical continuity portion is disposed on the side opposite to the capacitor element with the drive transistor disposed therebetween.

圖1

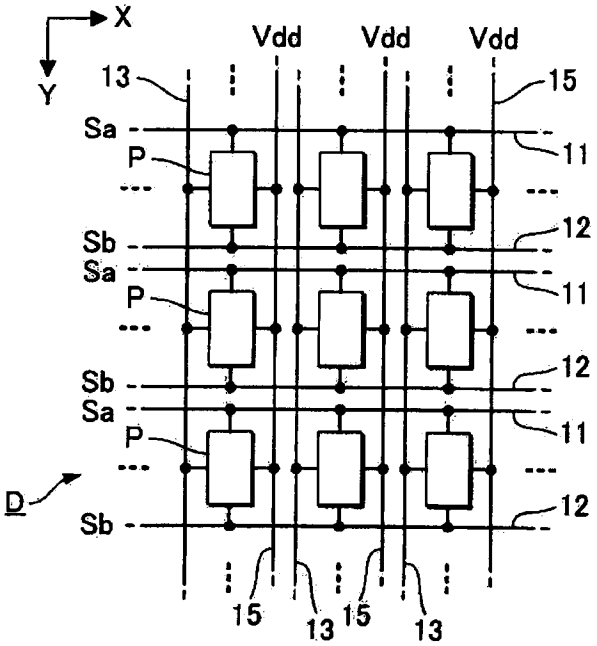

X
Y
Vdd
Vdd
Vdd
13
15
Sa
P
11
Sb
12
Sa
P
11
Sb
12
Sa
P
11
D
Sb
12
15
13
15
13

圖2

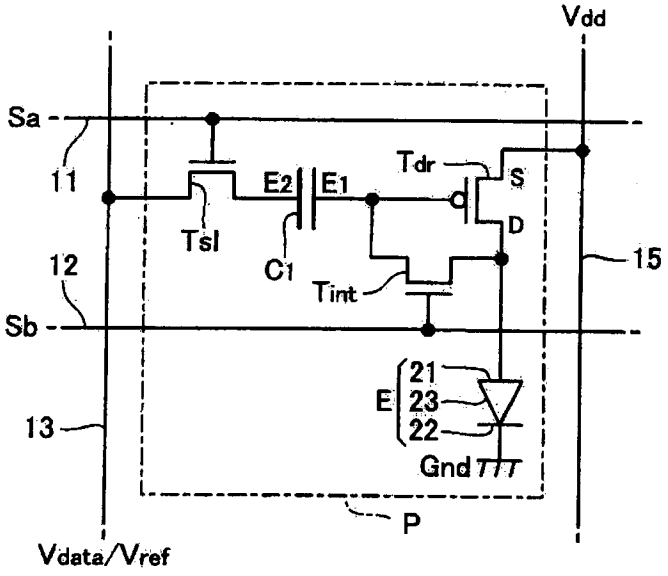

Vdd
Sa
11
Tdr
S
E2
E1
D
Tsl
C1
15
12
Tint
Sb
21
E
23
22
13
Gnd
P
Vdata/Vref

圖3

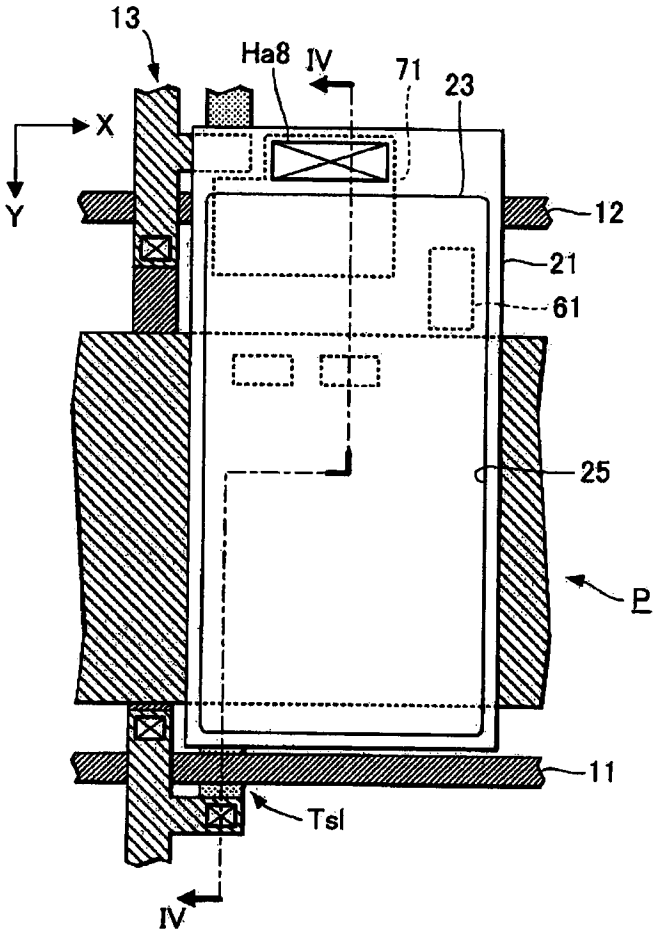

13
Ha8
IV
71
23
X
Y
12
21
61
25
P
11
Tsl
IV

圖4

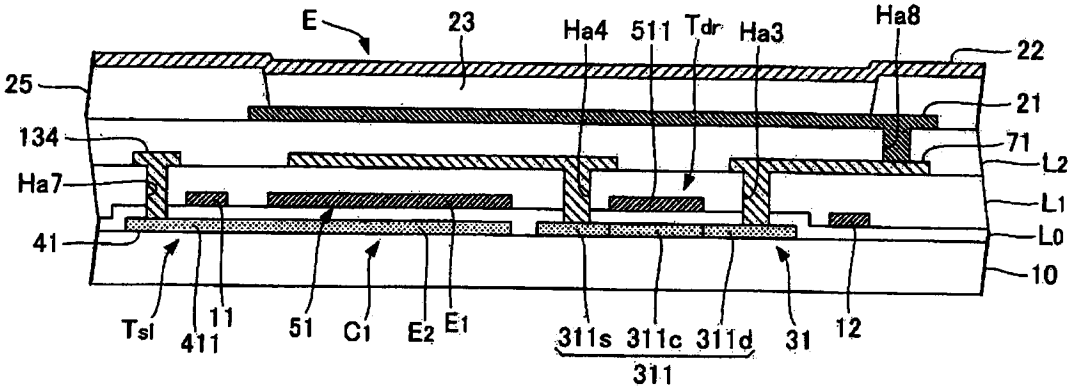

E
23
Ha4
511
Tdr
Ha3
Ha8
22
25
21
134
71
L2
Ha7
L1
41
L0
10
Tsl
411
11
51
C1
E2
E1
311s
311c
311d
31
12
311

圖5

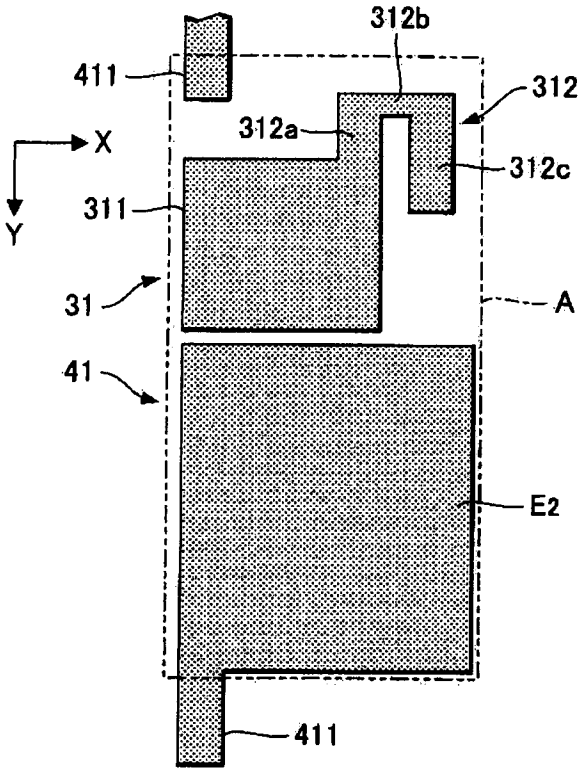

312b
411
312
312a
312c
X
Y
311
31
A
41
E2
411

圖6

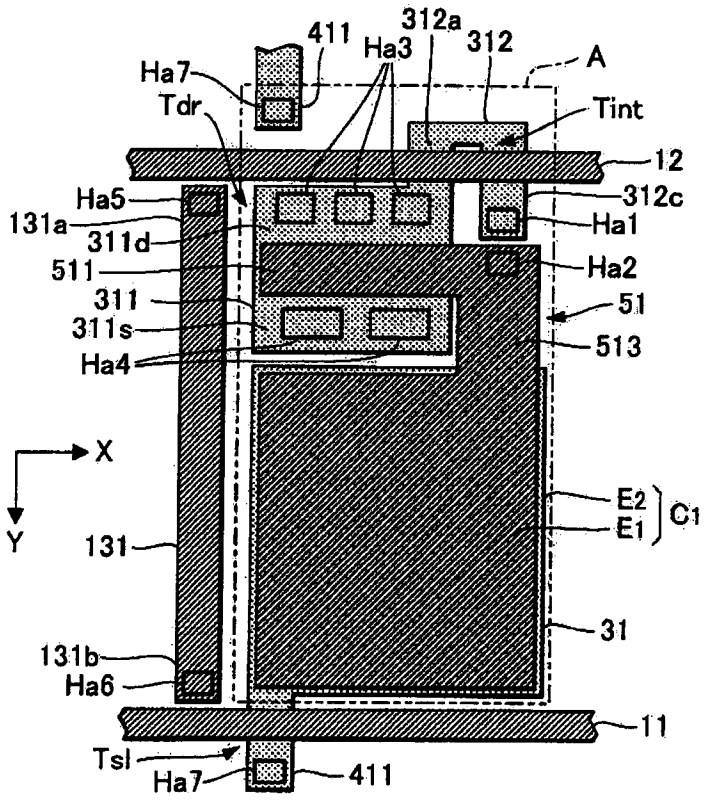

411
312a
Ha3
312
A
Ha7
Tdr
Tint
12
Ha5
312c
131a
311d
Ha1
511
Ha2
311
51
311s
513
Ha4
X
Y
E2
C1
E1
131
31
131b
Ha6
11
Tsl
Ha7
411

圖7

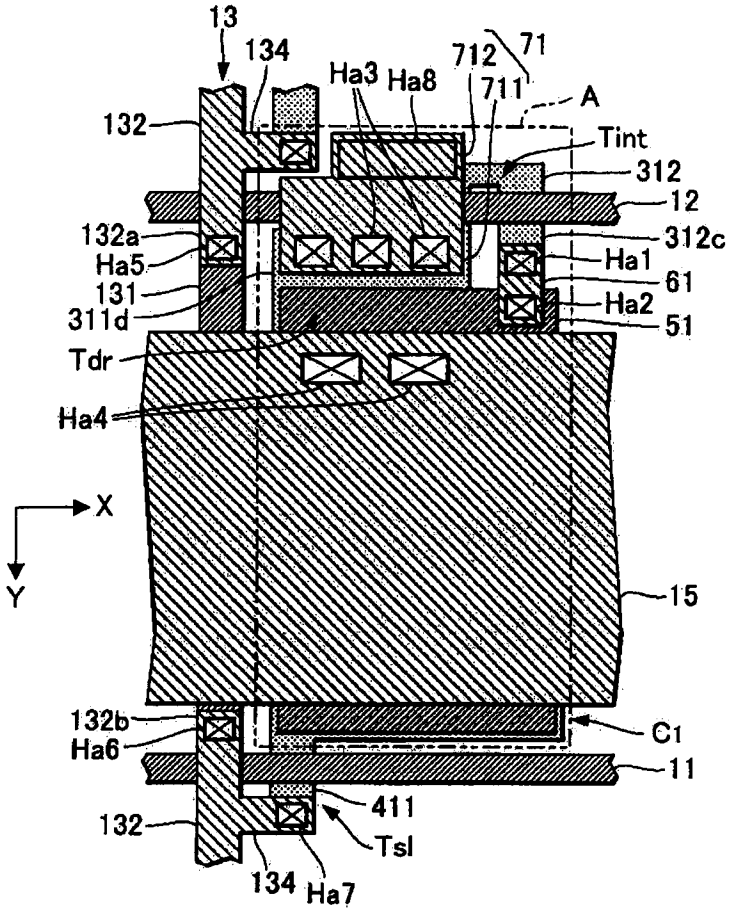

13
134
Ha3
Ha8
712
71
711
A
132
Tint
312
12
132a
312c
Ha5
Ha1
131
61
311d
Ha2
51
Tdr
Ha4
X
Y
15
132b
C1
Ha6
11
411
132
Tsl
134
Ha7

圖8

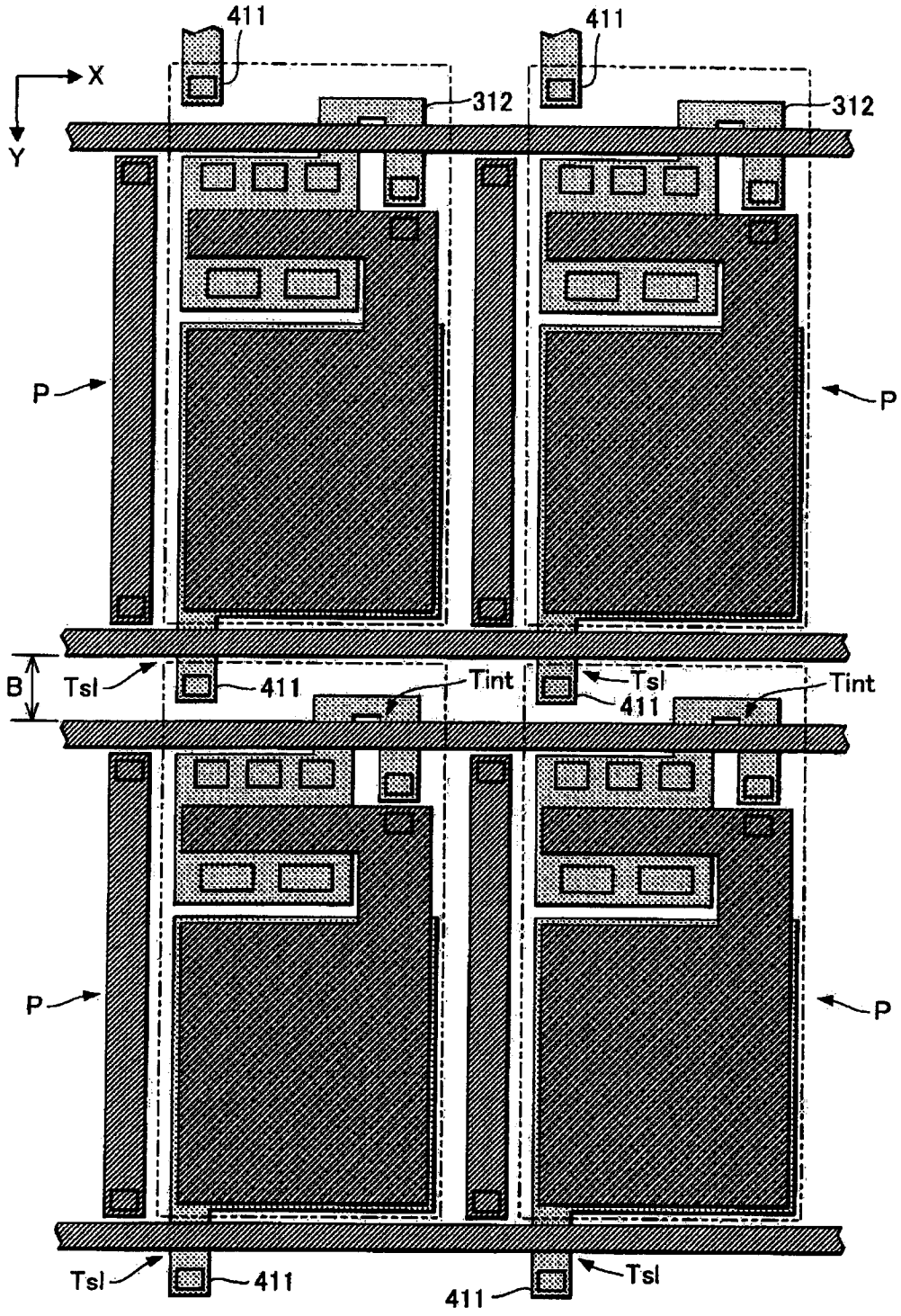

411
411
X
Y
312
312
P
P
B
Tsl
411
Tint
Tsl
411
Tint
P
P
Tsl
411
411
Tsl

圖9

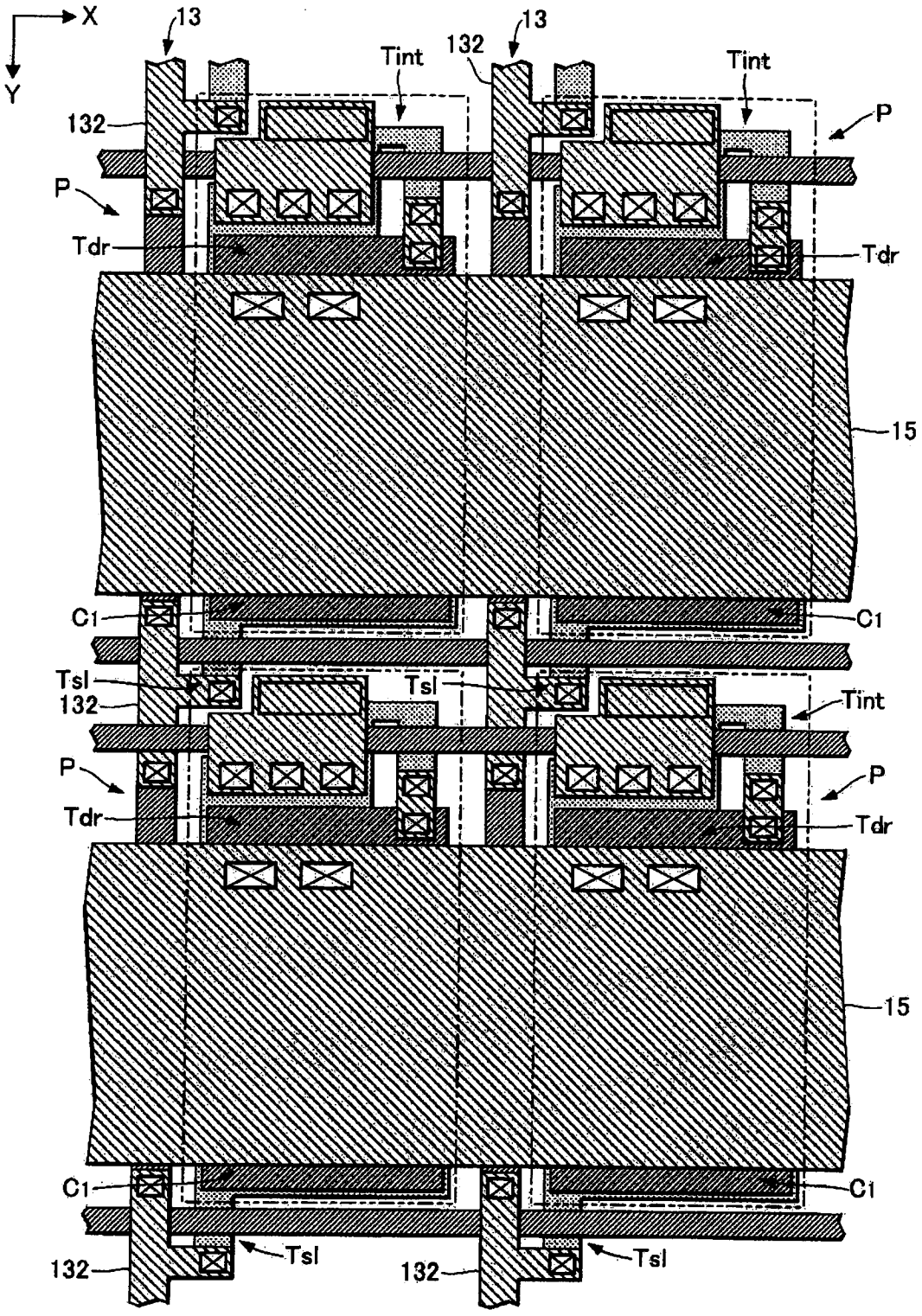

X
Y
13
132
13
Tint
Tint
P
P
132
Tdr
Tdr
15
C1
C1
Tsl
132
Tsl
Tint
P
P
Tdr
Tdr
15
C1
C1
132
Tsl
132
Tsl

圖10

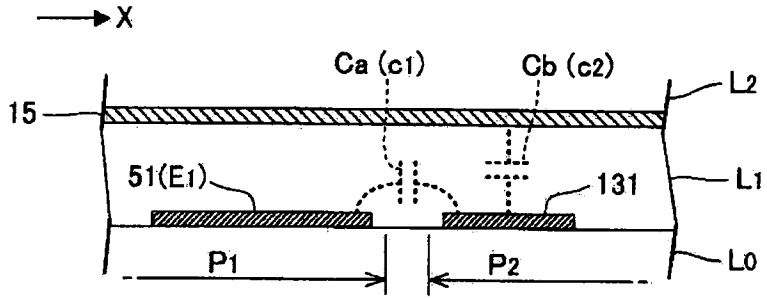

X
Ca (c1)
Cb (c2)
L2
15
51(E1)
131
L1
P1
P2
L0

圖11

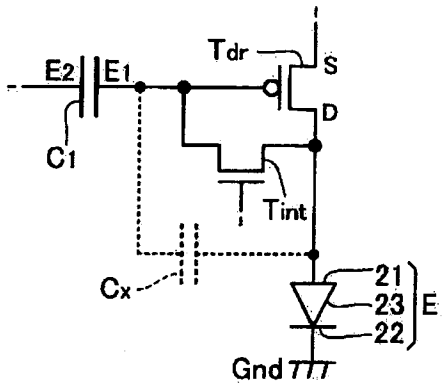

E2
E1
Tdr
S
D
C1
Tint
Cx
21
23
22
E
Gnd

圖12

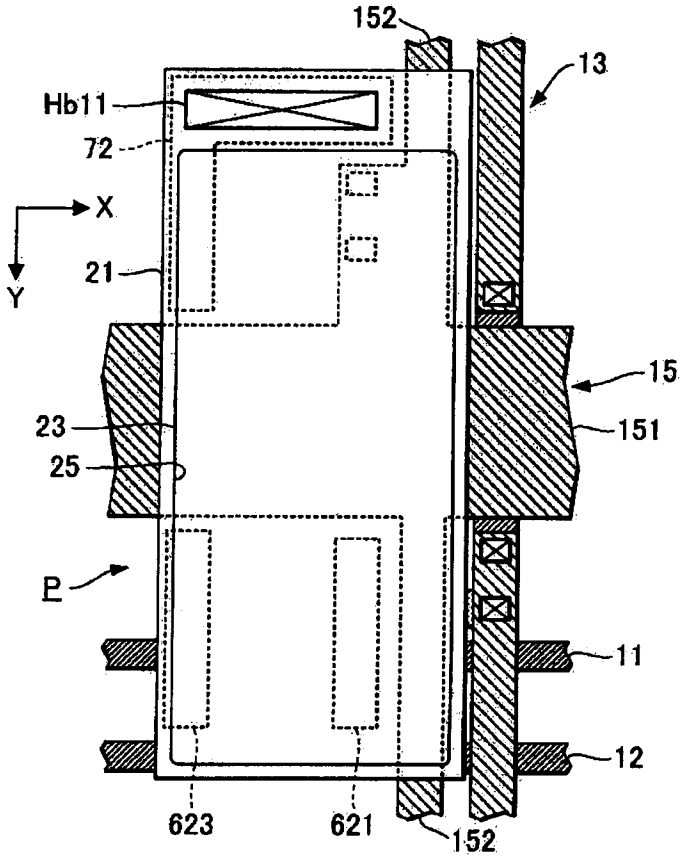

152
13
Hb11
72
X
Y
21
15
151
23
25
P
11
12
623
621
152

圖13

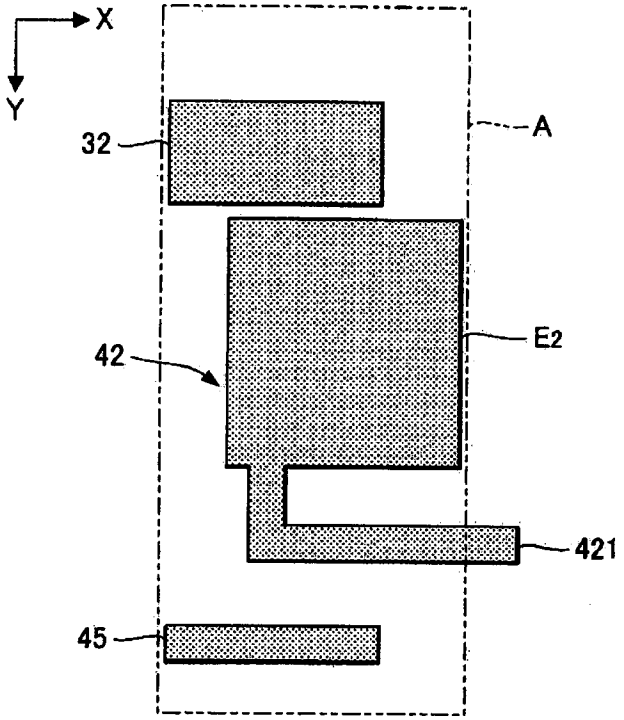

X
Y
32
A
42
E2
421
45

圖14

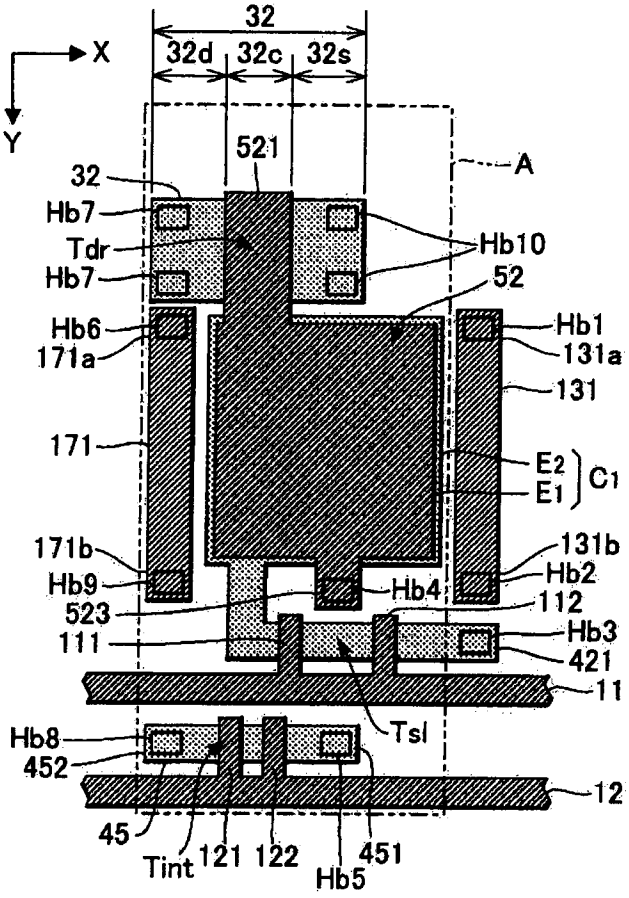

32
X
32d
32c
32s
Y
521
A
32
Hb7
Tdr
Hb7
Hb10
52
Hb6
171a
Hb1
131a
131
171
E2
E1
C1
171b
131b
Hb9
Hb4
Hb2
523
112
111
Hb3
421
11
Tsl
Hb8
452
12
45
Tint
121
122
451
Hb5

圖15

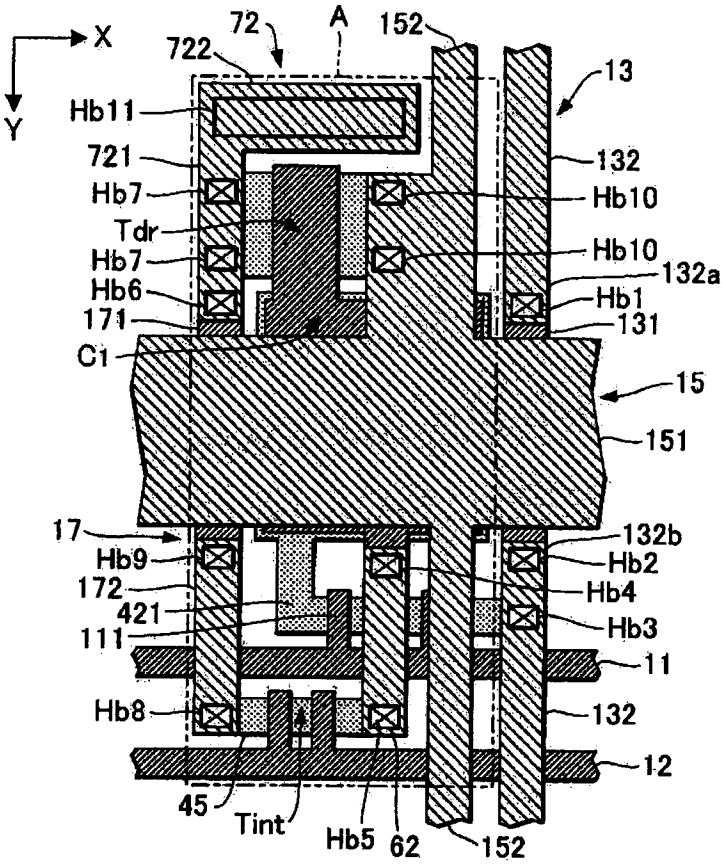

X
Y
72
A
152
722
13
Hb11
132
721
Hb7
Hb10
Tdr
Hb10
Hb7
132a
Hb6
Hb1
171
131
Ci
15
151
17
132b
Hb9
Hb2
172
Hb4
421
Hb3
111
11
Hb8
132
12
45
Tint
Hb5
62
152

圖16

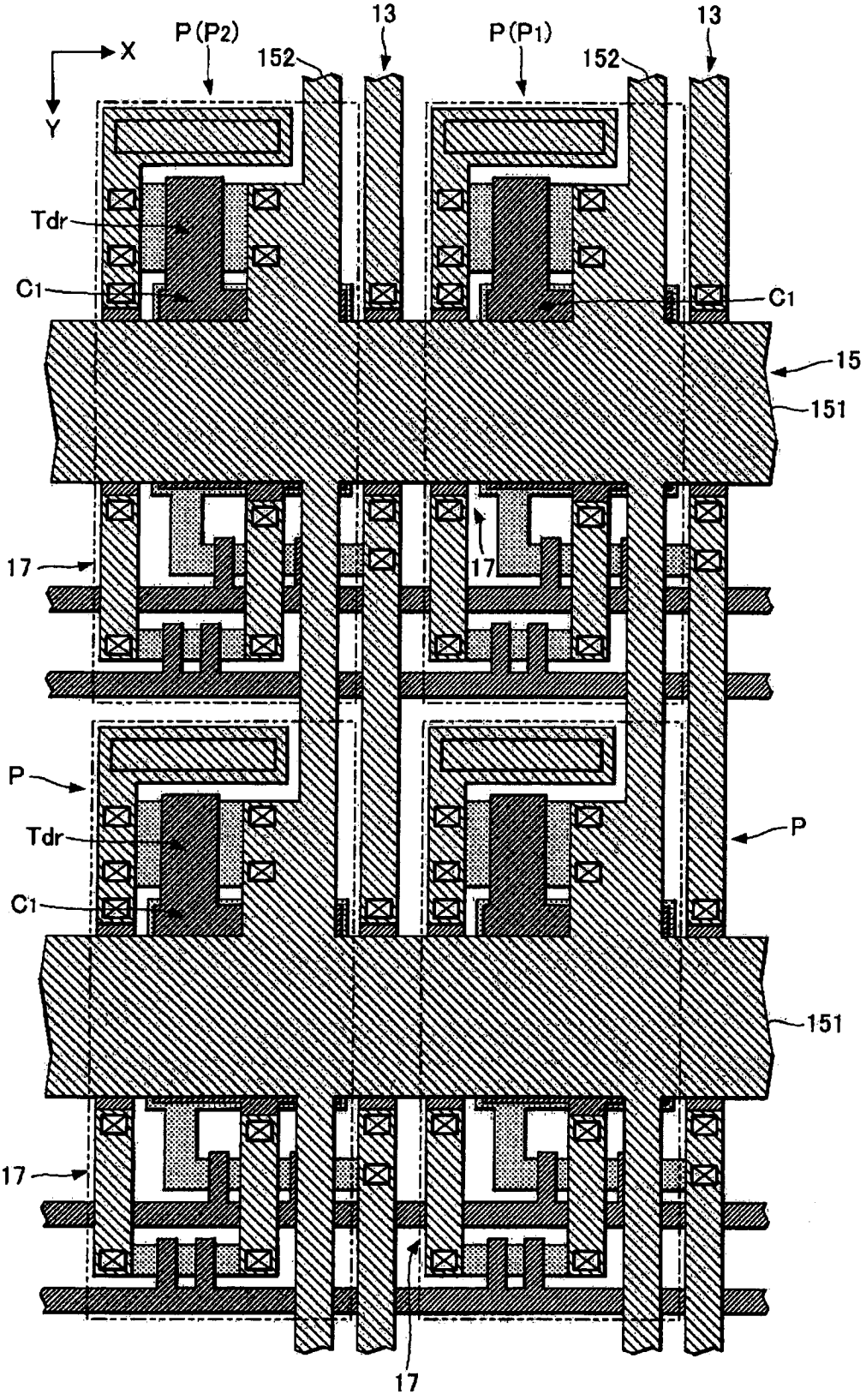


圖17

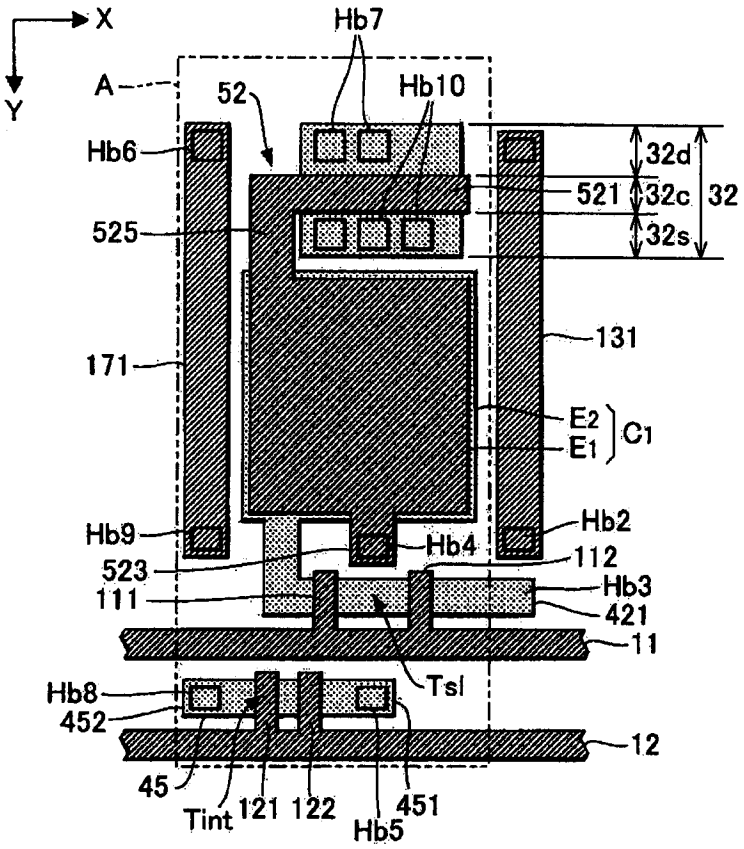

X
Y
A
52
Hb7
Hb10
Hb6
525
171
32d
521
32c
32
32s
131
E2
E1
C1
Hb9
Hb4
Hb2
112
523
Hb3
111
421
11
Tsl
Hb8
452
12
45
Tint
121
122
Hb5
451

圖18

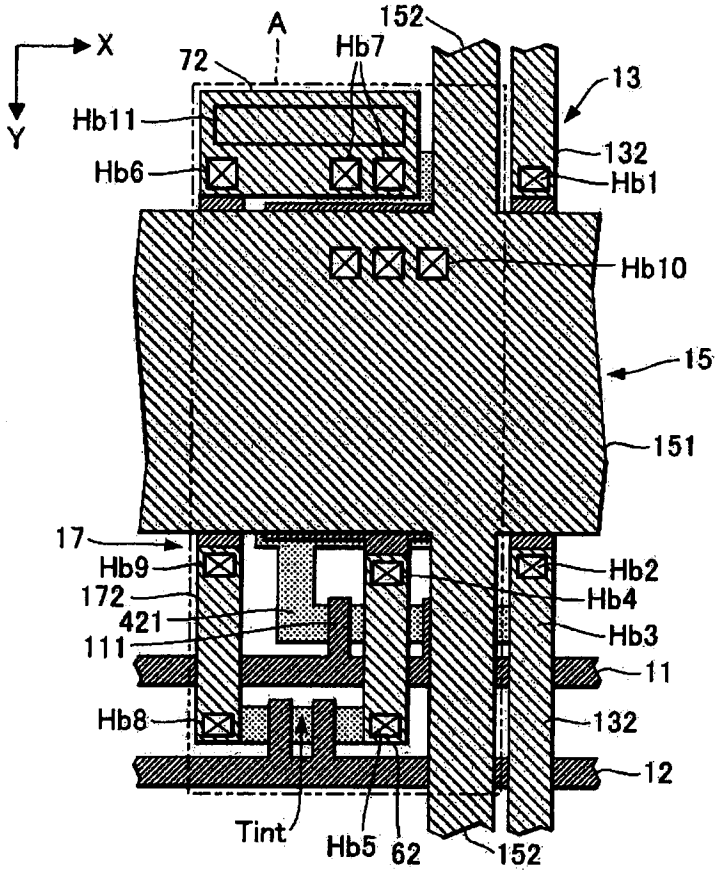

X
Y
A
72
Hb7
152
13
Hb11
132
Hb6
Hb1
Hb10
15
151
17
Hb9
Hb2
172
Hb4
421
Hb3
111
11
Hb8
132
12
Tint
Hb5
62
152

圖19

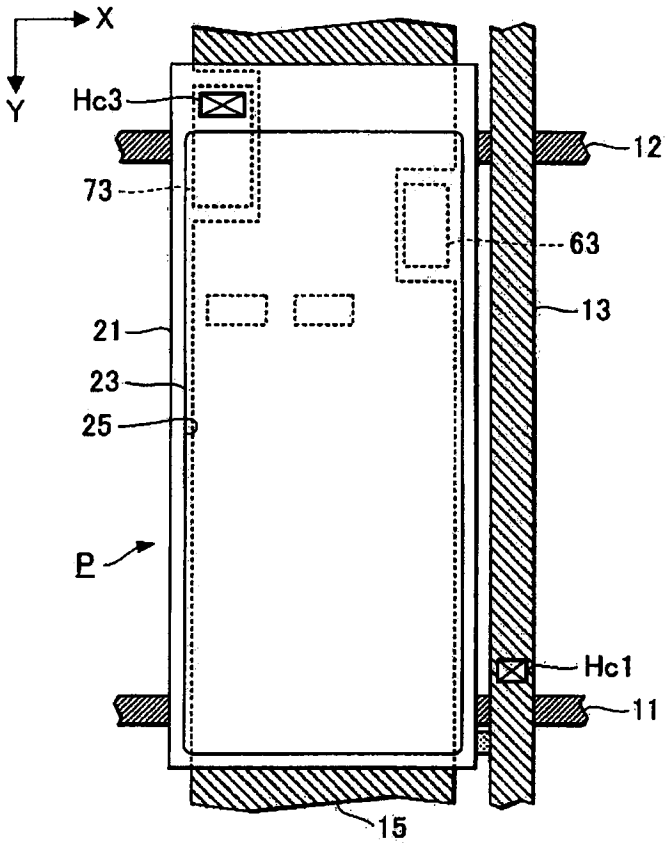

X
Y
Hc3
12
73
63
13
21
23
25
P
Hc1
11
15

圖20

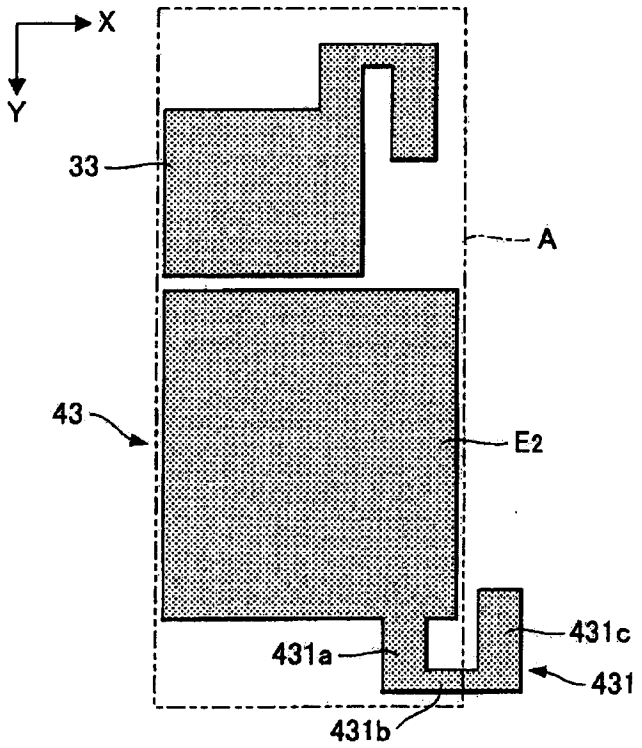

X
Y
33
A
43
E2
431c
431a
431
431b

圖21

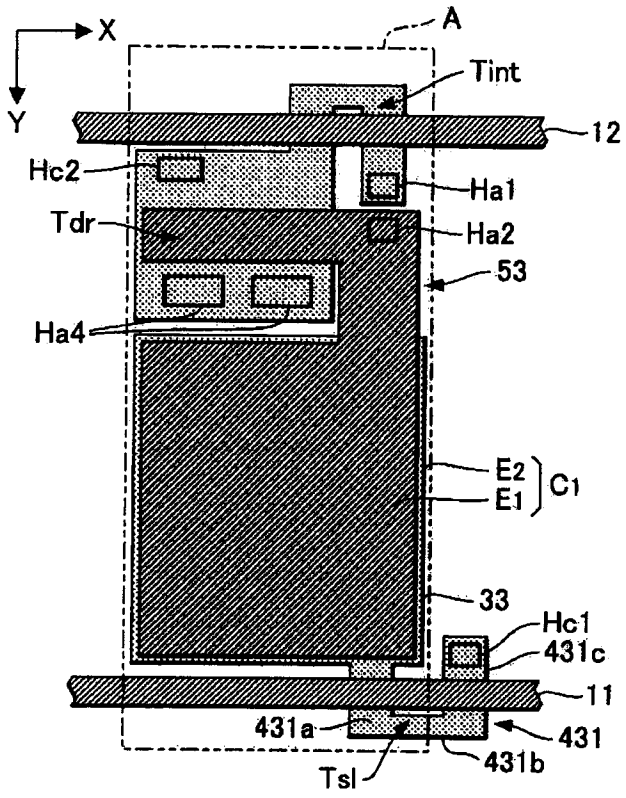

X
Y
A
Tint
12
Hc2
Ha1
Tdr
Ha2
53
Ha4
E2
E1
C1
33
Hc1
431c
11
431a
431
431b
Tsl

圖22

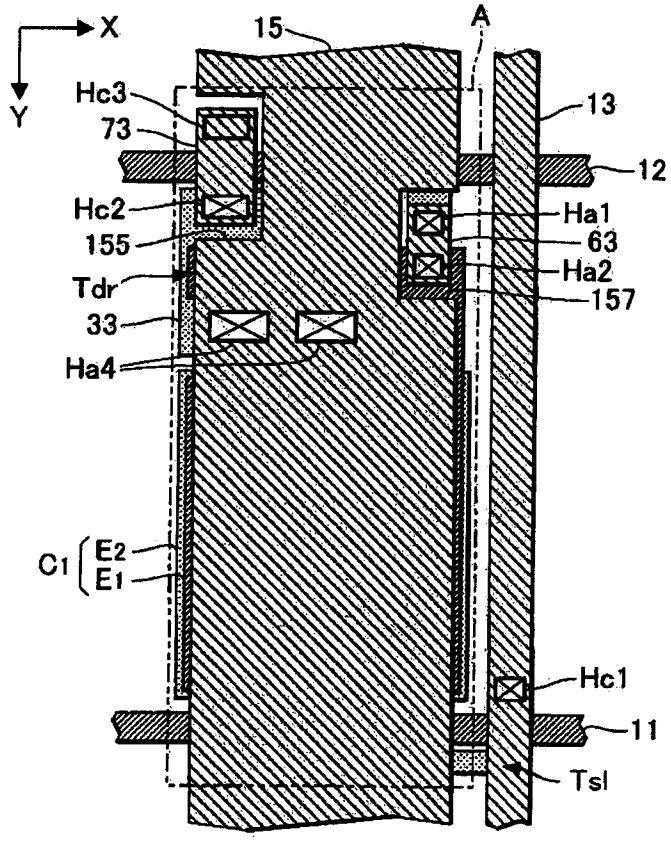

X
Y
15
A
Hc3
73
13
12
Hc2
Ha1
155
63
Tdr
Ha2
157
33
Ha4
C1
E2
E1
Hc1
11
Tsl

圖23

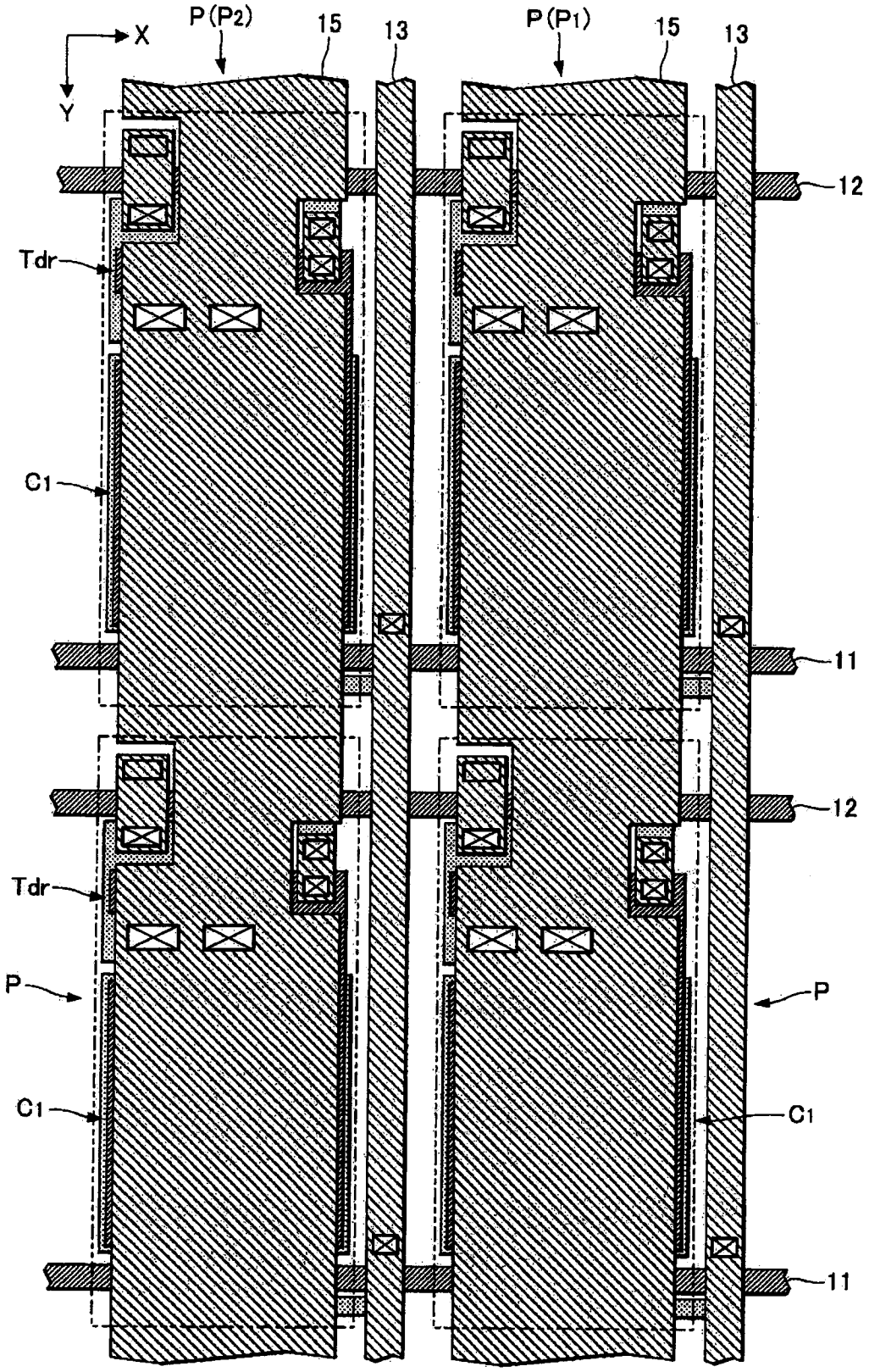


圖24

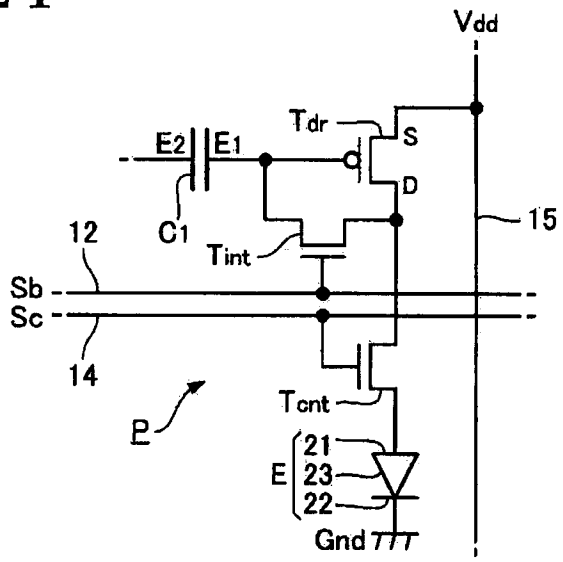

Vdd
Tdr
S
D
E2
E1
C1
Tint
15
12
Sb
Sc
14
Tcnt
P
21
E
23
22
Gnd

圖25

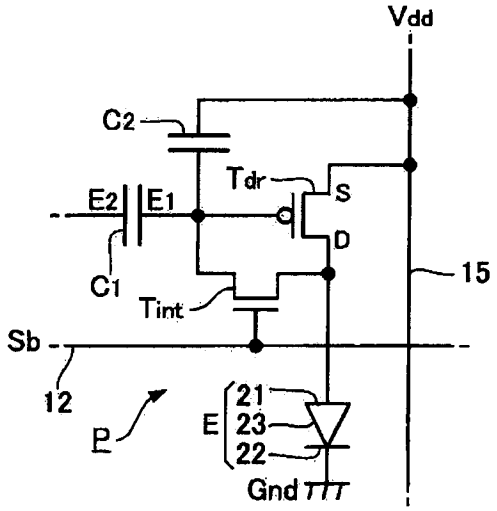

Vdd
C2
Tdr
S
E2
E1
D
C1
15
Tint
Sb
12
P
21
E
23
22
Gnd

圖26

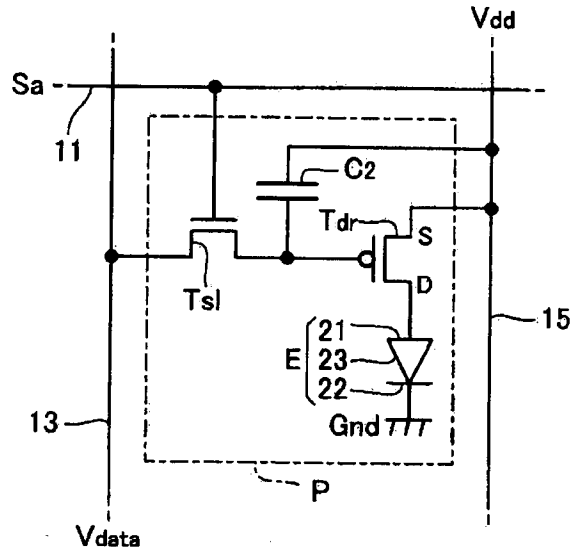

Vdd
Sa
11
C2
Tdr
S
D
Tsl
15
21
E
23
22
13
Gnd
P
Vdata

圖27

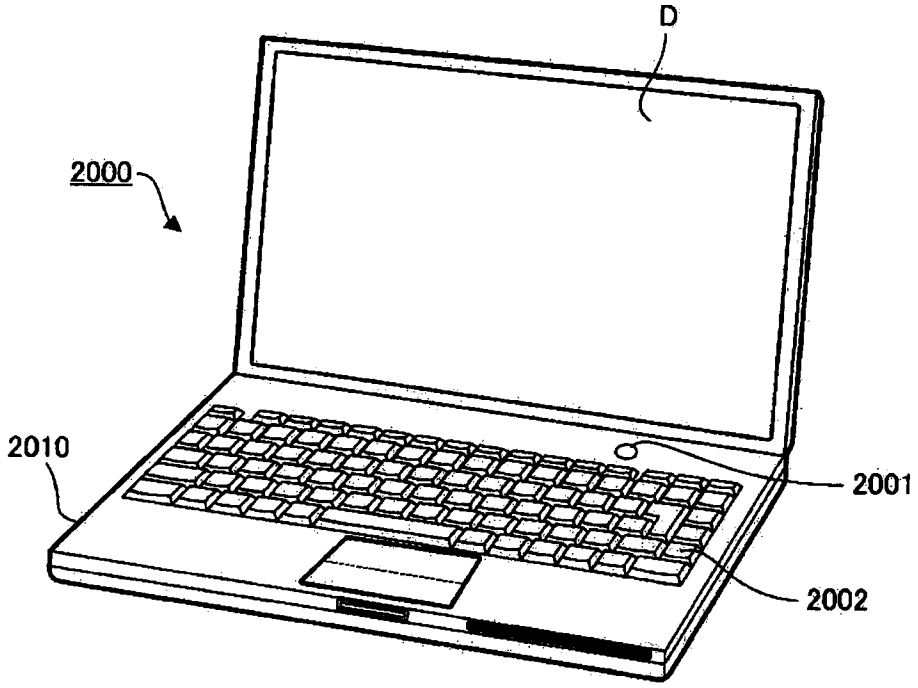

D
2000
2010
2001
2002

圖28

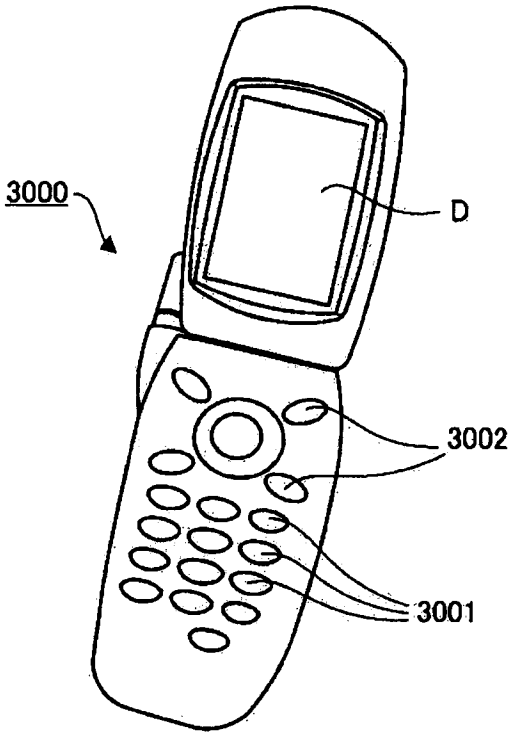
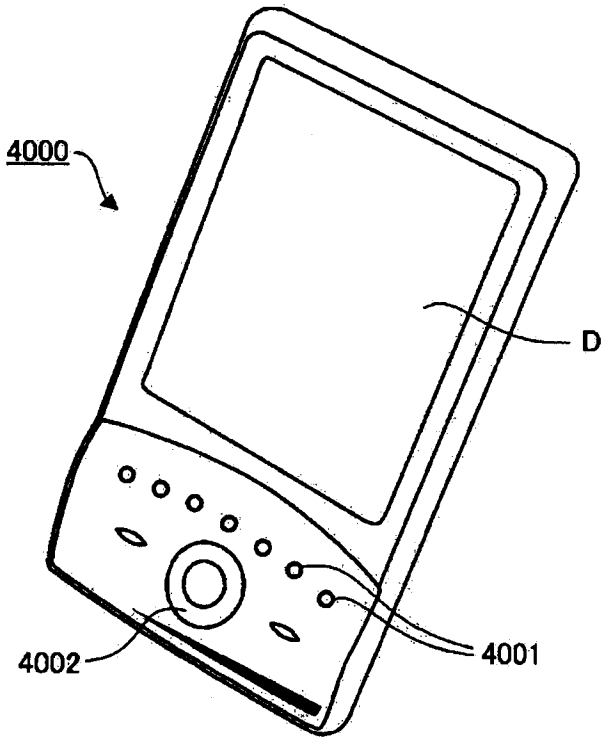


圖29



七、指定代表圖：

（一）、本案指定代表圖為：第(4)圖。

（二）、本代表圖之元件代表符號簡單說明：

10：基板　　11：選擇線
12：初期化線　　21：第1電極
22：第2電極　　23：發光層
25：隔壁　　31：半導體層
41：半導體層　　51：半導體層
71：元件導通部　　134：分歧部
311：第1元件部　　411：元件部
511：閘極電極　　311c：通道領域
311d：汲極領域　　311s：源極領域
C1：電容元件　　E：發光元件
E1：電極　　E2：電極
Ha3：接觸孔　　Ha4：接觸孔
Ha7：接觸孔　　Ha8：接觸孔
L0：閘極絕緣層　　L1：第1絕緣層
L2：第2絕緣層　　Tdr：驅動電晶體
Ts1：選擇電晶體

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

98年8月28日修(更)正替換頁

十、申請專利範圍

第 95144038 號專利申請案

中文申請專利範圍修正本

民國 98 年 8 月 28 日修正

1. 一種發光裝置，係屬於在基板上配置有：驅動電晶體，控制被供給至發光元件之電流量；和電容元件，被電性連接至前記驅動電晶體的閘極電極；和元件導通部，將前記驅動電晶體和前記發光元件作電性連接；而成之發光裝置，其特徵爲，

前記元件導通部，係夾著前記驅動電晶體而被配置在和前記電容元件相反側之領域。

2. 如申請專利範圍第 1 項所記載之發光裝置，其中，

前記驅動電晶體，係含有：形成了通道領域的半導體層；和夾著閘極絕緣層而面對著前記通道領域的前記閘極電極；

前記電容元件係含有：被電性連接至前記閘極電極的第 1 電極；和夾著前記閘極絕緣層而面對著前記第 1 電極的第 2 電極；

前記元件導通部係被形成在，覆蓋著前記閘極電極和前記第 1 電極的絕緣層的面上。

3. 如申請專利範圍第 2 項所記載之發光裝置，其中，

前記第 1 電極係連續至前記閘極電極。

4. 如申請專利範圍第 2 項或第 3 項所記載之發光裝置，其中，

前記半導體層和前記第 2 電極係由同層所形成。

5. 如申請專利範圍第 1 項至第 3 項之任一項所記載之發光裝置，其中，

具備選擇電晶體，係隨著選擇訊號而成爲 ON 狀態或 OFF 狀態；

前記驅動電晶體的閘極電極係被設定成，透過已成爲 ON 狀態之前記選擇電晶體而從資料線所供給過來之資料訊號所相應之電位；

前記選擇電晶體，係夾著前記電容元件而被配置在和前記驅動電晶體的相反側。

6. 如申請專利範圍第 1 項至第 3 項之任一項所記載之發光裝置，其中，

具備初期化電晶體，係隨著初期化訊號而成爲 ON 狀態或 OFF 狀態；

前記驅動電晶體，係透過已成爲 ON 狀態之前記初期化電晶體而呈二極體連接；

前記初期化電晶體，係夾著前記驅動電晶體而被配置在和前記電容元件的相反側。

7. 如申請專利範圍第 1 項至第 3 項之任一項所記載之發光裝置，其中，

具備：選擇電晶體，係夾著前記電容元件而被配置在和前記驅動電晶體之相反側，且係隨著選擇訊號而成爲

ON 狀態或 OFF 狀態；和

初期化電晶體，係夾著前記選擇電晶體而被配置在和前記電容元件之相反側，且係隨著初期化訊號而成爲 ON 狀態或 OFF 狀態；

前記驅動電晶體的閘極電極係被設定成，透過已成爲 ON 狀態之前記選擇電晶體而從資料線所供給過來之資料訊號所相應之電位；

前記驅動電晶體，係透過已成爲 ON 狀態之前記初期化電晶體而呈二極體連接；

前記初期化電晶體，係透過連接部而被電性連接至前記驅動電晶體的閘極電極；

前記選擇電晶體之閘極電極和前記連接部係不重合。

8. 如申請專利範圍第 7 項所記載之發光裝置，其中，

前記選擇電晶體，係含有：彼此保持間隔而配置之第 1 閘極電極和第 2 閘極電極；

前記連接部，係位於前記第 1 閘極電極和前記第 2 閘極電極的間隙。

9. 一種電子機器，其特徵爲，具備如申請專利範圍第 1 項至第 8 項之任一項所記載之發光裝置。