



(12) 发明专利

(10) 授权公告号 CN 1977450 B

(45) 授权公告日 2011.12.14

(21) 申请号 200580021979. X
 (22) 申请日 2005.07.01
 (30) 优先权数据
 212350/2004 2004.07.20 JP
 (85) PCT申请进入国家阶段日
 2006.12.29
 (86) PCT申请的申请数据
 PCT/JP2005/012198 2005.07.01
 (87) PCT申请的公布数据
 W02006/008940 JA 2006.01.26
 (73) 专利权人 株式会社村田制作所
 地址 日本京都府
 (72) 发明人 久保龙一 小口贵弘 山田一
 (74) 专利代理机构 中科专利商标代理有限责任
 公司 11021
 代理人 陈瑞丰

(51) Int. Cl.
 H03H 9/02 (2006.01)
 H03H 9/17 (2006.01)
 H03H 9/25 (2006.01)
 H03H 9/58 (2006.01)
 H03H 9/64 (2006.01)

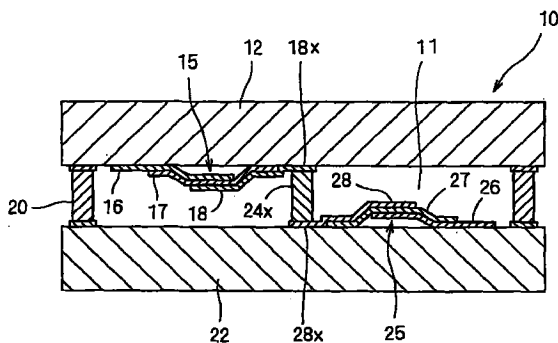
(56) 对比文件
 CN 1211107 A, 1999.03.17, 全文.
 JP 2001-44798 A, 2001.02.16, 全文.
 CN 1441552 A, 2003.09.10, 全文.
 JP 2002-43890 A, 2002.02.08, 全文.
 JP 2004-194290 A, 2004.07.08, 全文.
 审查员 苏丹

权利要求书 2 页 说明书 10 页 附图 13 页

(54) 发明名称
 压电滤波器

(57) 摘要

提供一种具有更小尺寸的压电滤波器。该压电滤波器 (10) 具有：第一基板 (22)，在第一基板 22 的主表面上安置有至少一个第一压电谐振器 (25)；第二基板 (12)，在第二基板的主表面上安置有至少一个第二压电谐振器 (15)；连接图案 (20)，其在第一压电谐振器 (25) 和第二压电谐振器 (15) 周围延伸并且安置在第一基板 (22) 与第二基板 (12) 之间，第一基板 (22) 的主表面面对第二基板 (12) 的主表面，利用连接图案 (20) 将第一压电谐振器 (25) 接合到第二压电谐振器 (15) 上，并且第一压电谐振器 (25) 远离第二压电谐振器 (15)；以及连接层 (24x)，用于将垫片 (28x) 接合到垫片 (18x) 上，垫片 (28x) 被安置在第一基板 (22) 的主表面上并且电连接第一压电谐振器 (25)，而垫片 18x 被安置在第二基板 (12) 的主表面上并且电连接第二压电谐振器 (15)。



1. 一种压电滤波器,其包括:

第一基板,在所述第一基板的主表面上安置有至少一个第一压电谐振器;

第二基板,在所述第二基板的主表面上安置有至少一个第二压电谐振器;

连接图案,其在所述第一压电谐振器和所述第二压电谐振器周围延伸并且安置在所述第一基板与所述第二基板之间,所述第一基板的主表面面对所述第二基板的主表面,利用所述连接图案将所述第一压电谐振器接合到第二压电谐振器上,并且所述第一压电谐振器远离所述第二压电谐振器;

密封的振动空间,它是由将所述第一压电谐振器接合到第二压电谐振器上的连接图案形成;

连接层,用于将安置在所述第一基板的主表面上的垫片接合到安置在所述第二基板的主表面上的预定垫片上;以及

外部电极,其连接到安置在所述第二基板的主表面上的预定垫片上。

2. 根据权利要求 1 的压电滤波器,其中所述连接图案包含 Au、Ag、Sn 和 Cu 中的至少一种。

3. 根据权利要求 1 或 2 的压电滤波器,其中所述第一基板包含 GND 垫片,所述第二基板包含 GND 垫片,并且所述 GND 垫片是突起-接合的。

4. 根据权利要求 2 的压电滤波器,其中所述第二基板包括穿过第二基板的通孔,所述通孔的一端电连接到在所述第二基板上的预定垫片上,而所述通孔的另一端电连接到外部电极上。

5. 根据权利要求 3 的压电滤波器,其中所述第二基板包括穿过第二基板的通孔,所述通孔的一端电连接到在所述第二基板上的 GND 垫片上,而所述通孔的另一端电连接到外部电极上。

6. 根据权利要求 5 的压电滤波器,其中所述连接图案连接到所述第二基板上的 GND 垫片上,所述 GND 垫片通过所述第二基板上的所述通孔连接到外部电极上,并且所述外部电极连接到 GND 上。

7. 根据权利要求 4 的压电滤波器,其中所述通孔的一端的开口用所述预定垫片遮盖。

8. 根据权利要求 6 的压电滤波器,其中所述通孔的一端的开口用所述第二基板上的 GND 垫片遮盖。

9. 根据权利要求 1 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器各自都是具有位于一对激励电极之间的压电薄膜的薄膜压电谐振器。

10. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器中的一个为串联谐振器,而所述第一压电谐振器和第二压电谐振器中的另一个为并联谐振器。

11. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器的压电薄膜的材料不同于所述第二压电谐振器的压电薄膜的材料。

12. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器的激励电极的材料不同于所述第二压电谐振器的激励电极的材料。

13. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器各自都具有频率调节膜,并且所述第一压电谐振器的频率调节膜的材料不同于所述第二压电谐振器的频率调节膜的材料。

14. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器各自都以基波以及二次谐波或更高整数次的谐波中的至少一种振动模式进行振动,所述第一压电谐振器的振动模式的模数不同于所述第二压电谐振器的振动模式的模数。

15. 根据权利要求 1 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器各自都是使用表面声波的 SAW 谐振器,并且所述第一基板和第二基板都由相同的单晶压电材料构成。

16. 根据权利要求 1 的压电滤波器,其中所述第二压电谐振器为 BAW 谐振器。

17. 根据权利要求 1 的压电滤波器,其中所述第二基板的厚度小于所述第一基板的厚度。

18. 根据权利要求 10 的压电滤波器,其中所述并联谐振器的压电薄膜的厚度大于所述串联谐振器的压电薄膜的厚度。

19. 根据权利要求 9 的压电滤波器,其中所述第一压电谐振器和第二压电谐振器各自都具有绝缘膜,并且所述第一压电谐振器的绝缘膜的厚度不同于所述第二压电谐振器的绝缘膜的厚度。

20. 一种复合滤波器,其包含根据权利要求 1 到 19 中任一项的压电滤波器。

21. 一种通信设备,其包含根据权利要求 1 到 19 中任一项的压电滤波器或根据权利要求 20 的复合滤波器。

压电滤波器

技术领域

[0001] 本发明涉及一种压电滤波器。

背景技术

[0002] 近年来,包含利用压电薄膜的厚度振动的薄膜压电谐振器(BAW谐振器)或利用表面声波的表面声波谐振器(SAW谐振器)的压电滤波器在小型化方面已经取得了进展。

[0003] 例如,专利文献1公开了,将包含谐振器的基板的每个面都接合到大小与该基板相同的盖上,以实现更小的包装体。专利文献2公开了这样的一种结构:其中将各自包含谐振器的两个基板分隔,并且用壳体的突起使它们保持相互平行。

[0004] 专利文献1: PCT日本译文专利公开2004-503164

[0005] 专利文献2: 日本未审查专利申请公开2002-43890

发明内容

[0006] 本发明要解决的问题

[0007] 包含压电滤波器的便携式电话等的小型化趋势需要进一步减小压电滤波器的尺寸。

[0008] 然而,在专利文献1中公开的结构中,包装体不能比基板小。需要将包含串联谐振器及并联谐振器在内的至少两个谐振器形成在基板的同一平面上。在同一平面上形成多个谐振器限制了基板尺寸的减小。由于串联谐振器及并联谐振器是形成在同一平面上的,因此,难于通过离子铣削、溅射等来分别降低或增加串联及并联谐振器的重量。在平面上安置多个谐振器增加了谐振器之间的布线电阻,因而易于导致滤波器性质的退化。使用多种材料及振动模式的谐振器会产生材料的限制并导致工艺的复杂性,因而成本增加。用于保护安装在基板上的谐振器的盖子增加了包装体的尺寸。此外,还需要材料以及加工盖子的费用。

[0009] 在专利文献2公开的结构中,将两个基板叠加会导致结构的面积更小。然而,用壳体包围基板,使这种结构具有比基板更大的面积。此外,基板要用突起分隔。容纳基板的壳体的顶部及底部开口用盖子密封,因而增加了高度(在基板厚度方向上的尺寸)。

[0010] 考虑到上述情况,本发明提供了一种更小的压电滤波器。

[0011] 解决问题的方式

[0012] 本发明提供了一种具有下列结构的压电滤波器。

[0013] 一种压电滤波器包括第一基板,在所述第一基板的主表面上安置有至少一个第一压电谐振器;第二基板,在所述第二基板的主表面上安置有至少一个第二压电谐振器;连接图案,其在第一压电谐振器和第二压电谐振器周围延伸并且安置在第一基板与第二基板之间,所述第一基板的主表面面对所述第二基板的主表面,利用连接图案将所述第一压电谐振器接合到第二压电谐振器上,并且所述第一压电谐振器远离所述第二压电谐振器;连接层,用于将安置在所述第一基板的主表面上的垫片连接到安置在所述第二基板的主表面

上的预定垫片上；以及外部电极，其连接到安置在第二基板的主表面上的预定垫片上。

[0014] 在上述结构中，用连接图案连接两个基板，形成振动空间，使压电谐振器可自由振动。利用在连接图案内侧的连接层，将在一个基板上的压电谐振器电连接到在另一个基板上的压电谐振器上。垫片可以连接到在基板上的压电谐振器上。备选地，垫片可以与基板上的谐振器无关。

[0015] 根据这种结构，可以采用一个基板作为另一个基板的盖子，因而除去了用于容纳基板的包装体以及用于遮盖基板的盖基板。

[0016] 优选地，连接图案包含 Au、Ag、Sn 和 Cu 中的至少一种组分。

[0017] 根据所述结构，用焊料合金，连接图案可以使接合（密封）基板。焊料合金在比对基板及压电谐振器产生不利影响的温度低的温度下形成（熔化）；因而，基板在没有对基板及谐振器产生不良影响的情况下被接合（密封）。

[0018] 优选地，第一基板包含 GND 垫片，第二基板包含 GND 垫片，并且所述 GND 垫片是突起-接合的。

[0019] 根据所述结构，在基板上的 GND 连接形成公共 GND。所述 GND 可以连接在一个基底的外侧上。此外，在赋予压电谐振器周围的连接图案导电性时，连接图案可以连接到 GND 上。

[0020] 优选地，第二基板包括穿过第二基板的通孔，该通孔的一端到电连接第二基板上的垫片上或 GND 垫片上，通孔的另一端电连接到外部电极上。

[0021] 降低每个外部电极和相应谐振器之间的引线长度导致压电滤波器小型化。此外，谐振器振动所产生的热容易被消散，因而改善了压电滤波器的功率持久性。

[0022] 优选地，将连接图案连接到 GND 垫片上，而 GND 垫片通过通孔连接到外部电极上，并且外部电极连接到 GND 上。

[0023] 根据所述结构，由于连接图案连接到 GND 上，因此可以静电屏蔽压电滤波器。

[0024] 优选地，通孔的一端的开口用垫片或 GND 垫片遮盖。

[0025] 根据所述结构，振动空间可以与外部隔开。

[0026] 优选地，第一压电谐振器和第二压电谐振器各自都是具有安置在一对激励电极之间的压电薄膜的薄膜压电谐振器。

[0027] 根据所述结构，可以减小包括薄膜压电谐振器（BAW 谐振器）的压电滤波器（BAW 装置）的尺寸。

[0028] 优选地，第一谐振器和第二谐振器中的一个为串联谐振器，并且第一谐振器和第二谐振器中的另一个为并联谐振器。

[0029] 根据所述结构，由于串联谐振器和并联谐振器形成在独立的基板上，因此，串联谐振器的谐振频率以及并联谐振器的谐振频率可以分别调节。因而，能够易于生产含有串联谐振器和并联谐振器的压电滤波器，并且所述串联谐振器的谐振频率不同于所述并联谐振器的谐振频率。

[0030] 优选地，第一压电谐振器的压电薄膜的材料不同于第二压电谐振器的压电薄膜的材料。

[0031] 能够将合适的压电材料用于第一压电谐振器和第二压电谐振器（例如，串联谐振器和并联谐振器）。

[0032] 优选地,第一压电谐振器的激励电极的材料不同于第二压电谐振器的激励电极的材料。

[0033] 能够将合适的电极材料用于第一压电谐振器和第二压电谐振器(例如,串联谐振器和并联谐振器)。

[0034] 优选地,第一压电谐振器和第二压电谐振器各自都具有频率调节膜,并且所述第一压电谐振器的频率调节膜的材料不同于第二压电谐振器的频率调节膜的材料。

[0035] 能够将合适的频率调节材料用于第一压电谐振器和第二压电谐振器(例如,串联谐振器和并联谐振器)。

[0036] 优选地,第一压电谐振器和第二压电谐振器各自都以基波及 2 或更大整数次谐波(integer-multiple-harmonic wave)中的至少一种振动模式进行振动,并且第一压电谐振器的振动模式的模数不同于第二压电谐振器的振动模式的模数。

[0037] 能够将合适的振动模式用于第一压电谐振器和第二压电谐振器(例如,串联谐振器和并联谐振器)。

[0038] 优选地,第一压电谐振器和第二压电谐振器各自都是采用表面声波的 SAW 谐振器,并且第一基板和第二基板由相同的单晶压电材料构成。

[0039] 具有相同线性膨胀系数的基板能够以圆片级连接。此外,将盖基板用于 SAW 谐振器,因而降低了生产成本。

[0040] 优选地,第二压电谐振器为 BAW 谐振器。

[0041] BAW 谐振器的第二基板为 Si 基板。因而,容易形成连接外部电极的通孔,从而消除了压电单晶内形成通孔以及外部电极所产生的故障,比如裂缝的出现。

[0042] 优选地,第二基板的厚度小于第一基板的厚度。

[0043] 根据所述结构,能够易于在具有较小厚度的第二基板内形成通孔。

[0044] 优选地,并联谐振器的压电薄膜的厚度大于串联谐振器的压电薄膜的厚度。

[0045] 并联谐振器的频率必需低于串联谐振器的频率。根据所述结构,与为降低频率而增加电极厚度的方法以及采用氧等离子体辐照谐振器的方法相比,能够减少性能退化。

[0046] 优选地,第一压电谐振器和第二压电谐振器各自都具有绝缘膜,并且所述第一压电谐振器的绝缘膜的厚度不同于第二压电谐振器的绝缘膜的厚度。在没有频率调节膜的情况下,压电谐振器的频率可以彼此不同。

[0047] 本发明提供一种包含上述任一种压电滤波器的复合滤波器。在所述情况下,可以提供具有更小尺寸的复合滤波器,比如双工器或多波段滤波器。

[0048] 本发明提供一种通信设备,其包含上述任一种压电滤波器或具有上述结构的复合滤波器。在所述情况下,可以提供具有更小尺寸的通信设备。优点

[0049] 本发明提供一种更小的压电滤波器。

[0050] 附图简述

[0051] 图 1 所示为压电滤波器的透视图(第一实施方案)。

[0052] 图 2 所示为沿图 1 中的线 II-II 截取的横截面图(第一实施方案)。

[0053] 图 3 所示为沿图 1 中的线 III-III 截取的横截面图(第一实施方案)。

[0054] 图 4 所示为沿图 1 中的线 IV-IV 截取的横截面图(第一实施方案)。

[0055] 图 5 所示为一个基板的透视图(第一实施方案)。

- [0056] 图 6 所示为沿图 2 中的线 VI-V 截取的横截面图（第一实施方案）。
- [0057] 图 7 所示为连接层的放大横截面图（第一实施方案）。
- [0058] 图 8 所示为压电滤波器的示意性电路图（第一实施方案）。
- [0059] 图 9 所示为压电滤波器的透视图（第二实施方案）。
- [0060] 图 10 所示为沿图 11 的线 X-X 截取的横截面图（第二实施方案）。
- [0061] 图 11 所示为沿图 9 的线 XI-XI 截取的截面图（第二实施方案）。
- [0062] 图 12 所示为沿图 9 的线 XII-XII 截取的截面图（第二实施方案）。
- [0063] 图 13 所示为压电滤波器的示意性电路图（第二实施方案）。
- [0064] 图 14 所示为压电滤波器的横截面图（第三实施方案）。
- [0065] 图 15 所示为压电滤波器的横截面图（第四实施方案）。
- [0066] 图 16 所示为双工器的示意性电路图（第五实施方案）。
- [0067] 图 17 所示为通信设备的示意性电路图（第六实施方案）。
- [0068] 图 18 所示为压电滤波器的横截面图（第七实施方案）。
- [0069] 图 19 所示为压电滤波器的横截面图（第八实施方案）。
- [0070] 图 20 所示为压电滤波器的横截面图（第九实施方案）。
- [0071] 标记数字
- [0072] 10 压电滤波器
- [0073] 12 基板
- [0074] 15 串联谐振器（BAW 谐振器、压电谐振器）
- [0075] 18x 垫片（GND 垫片）
- [0076] 20 连接图案
- [0077] 22 基板
- [0078] 24x 连接层
- [0079] 25 并联谐振器（BAW 谐振器、压电谐振器）
- [0080] 28x 垫片（GND 垫片）
- [0081] 40 压电滤波器
- [0082] 42 基板
- [0083] 45a 至 45d 串联谐振器（BAW 谐振器、压电谐振器）
- [0084] 50 连接图案
- [0085] 52 基板
- [0086] 54s、54t 连接层
- [0087] 55a 至 55d 并联谐振器（BAW 谐振器、压电谐振器）
- [0088] 60 压电滤波器
- [0089] 62 基板
- [0090] 66 SAW 谐振器（压电谐振器）
- [0091] 70 连接图案
- [0092] 72 基板
- [0093] 76 SAW 谐振器（压电谐振器）
- [0094] 80 压电滤波器

- [0095] 82 基板
[0096] 86 BAW 谐振器 (压电谐振器)
[0097] 90 连接图案
[0098] 92 基板
[0099] 96 SAW 谐振器 (压电谐振器)
[0100] 100 双工器
[0101] 200 通信设备

[0102] 实施本发明的最佳方式

[0103] 参考图 1 至 17, 描述本发明的实施方案。

[0104] (第一实施方案) 图 1 所示为根据第一实施方案的压电滤波器 10 的透视图。图 2 所示为沿图 1 中的线 II-II 截取的横截面图。图 3 所示为沿图 1 中的线 III-III 截取的横截面图。图 4 所示为沿图 1 中的线 IV-IV 截取的横截面图。图 5 所示为一个基板 12 的透视图。图 6 所示为另一个基板的横截面图。图 7 所示为连接层的放大图。图 8 所示为压电滤波器 10 的示意性电路图。

[0105] 如图 8 所示, 压电滤波器 10 是其中将串联谐振器 15 与并联谐振器 25 以 L- 状形式连接的梯式滤波器。

[0106] 如图 2 至 4 所示, 一般而言, 将含有串联谐振器 15 的基板 12 接合到基板 22 上, 使得具有串联谐振器 15 的主表面面对具有并联谐振器 25 的主表面, 并使得基板 12 远离基板 22。如此, 谐振器 15 和 25 被密封在振动空间 11 内。

[0107] 即, 电极 16 和 26、压电薄膜 17 和 27 以及电极 18 和 28 被堆叠在基板 12 和 22 的主表面上。压电薄膜 17 被安置在电极 16 和 18 之间。压电薄膜 27 被安置在电极 26 和 28 之间。远离基板 12 和 22 的部分被分别限定为谐振器 15 和 25。谐振器 15 和 25 是利用压电薄膜 17 和 27 的厚度振动的薄膜压电谐振器 (BAW 谐振器)。谐振器 15 和 25 各自都可以是包含使用了二次谐波或更高整数次谐波的绝缘膜的谐振器。备选地, 谐振器 15 和 25 可以是各自都使用基波并且各自都具有包含电极 16/ 压电薄膜 17/ 电极 18 的结构或者包含电极 26/ 压电薄膜 27/ 电极 28 的结构谐振器。

[0108] 所述的一个基板 12 具有穿过基板 12 的通孔 13a 至 13d。通孔 13a 至 13d 中每一个的一端都连接到外部电极 14a 至 14d 中相应的一个上。通孔 13a 至 13d 中每一个的另一端都电连接到垫片 16a、18b、16c 和 18d 中的相应一个上。垫片 16a、18b、16c 和 18d 中的每一个都安置在电极 16 和 18 中相应一个的部分上。垫片 16a、18b、16c 和 18d 中的每一个都遮盖通孔 13a 至 13d 的另一端开口, 因而维持了振动空间 11 的密封性。

[0109] 如图 2 所示, 串联谐振器 15 的一个端子 (电极 16) 电连接到起输入端子功能的外部电极 14a 上。另一个端子 (电极 18) 电连接到起输出端功能的外部电极 14b 上。如图 3 所示, 垫片 18x 和 28x 各自都被安置在电极 18 和 28 中相应一个的部分上。垫片 18x 和 28x 与连接层 24x 是突起 - 接合的 (bump-bonded)。因此, 并联谐振器 25 的一个端子 (电极 28) 电连接到串联谐振器 15 的另一个端子 (电极 18) 上, 即, 电连接到起输出端子功能的外部电极 14b 上。如图 4 所示, 垫片 26c 和 26d 都被安置在电极 26 的部分上。由连接层 24c 及 24d 中相应的一个, 垫片 26c 及 26d 各自都突起 - 接合到垫片 16c 和 18d 中相应的一个上, 所述垫片 16c 和 18d 与基板 12 相邻。因此, 并联谐振器 25 的另一端子 (电极 26) 电连接

到外部电极 14c 及 14d 中相应的一个上,所述外部电极 14c 及 14d 是 GND 端子。

[0110] 并联谐振器 25 的压电薄膜 27 的厚度优选大于串联谐振器 15 的压电薄膜 17 的厚度。并联谐振器 25 的频率必须低于串联谐振器 15 的频率。与为了降低频率而增加电极厚度的方法以及用氧等离子体辐照谐振器的方法相比,能够减少性能退化。

[0111] 如图 1、5 和 6 所示,连接图案 20 沿基板 12 和 22 的整个周界的外围延伸以及延续基板 12 和 22 的整个周边。谐振器 15 和 25 被连接图案 20 包围。由电极 26,将连接图案 20 电连接到作为 GND 端子的外部电极 14c 及 14d。可以将连接图案不连接到 GND 端子上,即,连接图案可以在电学上漂浮(float electrically)。

[0112] 下面将描述制备压电滤波器 10 的工艺。

[0113] 一般而言,通过将相应基板 12 和 22 侧的多种结构形成在分隔的晶片上、使晶片接合以及将接合的晶片分成多片,从而制备出压电滤波器 10。

[0114] 即,在相应于基板 12 和 22 的 Si 晶片上形成牺牲层。在形成谐振器 15 和 25 的结构,即,具有电极 16、压电薄膜 17 和电极 18 的结构以及具有电极 26、压电薄膜 27 和电极 28 的结构之后,将牺牲层除去。为了提高粘附,通过蒸发,将电极 16、26、18 和 28 用 Ti,再用 Al 涂布。压电薄膜 17 通过溅射 ZnO 形成。电极 16、26、18 和 28 各自都可以由与 Al 不同的 Au、Pt、Cu 等构成。压电薄膜 17 和 27 可以各自由与 ZnO 不同的 AlN 等构成。

[0115] 可以在通过各向异性蚀刻基板 12 和 22 形成的隔板(diaphragm)上,形成具有电极 16、压电薄膜 17 和电极 18 的结构以及具有电极 26、压电薄膜 27 和电极 28 的结构,以代替其中谐振器 15 和 25 远离基板 12 和 22 的结构。隔板可以各自由 Al_2O_3 、 SiO_2 、AlN 等构成。

[0116] 在基板 12 或 22 上,或者在它们两者上,响应连接层 24c、24d 和 24x 以及连接图案 20,形成图案(连接层)。例如,如图 7 所示,在基板 12 上,形成包含由 Ti 构成的接触层 30、由 Cu 构成的焊料材料层 31、由 Sn 构成的焊料材料层 32、由 Ti 构成的接触层 33 以及由 Au 构成的表面保护层 34 的连接层 20a。在基板 22 上,形成包含由 Ti 构成的接触层 36 以及由 Cu 构成的焊料材料层 35 的连接层 20b。连接层 20a 及 20b 各自具有约 $6\mu m$ 的厚度。在下面所述的接合步骤中,加热焊料材料层 31、32 和 35,以形成由 Cu-Su 合金构成的薄膜。即,可以在基板 12 或 22 上,或者在这两种上,形成在接合时起粘合剂功能的连接层。形成连接层的方法包括通过光刻形成具有响应图案(连接层)的开口的抗蚀剂掩模、接着通过蒸发沉积用于连接层的金属膜以及将沉积在抗蚀剂上的金属膜部分与抗蚀剂一起除去,从而形成由残留金属膜部分构成的电极。备选地,可以采用剥离(lift-off)方法。除 Cu-Sn-基焊料薄膜外,还可以使用 Au-Sn-基焊料薄膜。此外,可以使用比如聚酰亚胺或环氧树脂之类的树脂。

[0117] 在用作基板 12 的晶片上形成通孔 13a 至 13d。在用作基板 12 的晶片上形成外部电极 14a 至 14d。即,利用激光等,在基板 12 中形成通孔。外部电极 14a 至 14d 与内部之间的导电性(conductivity)采用穿过通孔 13a 至 13d 的电镀膜或导电填料加以保证。

[0118] 作为基板 12 和 22 的晶片彼此接合,使具有谐振器 15 的晶片主表面面对具有并联谐振器 25 的晶片主表面,其中所述晶片包含谐振器 15 和 25、连接层即连接图案 20 以及连接层 24c、24d 及 24x、通孔 13a 至 13d、外部电极 14a 至 14d、等。即,在每个压电滤波器 10 中,连接图案 20 在谐振器 15 和 25 的周围形成。同时,垫片 16c、18d 和 18x 分别突起-接

合到垫片 26c、26d 及 28x 上。在所述情况下,当将 Cu-Sn-基焊料薄膜用于连接时,通过在约 300°C 下的压制,可以气密性密封位于连接图案 50 内侧的振动空间 11。

[0119] 通过切割等,可以将所得的接合晶片沿压电滤波器 10 的边界切割成多片压电滤波器 10。

[0120] 此外,将两个晶片接合之后,用作基板 12 的晶片可以进行抛光,直到其厚度比用作基板 22 的晶片的厚度薄,并且可以形成电极连接部分,比如通孔 13a 至 13d 和外部电极 14a 至 14d。

[0121] 具有上述结构的压电滤波器 10 可以具有与基板 12 和 22 的尺寸相等的小尺寸(面积)。不需要用于保护谐振器的包装体及盖基板,原因在于压电滤波器可以被连接图案 20 气密性密封,并且原因在于基板 12 和 22 具有谐振器的表面并没有位于压电滤波器 10 的表面上。因而,可以提供尺寸被进一步减小的压电滤波器 10。

[0122] 此外,由于谐振器 15 和 25 之间的接合距离短并且由于在纵向可以进行电连接,因此可以降低谐振器之间的布线电阻,以改善滤波器性质。

[0123] 此外,当采用相同种类的基板时,由于具有相同的线性膨胀系数,因而晶片易于进行接合。可以使用任何类型的基板。当串联谐振器和并联谐振器形成在各自的基板上时,对于每个基板都可以进行频率调节;因此,可以精确调节串联谐振器和并联谐振器之间的频率差。

[0124] (第二实施方案)图 9 所示为根据第二实施方案的压电滤波器 40 的透视图。图 10 是横-截面图。图 11 是沿图 9 的线 XI-XI 截取的纵截面图。图 12 是沿图 9 的线 XII-XII 截取的纵截面图。图 13 所示为压电滤波器 40 的示意性电路图。

[0125] 如图 13 所示,压电滤波器 40 是其中串联谐振器 45a 至 45d 和并联谐振器 55a 至 55d 以网格形式连接的格型滤波器。

[0126] 如图 9 至 12 所示,在压电滤波器 40 中,由连接图案 50,将具有串联谐振器 45a 至 45d 的基板 42 接合到具有并联谐振器 55a 至 55d 的基板 52,以使具有谐振器 45a 至 45d 的主表面面对具有谐振器 55a 至 55d 的主表面,并使基板 42 远离基板 52,谐振器 45a 至 45d 和 55a 至 55d 被密封在振动空间 41 内,基本上与第一实施方案相同。

[0127] 即,在基板 42 和 52 的主表面上,堆叠电极 46a 至 46d 和电极 56a 至 56d、压电薄膜 47s、47t 和压电薄膜 57s 及 57t、和电极 48s 及 48t 与电极 58s 及 58t。压电薄膜 47s 及 47t 各自都位于电极 46a 至 46d 与 48s 之间,或位于电极 46a 至 46d 与 48t 之间。压电薄膜 57s 及 57t 各自都位于电极 56a 至 56d 与 58s 之间,或位于电极 56a 至 56d 与 58t 之间。远离基板 42 和 52 的部分被限定为薄膜压电谐振器(BAW 谐振器)45a 至 45d 和 55a 至 55d。

[0128] 所述的一个基板 42 具有通孔 43a 至 43d、43x 和 43y(除图 11 所示的通孔 43a 及 43b 之外,其它未示出)。如图 9 所示,将六个外部电极 44a 至 44d、44x 及 44y 暴露在基板 42 的顶面上。电极 46a 至 46d 分别电连接到外部电极 44a 至 44d 上。串联谐振器 45a 及 45b 在外部电极 44a 及 44b 之间串联连接。串联谐振器 45c 及 45d 在外部电极 44c 及 44d 之间串联连接。外部电极 44x 及 44y 电连接到连接图案 50 上。

[0129] 位于电极 46a 至 46d 和 56a 至 56d 的一些部分上的垫片 46a' 至 46d' 和 56a' 至 56d' (除在图 11 中示出的垫片 46a'、46b'、56a' 及 56b' 外,其它未示出)与连接层 54a 至 54d(除图 11 中所示的连接层 54a 及 54b 之外,其它未示出)进行突起-接合。

因此,谐振器 45a 至 45d 中的每一个的一个端子(电极 56a 至 56d 中的每一个)电连接到外部电极 54a 至 54d 中的相应一个上。

[0130] 位于电极 48s、48t、58s 和 58t 的一些部分上的垫片 48s'、46t'、58s' 和 58t' (除在图 12 中所示的 48t' 和 58t' 之外,其它未示出)与连接层 54s 及 54t 进行突起接合。因此,谐振器 55a 至 55d 中的每一个的另一个端子(电极 58s 及 58t 中的每一个)电连接到在串联谐振器 45a 及 45b 之间或在串联谐振器 45c 及 45d 之间相应的一个连接部分上。

[0131] 在单一基板上形成格型滤波器需要大的基板尺寸,并且增加布线电阻。形成类似于第二实施方案中的压电滤波器 40 的含两个基板 42 和 52 的三维电路,可减小了引线的长度,因而改善了滤波器性质。

[0132] (第三实施方案)图 14 所示为根据第三实施方案的压电滤波器 60 的截面图。

[0133] 压电滤波器 60 包括具有使用表面声波的谐振器(SAW 谐振器)66 和 76 的基板 62 和 72。即,在压电基板 62 和 72 上形成叉指式变换器(IDT)。外部电极 64、连接图案 70、连接层 74 等都与其它实施方案中的相同。

[0134] 在已知的表面声波器件中,使用具有各向异性线性膨胀系数的压电基板。当盖基板以圆片级(wafer level)被接合时,必须采用相同的压电基板作为盖基板。然而,采用昂贵的压电基板只是作为结构元件(盖基板),使成本增加。因此,表面声波元件用气密性较差并且强度较差的树脂进行包装。

[0135] 在根据第三实施方案的压电滤波器 60 中,可以使用具有相同线性膨胀系数的基板 62 和 72,从而得到了更小的压电滤波器 60,并且降低了生产成本。

[0136] (第四实施方案)图 15 所示为根据第四实施方案的压电滤波器 80 的截面图。

[0137] 压电滤波器 80 包括具有 SAW 谐振器 96 的压电基板 92,结合有具有 BAW 谐振器 86 的压电基板 82。外部电极 84、连接图案 90、连接层 94 等都与其它实施方案中的相同。

[0138] 外部电极 84 优选位于具有 BAW 谐振器 86 的压电基板 82 上。由 Si 构成的基板 82 可以用于 BAW 谐振器 86。即,容易在其中形成通孔,因而消除了了在具有 SAW 谐振器 96 的压电单晶基板 92 内形成通孔和外部电极时所导致的故障,比如裂缝的出现。

[0139] (第五实施方案)图 16 所示为双工器 100 的示意性电路图。

[0140] 双工器 100 包括天线端子 102、接收端子 104 和发射端子 106。双工器 100 包括在接收端子 104 与天线端子 102 之间的压电滤波器,该压电滤波器只让接收频带经过并且衰减发射频带。此外,双工器 100 包括在发射端子 106 与天线端子 102 之间的压电滤波器,该压电滤波器只让发射频带经过,并且衰减接收频带。

[0141] 例如,以与所述实施方案相同的方式,在一个基板上形成用于接收侧滤波器的压电谐振器。在另一个基板上,形成用于发射侧滤波器的压电谐振器。然后,将这两个基板接合,形成双工器 100。可以形成匹配电路,比如 R 或 C。备选地,将接收侧滤波器中的一些谐振器、发射侧滤波器中的一些谐振器以及匹配电路形成在一个基板上。然后,可以形成接收和发射侧滤波器的其它谐振器以及匹配电路。因而,可以提供具有更小尺寸的双工器 100 作为压电滤波器。

[0142] (第六实施方案)图 17 所示为根据第六实施方案的通信设备 200 的部分方块图。

[0143] 通信设备 200 为例如多频带便携式电话,并且例如可以用响应不同系统的转换器

SW 改变接收频率。将双工器 202 连接到天线 201 上。两个接收电路通过转换器 SW 连接到双工器 202 上。即,接收侧 RF 压电滤波器 204、放大器 205 和接收侧混频器 203 连接在转换器 SW 和 IF- 分级压电滤波器 209 之间,并且连接接收侧 RF 压电滤波器 204a。接收侧 RF 压电滤波器 204a、放大器 205a 和接收侧混频器 203a 连接在转换器 SW 与 IF- 级压电滤波器 209a 之间。此外,构成 RF 级的放大器 207 和发射侧滤波器 208 连接在双工器 202 和发射侧混频器 206 之间。

[0144] 采用结构与在上述实施方案中的结构相同的压电滤波器 204、204a、208、209 和 209a 以及双工器 202。备选地,可以使用其中组合有至少具有接收侧 RF 压电滤波器 204 和 204a 的电路元件的 RF 滤波器组件(多频带滤波器)。因此,可以提供尺寸更小的通信设备 200。

[0145] (第七实施方案)图 18 所示为根据第七实施方案的压电滤波器 300 的截面图。图 18 所示为相应于第一实施方案中图 2 的截面图。

[0146] 在基板 302 上形成牺牲图案。在牺牲层上形成由 SiO_2 等构成的绝缘膜 304。在绝缘膜 304 上形成薄膜部分 310,在薄膜部分 310 中,将压电薄膜 306 安置在一对电极 305 和 307 之间。通过增加绝缘膜 304 的厚度,可以形成使用二次谐波或更高整数次谐波的谐振器。备选地,通过降低绝缘膜 304 的厚度,可以形成使用基波的谐振器。例如,在牺牲层由 ZnO 构成的情况下,当牺牲层受酸蚀刻时,绝缘膜 304 起着蚀刻停止层的作用;因此,压电薄膜 306 得以保护。

[0147] 此外,第一压电谐振器的绝缘膜的厚度可以不同于第二压电谐振器的绝缘膜的厚度。在没有频率调节膜的情况下,压电谐振器的频率可以彼此不同。

[0148] (第八实施方案)图 19 所示为根据第八实施方案的压电滤波器 400 的截面图。图 19 是相应于第一实施方案中图 2 的截面图。

[0149] 与第一实施方案不同的是,从顶面形成空腔 403。空腔 403 没有穿过基板 402。通过在基板 402 的顶面上形成具有开口的抗蚀涂层(etching resist)并且通过该开口蚀刻基板 402,形成空腔 403。

[0150] 在基板 402 的顶面上所形成的空腔 403 用牺牲材料填充,然后将其平面化。将电极 405、压电薄膜 406 和电极 407 堆叠在平面化的面上。可以为单个谐振器形成一个空腔 403,从而减小了远离基板 402 的薄膜部分 410 的面积。因此,薄膜部分 410 不容易破裂,从而改善了产率。

[0151] (第九实施方案)图 20 所示为根据第九实施方案的压电滤波器 500 的截面图。图 20 是相应于根据第一实施方案的图 2 的截面图。

[0152] 压电薄膜谐振器包含代替在基板 502 上的空腔和间隙的声反射层 503。在声反射层 503 上形成薄膜部分 510,在薄膜部分 510 中,将压电薄膜 506 安置在一对电极 505 和 507 之间。声反射层 503 使谐振器与基板 502 在声学上分离,从而防止振动传递给基板 502。

[0153] 由于在薄膜部分 510 的情况下没有形成空腔和间隙,因此压电薄膜谐振器具有满意的强度,并且易于制备。

[0154] 本发明并不限于所述的实施方案。可以进行各种改进。

[0155] 例如,被接合的两个基板可以是不同种类的。

[0156] 例如,在薄膜压电滤波器(BAW 滤波器)的情况下,将包含使用 ZnO 作为压电材料

的最佳化谐振器的基板接合到包含使用 AlN 作为压电材料的最佳化谐振器的基板上。具有宽的带宽及小的 Q- 值的 ZnO 谐振器与具有窄的带宽及高的 Q- 值的 AlN 谐振器进行组合, 产生在选择性及宽的带宽之间形成满意平衡的滤波器。在同一基板上, 难于制备包含两种压电材料的谐振器。例如, 当 ZnO 形成图案时, AlN 会被蚀刻剂损伤。此外, 不利的是, 复杂工艺不利地降低产率。使用隔开的基板, 导致容易制备包含由不同材料构成的频率调节膜的谐振器。

[0157] 在表面声波滤波器 (SAW 滤波器) 的情况下, 由 LiTaO₃ 构成的压电基板可以与由 LiNbO₃ 构成的压电基板组合。

[0158] 备选地, 包含具有基波结构的最佳化谐振器的基板接合到包含具有二次谐波结构的最佳化谐振器的基板上。基波谐振器具有宽的带宽以及高的 Q- 值, 但具有低的强度; 因此, 难于形成具有大面积的谐振器。此外, 频率 - 温度特性曲线倾向于退化。具有二次谐波结构的谐振器往往具有窄的带宽及低的 Q- 值。然而, 该谐振器具有高的强度, 因而易于形成具有大面积的谐振器。此外, 这种谐振器与具有负性温度系数的材料比如 SiO₂ 的组合可以改善频率 - 温度特性曲线。这些性质的组合导致制备满足选择性、宽的带宽以及低 TCF (频率的温度系数) 的滤波器。

[0159] 通常, 制备包含安置在同一基板上的两种结构的谐振器会导致复杂工艺以及产率的降低。相反, 这种谐振器可以在不降低效率百分比的情况下以相对简单工艺制备, 所述工艺包括分开形成基板, 然后将基板接合。

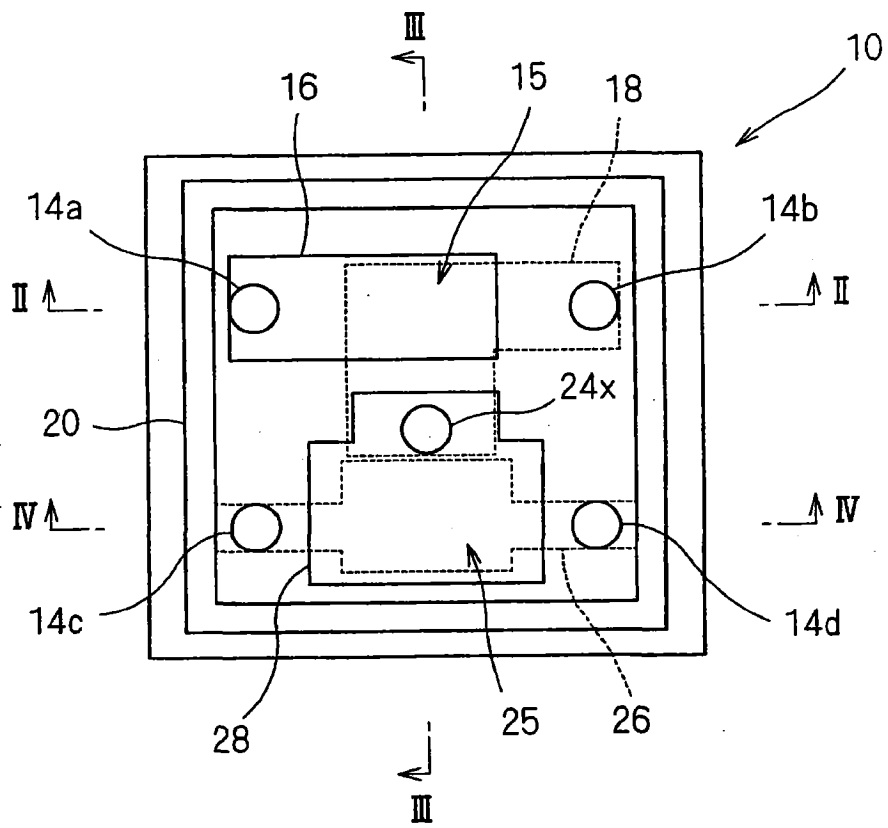


图 1

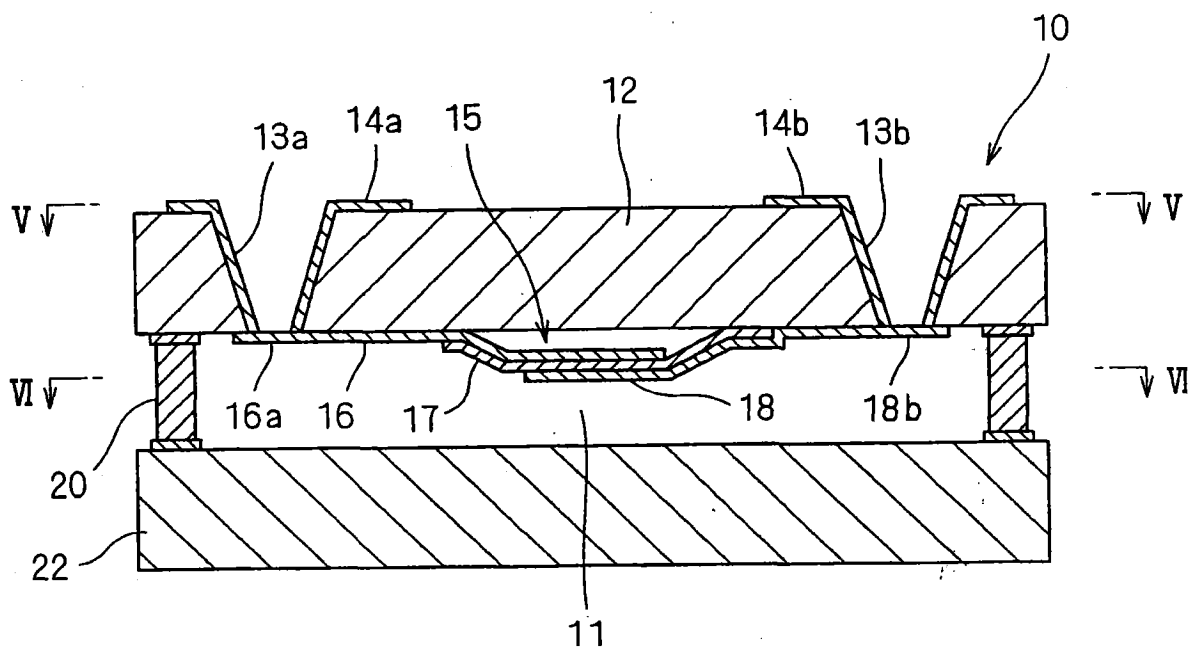


图 2

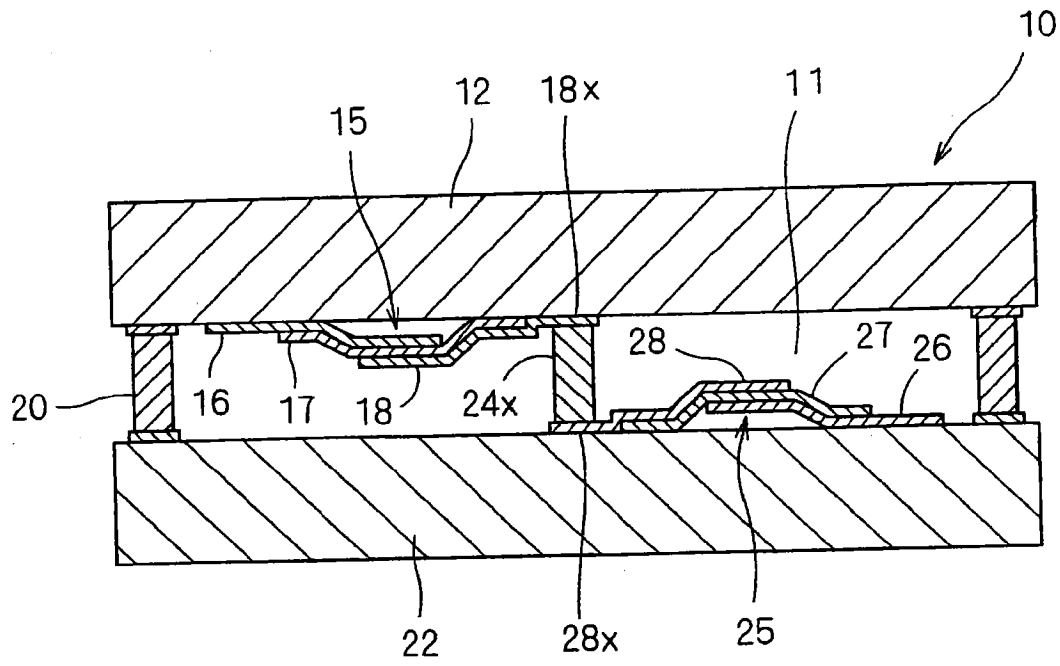


图 3

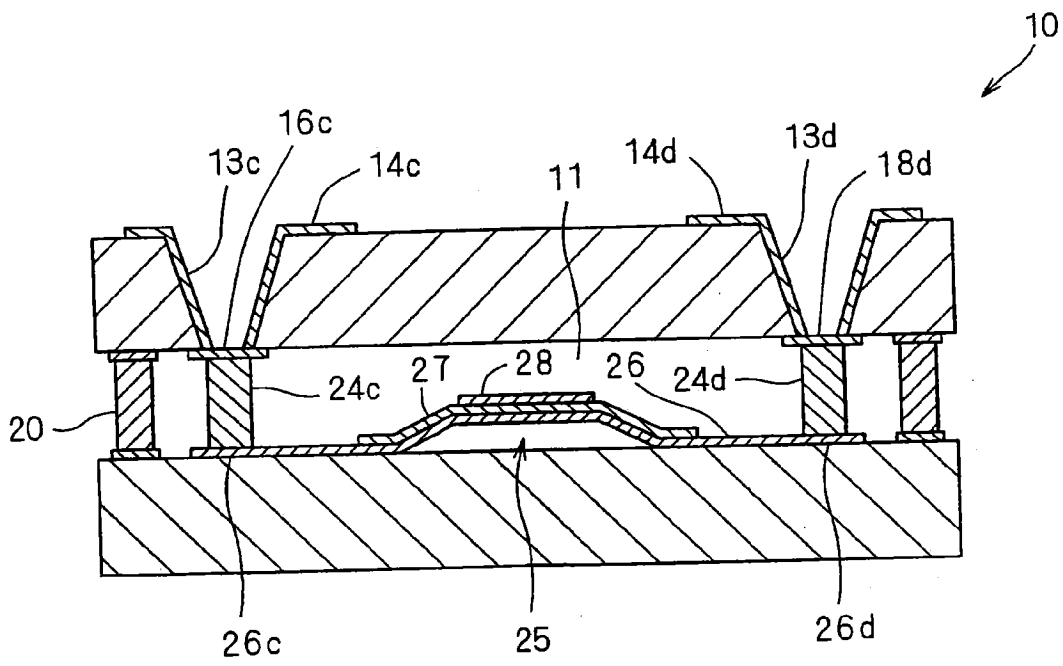


图 4

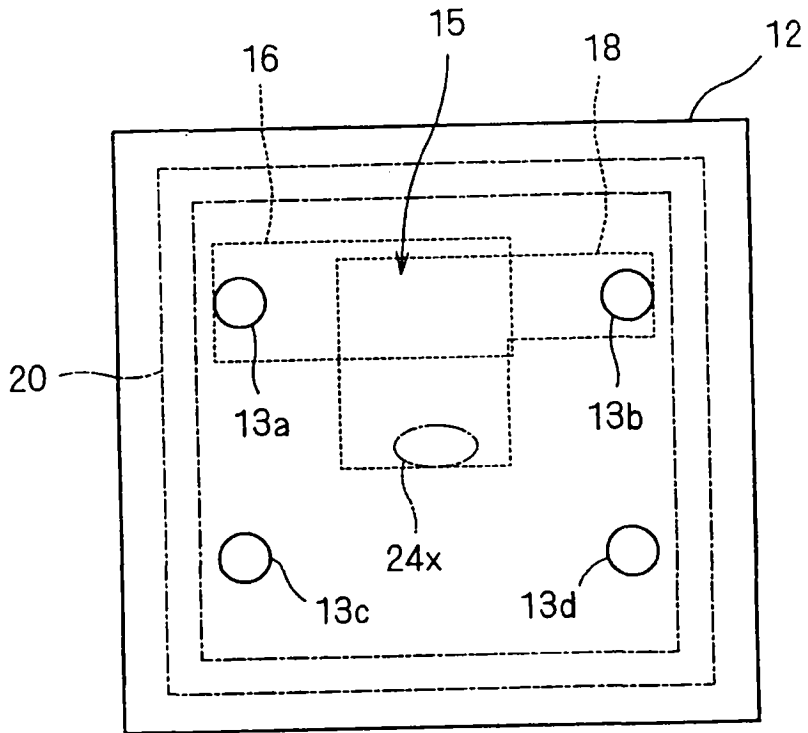


图 5

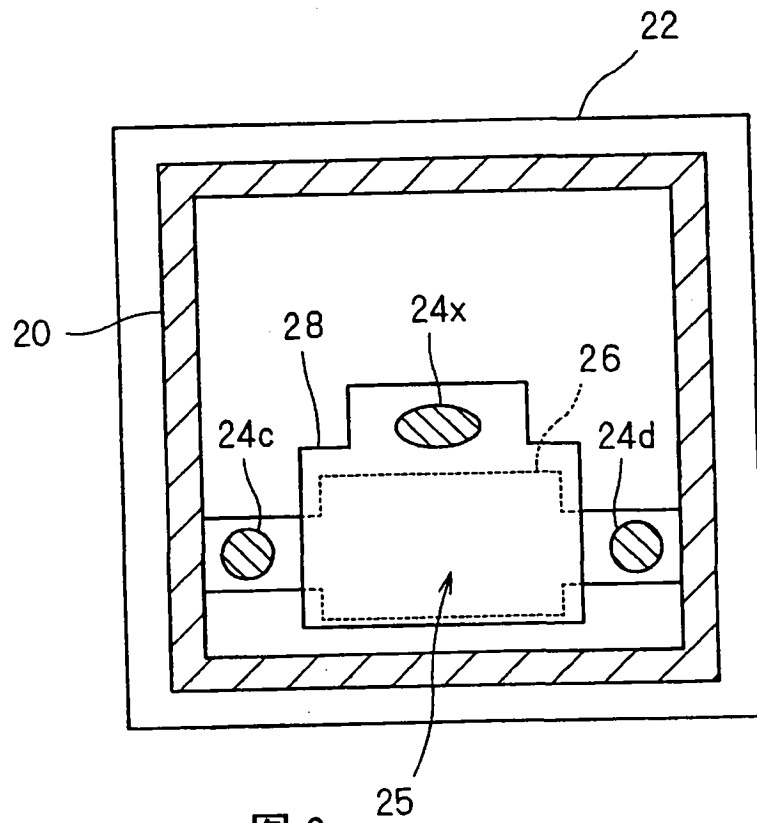


图 6

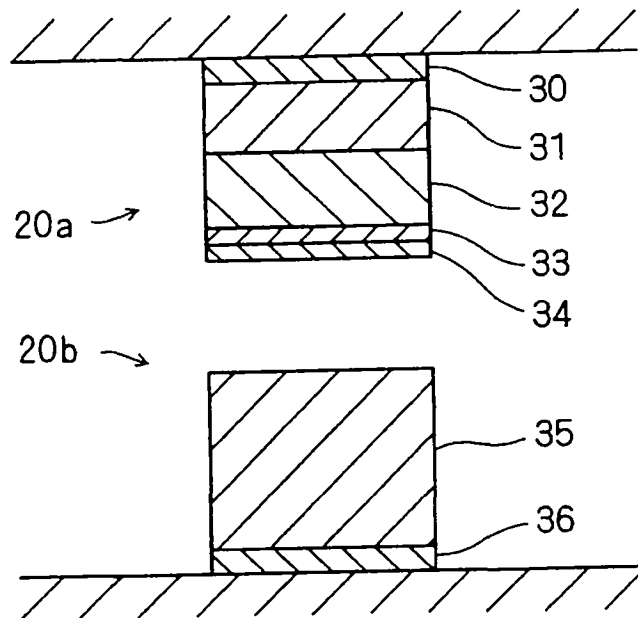


图 7

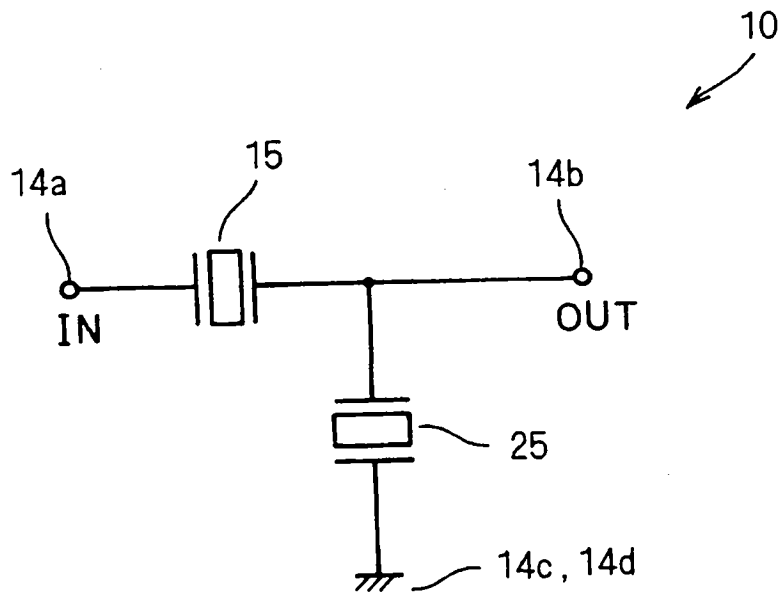


图 8

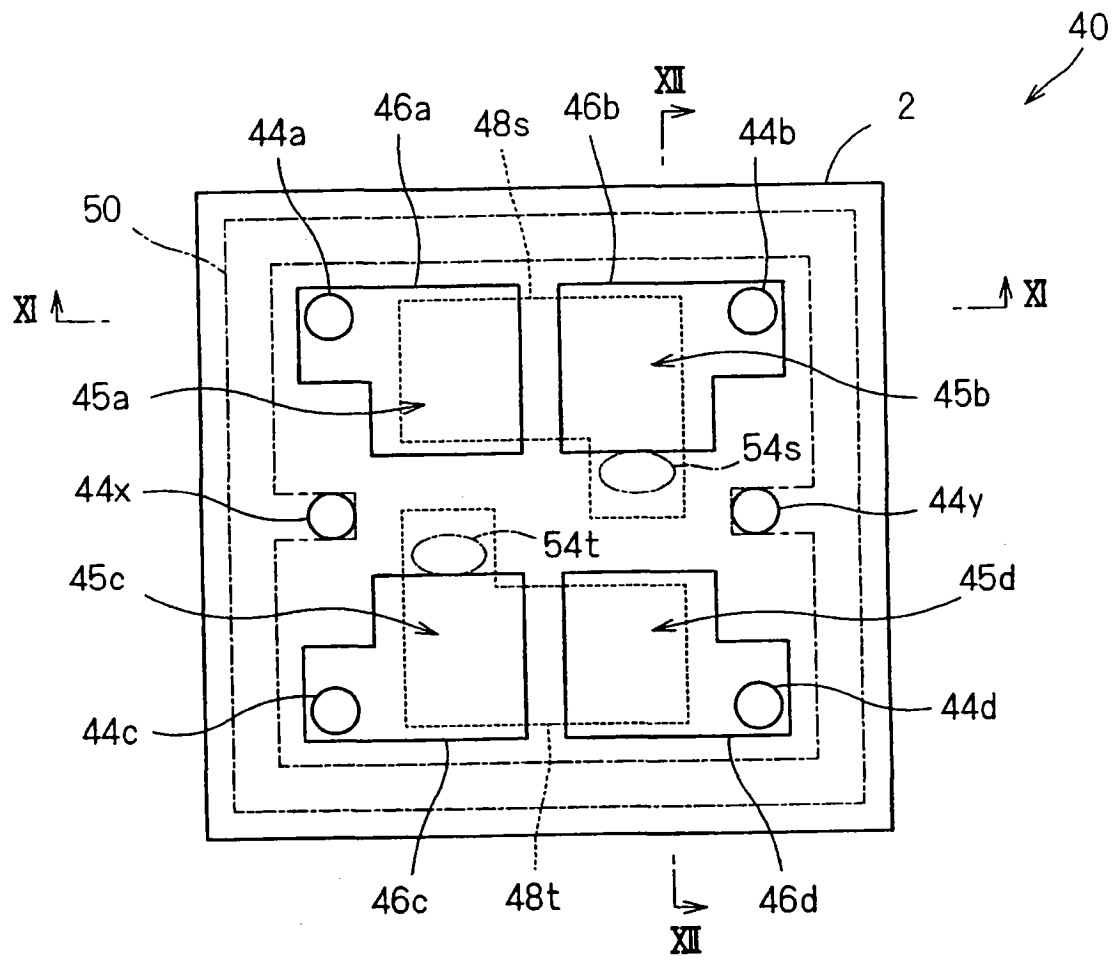


图 9

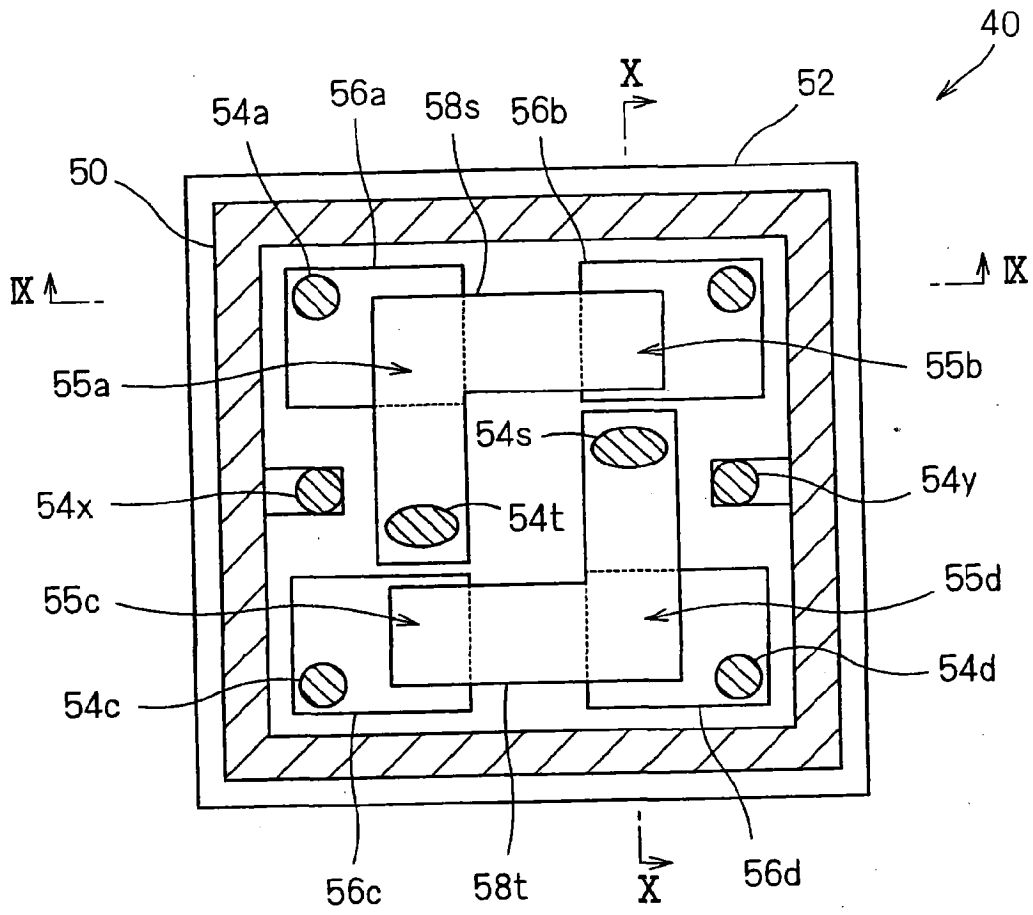


图 10

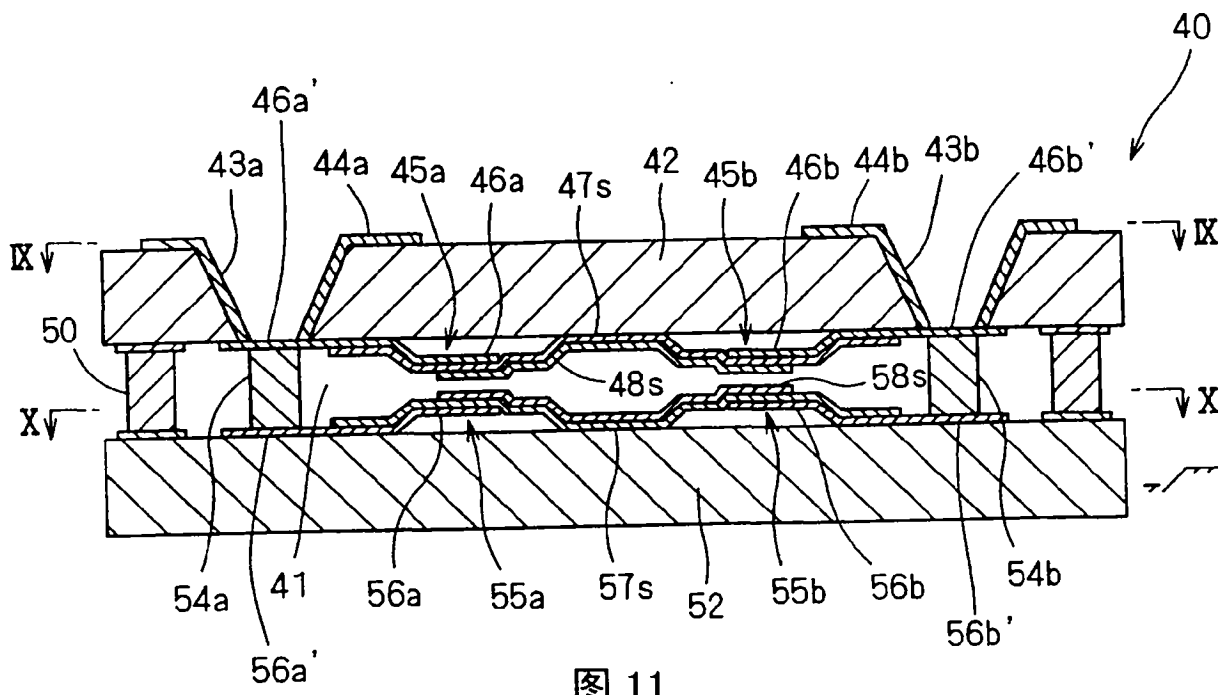


图 11

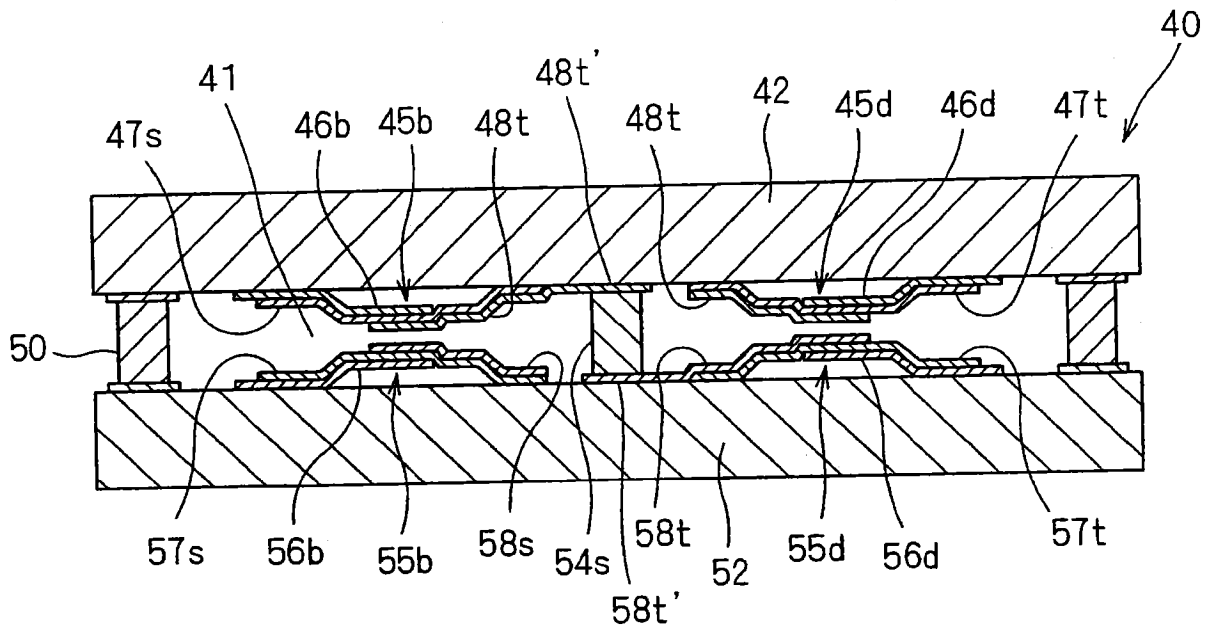


图 12

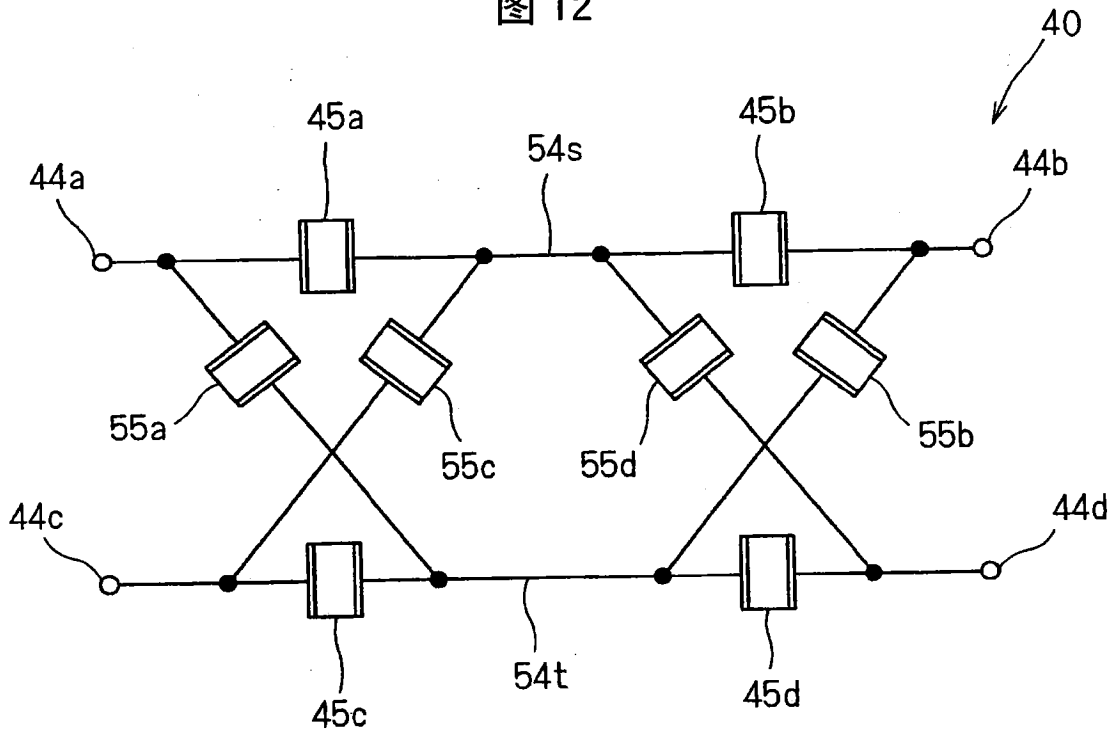


图 13

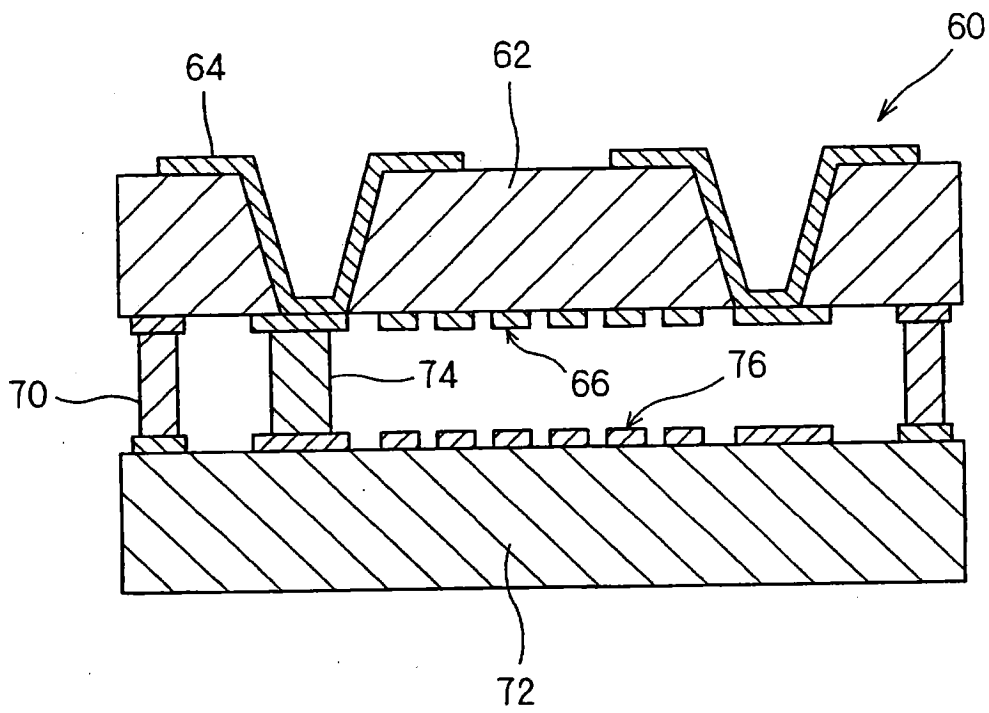


图 14

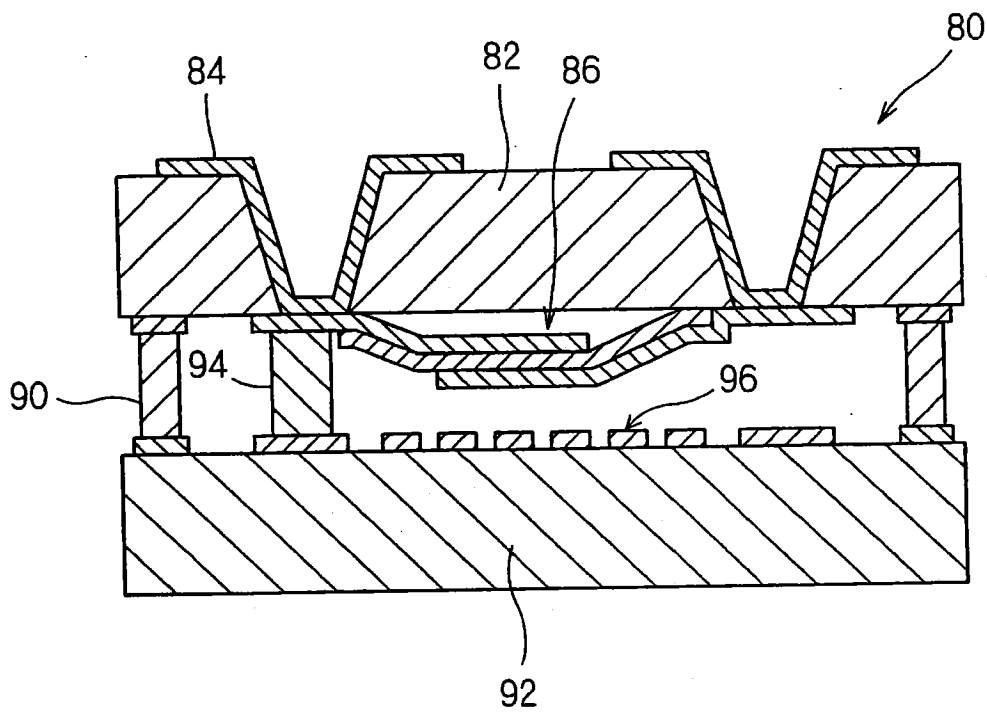


图 15

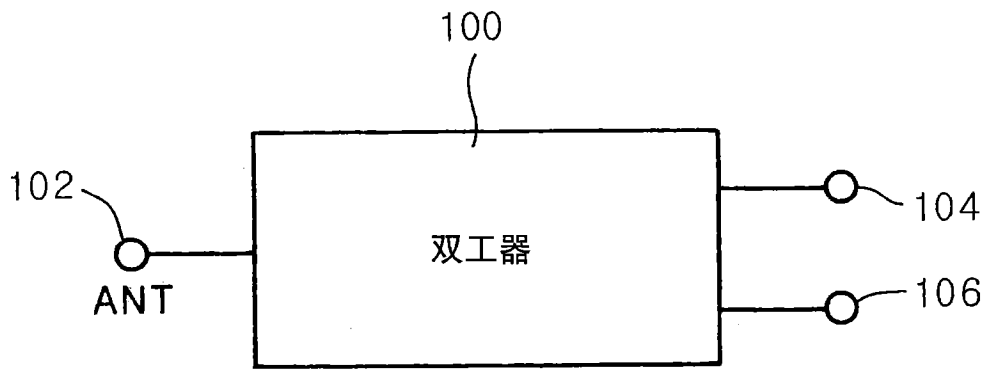


图 16

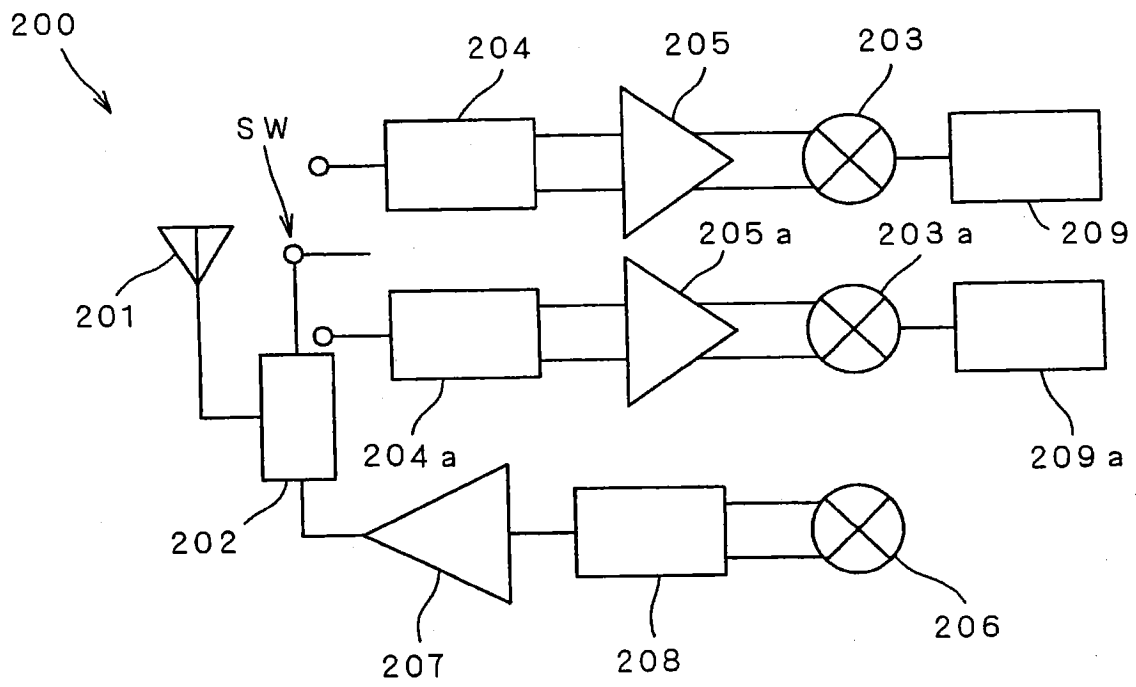


图 17

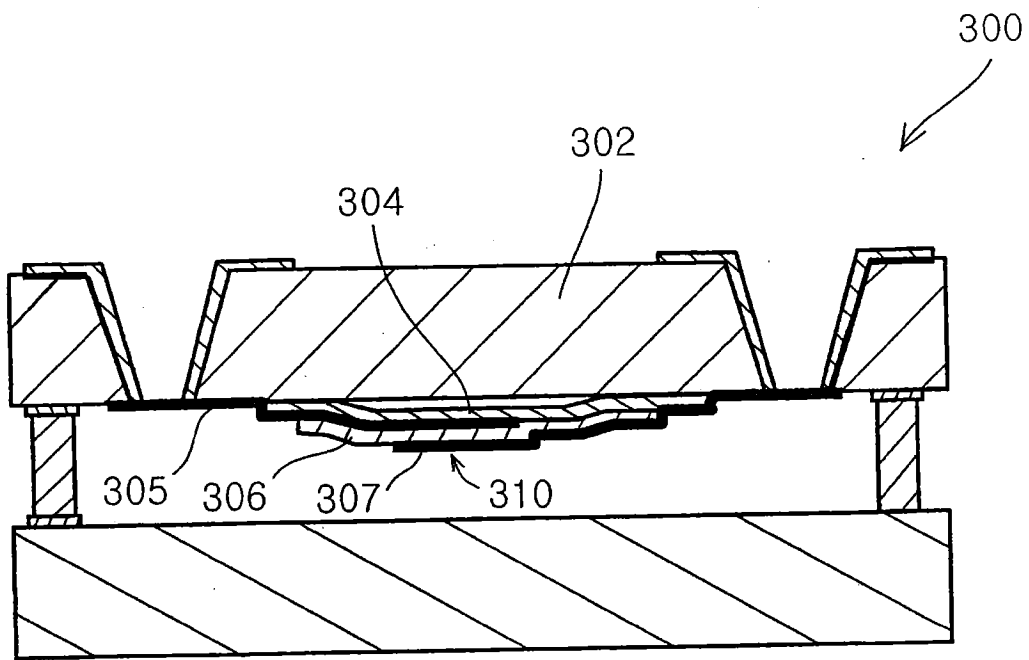


图 18

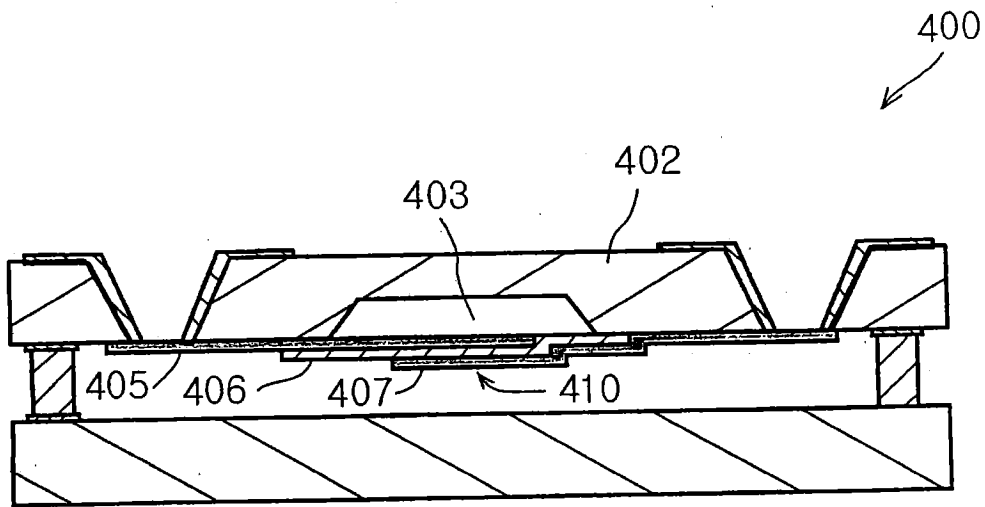


图 19

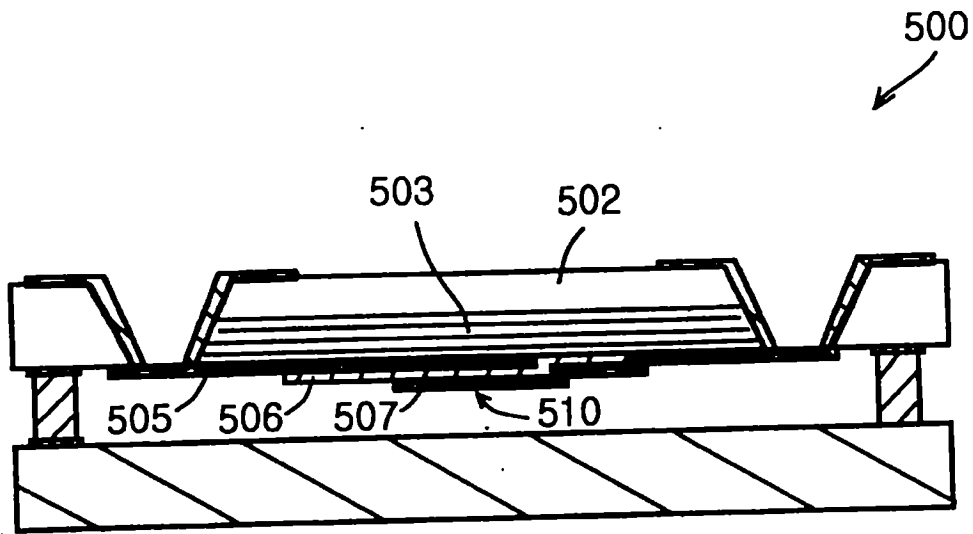


图 20