

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号
特表2024-501877
(P2024-501877A)

(43)公表日 令和6年1月16日(2024.1.16)

(51)国際特許分類	F I	テーマコード (参考)
H 0 2 M 3/00 (2006.01)	H 0 2 M 3/00 P	5 H 7 3 0
H 0 2 M 3/155(2006.01)	H 0 2 M 3/155 P	

審査請求 未請求 予備審査請求 未請求 (全16頁)

(21)出願番号	特願2023-540530(P2023-540530)	(71)出願人	507107291
(86)(22)出願日	令和3年12月28日(2021.12.28)		テキサス インスツルメンツ インコーポ レイテッド
(85)翻訳文提出日	令和5年8月24日(2023.8.24)		アメリカ合衆国 テキサス州 7 5 2 6 5 - 5 4 7 4 ダラス メール ステーション 3 9 9 9 ピーオーボックス 6 5 5 4 7 4
(86)国際出願番号	PCT/US2021/065269	(74)代理人	230129078
(87)国際公開番号	WO2022/146956		弁護士 佐藤 仁
(87)国際公開日	令和4年7月7日(2022.7.7)	(72)発明者	ナマン バフナ
(31)優先権主張番号	17/138,484		インド 4 8 1 0 0 1 バラガット, マ ディヤ プラデシュ, メイン ロード, カスツルバ マルグ, プラチ エンター プライゼス
(32)優先日	令和2年12月30日(2020.12.30)	(72)発明者	マツスブラマニアン ヴェンカテスワラン
(33)優先権主張国・地域又は機関	米国(US)		インド 5 6 0 0 4 0 バンガロール, 最終頁に続く
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA ,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC, 最終頁に続く		最終頁に続く

(54)【発明の名称】 パワーコンバータ制御

(57)【要約】

幾つかの例において、回路が状態機械を含む。状態機械は、電圧制御ループによって提供される第1の信号に従って状態機械がパワーコンバータの制御のために提供されるパルス幅変調（PWM）信号をゲートする、第1の状態（202）で動作するように構成される。状態機械は、電流制限コンパレータによって提供される第2の信号に従って状態機械がPWM信号をゲートする、第2の状態（204）で動作するように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第1の信号がアサートされた後に第2の信号がアサートされることに応答して、第1の状態から第2の状態に遷移するように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第2の信号の後に第1の信号がアサートされることに応答して、現在の状態から第1の状態に遷移するように構成される。

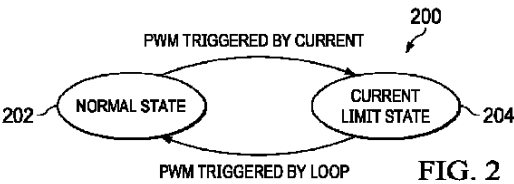


FIG. 2

【特許請求の範囲】

【請求項 1】

回路であって、
状態機械を含み、
前記状態機械が、

電圧制御ループによって提供される第 1 の信号に従ってパワーコンバータの制御のために提供されるパルス幅変調（PWM）信号をゲートする第 1 の状態で動作し、

電流制限コンパレータによって提供される第 2 の信号に従って前記 PWM 信号をゲートする第 2 の状態で動作し、

前記第 2 の信号が、前記パワーコンバータのスイッチングサイクルにおいて前記第 1 の信号がアサートされた後にアサートされることに応答して、前記第 1 の状態から前記第 2 の状態へ遷移し、

前記第 1 の信号が、前記パワーコンバータのスイッチングサイクルにおける前記第 2 の信号の後にアサートされることに応答して前記第 2 の状態から前記第 1 の状態に遷移する、

ように構成される、
回路。

【請求項 2】

請求項 1 に記載の回路であって、前記電圧制御ループが、前記パワーコンバータの出力電圧を電圧ランプと比較して、前記第 1 の信号として提供する出力を決定するように構成される、回路。

【請求項 3】

請求項 1 に記載の回路であって、前記電流制限コンパレータが、前記パワーコンバータを介して流れる電流を表す信号の値を電流制限閾値と比較して、前記第 2 の信号として提供する出力を決定するように構成される、回路。

【請求項 4】

請求項 3 に記載の回路であって、前記電流制限コンパレータが、ブランキング信号によってゲートされるように構成される、回路。

【請求項 5】

請求項 4 に記載の回路であって、前記第 1 の状態において、前記ブランキング信号が、前記 PWM 信号のデアサートに응答してアサートされ、アサート後にプログラムされた時間量だけデアサートされる、回路。

【請求項 6】

請求項 4 に記載の回路であって、前記第 2 の状態において、前記ブランキング信号が、前記第 2 の信号のデアサートに응答してデアサートされ、アサート後にプログラムされた時間量だけアサートされる、回路。

【請求項 7】

請求項 4 に記載の回路であって、前記電流制限コンパレータが、前記ブランキング信号がアサートされた値を有する一方で、アサートされた値を有する前記第 2 の信号を提供することが防止されるように構成される、回路。

【請求項 8】

回路であって、

第 1 の出力と、第 1 の入力と、第 2 の入力とを有する第 1 のコンパレータであって、前記第 1 の入力がパワーコンバータの出力に結合されるように適合され、前記第 2 の入力が電圧ランプ信号を受信するように構成される、前記第 1 のコンパレータと、

電流感知入力及び電流感知出力を有する電流感知素子であって、前記電流感知入力が前記パワーコンバータに結合されるように適合される、前記電流感知素子と、

第 2 の出力と、第 3 の入力と、第 4 の入力と、ブランキング入力とを有する第 2 のコンパレータであって、前記第 3 の入力が前記電流感知出力に結合され、前記第 4 の入力が電流制限閾値信号を受信するように構成され、前記ブランキング入力がブランキング信号を

10

20

30

40

50

受信するように構成される、前記コンパレータと、

第 1 の出力及び第 2 の出力に結合され、前記第 1 の出力における信号及び前記第 2 の出力における信号に基づいて前記パワーコンバータを制御するためのパルス幅変調（PWM）信号を提供するように構成される状態機械と、

を含む、回路。

【請求項 9】

請求項 8 に記載の回路であって、前記第 2 のコンパレータが、前記ブランキング信号がアサートされることに応答して、前記第 2 の出力において前記信号をアサートすることが防止されるように構成される、回路。

【請求項 10】

請求項 8 に記載の回路であって、前記状態機械が、前記 PWM 信号が前記第 1 の出力における前記信号に基づいて提供されることに応答して、第 1 の状態で動作するように構成される、回路。

【請求項 11】

請求項 10 に記載の回路であって、前記状態機械が前記第 1 の状態で動作している一方で、前記ブランキング信号が、前記 PWM 信号のデアサートに응答してパルスされた期間にわたってアサートされる、回路。

【請求項 12】

請求項 8 に記載の回路であって、前記状態機械が、前記 PWM 信号が前記第 2 の出力における前記信号に基づいて提供されることに응答して、第 2 の状態で動作するように構成される、回路。

【請求項 13】

請求項 12 に記載の回路であって、前記状態機械が前記第 2 の状態で動作している一方で、前記ブランキング信号が、前記第 2 の出力における前記信号のデアサートに응答してデアサートされ、デアサート後、プログラムされた時間量だけアサートされる、回路。

【請求項 14】

システムであって、

負荷と、

前記負荷に結合されるスイッチングモード電源（SMPS）と、

を含み、

前記 SMPS が、

前記 SMPS によって及ぼされる制御に基づいて前記負荷に電力を切り替えるように構成されたパワーコンバータを含み、

前記 SMPS が、

状態機械が、電圧制御ループによって提供される第 1 の信号に従って前記パワーコンバータの制御のために提供されるパルス幅変調（PWM）信号をゲートする第 1 の状態で動作し、

前記状態機械が、電流制限コンパレータによって提供される第 2 の信号に従って前記 PWM 信号をゲートする第 2 の状態で動作し、

前記パワーコンバータのスイッチングサイクルにおいて前記第 1 の信号がアサートされた後に前記第 2 の信号がアサートされることに응答して前記第 1 の状態から前記第 2 の状態に遷移し、

前記パワーコンバータのスイッチングサイクルにおいて前記第 2 の信号の後に前記第 1 の信号がアサートされることに응答して、現在の状態から第 1 の状態に遷移する、

ように機能するように構成される前記状態機械を実装するように構成される、

システム。

【請求項 15】

請求項 14 に記載のシステムであって、前記電圧制御ループが、前記パワーコンバータの出力電圧を電圧ランプと比較して、前記第 1 の信号として提供する出力を決定するように構成される、システム。

【請求項 16】

請求項 14 に記載のシステムであって、前記電流制限コンパレータが、前記パワーコンバータを介して流れる電流を表す信号の値を電流制限閾値と比較して、前記第 2 の信号として提供する出力を決定するように構成される、システム。

【請求項 17】

請求項 16 に記載のシステムであって、前記電流制限コンパレータが、ブランキング信号によってゲートされるように構成される、システム。

【請求項 18】

請求項 17 に記載のシステムであって、前記第 1 の状態において、前記ブランキング信号が、前記 PWM 信号のデアサートに応答してアサートされ、アサート後にプログラムされた時間量だけデアサートされる、システム。

【請求項 19】

請求項 17 に記載のシステムであって、前記第 2 の状態において、前記ブランキング信号が、前記第 2 の信号のデアサートに応答してデアサートされ、アサート後にプログラムされた時間量だけアサートされる、システム。

【請求項 20】

請求項 17 に記載のシステムであって、前記電流制限コンパレータが、前記ブランキング信号がアサートされた値を有する一方で、アサートされた値を有する前記第 2 の信号を提供することが防止されるように構成される、システム。

【発明の詳細な説明】

【技術分野】

【0001】

スイッチドモード電源 (SMP S) は、スイッチノード／端子を介して、負荷に結合することができるエネルギー蓄積要素 (インダクタ、変圧器のインダクタンス、及び／又はコンデンサなど) に結合される 1 つ又は複数のパワートランジスタ又は他のスイッチ素子を切り替えることによって、入力電源から負荷に電力を転送する。パワートランジスタは、エネルギー蓄積要素を含むか又はエネルギー蓄積要素に結合することができるパワーコンバータに含まれ得る。SMP S は、パワートランジスタを切り替えるための 1 つ又は複数のゲート駆動信号を提供するための SMP S コントローラを含むことができる。パワートランジスタのスイッチングは、パワーコンバータを流れる電流に基づいて制御することができる。

【発明の概要】

【0002】

幾つかの例において、回路が状態機械を含む。状態機械は、電圧制御ループによって提供される第 1 の信号に従ってパワーコンバータの制御のために提供されるパルス幅変調 (PWM) 信号を状態機械がゲートする第 1 の状態で動作するように構成される。状態機械は、電流制限コンパレータによって提供される第 2 の信号に従って、状態機械が PWM 信号をゲートする第 2 の状態で動作するように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第 1 の信号がアサートされた後に第 2 の信号がアサートされることに応答して、第 1 の状態から第 2 の状態に遷移するように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第 2 の信号の後に第 1 の信号がアサートされることに応答して、現在の状態から第 1 の状態に遷移するように構成される。

【0003】

幾つかの例において、回路が、第 1 のコンパレータと、電流感知素子と、第 2 のコンパレータと、状態機械とを含む。第 1 のコンパレータは、第 1 の出力、第 1 の入力、及び第 2 の入力を有し、第 1 の入力はパワーコンバータの出力に結合されるように適合され、第 2 の入力は電圧ランプ信号を受信するように構成される。電流感知素子は電流感知入力及び電流感知出力を有し、電流感知入力は、パワーコンバータに結合されるように適合される。第 2 のコンパレータは、第 2 の出力、第 3 の入力、第 4 の入力、及びブランキング入

10

20

30

40

50

力を有し、第3の入力は電流感知出力に結合され、第4の入力は電流制限閾値信号を受信するように構成され、ブランキング入力はブランキング信号を受信するように構成される。状態機械は、第1の出力及び第2の出力に結合され、第1の出力における信号及び第2の出力における信号に基づいてパワーコンバータを制御するためのPWM信号を提供するように構成される。

【0004】

幾つかの例において、システムが、負荷及びスイッチングモード電源(SMPS)を含む。SMPSは、負荷に結合され、SMPSによって及ぼされる制御に基づいて、電力を負荷に切り替えるように構成されたパワーコンバータを含む。SMPSは、状態機械が第1の信号に従ってパワーコンバータの制御のために提供されるPWM信号をゲートする第1の状態で作動するように構成された状態機械を実装するように構成される。状態機械は、第2の信号に従ってPWM信号をゲートする第2の状態で作動するように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第1の信号がアサートされた後に第2の信号がアサートされることに応答して、第1の状態から第2の状態に移るように構成される。状態機械は、パワーコンバータのスイッチングサイクルにおいて第2の信号の後に第1の信号がアサートされることに応答して、現在の状態から第1の状態に移るように構成される。

10

【図面の簡単な説明】

【0005】

【図1】例示のシステムのブロック図である。

20

【0006】

【図2】状態機械の例示の状態図である。

【0007】

【図3】SMPSにおいて提供され得る信号の例示の信号図である。

【0008】

【図4】SMPSにおいて提供され得る信号の例示の信号図である。

【発明を実施するための形態】

【0009】

幾つかのデバイスアーキテクチャにおいて、スイッチモード電源(SMPS)が、負荷と並列の出力コンデンサを含むか、又はそれに結合することができる。SMPSコントローラが、調整された出力電圧を維持するために、負荷及び／又は出力コンデンサに負荷電流を供給するために、パワートランジスタをスイッチングして、エネルギー蓄積要素を有する回路構成を形成する。代替的に、本明細書には示されていないが、パワートランジスタの少なくとも幾つかがダイオードなどの受動スイッチとして実装され得る。パワートランジスタが、パワーコンバータのスイッチング状態を充電及び／又は放電する間、スイッチノード／端子を介してエネルギー蓄積インダクタに結合され得る。少なくとも幾つかの例において、エネルギー蓄積インダクタは、SMPSコントローラによって、充電スイッチング状態と放電スイッチング状態との間でスイッチングされて、インダクタ電流(例えば、エネルギー蓄積インダクタを介する電流)を負荷及び出力コンデンサに供給し、調整された出力電圧を維持する。上述のように、少なくとも幾つかの例において、パワートランジスタのうちの1つ又は複数が、受信された入力信号の特性に基づいて反応し、SMPSコントローラによって切り替えられない受動スイッチによって置換される。幾つかの例において、SMPSが、エネルギー蓄積要素を有するが出力コンデンサを有さない定電流源として動作するように構成することができる。パワーコンバータは、スイッチング状態(「オン」及び「オフ」状態など)のシーケンスを周期的に繰り返す。単一のオン／オフサイクルは、スイッチングサイクルと呼ばれることがある。

30

40

【0010】

パワートランジスタは、金属酸化物電界効果トランジスタ(MOSFET)などの電界効果トランジスタ(FET)、又は任意の他の適切なソリッドステートトランジスタデバイス(例えば、バイポーラ接合トランジスタ(BJT)など)として実装することができ

50

る。パワーコンバータは、様々なアーキテクチャのものとすることができ、各々は、とりわけ、バックブースト、及びバックブーストなどの特定の機能を有する。バックブーストコンバータが用いられる応用例に応じて、パワーコンバータの入力電圧（ V_{IN} ）及び／又は出力電圧（ V_{OUT} ）は変化し得る。これに対処するために、 $SMP S$ コントローラは、バックブーストコンバータを異なる動作モードで動作するように制御する。例えば、 V_{IN} が V_{OUT} よりも大きいことに基づいて、 $SMP S$ コントローラは、パワーコンバータをバック動作モードで動作させる。 V_{IN} が V_{OUT} 未満であることに基づいて、 $SMP S$ コントローラは、パワーコンバータをブースト動作モードで動作させる。 V_{OUT} にほぼ等しい V_{IN} に基づいて、 $SMP S$ コントローラは、パワーコンバータをバックブースト動作モードで、又はバックモードとブーストモード動作の交互サイクルで動作させる。上記の例は非排他的であり、一般に、バックブーストトポロジ又はアーキテクチャのパワーコンバータに適用される。しかしながら、上記の例の少なくとも幾つかが、特定の制御モード下で動作する、バック又はブーストなどの他のトポロジ又はアーキテクチャのパワーコンバータにも適用される。

10

20

30

40

50

【0011】

パワーコンバータの動作モードを制御するために、 $SMP S$ コントローラは、パワーコンバータの1つ又はそれ以上のパワートランジスタにゲート制御信号を提供する。パワートランジスタによって受信されるゲート制御信号は、パワートランジスタが導通状態にある（例えば、オンにされる）か、又は非導通状態にある（例えば、オフにされる）かを制御する。パワーコンバータの各状態は、導通状態にあるトランジスタと非導通状態にあるトランジスタとの特定の組み合わせを含む。パワーコンバータの動作モードを変更するために、 $SMP S$ コントローラは、トランジスタに仮定するように命令するスイッチング状態のシーケンスを改変する。少なくとも幾つかの例において、 $SMP S$ コントローラは、パワーコンバータの動作モードに基づいて、又はパワーコンバータのために、ゲート制御信号の値が決定されるように、状態機械又は他の論理を実装する。また、パワーコンバータの動作モードのままである間、 $SMP S$ コントローラは、1つ又は複数のパワートランジスタを交互にオン及びオフにするために、ゲート制御信号のうちの1つ又は複数の値を改変し得る。

【0012】

幾つかの例において、エネルギー蓄積要素が飽和し得る。例えば、エネルギー蓄積素子がインダクタである場合、インダクタを介する電流が増加するにつれてインダクタの磁束が増分的に増加しないように、エネルギー蓄積素子は飽和することがある。このようにインダクタが飽和すると、インダクタ電流が制御不能に増加する可能性が生じる。インダクタ電流の制御されない増加は次に、 $SMP S$ から V_{OUT} を受け取る負荷を損傷するか、その他の方式で悪影響を及ぼす可能性がある。また、インダクタの飽和が繰り返されると、インダクタの動作特性（その飽和点など）が変化し、インダクタを損傷又は悪影響を及ぼす可能性がある。エネルギー蓄積要素の飽和から保護するために、 $SMP S$ に電流制限を実装し得る。例えば、 $SMP S$ は、エネルギー蓄積要素の谷又はピーク感知電流限界を実装し得る。しかしながら、感知された電流制限に基づく制御は、低いデューティサイクル動作で、又は高いスイッチング周波数で動作している間など、ある種の欠点を有することがある。例えば、それぞれの動作状況において、電流を感知することと、感知された電流に基づいて制御判定を下すこととの間の遅延は、 $SMP S$ コントローラがエネルギー蓄積要素の電流をプログラムされた電流制限をオーバーシュートさせるパルス幅変調（ PWM ）信号を提供するまでの利用可能な期間よりも大きくなり得る。

【0013】

本明細書において、パワーコンバータを制御するための制御方式の種々の例について説明する。幾つかの例において、パワーコンバータは、 $SMP S$ の構成要素であり得る。制御方式は、 $SMP S$ の構成要素であってもよく又は $SMP S$ に結合されるように適合されてもよいコントローラにおいて実装され得る。例えば、コントローラは、デジタル有限状態機械などの状態機械を実装して、本記載の制御方式に従ってパワーコンバータを制御し

得る。本記載の制御方式の少なくとも幾つかの例において、2つの動作モードが定義される。第1の動作モードは通常動作モードであり、第2の動作モードは電流制限動作モードである。少なくとも幾つかの例において、状態機械は、パワーコンバータの出力電圧に基づく値を有する信号を電圧ランプ信号（V r a m p）などの基準信号と比較するPWMコンパレータから、入力信号を受信し得る。状態機械はまた、パワーコンバータのエネルギー蓄積要素の感知された電流をプログラムされた電流制限閾値と比較する電流制限コンパレータからの入力信号を受信してもよい。PWMコンパレータは、信号L O O Pを提供し得、電流制限コンパレータは、信号C U R R E N Tを提供し得、信号C U R R E N Tの各々は、本記載の目的のためにアクティブ低信号である。

【0014】

電流制限コンパレータは、ブランキング信号（B L A N K）によってゲートされ得、ブランキング信号（B L A N K）も、本記載の目的のためにアクティブ低信号である。例えば、B L A N Kがアサートされている間、電流制限コンパレータは、パワーコンバータのエネルギー蓄積要素の感知された電流の値又は電流制限閾値に関わらず、アサートされた値を有するようにC U R R E N Tを提供することを防ぐことができる。B L A N Kがアサートされる時間量を変更することによって、電流制限コンパレータは、パワーコンバータの最小オン時間に関わらず、B L A N Kのプログラムされた時間の間ブロックされ得る。プログラムされた時間は、パワーコンバータのスイッチング周波数に基づくことができ、それによって、パワーコンバータの制御のノイズ耐性を高めることなどによって、パワーコンバータの電流制限制御の精度を高める。幾つかの例において、B L A N Kのアサートが、他の回路条件をさらに考慮し得る。例えば、B L A N Kをアサートするかどうか、センサ出力、信号、様々なプログラムされた回路保護又は動作方式などに従って、少なくとも部分的に決定され得る。例えば、マイクロコントローラ又はデジタル論理デバイスなどの他の処理構成要素が、信号を受信し得、それらの受信した信号に基づいて決定された値を有するB L A N Kと、B L A N Kが用いられる特定のユースケースとを提供し得る。

【0015】

少なくとも幾つかの例において、状態機械は、パワーコンバータのスイッチングサイクルの間、L O O P及びC U R R E N Tのうちの第2のものがアサートされることに応答して、アサートされた値を有するPWM信号を提供するように構成され得る。上述の通常動作モードの間、パワーコンバータのパルスを発するために状態機械によって提供されるPWM信号が、L O O Pによってゲートされる。例えば、C U R R E N Tがアサートされ得、その後、L O O Pがアサートされる。少なくとも幾つかの例において、C U R R E N Tは、B L A N Kもアサートされている間のみアサートされ得る。通常動作モードにおいて、状態機械によって提供されるPWM信号は、L O O Pがアサートされることに基づいてアサートされ得る。また、通常動作モードで動作している間、B L A N Kは、状態機械によって提供されるPWM信号の立ち下がりエッジ（例えば、デアサート）でアサートされ得、C U R R E N Tがデアサートされることに応答してデアサートされ得る。L O O Pがアサートされた後にC U R R E N Tがアサートされると、状態機械によって提供されるPWM信号は、O C P _ R A Wのアサートに基づいてアサートされ、状態機械は現在の制限動作モードに移行し得る。電流制限動作モードにおいて、状態機械によって提供されるPWM信号は、C U R R E N Tがアサートされることに基づいてアサートされ得る。また、電流制限動作モードで動作している間、B L A N Kがアサートされる時間量は、プログラムされた時間量の間、O C P _ B L A N Kがアサートされることを防止するようにプログラム可能であり得る。C U R R E N Tがアサートされた後にL O O Pがアサートされると、状態機械によって提供されるPWM信号は、L O O Pのアサートに基づいて再びアサートされ、状態機械は通常の動作モードに戻り得る。少なくとも幾つかの例において、B L A N Kのプログラム可能性は、種々のスイッチング周波数にわたるパワーコンバータの動作を促進し、パワーコンバータの過渡性能に対する悪影響を制限しながら、C U R R E N Tに基づく正確な制御を提供する。

【0016】

図 1 は、例示のシステム 100 のブロック図を示す。少なくとも 1 つの例において、システム 100 は、コントローラ 104 とパワーコンバータ 106 とを含む S M P S 102 を含む。S M P S 102 は、パワーコンバータ 106 を介して、S M P S 102 に提供される電力を V I N として負荷 108 に切り替える。幾つかの例において、S M P S は、S M P S 102 の出力端子において負荷 108 に結合されるように適合される。幾つかの例において、パワーコンバータ 106 はバックパワーコンバータである。他の例において、パワーコンバータ 106 は、バック動作モード、ブースト動作モード、及び／又はバックブースト動作モードに従って動作し得るバックブーストパワーコンバータである。他の例において、パワーコンバータ 106 は、ブーストパワーコンバータである。本明細書の説明のためにバックパワーコンバータの実装が仮定されている。少なくとも 1 つの例において、コントローラ 104 は、P W M コンパレータ 111、電流制限コンパレータ 112、及び状態機械 114 を含むか、又はそれらに結合されるように適合される。幾つかの例において、パワーコンバータ 106 はまた、コンデンサ 115 に結合されるように適合される。コントローラ 104 は、ドライバ 116 及び電流感知素子 118 をさらに含むか、又はそれらに結合されるように適合され得る。他の例において、電流感知素子 118 は、パワーコンバータ 106 の構成要素である。パワーコンバータ 106 は、パワートランジスタ 120 と、パワートランジスタ 122 とを含み、インダクタ 124 に結合されるように適合される。本記載の S M P S 102 は、パワーコンバータ 106 に対して谷モード一定オン時間制御を実装するものとして示され、記載される。しかしながら、ピーク電流モード制御、平均電流モード制御、電圧モード制御、又は固定周波数法、可変周波数法、一定時間法（例えば、一定 T o n 又は一定 T o f f）などで実装される任意の他の適切な形態の制御など、他の制御方法も可能である。

10

20

30

40

50

【0017】

S M P S 102 の少なくとも 1 つの例は、同じ半導体ダイ上及び／又は同じ構成要素パッケージ（又は封止）内に、コントローラ 104 及びパワーコンバータ 106 の少なくとも幾つかの態様を含み、一方、他の例において、コントローラ 104 及びパワーコンバータ 106 が別々に製作され、共に結合されるように適合され得る。例えば、コントローラ 104 の少なくとも幾つかの態様は、別々に製作され、共に結合され得る。従って、ドライバ 116 を含むものとして示されているが、少なくとも 1 つの例においてコントローラ 104 は、ドライバ 116 を含まず、むしろドライバ 116 に結合されるように、適合される。同様に、コントローラ 104 に含まれるものとして示される他の構成要素が、全体的又は部分的にコントローラ 104 に結合され、コントローラ 104 と同じ半導体ダイ上及び／又は同じ構成要素パッケージに含まれないように適合され得る。同様に、（インダクタなどの）パワーコンバータ 106 に含まれるものとして本明細書で示されるか又は記載される構成要素は、全体的に又は部分的に、パワーコンバータ 106 に結合されるように適合され得、パワーコンバータ 106 と同じ半導体ダイ上に及び／又は同じ構成要素パッケージ内に含まれない場合がある。

【0018】

システム 100 の少なくとも 1 つの例示のアーキテクチャにおいて、P W M コンパレータ 111 は、第 1 の入力端子（例えば、正又は非反転入力端子）、第 2 の入力端子（例えば、負又は反転入力端子）、及び出力端子を有する。P W M コンパレータ 111 の第 1 の入力端子は、V O U T が提供されるノード 125 に結合され、P W M コンパレータ 111 の第 2 の入力端子は、V r a m p を受信するように構成され、P W M コンパレータ 111 の出力端子は、状態機械 114 に結合される。少なくとも幾つかの例において、ノード 125 は、S M P S 102 の出力端子である。少なくとも幾つかの例において、1 つ又は複数の構成要素又は回路が、ループ補償回路又は構成要素、スロープ補償回路又は構成要素など、P W M コンパレータ 111 の第 1 の入力端子とノード 125 との間に結合される。電流制限コンパレータ 112 は、第 1 の入力端子（例えば、正又は非反転入力端子）と、第 2 の入力端子（例えば、負又は反転入力端子）と、出力端子とを有する。電流制限コンパレータ 112 の第 1 の入力端子は、電流感知要素 118 に結合され、電流制限コンパ

レータ 112 の第 2 の入力端子は、電流制限閾値信号 (CURRENT_LIMIT として図 1 で示される) を受信するように構成され、電流制限コンパレータ 112 の出力端子は、状態機械 114 に結合される。電流制限コンパレータ 112 は、BLANK を受信するように構成された制御入力をさらに有する。状態機械 114 は、ドライバ 116 の入力端子に結合されるように適合された出力端子を有し、ドライバ 116 は、ノード 125 に結合されるように適合された出力端子を有する。コンデンサ 115 は、ノード 125 と接地との間に結合されるように適合される。パワートランジスタ 120 は、ノード 125 に結合されるように構成されたゲート端子と、VIN を受信するように構成されたドレイン端子と、ノード 126 に結合されたソース端子とを有する。パワートランジスタ 122 は、ノード 125 に結合されるように構成されたゲート端子と、接地に結合されるように構成されたドレイン端子と、ノード 126 に結合されたソース端子とを有する。インダクタ 124 は、ノード 126 とノード 125 との間に結合されるように適合される。電流感知要素 118 は、インダクタ 124 に結合されるか、又はその他の方式でインダクタ 124 の電流を感知するように適合される。少なくとも幾つかの例において、コントローラ 104、又は、コントローラ 104 の任意の 1 つ又は複数の構成要素、及び／又は電流感知要素 118 は、ノード 125 (又はノード 125 において提供される電圧に基づく PWM) において提供される電圧が電圧制御ループによって制御されるように、電圧制御ループと総称され得る。

10

20

30

40

50

【0019】

システム 100 の動作の例において、状態機械 114 は、LOOP 及び CURRENT に少なくとも部分的に基づいて状態機械 114 によって行われる判定に基づいて PWM を提供する。PWM に基づいて、ドライバ 116 は、パワートランジスタ 120 及びパワートランジスタ 122 を駆動するように構成される。例えば、PWM のアサートに応答して、ドライバ 116 はパワートランジスタ 120 を駆動して、パワートランジスタ 120 を導通させ、インダクタ 124 を通電する (energize) ために、VIN がそこから受信される電源からノード 126 に電流を導通させるように構成される。PWM がアサートされている間、ドライバ 116 はまた、パワートランジスタ 122 を駆動して、パワートランジスタ 122 をノード 126 と接地との間で非導通状態にするように構成される。PWM のデアサートに応答して、ドライバ 116 は、パワートランジスタ 120 を駆動して、パワートランジスタ 120 を、VIN が受信される電源とノード 126 との間に非導通状態にするように構成される。また、PWM がデアサートされている間、ドライバ 116 は、パワートランジスタ 122 を駆動して、パワートランジスタ 122 をノード 126 と接地との間で導通させ、インダクタ 124 を非通電する (de-energize) ように構成される。

【0020】

PWM コンパレータ 111 は、PWM コンパレータ 111 の第 1 の入力端子において、VOUT を表す信号を受信する (又は幾つかの例において VOUT を受信する)。PWM コンパレータ 111 は、VOUT を表す信号を V_{ramp} と比較する。VOUT を表す信号が V_{ramp} の値を超えない値を有することに応答して、PWM コンパレータ 111 は、アサートされた値を有するループを提供する。VOUT を表す信号が V_{ramp} の値を超える値を有することに応答して、PWM コンパレータ 111 は、デアサートされた値を有するループを提供する。電流制限コンパレータ 112 は、電流制限コンパレータ 112 の第 1 の入力端子における電流感知要素 118 から、インダクタ 124 のインダクタ電流を表す、IL として図 1 に示される信号を受信する。電流制限コンパレータ 112 は、IL を CURRENT_LIMIT と比較する。IL が、CURRENT_LIMIT を超えない値を有することに応答して、BLANK がアサートされた値を有する間、電流制限コンパレータ 112 は、アサートされた値を有する CURRENT を提供する。IL が、CURRENT_LIMIT を超える値を有することに応答して、BLANK がアサートされた値を有する間、電流制限コンパレータ 112 は、デアサートされた値を有する CURRENT を提供する。BLANK が、デアサートされた値を有することに応答して、電

流制限コンパレータ 112 は、デアサートされた値を有する CURRENT を提供する。

【0021】

少なくとも幾つかの例において、状態機械 114 は、LOOP 及び CURRENT のうちの第 2 のものが、アサートされた値を有することに対応して、アサートされた値を有する PWM を提供するように構成される。状態機械 114 の動作は、図 2 に関して以下でさらに記載される。

【0022】

図 2 は、状態機械 114 の例示の状態図 200 を示す。状態図 200 は、少なくとも幾つかの例において、図 1 の状態機械 114 の少なくとも 1 つの実装の状態及び状態遷移を表す。状態機械 114 の少なくとも幾つかの例は、通常状態 202 及び電流制限状態 204 を実装するように構成される。

10

【0023】

通常状態 202 で動作している間、状態機械 114 は、状態機械 114 が LOOP に従って PWM をゲートする通常動作モードで動作するようにパワーコンバータ 106 を制御するように構成される。例えば、通常状態 202 で動作している間、パワーコンバータ 106 の所与のスイッチングサイクルにおいて、状態機械 114 は、同じスイッチングサイクルにおいてアサートされた値を有する CURRENT を既に受信した後に、アサートされた値を有する LOOP を受信し得る。アサートされるべき LOOP 及び CURRENT のうちの第 2 のものとして LOOP を受信することに基づいて、状態機械 114 は、アサートされた値を有する PWM を提供する。通常状態 202 における動作の幾つかの例において、状態機械 114 は、アサートされるべき LOOP 及び CURRENT のうちの第 2 のものとして CURRENT を受信する。アサートされるべき LOOP 及び CURRENT のうちの第 2 のものとして CURRENT を受信することに対応して、状態機械 114 は、通常状態 202 から電流制限状態 204 に遷移する。

20

【0024】

電流制限状態 204 で動作している間、状態機械 114 は、パワーコンバータ 106 を、状態機械 114 が CURRENT に従って PWM をゲートする電流制限動作モードで動作するように制御するように構成される。例えば、電流制限状態 204 で動作している間、パワーコンバータ 106 の所与のスイッチングサイクルにおいて、状態機械 114 は、同じスイッチングサイクルにおいてアサートされた値を有する LOOP を既に受信した後に、アサートされた値を有する CURRENT を受信し得る。アサートされるべき LOOP 及び CURRENT のうちの第 2 のものとして CURRENT を受信することに基づいて、状態機械 114 は、アサートされた値を有する PWM を提供する。状態機械 114 が、アサートされるべき LOOP 及び CURRENT のうちの第 2 のものとして LOOP を受信することに対応して、状態機械 114 は、電流制限状態 204 から通常状態 202 に戻るように遷移する。

30

【0025】

図 3 は、SMPS 102 において提供され得る信号の例示の信号図 300 を示す。信号図 300 は、少なくとも幾つかの例において、PWM、BLANK、CURRENT、LOOP、IL、及び CURRENT__LIMIT を示し、各々は上記の通りである。信号図 300 は、少なくとも幾つかの例において、通常状態 202 で始まり電流制限状態 204 に遷移する状態機械 114 の動作に対応する。

40

【0026】

信号図 300 によって示されるように、通常状態 202 において、状態機械 114 は、LOOP のアサートに基づいて、パルスされた期間の間、PWM を提供する。通常状態 202 で動作している間、BLANK は、PWM のデアサート（例えば、立ち下がりエッジ）に対応してアサートされるように構成される。BLANK がアサートされている間、電流制限コンパレータ 112 によって CURRENT がアサートされることが許可される。例えば、BLANK がアサートされている間、IL が CURRENT__LIMIT 以下であることに応答して、CURRENT が、パルスされた期間の間アサートされ得る。BL

50

ANKがアサートされていない間、電流制限コンパレータ112は、アサートされた値を有するCURRENTを提供することを禁止又はブロックされる。

【0027】

信号図300によってさらに示されるように、CURRENTのアサートが、アサートされるべきLOOP及びCURRENTのうちの第2のものになるように遅延されることに応答して、状態機械114は、CURRENTのアサートに基づいてPWMを提供する。例えば、負荷108によって引き出される電流が増加することに応答して、ILも増加する。ILが増加するにつれて、CURRENTのアサートが遅延され始める。同様に、負荷108によって引き出される電流がCURRENT__LIMITよりも大きい場合、LOOPのアサートの頻度は、負荷108に一層大量のエネルギーを提供するために増加し得る。状態機械114が、CURRENTのアサートに基づいてPWMを提供することに応答して、状態機械114は、信号図300によって示されるように、通常状態202から電流制限状態204に遷移する。電流制限状態204で動作している間、BLANKがアサートされず、それによってCURRENTのアサートをブロックする時間期間が、プログラムされた値に従って変更される。プログラムされた値は、パワーコンバータ106のスイッチング周波数、PWMのデューティサイクル、SMPS102の少なくとも幾つかの構成要素を含む回路基板の基板ノイズなど、任意の適切な要因に基づいて決定され得る。

10

【0028】

少なくとも幾つかの例において、BLANKがアサートされない時間期間を改変することは、ある程度のノイズイミュニティをSMPS102に提供する。例えば、BLANKを含まないシステムでは、信号ノイズ又は他の外部の影響に起因して、ILがCURRENT__LIMITの閾値を瞬間的に越えることに応答してCURRENTがアサートされ得る。幾つかの例において、パワーコンバータ内のインダクタ124などのインダクタが高いインダクタンスを有するとき、インダクタは、小さい勾配を有する電流で通電及び非通電し得る。そのような例は、本明細書に記載されるように、BLANKの非存在下でのCURRENTの不正確なアサートの影響を受けやすい場合がある。信号ノイズから生じるCURRENTのこれらのアサートは、SMPS102が構成される値を超えてILを増加させ得、SMPS102及び／又は負荷108の構成要素を潜在的に損傷させる可能性がある。また、プログラム可能な時間量の間、CURRENTのアサートを防止することによって、状態機械114は、アサートされた値を有するPWMを提供することが防止される。少なくとも幾つかの例において、これは、SMPS102の低デューティサイクル又は高いスイッチング周波数応用例において有利である。例えば、低デューティサイクル又は高いスイッチング周波数応用例において、インダクタ124の電流の変化と、IL及びCURRENT__LIMITに基づく電流制限コンパレータ112による判定（CURRENTの値として提供される）のレンダリングとの間に遅延が存在し得る。この遅延は、電流制限コンパレータ112がその判定を行う時間までに、状態機械114が別のアサートされたPWMパルスを既に提供していることを意味し得る。しかしながら、次いで、状態機械114は、PWMがデアサートされた後にCURRENTの遅延されたアサートを受信し、LOOPがアサートされたことに応答して、パワーコンバータ106のための最小オフ時間の直後（又は直後）に、状態機械114にPWMのさらに別のアサートされたパルスを提供させることができる。これにより、パワーコンバータ106の電流が、時には大きい、CURRENT__LIMITに基づいて設定されたプログラムされた値をオーバーシュートし、潜在的にSMPS102及び／又は負荷108を損傷し得る。BLANKに従って、プログラムされた時間の間、CURRENTのアサートを防ぐことによって、このオーバーシュートを防ぐことができる。

20

30

40

【0029】

図4は、SMPS102において提供され得る信号の例示の信号図400を示す。信号図400は、少なくとも幾つかの例において、PWM、BLANK、CURRENT、LOOP、IL、及びCURRENT__LIMITを示し、各々は上記の通りである。信号

50

図 400 は、少なくとも幾つかの例において、電流制限状態 204 において始まり通常状態 202 に遷移する状態機械 114 の動作に対応する。

【0030】

信号図 400 によって示されるように、電流制限状態 204 において、状態機械 114 は、CURRENT のアサートに基づく、パルスされた時間期間の間、PWM を提供する。電流制限状態 204 で動作している間、BLANK はデアサート後、プログラムされた時間だけアサートされるように構成され、これは、CURRENT のデアサートと実質的に同時に生じる。BLANK がアサートされている間、電流制限コンパレータ 112 によって CURRENT がアサートされることが許可される。例えば、BLANK がアサートされている間、及び、IL が CURRENT_LIMMIT 以下であることに応答して、CURRENT が、パルスされた期間の間アサートされ得る。BLANK がアサートされていない間、電流制限コンパレータ 112 は、アサートされた値を有する CURRENT を提供することを禁止又はブロックされる。少なくとも幾つかの例において、そのようなブロックは、電流制限コンパレータ 112 が CURRENT の複数のアサートを実質的に立て続けに不正確に提供することを防止する。そのような不正確に提供された複数の CURRENT のアサートは、電流制限コンパレータ 112 の正確な判定（及び CURRENT のアサート）から起こり得、IL のノイズ性に起因するなどの、電流制限コンパレータ 112 の 1 つ又は複数の不正確な判定（及び CURRENT のアサート）がそれに続き得る。

10

【0031】

信号図 400 によってさらに示されるように、アサートされるべき CURRENT 及び LOOP の第 2 になるように LOOP のアサートが遅延されることに応答して、状態機械 114 は、LOOP のアサートに基づいて PWM を提供する。状態機械 114 が、LOOP のアサートに基づいて PWM を提供することに応答して、状態機械 114 は、信号図 400 によって示されるように、電流制限状態 204 から通常状態 202 に戻るように遷移する。通常状態 202 で動作している間、BLANK は、PWM のデアサート（例えば、立ち下がりエッジ）に応答してアサートされるようになり得、CURRENT のデアサートに応答してデアサートされるようになり得る。

20

【0032】

本記載において、「結合する」という用語は、本記載と一貫する機能的関係を可能にする、接続、通信、又は信号経路を包含し得る。例えば、デバイス A が或る行為を実施するためにデバイス B を制御するための信号を提供する場合、（A）第 1 の例において、デバイス A がデバイス B に直接結合されるか、又は（B）第 2 の例において、介在構成要素 C がデバイス A とデバイス B との間の機能的関係を実質的に変更しない場合にデバイス A は介在構成要素 C を介してデバイス B に間接的に結合され、従って、デバイス B は、デバイス A によって提供される制御信号を介してデバイス A によって制御される。

30

【0033】

或るタスク又は機能を実施する「ように構成される」デバイスは、その機能を実施するために、製造業者によって製造時に構成され（例えば、プログラムされ、及び／又は有線接続され）、及び／又は、その機能及び／又は他の付加的又は代替機能を実施するために、製造後にユーザによって構成可能（又は再構成可能）であり得る。こういった構成は、デバイスのファームウェア及び／又はソフトウェアプログラミングを介してもよく、ハードウェア構成要素の構築及び／又はレイアウトを介してもよく、デバイスの相互接続を介してもよく、又はそれらの組み合わせを介してもよい。

40

【0034】

特定の構成要素を含むものとして本明細書に記載される回路又はデバイスは、それらの構成要素に結合されて、記載される回路要素又はデバイスを形成するように適合され得る。例えば、1 つ又は複数の半導体素子（トランジスタなど）、1 つ又は複数の受動素子（抵抗器、コンデンサ、及び／又はインダクタなど）、及び／又は 1 つ又は複数のソース（電圧及び／又は電流源など）を含むものとして説明した構造は、単一の物理デバイス（例

50

【図 3】

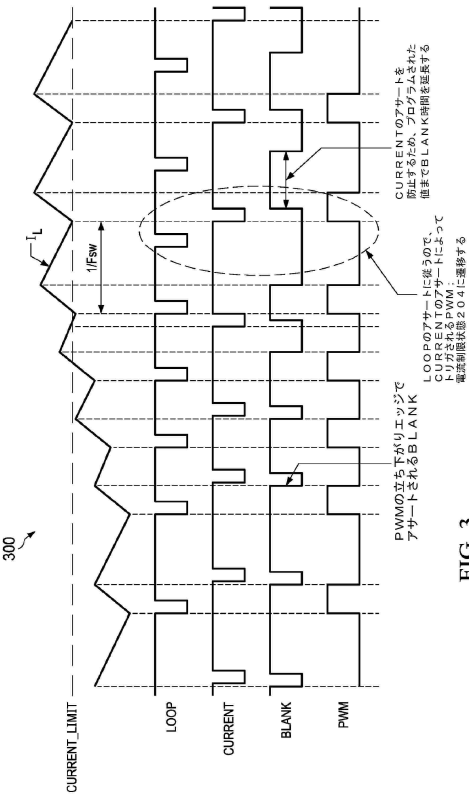


FIG. 3

【図 4】

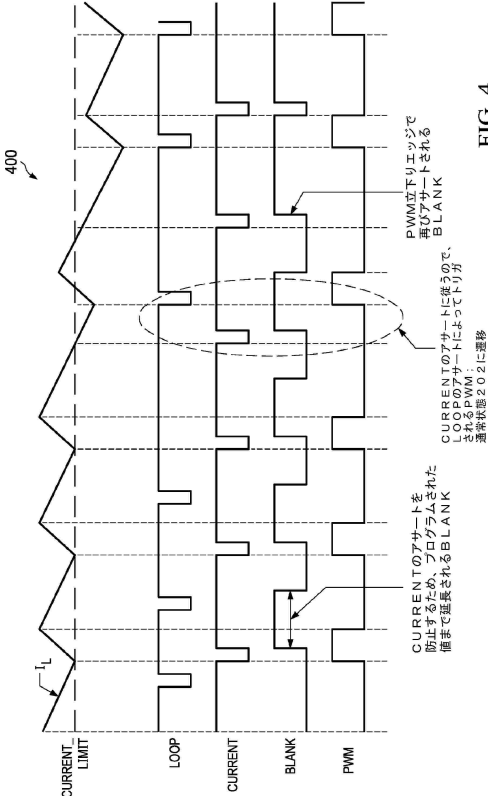


FIG. 4

10

20

30

40

50

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US 2021/065269
A. CLASSIFICATION OF SUBJECT MATTER H02M 3/156 (2006.01) According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H02M Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) PatSearch (RUPTO internal), USPTO, PAJ, Esp@cenet, DWPI, EAPATIS, PATENTSCOPE		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2020/0321872 A1 (ALPHA & OMEGA SEMICONDUCTOR CAYMAN LTD) 08.10.2020	1-20
A	US 2019/222122 A1 (APPLE INC) 18.07.2019	1-20
A	US 8686767 B1 (TEXAS INSTRUMENTS INC) 01.04.2014	1-20
☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 06 April 2022 (06.04.2022)		Date of mailing of the international search report 28 April 2022 (28.04.2022)
Name and mailing address of the ISA/RU: Federal Institute of Industrial Property, Berezhkovskaya nab., 30-1, Moscow, G-59, GSP-3, Russia, 125993 Facsimile No: (8-495) 531-63-18, (8-499) 243-33-37		Authorized officer S. Pudov Telephone No. 8 499 240 25 91

Form PCT/ISA/210 (second sheet) (July 2019)

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JO,JP,K
E,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,N
G,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,
TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

チャンドラ レイアウト, ヤムナ グッドウィル アパートメンツ, ナンバー 4

(72)発明者 マヤンク ジェイン

インド 133001 アンバラ カント, ハルヤナ, マヘシュ ナガール, アールエヌー 16

(72)発明者 ヴィクラム ガクハール

インド 560016 バンガロール, マハデヴァプラ, アウター リング ロード, エイピーテ
ィーエス, ナガルジュナ メイプル ハイツ, ディー 1202

(72)発明者 ヴィカス ラクハンパル

インド 560016 ベンガルール, マハデヴァプラ, ナラヤナプラ, サシヤ レイアウト ビ
ー, エヌシーシー アーバン アイボリー ハイツ サービス ロード, ディー 1702

(72)発明者 プリータム チャラン アナンド タデパルシ

インド 560064 バンガロール, ジャックル ポスト, アーク イェランカ ホブリ, ニア
ヴェンカテシュプラ ヴィレッジ, アディティ グリーンスケープス 20/1

(72)発明者 パミディ ラマシッダイアフ

インド 560037 ベンガルール, カルナータカ, ドッダネクンディ, イノベーティブ ア
クアフロント, ディー 406

F ターム (参考) 5H730 AS01 AS04 AS05 BB13 BB14 BB57 DD04 DD16 EE13 EE59

FD01 FD31 FG05