



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

208 550

(11)

(B1)

(51) Int. Cl.<sup>3</sup>

G 11 C 29/00

(22) Přihlášeno 06 02 79

(21) PV 810-79

(40) Zveřejněno 31 10 80

(45) Vydáno 01 08 83

[75]

Autor vynálezu

ŠINDELÁŘ Bedřich, Ing., Praha

## [54] Generátor vzorku porušení okolí paměťové buňky

1

Vynález se týká generátoru porušení okolí paměťové buňky. Pro svou funkci využívá pevné paměti jako registru slova, jehož obsahem je řízeným přepínáním zaplněná zkoušená paměť.

Doposud užívané způsoby generování vzorku porušení okolí paměťové buňky využívají programového vybavení, což vede k náročnějšímu systému.

Tyto nevýhody odstraňuje generátor podle vynálezu, jehož podstata spočívá v tom, že sestává z registru slova jehož první výstup, druhý výstup a třetí výstup jsou připojeny na první vstup, druhý vstup a třetí vstup prvního multiplexoru, přičemž čtvrtý výstup, pátý výstup a šestý výstup registru slova jsou připojeny na první vstup, druhý vstup a třetí vstup druhého multiplexoru a sedmý výstup, osmý výstup a devátý výstup registru slova jsou připojeny na první vstup, druhý vstup a třetí vstup třetího multiplexoru, přičemž výstup prvního multiplexoru je připojen na první výstup čtvrtého multiplexoru, výstup druhého multiplexoru je připojen na druhý vstup čtvrtého multiplexoru a výstup třetího multiplexoru je připojen na třetí vstup čtvrtého multiplexoru, přičemž první výstup prvního čítače je spojen s prvním ovládacím vstupem prvního multiplexoru, s prvním ovládacím vstupem druhého multiplexoru a s prvním ovládacím vstupem třetího multiplexoru, přičemž druhý výstup prvního čítače je spojen s druhým ovládacím vstupem prvního multiplexoru, s druhým ovládacím vstupem druhého multiplexoru a s druhým ovlá-

2

dacím vstupem třetího multiplexoru, přičemž první výstup druhého čítače je připojen na první ovládací vstup čtvrtého multiplexoru a druhý výstup druhého čítače je připojen na druhý vstup čtvrtého multiplexoru, přičemž hodinový vstup druhého čítače je připojen na výstup posledního bitu čítače počtu slopců zkoušené paměti, jehož hodinový vstup je připojen na hodinový vstup prvního čítače a z výstupu čtvrtého multiplexoru je odebrán vzorek.

Vynález zjednodušuje obvodové vybavení a nevyžaduje vybavení programové. Umožňuje zkoušení každé paměťové buňky vzhledem ke čtyřem sousedním buňkám úplným testem, čímž přispívá k dokonalému ověření funkce zkoušené paměti.

Na připojeném obrázku je znázorněno blokové zapojení generátoru vzorku porušení okolí paměťové buňky.

Generátor podle vynálezu sestává z registru slova 1, jehož první výstup 11, druhý výstup 12 a třetí výstup 13 jsou připojeny na první vstup 31, druhý vstup 32 a třetí vstup 33 prvního multiplexoru 3, přičemž čtvrtý výstup 14, pátý výstup 15 a šestý výstup 16 registru slova 1 jsou připojeny na první vstup 41, druhý vstup 42 a třetí vstup 43 druhého multiplexoru 4 a sedmý výstup 17, osmý výstup 18 a devátý výstup 19 registru slova 1 jsou připojeny na první vstup 51, druhý vstup 52 a třetí vstup 53 třetího multiplexoru 5, přičemž výstup 36 prvního multiplexoru 3 je připojen na první vstup 81 čtvrtého multiplexoru 8, výstup 46 druhého multiplexoru 4 je připojen na druhý

vstup 82 čtvrtého multiplexoru a výstup 56 třetího multiplexoru 5 je připojen na třetí vstup 83 čtvrtého multiplexoru 8, přičemž první výstup 22 prvního čítače 2 je spojen s prvním ovládacím vstupem 34 prvního multiplexoru 3, s prvním ovládacím vstupem 44 druhého multiplexoru 4 a s prvním ovládacím vstupem 54 třetího multiplexoru 5, přičemž druhý výstup 23 prvního čítače je spojen s druhým ovládacím vstupem 35 prvního multiplexoru, s druhým ovládacím vstupem 45 druhého multiplexoru a s druhým ovládacím vstupem 55 třetího multiplexoru, přičemž první výstup 72 druhého čítače 7 je připojen na první ovládací vstup 84 čtvrtého multiplexoru a druhý výstup 73 druhého čítače 7 je připojen na druhý vstup 85 čtvrtého multiplexoru 8, přičemž hodinový vstup 71 druhého čítače 7 je připojen na výstup 62 posledního bitu čítače 6 počtu sloupců zkoušené paměti, jehož hodinový vstup 61 je připojen na hodinový vstup 21 prvního čítače 2 a z výstupu 86 čtvrtého multiplexoru 8 je odebrán vzorek.

Generátor podle vynálezu umožňuje zkou-

šet každou buňku zkoušené paměti úplným testem vzhledem k sousedním čtyřem buňkám. Registr slova 1 obsahuje devět bitů, které jsou do paměti zaznamenávány tím způsobem, že do první řádky je střídavě zaznamenávána první trojice bitů registru slova 1, do druhé řádky je střídavě zaznamenávána druhá trojice a do třetí trojice bitů registru slova 1. Čítač 2 řídí cyklické přepínání bitů v jednotlivých trojicích, přičemž první trojice je přepínána prvním multiplexorem 3, druhá trojice druhým multiplexorem 4 a třetí trojice bitů je přepínána multiplexorem 5. Po naplnění čítače 6, který určuje počet sloupců zkoušené paměti je změněn stav čítače 7 a tím je na výstup multiplexoru 8 přiveden bit z příslušné trojice bitů registru slova 1. Pro vytvoření úplného testu porušení okolí paměťové buňky existuje 32 různých obsahů registru slova 1.

Generátor podle vynálezu může být využit ve zkušebních zařízeních servisních a výrobních služeb počítačů a zařízení používajících paměti.

#### PŘEDMĚT VYNÁLEZU

Generátor vzorku porušení okolí paměťové buňky vyznačující se tím, že sestává z registru slova (1), jehož první výstup (11), druhý výstup (12) a třetí výstup (13) jsou připojeny na první vstup (31), druhý vstup (32) a třetí vstup (33) prvního multiplexoru (3), přičemž čtvrtý výstup (14), pátý výstup (15) a šestý výstup (16) registru slova (1) jsou připojeny na první vstup (41), druhý vstup (42) a třetí vstup (43) druhého multiplexoru (4) a sedmý výstup (17), osmý výstup (18) a devátý výstup (19) registru slova (1) jsou připojeny na první vstup (51), druhý vstup (52) a třetí vstup (53) třetího multiplexoru (5), přičemž výstup (36) prvního multiplexoru (3) je připojen na první vstup (81) čtvrtého multiplexoru (8), výstup (46) druhého multiplexoru (4) je připojen na druhý vstup (82) čtvrtého multiplexoru a výstup (56) třetího multiplexoru (5) je připojen na třetí vstup (83) čtvrtého multiplexoru (8), při-

čemž první výstup (22) prvního čítače (2) je spojen s prvním ovládacím vstupem (34) prvního multiplexoru (3), s prvním ovládacím vstupem (44) druhého multiplexoru (5) a s prvním ovládacím vstupem (54) třetího multiplexoru (5), přičemž druhý výstup (23) prvního čítače je spojen s druhým ovládacím vstupem (35) prvního multiplexoru, s druhým ovládacím vstupem (45) druhého multiplexoru a s druhým ovládacím vstupem (55) třetího multiplexoru, přičemž první výstup (72) druhého čítače (7) je připojen na první ovládací vstup (84) čtvrtého multiplexoru a druhý výstup (73) druhého čítače (7) je připojen na druhý vstup (85) čtvrtého multiplexoru (8), přičemž hodinový vstup (71) druhého čítače (7) je připojen na výstup (62) posledního bitu čítače (6) počtu sloupců zkoušené paměti, jehož hodinový vstup (61) je připojen na hodinový vstup (21) prvního čítače (2).

