

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 1 月 31 日(31.01.2013)



(10) 国際公開番号

WO 2013/015209 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
- (21) 国際出願番号: PCT/JP2012/068423
- (22) 国際出願日: 2012 年 7 月 20 日(20.07.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-165114 2011 年 7 月 28 日(28.07.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中須 広明
(NAKASU, Hiroaki). 入江 健太郎(IRIE, Kentaroh).
川端 雅江(KAWABATA, Masae).
- (74) 代理人: 島田 明宏(SHIMADA, Akihiro); 〒
6340078 奈良県橿原市八木町 1 丁目 1 0 番 3 号
萬盛庵ビル 島田特許事務所 Nara (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

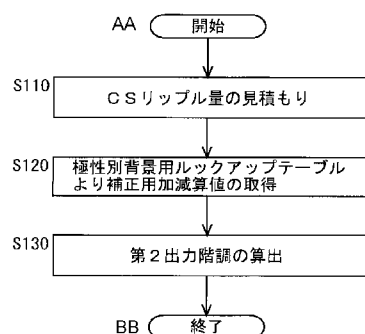
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置

【図1】



- S110 Estimate CS ripple amount
S120 Acquire addition/subtraction value for correction from by-
polarity background lookup table
S130 Calculate second output gradation
AA Start
BB End

(57) Abstract: A liquid crystal display device employing a time division scheme for improving viewing angle characteristics, wherein the occurrence of horizontal stripes on the screen is suppressed. When a first output gradation is acquired for a single line of data, the summation is calculated of the differences of "the source voltage prior to one horizontal scanning period of the horizontal scanning period in which a line to be processed is selected" and "the source voltage calculated on the basis of the first output gradation acquired by the gradation value acquiring unit" for all source bus lines (step S110). An addition/subtraction value for correction is then acquired from a by-polarity background lookup table for each pixel included in a line to be processed, on the basis of a CS ripple amount corresponding to the summation calculated in step S110 (step S120). A second output gradation is then calculated by addition/subtraction of the first output gradation and the addition/subtraction value for correction (step S130).

(57) 要約: 視野角特性を改善するために時間分割方式を採用している液晶表示装置において、画面上への横筋の発生を抑制する。1ライン分のデータについての第1出力階調が取得されると、全ソースバスラインについての「処理対象ラインが選択状態となる水平走査期間の1水平走査期間前におけるソース電圧」と「階調値

取得部によって取得された第1出力階調に基づいて求められるソース電圧」との差の総和を求める(ステップS110)。次に、ステップS110で求められた総和に対応するCSリップル量に基づいて、処理対象ラインに含まれる各絵素について、極性別背景用ルックアップテーブルより補正用加減算値を取得する(ステップS120)。次に、第1出力階調と補正用加減算値との加減算処理によって第2出力階調を求める(ステップS130)。

明 細 書

発明の名称：液晶表示装置

技術分野

[0001] 本発明は、液晶表示装置に関し、特に、視野角特性を改善するために目標輝度の表示を比較的明るい輝度の表示と比較的暗い輝度の表示とに時間的に分割して行う液晶表示装置に関する。

背景技術

[0002] 液晶表示装置に関し、従来より、視野角特性を改善するための様々な技術が提案されている。例えば、「1つの絵素を複数（典型的には2個）のサブ絵素によって構成し、それら複数のサブ絵素の輝度が互いに異なる輝度となるように液晶を駆動する」という方式（以下、「空間分割方式」という。）や「各絵素での表示に関し、単位期間（1画面分の画像を表示する期間）を比較的明るい輝度の表示（以下、「明表示」という。）を行う期間と比較的暗い輝度の表示（以下、「暗表示」という。）を行う期間とに分割することによって所望の輝度の表示を行う」という方式（以下、「時間分割方式」という。）が、視野角特性を改善するための技術として知られている。

[0003] 図13は、空間分割方式を採用する液晶表示装置において1つの絵素を形成する部分（以下、「絵素部」という。）の構成を示す回路図である。図13に示すように、絵素部80は、2個のサブ絵素部（第1サブ絵素部PIX81および第2サブ絵素部PIX82）によって構成されている。双方のサブ絵素部（PIX81, PIX82）は、ゲートバスライン（走査信号線）GLにゲート電極が接続されるとともにソースバスライン（映像信号線）SLにソース電極が接続された薄膜トランジスタ（T81, T82）と、その薄膜トランジスタ（T81, T82）のドレイン電極に接続された画素電極（E81, E82）と、画素電極（E81, E82）と共通電極ECとによって形成される液晶容量（C1c81, C1c82）と、画素電極（E81, E82）とCSバスライン（補助容量配線）（CSL81, CSL82）

とによって形成される補助容量 (C_{cs81} , C_{cs82}) とを備えている。なお、液晶容量と補助容量とによって画素容量が形成され、共通電極 EC には、一定の電圧 V_{COM} が与えられている。このような構成において、ゲートバスライン GL が選択状態にされると、薄膜トランジスタ $T81$, $T82$ がオン状態となる。第1サブ絵素部 $P1X81$ 内の薄膜トランジスタ $T81$ のソース電極と第2サブ絵素部 $P1X82$ 内の薄膜トランジスタ $T82$ のソース電極とは同じソースバスライン SL に接続されているので、第1サブ絵素部 $P1X81$ 内の画素電極 $E81$ の電圧と第2サブ絵素部 $P1X82$ 内の画素電極 $E82$ の電圧とは等しくなる。その後、 CS バスライン $CSL81$, $CSL82$ の一方の電圧を上昇させ、それらの他方の電圧を低下させると、画素電極 $E81$ の電圧と画素電極 $E82$ の電圧とは互いに逆方向に変動する。これにより、画素電極 $E81$ と画素電極 $E82$ とは異なる電圧となり、第1サブ絵素部 $P1X81$ と第2サブ絵素部 $P1X82$ とは異なる輝度となる。その結果、視野角特性が改善される。

[0004] 時間分割方式を採用する液晶表示装置では、1画面分の画像を表示する単位期間が例えば4つのフレームで構成される。その4つのフレームに着目すると、例えば図14に示すように各画素の表示状態が変化する。図14に示す例では、「暗表示、暗表示、明表示、明表示」というように表示状態が変化する画素もあれば、「明表示、明表示、暗表示、暗表示」というように表示状態が変化する画素もある。このようにして明表示期間と暗表示期間とを用いて目標とする輝度の表示を行うことにより、視野角特性が改善される。なお、画素単位ではなく絵素単位で表示状態が変化する場合にも、同様にして視野角特性が改善される。

[0005] 空間分割方式や時間分割方式を採用する液晶表示装置においては、電圧-透過率特性が2つの曲線(2つの VT カーブ)で表されることになる。例えば、図15で符号 $V1$ で示す電圧に対応する階調値の入力信号が与えられたとき、明表示が行われるべき画素(以下、「明画素」という。)については符号83で示す VT カーブに基づき符号 $T1$ で示す透過率が得られるように

ソース電圧が決定され、暗表示が行われるべき画素（以下、「暗画素」という。）については符号 84 で示す V T カーブに基づき符号 T2 で示す透過率が得られるようにソース電圧が決定される。入力階調（入力信号が示す階調値）と出力階調（ソース電圧の決定に直接的に用いられる階調値）との対応関係は、例えば、明画素については図 16 で符号 85 で示すような曲線で表され、暗画素については図 16 で符号 86 で示すような曲線で表される。なお、このような対応関係を示すデータは、典型的には、入力階調と明画素および暗画素の出力階調とを対応付けたルックアップテーブル（以下、「階調値変換用ルックアップテーブル」という。）に格納される。ここでは画素単位で「明」と「暗」とが配置されることを前提に説明したが、絵素単位で「明」と「暗」とが配置される場合も同様である。

[0006] 図 17 は、階調値変換用ルックアップテーブルの一例を模式的に示した図である。図 17 において、例えば符号 87 で示す行は、「入力階調が 192 であれば、明画素については出力階調を 240 とし、暗画素については出力階調を 32 とする」ということを意味している。従って、時間分割方式を採用する液晶表示装置において図 17 に示す階調値変換用ルックアップテーブルが用いられている場合、入力階調が 192 のデータが含まれていれば、当該データに対応する画素での出力階調の変化は例えば図 18 に示すようなものとなる。なお、視野角特性を改善するために上述のような時間分割方式を採用している液晶表示装置の発明が、例えば日本の特開平 7-121144 号公報に開示されている。

先行技術文献

特許文献

[0007] 特許文献1：日本の特開平 7-121144 号公報

発明の概要

発明が解決しようとする課題

[0008] ところが、時間分割方式を採用する液晶表示装置においては、画面上に横

筋が発生するという問題がある。これについて以下に説明する。なお、以下においては、同一の行に含まれる絵素の集合のことを「ライン」といい、書き込み（絵素部内の画素容量を充電すること）を行うための処理対象となっているラインのことを「処理対象ライン」という。

[0009] 液晶表示装置においては、表示部全体を用いて画像表示が行われるのではなく表示部の一部（典型的には中央部）を用いて画像表示が行われることがある。このような液晶表示装置では、例えば、図19に示すように、表示部100の中央部に画像を表示するためのウィンドウ部120が設けられ、そのウィンドウ部120の周囲に背景色を表示するための背景部110が設けられる。一般的には、背景部110には灰色や黒色などの予め決められた色が表示され、ウィンドウ部120にはユーザの要求に応じた静止画像・動画画像が表示される。このような前提の下、図20で符号88で示す領域に存在する8個の画素（2列×4行の画素）に着目する。これら8個の画素については、図21に示すように、より上方に位置する4個の画素は背景部110に含まれていて、より下方に位置する4個の画素はウィンドウ部120に含まれているものと仮定する。なお、カラー液晶表示装置の場合、1つの画素は複数の絵素で構成されている。1つの画素が赤色（R）、緑色（G）、および青色（B）の3つの絵素で構成されている例と1つの画素が黄色（Y）、赤色（R）、緑色（G）、および青色（B）の4つの絵素で構成されている例を図22に示している。以下においては、1つの画素が赤色（R）、緑色（G）、および青色（B）の3つの絵素で構成されている例に着目して説明する。

[0010] 単位期間中の任意のフレームにおける各画素の表示状態に着目すると、上下方向または左右方向に互いに隣接している2個の画素に関して、一方は明表示となっていて、他方は暗表示となっている（図21参照）。ここで、背景部110を灰色表示とし、かつ、ウィンドウ部120を緑色表示とすることを考える。なお、背景部110についての入力階調は「 $R = 64$, $G = 64$, $B = 64$ 」であって、ウィンドウ部120についての入力階調は「 $R =$

0, $G = 192$, $B = 0$ 」であると仮定する。そうすると、或るフレームにおける上記8個の画素に含まれる各絵素の出力階調は、図17に示した階調値変換用ルックアップテーブルに従えば、図23に示すようなものとなる。図23において、例えば符号89で示す絵素については、出力階調は96であって極性はプラスであるということを示している。なお、以下においては、例えば図21における第1列のうちの緑色の絵素の列のことを「列G1」という。

[0011] 次に、図23および図24を参照しつつ、背景部110への書き込み期間からウィンドウ部120への書き込み期間へと移行する際におけるソース電圧の変化について説明する。なお、ここではゲートバスラインは1行おきに選択されるものと仮定する。従って、第Nラインへの書き込みが行われた水平走査期間の次の水平走査期間には、第N+2ラインへの書き込みが行われる。図24には、列R1、列G1、列B1、列R2、列G2、列B2にそれぞれ対応して設けられているソースバスラインSLの電圧（ソース電圧）およびCSバスラインCSLの電圧の変化を示している。なお、図24では、第N+2ラインへの書き込みが開始される時点を符号t0で示している。列R1については、階調値96に相当するプラス極性用の電圧から階調値0に相当するプラス極性用の電圧へと変化する。列G1については、階調値96に相当するマイナス極性用の電圧から階調値240に相当するマイナス極性用の電圧へと変化する。列B1については、列R1と同様である。列R2については、階調値8に相当するマイナス極性用の電圧から階調値0に相当するマイナス極性用の電圧へと変化する。列G2については、階調値8に相当するプラス極性用の電圧から階調値32に相当するプラス極性用の電圧へと変化する。列B2については、列R2と同様である。以上のことから把握されるように、背景部110への書き込み期間からウィンドウ部120への書き込み期間へと移行する際、全体的にソース電圧はマイナス方向へと変化している。

[0012] ところで、1つの絵素を形成する絵素部は、図25に示すように、ゲート

バスラインGLと、ソースバスラインSLと、共通電極ECと、CSバスラインCSLと、ゲートバスラインGLにゲート電極が接続されるとともにソースバスラインSLにソース電極が接続された薄膜トランジスタ（TFT）101と、その薄膜トランジスタ101のドレイン電極に接続された画素電極102と、画素電極102と共通電極ECとによって形成される液晶容量103と、画素電極102とCSバスラインCSLとによって形成される補助容量104とによって構成されている。このような構成において、ソースバスラインSLとCSバスラインCSLとの間には、図25で符号C9で示すように寄生容量が形成される。また、上述したように、背景部110への書き込み期間からウィンドウ部120への書き込み期間へと移行する際（図24の時点t0）には、全体的にソース電圧はマイナス方向へと変化する。以上より、時点t0には、ソースバスラインSL－CSバスラインCSL間の寄生容量C9の存在に起因して、図24で符号90で示すように、CSバスラインCSLの電圧にマイナス方向のリップル（以下、「CSリップル」という。）が生じる。

- [0013] 時点t0以降、CSリップルは減衰する、すなわち、CSリップルの大きさは徐々に小さくなる。しかし、図26に示すように第N+2ラインへの書き込み期間が終了する時点t1までにCSリップルの大きさが十分に小さくなっていなければ、時点t1にはゲートバスラインGLが非選択状態となることにより薄膜トランジスタ101（図25参照）がオフ状態となるので、時点t1以降にはCSバスラインCSLの電圧の変化に伴って画素電極電圧（図26のVD（+）、VD（-））も変化する。図26に示す例では、時点t1から時点t2までの期間にCSバスラインCSLの電圧が上昇しているので、当該期間中、画素電極電圧も上昇している。このため、極性がプラスにされるべき絵素部では、本来的には符号91で示す大きさの電圧が液晶層に印加されるべきであるにもかかわらず、符号92で示す大きさの電圧が液晶層に印加される。また、極性がマイナスにされるべき絵素部では、本来的には符号93で示す大きさの電圧が液晶層に印加されるべきであるにもか

かわらず、符号 94 で示す大きさの電圧が液晶層に印加される。

[0014] また、この液晶表示装置では、ウィンドウ部 120 への書き込み期間から背景部 110 への書き込み期間へと移行する際には、全体的にソース電圧はプラス方向へと変化する。このため、図 27 に示すように、背景部 110 への書き込み期間が開始する時点 t_{10} にはプラス方向の CS リップルが生じる。この CS リップルに起因して、極性がプラスにされるべき絵素部では、本来的には符号 95 で示す大きさの電圧が液晶層に印加されるべきであるにもかかわらず、符号 96 で示す大きさの電圧が液晶層に印加される。また、極性がマイナスにされるべき絵素部では、本来的には符号 97 で示す大きさの電圧が液晶層に印加されるべきであるにもかかわらず、符号 98 で示す大きさの電圧が液晶層に印加される。

[0015] 以上のように、背景部 110 への書き込み期間からウィンドウ部 120 への書き込み期間へと移行した際やウィンドウ部 120 への書き込み期間から背景部 110 への書き込み期間へと移行した際に、本来的に液晶層に印加されるべき電圧とは異なる電圧が液晶層に印加される。その結果、図 28 に示すような横筋が画面上に現れる。

[0016] そこで本発明は、視野角特性を改善するために時間分割方式を採用している液晶表示装置において、画面上への横筋の発生を抑制することを目的とする。

課題を解決するための手段

[0017] 本発明の第 1 の局面は、映像信号を伝達するための複数の映像信号線と、前記複数の映像信号線と交差するように配設され 1 水平走査期間ずつ選択される複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応するように設けられた複数の画素電極と、前記複数の画素電極との間に補助容量を形成するために前記複数の映像信号線と交差するように配設された複数の補助容量配線とを含む表示部を備え、階調値を示す入力信号に基づいて決定される電圧が前記画素電極に与えられるように前記映像信号を前記複数の映像信号線に印加することによって前記入力信号

に基づく画像を前記表示部に表示する液晶表示装置であって、

前記入力信号に含まれる 1 水平走査期間分のデータであるラインデータ毎に該ラインデータに基づいて決定される第 1 出力階調に補正を施して、前記複数の映像信号線に印加すべき映像信号電圧に対応する第 2 出力階調を求める出力階調補正処理部を備え、

前記第 2 出力階調を求める処理が行われているラインデータに基づいて前記複数の映像信号線に前記映像信号が印加されるべき水平走査期間を処理対象水平走査期間と定義し、前記処理対象水平走査期間の 1 水平走査期間前の水平走査期間を先行水平走査期間と定義し、前記複数の映像信号線についての前記先行水平走査期間用のラインデータに基づいて求められた第 2 出力階調に対応する映像信号電圧と前記処理対象水平走査期間用のラインデータに基づいて決定される第 1 出力階調に対応する映像信号電圧との差の総和を電圧差総和と定義したとき、前記出力階調補正処理部は、前記電圧差総和に基づいて、前記第 1 出力階調に補正を施して前記第 2 出力階調を求めることを特徴とする。

[0018] 本発明の第 2 の局面は、本発明の第 1 の局面において、

前記出力階調補正処理部は、

前記ラインデータのうち前記処理対象水平走査期間に正極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第 2 出力階調を前記第 1 出力階調以上の値とし、前記電圧差総和が負の値であれば、前記第 2 出力階調を前記第 1 出力階調以下の値とし、

前記ラインデータのうち前記処理対象水平走査期間に負極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第 2 出力階調を前記第 1 出力階調以下の値とし、前記電圧差総和が負の値であれば、前記第 2 出力階調を前記第 1 出力階調以上の値とすることを特徴とする。

[0019] 本発明の第 3 の局面は、本発明の第 2 の局面において、

前記第 1 出力階調の値が等しい複数のデータが存在するとき、前記出力階調補正処理部は、該複数のデータについて、前記電圧差総和の絶対値が大きいほど、前記第 1 出力階調と前記第 2 出力階調との差を大きくすることを特徴とする。

[0020] 本発明の第 4 の局面は、本発明の第 1 の局面において、

前記画素電極に印加されるべき電圧の極性別に、前記電圧差総和に相当する値と前記第 1 出力階調との組み合わせと前記第 1 出力階調の補正に用いるための値である補正用加減算値との対応関係を格納する出力階調補正用ルックアップテーブルを更に備え、

前記出力階調補正処理部は、前記電圧差総和に相当する値と前記第 1 出力階調との組み合わせに基づいて前記出力階調補正用ルックアップテーブルより取得した補正用加減算値と前記第 1 出力階調との加減算処理で得られる値を前記第 2 出力階調とすることを特徴とする。

[0021] 本発明の第 5 の局面は、本発明の第 4 の局面において、

前記出力階調補正処理部は、前記補正用加減算値と前記第 1 出力階調との加減算処理を行う前に、前記表示部内の位置に応じて予め定められている倍率を前記補正用加減算値に乗ずることを特徴とする。

[0022] 本発明の第 6 の局面は、本発明の第 5 の局面において、

前記表示部内の位置と前記補正用加減算値の補正に用いるための倍率との対応関係を格納する倍率ルックアップテーブルを更に備え、

前記出力階調補正処理部は、各データについての前記表示部内の位置に基づいて前記倍率ルックアップテーブルより取得した倍率を前記補正用加減算値に乗ずることを特徴とする。

[0023] 本発明の第 7 の局面は、本発明の第 1 の局面において、

前記入力信号に含まれる各データが示す階調値に基づいて、前記第 1 出力階調として、比較的明るい表示を行うための明表示用第 1 出力階調と比較的暗い表示を行うための暗表示用第 1 出力階調とを求める階調値取得部を更に備え、

1 画面分の画像は複数のフレーム期間をかけて表示され、

前記入力信号に含まれる各データに着目したとき、前記複数のフレーム期間のうちの半分のフレーム期間には、前記明表示用第 1 出力階調に補正が施されることにより求められた第 2 出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加され、前記複数のフレーム期間のうちの残りの半分のフレーム期間には、前記暗表示用第 1 出力階調に補正が施されることにより求められた第 2 出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加されることを特徴とする。

[0024] 本発明の第 8 の局面は、本発明の第 1 の局面において、

前記表示部は、一定の階調値に基づく画像の表示が行われる第 1 表示部と前記第 1 表示部以外の領域であって任意の階調に基づく画像の表示が行われる第 2 表示部とからなることを特徴とする。

[0025] 本発明の第 9 の局面は、映像信号を伝達するための複数の映像信号線と、前記複数の映像信号線と交差するように配設され 1 水平走査期間ずつ選択される複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応するように設けられた複数の画素電極と、前記複数の画素電極との間に補助容量を形成するために前記複数の映像信号線と交差するように配設された複数の補助容量配線とを含む表示部を備え、階調値を示す入力信号に基づいて決定される電圧が前記画素電極に与えられるように前記映像信号を前記複数の映像信号線に印加することによって前記入力信号に基づく画像を前記表示部に表示する液晶表示装置の駆動方法であって、

前記入力信号に含まれる 1 水平走査期間分のデータであるラインデータ毎に該ラインデータに基づいて決定される第 1 出力階調に補正を施して、前記複数の映像信号線に印加すべき映像信号電圧に対応する第 2 出力階調を求める出力階調補正ステップを備え、

前記第 2 出力階調を求める処理が行われているラインデータに基づいて前記複数の映像信号線に前記映像信号が印加されるべき水平走査期間を処理対象水平走査期間と定義し、前記処理対象水平走査期間の 1 水平走査期間前の

水平走査期間を先行水平走査期間と定義したとき、前記出力階調補正ステップは、

前記複数の映像信号線についての前記先行水平走査期間用のラインデータに基づいて求められた第2出力階調に対応する映像信号電圧と前記処理対象水平走査期間用のラインデータに基づいて決定される第1出力階調に対応する映像信号電圧との差の総和を電圧差総和として求める電圧差総和算出ステップと、

前記電圧差総和に基づいて前記第2出力階調を求める第2出力階調算出ステップとを含むことを特徴とする。

[0026] 本発明の第10の局面は、本発明の第9の局面において、

前記第2出力階調算出ステップでは、

前記ラインデータのうち前記処理対象水平走査期間に正極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第2出力階調は前記第1出力階調以上の値とされ、前記電圧差総和が負の値であれば、前記第2出力階調は前記第1出力階調以下の値とされ、

前記ラインデータのうち前記処理対象水平走査期間に負極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第2出力階調は前記第1出力階調以下の値とされ、前記電圧差総和が負の値であれば、前記第2出力階調は前記第1出力階調以上の値とされることを特徴とする。

[0027] 本発明の第11の局面は、本発明の第9の局面において、

前記入力信号に含まれる各データが示す階調値に基づいて、前記第1出力階調として、比較的明るい表示を行うための明表示用第1出力階調と比較的暗い表示を行うための暗表示用第1出力階調とを求める階調値取得ステップを更に備え、

1画面分の画像は複数のフレーム期間をかけて表示され、

前記入力信号に含まれる各データに着目したとき、前記複数のフレーム期

間のうちの半分のフレーム期間には、前記明表示用第1出力階調に補正が施されることにより求められた第2出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加され、前記複数のフレーム期間のうちの残りの半分のフレーム期間には、前記暗表示用第1出力階調に補正が施されることにより求められた第2出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加されることを特徴とする。

発明の効果

[0028] 本発明の第1の局面によれば、入力信号に基づいて得られる階調値（第1出力階調）に対して補正が施されることによって、映像信号電圧を決定するための階調値（第2出力階調）が求められる。詳しくは、補正をしなかったと仮定した場合における連続する2水平走査期間の間での全ての映像信号線についての映像信号電圧の変化の総和（電圧差総和）に基づいて第1出力階調に補正が施されて第2出力階調が求められる。ここで、連続する2水平走査期間の間での全ての映像信号線についての映像信号電圧の変化の総和は、補助容量配線に生じるリップル（CSリップル）の大きさに比例している。従って、上記のように電圧差総和を考慮して補正が施されることにより、CSリップルに起因して各ラインへの書き込み期間終了後に画素電極電圧に変化が生じて、変化後の画素電極電圧が本来画素電極に印加すべき電圧に近い電圧となるようにすることが可能となる。このため、階調値を好適に補正することにより、映像信号電圧の変化に偏りがある場合に従来生じていた画面上への横筋の発生が抑制される。

[0029] 本発明の第2の局面によれば、CSリップルに起因する画素電極電圧の変化方向を予め考慮して、第1出力階調に補正が施されて第2出力階調が求められる。このため、画面上への横筋の発生が、より効果的に抑制される。

[0030] 本発明の第3の局面によれば、補正をしなかった場合に生じると予測されるCSリップルの大きさが大きいほど第1出力階調に大きな補正が施されて第2出力階調が求められる。このため、画面上への横筋の発生が、さらに効果的に抑制される。

- [0031] 本発明の第4の局面によれば、「電圧差総和に相当する値と第1出力階調との組み合わせ」と「第1出力階調の補正に用いるための値である補正用加減算値」との対応関係をルックアップテーブルに格納する構成とすることにより、回路の複雑化が防止される。
- [0032] 本発明の第5の局面によれば、表示部内の位置に応じて定められた倍率が、第2出力階調を求めるための補正用加減算値に乘ぜられる。このため、表示部内の位置によるCSリップルの減衰のスピードの違いを考慮しつつ、第2出力階調が求められる。これにより、全てのラインにおいて、より効果的に、CSリップルに起因して従来生じていた画面上への横筋の発生が抑制される。
- [0033] 本発明の第6の局面によれば、表示部内の位置と倍率との対応関係をルックアップテーブルに格納する構成とすることにより、回路の複雑化が防止される。
- [0034] 時間分割方式を採用する液晶表示装置においては、連続する2水平走査期間の間での映像信号電圧の変化に偏りが生じやすいので、CSリップルに起因する画面上への横筋が発生しやすい。しかしながら、本発明の第7の局面によれば、時間分割方式を採用する液晶表示装置において、画面上への横筋の発生が効果的に抑制される。
- [0035] 表示部の一部を用いて画像表示が行われる液晶表示装置においては、書き込みラインが例えば背景表示部から画像表示部（あるいは画像表示部から背景表示部）へと切り替わる際に映像信号電圧の変化に偏りが生じやすいので、CSリップルに起因する画面上への横筋が発生しやすい。しかしながら、本発明の第8の局面によれば、表示部の一部を用いて画像表示が行われる液晶表示装置において、画面上への横筋の発生が効果的に抑制される。
- [0036] 本発明の第9の局面によれば、本発明の第1の局面と同様の効果を液晶表示装置の駆動方法において奏することができる。
- [0037] 本発明の第10の局面によれば、本発明の第2の局面と同様の効果を液晶表示装置の駆動方法において奏することができる。

[0038] 本発明の第 11 の局面によれば、本発明の第 7 の局面と同様の効果を液晶表示装置の駆動方法において奏することができる。

図面の簡単な説明

[0039] [図1]本発明の一実施形態に係るアクティブマトリクス型の液晶表示装置における横筋補正処理の手順を示すフローチャートである。

[図2]上記実施形態において、液晶表示装置の全体構成を示すブロック図である。

[図3]上記実施形態において、CSバスラインやCS幹線について説明するための図である。

[図4]上記実施形態において、表示制御回路の構成を示すブロック図である。

[図5]上記実施形態において、階調値－電圧変換ルックアップテーブルの一構成例を示す図である。

[図6]上記実施形態において、プラス極性背景用ルックアップテーブルの一構成例を示す図である。

[図7]上記実施形態において、マイナス極性背景用ルックアップテーブルの一構成例を示す図である。

[図8]上記実施形態において、CSリップル量と1ライン分ソース電圧変化量との関係を示すグラフである。

[図9]上記実施形態における効果について説明するための信号波形図である。

[図10]上記実施形態の第1の変形例において、面内分布補正用ルックアップテーブルの一構成例を示す図である。

[図11]上記実施形態の第1の変形例において、横筋補正処理の手順を示すフローチャートである。

[図12]上記実施形態の変形例において、「明」と「暗」との配置について説明するための図である。

[図13]空間分割方式を採用する液晶表示装置における絵素部の構成を示す回路図である。

[図14]時間分割方式を採用する液晶表示装置における表示状態の変化の一例

を示す図である。

[図15]空間分割方式や時間分割方式を採用する液晶表示装置における電圧－透過率特性について説明するためのグラフである。

[図16]空間分割方式や時間分割方式を採用する液晶表示装置における入力階調と出力階調との関係について説明するためのグラフである。

[図17]階調値変換用ルックアップテーブルの一例を模式的に示した図である。

[図18]時間分割方式を採用する液晶表示装置における出力階調の変化の一例を示す図である。

[図19]液晶表示装置における表示部の構成例を示す図である。

[図20]画面上への横筋の発生について説明するための図である。

[図21]画面上への横筋の発生について説明するための図である。

[図22]1つの画素が複数の絵素で構成されている例を示す図である。

[図23]画面上への横筋の発生について説明するための図である。

[図24]画面上への横筋の発生について説明するための図である。

[図25]液晶表示装置における絵素部の構成を示す回路図である。

[図26]画面上への横筋の発生について説明するための図である。

[図27]画面上への横筋の発生について説明するための図である。

[図28]画面上への横筋の発生について説明するための図である。

発明を実施するための形態

[0040] 以下、添付図面を参照しつつ、本発明の一実施形態について説明する。

[0041] <1. 全体構成および動作>

図2は、本発明の一実施形態に係るアクティブマトリクス型の液晶表示装置の全体構成を示すブロック図である。図2に示すように、この液晶表示装置は、表示部100とゲートドライバ（走査信号線駆動回路）200とソースドライバ（映像信号線駆動回路）300と補助容量配線ドライバ400と表示制御回路500とを備えている。

[0042] 表示部100には、複数本（ i 本）のゲートバスライン（走査信号線） G

$GL_1 \sim GL_i$ と、複数本(j 本)のソースバスライン(映像信号線) $SL_1 \sim SL_j$ と、ゲートバスライン $GL_1 \sim GL_i$ とソースバスライン $SL_1 \sim SL_j$ との交差点にそれぞれ対応して設けられた複数個($i \times j$ 個)の絵素部とが形成されている。上記複数個の絵素部はマトリクス状に配置されて画素アレイを構成している。

[0043] 表示部100には、また、ゲートバスライン $GL_1 \sim GL_i$ と1対1で対応するように、図3に示すように複数本(i 本)のCSバスライン(補助容量配線) $CSL_1 \sim CSL_i$ が形成されている。各CSバスラインは、ゲートバスラインと平行に延びるように配設されている。パネル基板10上の表示部100外の領域には、CSバスライン $CSL_1 \sim CSL_i$ に所望の電圧を与えるための構成要素として、CS幹線11が配設されている。各CSバスラインは、表示部100の両端近傍において、CS幹線11に接続されている。また、CS幹線11は、補助容量配線ドライバ400に接続されている。以上より、CSバスライン $CSL_1 \sim CSL_i$ と補助容量配線ドライバ400とがCS幹線11を介して接続されている。

[0044] 図25は、絵素部の構成を示す回路図である。図25に示すように、各絵素部は、ゲートバスライン GL と、ソースバスライン SL と、共通電極 EC と、CSバスライン CSL と、ゲートバスライン GL にゲート電極が接続されるとともにソースバスライン SL にソース電極が接続された薄膜トランジスタ(TFT)101と、その薄膜トランジスタ101のドレイン電極に接続された画素電極102と、画素電極102と共通電極 EC とによって形成される液晶容量103と、画素電極102とCSバスライン CSL とによって形成される補助容量104とによって構成されている。また、液晶容量103と補助容量104とによって画素容量が形成されている。このような構成において、薄膜トランジスタ101のゲート電極がゲートバスライン GL からアクティブな走査信号を受けたときに当該薄膜トランジスタ101のソース電極がソースバスライン SL から受ける映像信号に基づいて、画素容量に画素値を示す電圧が保持される。

[0045] ところで、本実施形態に係る液晶表示装置においては、視野角特性を改善するための技術として、時間分割方式が採用されている。1画面分の画像を表示する単位期間は、4つのフレームで構成されている（図14および図18を参照）。また、この液晶表示装置の動作中には、図19に示すように、表示部100の中央部に画像を表示するためのウィンドウ部120が設けられ、そのウィンドウ部120の周囲に背景色を表示するための背景部110が設けられる。また、赤色（R）、緑色（G）、および青色（B）の3つの絵素によって1つの画素が構成されているものとする。なお、本実施形態においては、背景部110によって第1表示部が実現され、ウィンドウ部120によって第2表示部が実現されている。

[0046] 次に、図2に示す構成要素の動作について説明する。表示制御回路500は、外部から送られる画像信号DATおよび水平同期信号や垂直同期信号などのタイミング信号群TGを受け取り、デジタル映像信号DVと、ゲートドライバ200の動作を制御するためのゲートスタートパルス信号GSPおよびゲートクロック信号GCKと、ソースドライバ300の動作を制御するためのソーススタートパルス信号SSP、ソースクロック信号SCK、およびラッチストロブ信号LSと、補助容量配線ドライバ400の動作を制御するためのCSバスライン制御信号SCSとを出力する。

[0047] ゲートドライバ200は、表示制御回路500から出力されるゲートスタートパルス信号GSPおよびゲートクロック信号GCKを受け取り、各ゲートバスラインに走査信号を印加する。なお、本実施形態においては、ゲートドライバ200はゲートバスラインを1行おきに選択する。すなわち、「1ライン目、3ライン目、・・・、 $i-3$ ライン目、 $i-1$ ライン目、2ライン目、4ライン目、・・・、 $i-2$ ライン目、 i ライン目」という順序で各ゲートバスラインが選択状態となる。ソースドライバ300は、表示制御回路500から出力されるデジタル映像信号DV、ソーススタートパルス信号SSP、ソースクロック信号SCK、およびラッチストロブ信号LSを受け取り、各ソースバスラインに駆動用映像信号を印加する。補助容量配線ド

ライバ４００は、表示制御回路５００から出力されるＣＳバスライン制御信号ＳＣＳに基づいて、ＣＳバスラインＣＳＬに印加する電圧を制御する。

[0048] 以上のようにして、ＣＳバスラインＣＳＬに印加される電圧の制御が行われつつ、各ゲートバスラインＧＬに走査信号が印加され、各ソースバスラインＳＬに駆動用映像信号が印加されることにより、外部から送られた画像信号ＤＡＴに基づく画像が表示部１００に表示される。

[0049] ＜２．表示制御回路の構成＞

図４は、本実施形態における表示制御回路５００の構成を示すブロック図である。表示制御回路５００には、インタフェース部５１と階調値取得部５２と横筋補正処理部５３とタイミングジェネレータ５４とが含まれている。階調値取得部５２には、階調値変換用ルックアップテーブル５２１が含まれている。横筋補正処理部５３には、ＣＳリップル見積もり部５３１と階調値－電圧変換ルックアップテーブル５３２と階調値補正部５３３とプラス極性背景用ルックアップテーブル５３４とマイナス極性背景用ルックアップテーブル５３５とが含まれている。

[0050] インタフェース部５１は、画像信号ＤＡＴおよびタイミング信号群ＴＧを外部から受け取り、それらを適宜階調値取得部５２およびタイミングジェネレータ５４に与える。階調値取得部５２は、階調値変換用ルックアップテーブル５２１を参照して、画像信号ＤＡＴの示す階調である入力階調に基づき、明画素用の出力階調（明表示用第１出力階調）および暗画素用の出力階調（暗表示用第１出力階調）を取得する。なお、上述したように、階調値変換用ルックアップテーブル５２１には、入力階調と明画素および暗画素の出力階調とを対応付けたデータが格納されている（図１７参照）。

[0051] 横筋補正処理部５３は、ＣＳリップルに起因する画面上への横筋の発生を抑制するために、階調値取得部５２によって取得された階調値（すなわち、階調値変換用ルックアップテーブル５２１より取得された出力階調）に補正を施し、補正後の階調値をデジタル映像信号ＤＶとして出力する。なお、以下においては、階調値取得部５２によって取得された階調値を「第１出力階

調」といい、横筋補正処理部53による補正処理によって求められる階調値を「第2出力階調」という。階調値－電圧変換ルックアップテーブル532には、階調値とソース電圧とを対応付けたデータが格納されている。図5は、階調値－電圧変換ルックアップテーブル532の一構成例を示す図である。例えば、符号71の矢印で示す行は「階調値が10であれば、極性がプラスにされるべき絵素部での書き込みのためにはソース電圧を9.11Vとし、極性がマイナスにされるべき絵素部での書き込みのためにはソース電圧を5.33Vとする。」ということを示している。CSリップル見積もり部531は、階調値－電圧変換ルックアップテーブル532を参照しつつ、各CSバスラインCSLに生じるCSリップルの大きさを見積もる。以下、CSリップルの大きさを数値で表したものを「CSリップル量」という。

[0052] プラス極性背景用ルックアップテーブル534およびマイナス極性背景用ルックアップテーブル535には、「CSリップル量と背景階調との組み合わせ」と「補正用加減算値」とを対応付けたデータが格納されている。なお、補正用加減算値とは、後述する横筋補正処理において第2出力階調を求めるための演算処理で用いられる値である。図6は、プラス極性背景用ルックアップテーブル534の一構成例を示す図である。図7は、マイナス極性背景用ルックアップテーブルの一構成例を示す図である。例えば、図6で符号72で示すデータは「CSリップル量が－7925であれば、背景階調が696の絵素については、補正用加減算値を－83とする。」ということを示している。階調値補正部533は、CSリップル見積もり部531が見積もったCSリップル量に基づいてプラス極性背景用ルックアップテーブル534およびマイナス極性背景用ルックアップテーブル535を参照して補正用加減算値を求め、当該補正用加減算値を用いて各絵素についての第2出力階調を求める。なお、CSリップル見積もり部531および階調値補正部533によって行われる詳しい処理内容については後述する。また、以下においては、プラス極性背景用ルックアップテーブル534とマイナス極性背景用ルックアップテーブル535とを合わせて「極性別背景用ルックアップテー

ブル」ともいう。

[0053] タイミングジェネレータ54は、上述のソーススタートパルス信号SSP，ソースクロック信号CLK，ラッチストロブ信号LS，ゲートスタートパルス信号GSP，ゲートクロック信号CLK，およびCSバスライン制御信号SCSを生成して、それらを出力する。

[0054] なお、本実施形態においては、横筋補正処理部53によって出力階調補正処理部が実現され、プラス極性背景用ルックアップテーブル534およびマイナス極性背景用ルックアップテーブル535によって出力階調補正用ルックアップテーブルが実現されている。

[0055] <3. 横筋補正処理>

次に、CSリップルに起因する画面上への横筋の発生を抑制するための処理である横筋補正処理について説明する。図1は、本実施形態における横筋補正処理の手順を示すフローチャートである。なお、この横筋補正処理は上述した横筋補正処理部53によって行われる。また、図1には1ライン分についての手順を示しており、液晶表示装置の動作中、ステップS110からステップS130までの処理が繰り返される。

[0056] 階調値取得部52によって1ライン分のデータ（ラインデータ）についての第1出力階調が取得されると、CSリップル見積もり部531によって、第1出力階調の取得が行われたライン（処理対象ライン）に対応して設けられているCSバスラインCSLに生じるCSリップルの大きさ（CSリップル量）の見積もりが行われる（ステップS110）。詳しくは、CSリップル見積もり部531は、まず、各ソースバスラインSLについて、「処理対象ラインが選択状態となる水平走査期間の1水平走査期間前におけるソース電圧」と「階調値取得部52によって取得された第1出力階調に基づいて求められるソース電圧」との差（以下、「ソース電圧変化量」という。）を求める。その際、CSリップル見積もり部531は、階調値取得部52によって取得された第1出力階調をソース電圧に変換するために、図5に示したような階調値－電圧変換ルックアップテーブル532を参照する。そして、C

Sリップル見積もり部531は、全てのソースバスラインSLについてのソース電圧変化量の総和を求める。以下、ソース電圧変化量の総和のことを「1ライン分ソース電圧変化量」という。なお、処理対象ラインが選択状態となる水平走査期間が処理対象水平走査期間に相当し、処理対象水平走査期間の1水平走査期間前の水平走査期間が先行水平走査期間に相当する。また、1ライン分ソース電圧変化量が電圧差総和に相当する。

[0057] 例えば、水平方向に1920個の画素が存在する液晶表示装置においてMライン目が処理対象となっている場合、1ライン分ソース電圧変化量は次のように求められる。本実施形態においては1つの画素は3つの絵素で構成され、かつ、ゲートバスラインGLは1行おきに選択状態となるので、5760本のソースバスラインSLについての「M-2ライン目への書き込みが行われる水平走査期間におけるソース電圧」と「Mライン目についての、階調値取得部52によって取得された第1出力階調に基づき階調値-電圧変換ルックアップテーブル532を参照することによって得られるソース電圧」との差の総和が1ライン分ソース電圧変化量として求められる。ここで、ソース電圧の変化量を求めるためにはM-2ライン目のデータについては補正後の電圧を参照することが原理的には正しいので、「M-2ライン目への書き込みが行われる水平走査期間におけるソース電圧」とは第2階調に基づく電圧である。なお、1ライン分ソース電圧変化量がプラスの値であれば、処理対象ラインへの書き込みが行われることによって、CSバスラインCSLの電圧が上昇するようにCSリップルが生じることになる。一方、1ライン分ソース電圧変化量がマイナスの値であれば、処理対象ラインへの書き込みが行われることによって、CSバスラインCSLの電圧が低下するようにCSリップルが生じることになる。

[0058] ところで、CSリップル量と1ライン分ソース電圧変化量とは図8に示すような比例関係にある。従って、1ライン分ソース電圧変化量に基づいて、CSバスラインCSLに生じることが予測されるCSリップル量を見積もることができる。そこで、本実施形態においては、CSリップル見積もり部5

31は、上述のようにして求めた1ライン分ソース電圧変化量よりCSリップル量を見積もっている。以上のように、ステップS110では、CSリップル見積もり部531によるCSリップル量の見積もりが行われる。

[0059] 次に、階調値補正部533によって、ステップS110で求められたCSリップル量に基づき、処理対象ラインに含まれる各絵素について、極性別背景用ルックアップテーブルより補正用加減算値が取得される（ステップS120）。補正用加減算値の取得の際、極性がプラスにされるべき絵素については、プラス極性背景用ルックアップテーブル534が参照され、極性がマイナスにされるべき絵素については、マイナス極性背景用ルックアップテーブル535が参照される。以上のように、ステップS120では、階調値補正部533による各絵素についての補正用加減算値の取得が行われる。

[0060] 次に、階調値補正部533によって、第2出力階調の算出が行われる（ステップS130）。詳しくは、階調値補正部533は、処理対象ラインに含まれる各絵素について、階調値取得部52によって取得された階調値（第1出力階調）とステップS120で取得された補正用加減算値とに基づいて、第2出力階調を算出する。例えば、階調値取得部52によって取得された階調値が15であって、ステップS120で取得された補正用加減算値が3であれば、第2出力階調は18となる。また、例えば、階調値取得部52によって取得された階調値が696であって、ステップS120で取得された補正用加減算値が-55であれば、第2出力階調は641となる。以上のように、ステップS130では、階調値補正部533による各絵素についての第2出力階調の算出が行われる。このようにして第2出力階調が算出されることによって、横筋補正処理は終了する。この横筋補正処理で求められた第2出力階調が、上述したように、デジタル映像信号DVとして表示制御回路500から出力される。

[0061] なお、図6および図7で示した極性別背景用ルックアップテーブル（プラス極性背景用ルックアップテーブル534およびマイナス極性背景用ルックアップテーブル535）ではCSリップル量を横軸としているが、1ライン

分ソース電圧変化量を横軸としても良い。上述したようにCSリップル量と1ライン分ソース電圧変化量とは比例関係にあるので、1ライン分ソース電圧変化量に相当する値を極性別背景用ルックアップテーブルの横軸とすることができる。

[0062] <4. 効果>

本実施形態によれば、視野角特性を改善するために時間分割方式を採用している液晶表示装置において、入力信号（画像信号DAT）に基づいて明画素用および暗画素用の階調値（第1出力階調）が取得された後、それら明画素用および暗画素用の階調値に対して次のように補正が施されることによって、処理対象ラインに含まれる絵素部での書き込み用のソース電圧を決定するための階調値（第2出力階調）が求められる。まず、補正が施されなかったと仮定した場合に処理対象ラインへの書き込みの際にCSバスラインCSLに生ずることが予測されるCSリップルの大きさ（CSリップル量）が見積もられる。CSリップル量の見積もりは、全ソースバスラインSLについての「処理対象ラインへの書き込みが行われる水平走査期間の1水平走査期間前におけるソース電圧」と「入力信号に基づく出力階調に対応するソース電圧」との差を全て加算することによって行われる。そして、CSリップル量の大きさに応じて、極性別背景用ルックアップテーブルに格納されている補正用加減算値を用いて出力階調に補正が施される。ここで、極性別背景用ルックアップテーブルには、次のようにデータが格納されている。

（1）CSリップル量（絶対値）が大きいほど補正用加減算値（絶対値）を大きくする。

（2）CSリップルに起因する画素電極電圧の変化が打ち消されるように、具体的には（2-1）および（2-2）のように、補正用加減算値の正負が決められている。

（2-1）極性がプラスにされるべき絵素については、CSリップル量がプラスの値であれば補正用加減算値をプラスの値とし、CSリップル量がマイナスの値であれば補正用加減算値をマイナスの値とする。

(2-2) 極性がマイナスにされるべき絵素については、CSリップル量がプラスの値であれば補正用加減算値をマイナスの値とし、CSリップル量がマイナスの値であれば補正用加減算値をプラスの値とする。

(3) VTカーブ(図15参照)の立ち上がり(変曲点)近傍に相当する背景階調についての補正用加減算値(絶対値)を比較的大きくする。

以上より、1ライン分ソース電圧変化量およびそれに基づく画素電極電圧の変化方向を考慮して出力階調に補正が施されることにより、各絵素部においてCSリップルに起因する画素電極電圧の変化が打ち消されるように、各絵素部に対応するソースバスラインSLに駆動用映像信号が印加される。このため、背景部110への書き込み期間からウィンドウ部120への書き込み期間(あるいは、ウィンドウ部120への書き込み期間から背景部110への書き込み期間)へと移行する時のように出力階調の変化が比較的大きい時でも、各絵素部において画素電極電圧は本来的に画素電極に印加されるべき電圧に近い電圧となる。その結果、極性がプラスにされるべき絵素部においても極性がマイナスにされるべき絵素部においても、本来的に液晶層に印加されるべき大きさの電圧(図9で符号73で示す大きさの電圧)が液晶層に印加される。以上より、時間分割方式を採用している液晶表示装置において従来生じていた画面上への横筋の発生が抑制される。

[0063] <5. 変形例>

以下、上記実施形態の変形例について説明する。

[0064] <5. 1 第1の変形例>

一般に、各CSバスラインCSL1~CSLiには、表示部100の一方の側に設けられた補助容量配線ドライバ400からCS幹線11を介して所望の電圧が供給される(図3参照)。このような構成のため、表示部100の上方部と表示部100の下方部とでは負荷が異なり、また、同じラインであっても表示部100の中央部と表示部100の端部とでは負荷が異なる。このため、表示部100内の位置によって、CSリップルの減衰のスピードが異なる。その結果、極性別背景用ルックアップテーブルより取得される補

正用加減算値を用いて出力階調に補正を施しても、横筋の発生を抑制する効果が小さいことがある。そこで、本変形例においては、横筋補正処理部53内に図10に示すようなルックアップテーブル（以下、「面内分布補正用ルックアップテーブル」という。）を更に備える構成とし、同じようにソース電圧が変化する場合であっても表示部100内の位置によって異なる補正量で出力階調に補正が施されるようにしている。例えば図3に示すようにCSバスラインに与える信号が表示部100の上方部から入力される場合、CSリップル量は、表示部100の上方では比較的小さくなり、表示部100の下方では比較的大きくなる。従って、表示部100の上方では、補正量は小さくて良いので、面内分布補正用ルックアップテーブルの値（補正用倍率）は小さくされ、表示部100の下方では、補正量を大きくしなければならないので面内分布補正用ルックアップテーブルの値（補正用倍率）は大きくされる。なお、面内分布補正用ルックアップテーブルによって倍率ルックアップテーブルが実現されている。

[0065] 図11は、本変形例における横筋補正処理の手順を示すフローチャートである。ステップS210では、上記実施形態におけるステップS110と同様、CSリップル量の見積もりが行われる。次に、ステップS220では、上記実施形態におけるステップS120と同様、補正用加減算値の取得が行われる。さらに、ステップS230では、階調値補正部533によって、処理対象ラインに含まれる各絵素について、面内分布補正用ルックアップテーブルより補正用倍率が取得される。そして、ステップS240では、階調値補正部533によって、ステップS220で取得された補正用加減算値とステップS230で取得された補正用倍率との積が求められる。

[0066] その後、ステップS250では、階調値取得部52によって取得された階調値（第1出力階調）とステップS240で求められた値（補正用加減算値と補正用倍率との積）とに基づいて、第2出力階調を算出する。例えば、階調値取得部52によって取得された階調値が15であって、ステップS240で求められた値が2であれば、第2出力階調は17となる。また、例えば

、階調値取得部 5 2 によって取得された階調値が 6 9 6 であって、ステップ S 2 4 0 で求められた値が - 3 5 であれば、第 2 出力階調は 6 6 1 となる。以上のように、ステップ S 2 5 0 では、階調値補正部 5 3 3 による各絵素についての第 2 出力階調の算出が行われる。

[0067] 本変形例によれば、表示部 1 0 0 内の位置による C S リップルの減衰のスピードの違いを考慮しつつ、入力信号に基づく出力階調（階調値取得部 5 2 によって取得された階調値）に補正が施されて、ソース電圧を決定するための階調値（第 2 出力階調）が求められる。このため、全てのラインにおいて、より効果的に、C S リップルに起因して従来生じていた画面上への横筋の発生が抑制される。

[0068] < 5. 2 第 2 の変形例 >

上記実施形態においては、1 つの画素は 3 つの絵素で構成されていたが、本発明はこれに限定されない。例えば、黄色（Y）、赤色（R）、緑色（G）、および青色（B）の 4 つの絵素で 1 つの画素が構成されている液晶表示装置にも本発明を適用することができる。この場合、水平方向に 1 9 2 0 個の画素が存在していて M ライン目が処理対象となっていれば、C S リップル量を見積もるために、7 6 8 0 本のソースバスライン S L についての「M - 2 ライン目への書き込みが行われる水平走査期間におけるソース電圧」と「M ライン目についての、階調値取得部 5 2 によって取得された出力階調（第 1 出力階調）に基づき階調値 - 電圧変換ルックアップテーブル 5 3 2 を参照することによって得られるソース電圧」との差の総和が 1 ライン分ソース電圧変化量として求められる。

[0069] < 5. 3 その他 >

上記実施形態においてはゲートバスライン G L は 1 行おきに選択される構成となっているが、本発明はこれに限定されない。ゲートバスライン G L が 1 行ずつ順次に選択される構成となっても、本発明を適用することができる。また、上記実施形態においては表示部 1 0 0 が背景部 1 1 0 とウィンドウ部 1 2 0 とによって構成されているが、本発明はこれに限定されない。

表示部 100 全体を用いて静止画像・動画像の表示が行われる液晶表示装置においても、本発明を適用することができる。さらに、視野角特性を改善するために時間分割方式に加えて空間分割方式をも採用している液晶表示装置においても、本発明を適用することができる。さらにまた、横筋補正処理を行うための表示制御回路 500 内の構成についても上記実施形態で示した構成（図 4 の構成）には限定されない。

[0070] また、上記実施形態においては 1 画面分の画像を表示する単位期間は 4 つのフレームで構成されているが、単位期間を構成するフレーム数は特に限定されない。さらに、上記実施形態においては、各フレームにおいて上下方向（列方向）および左右方向（行方向）の双方で 1 画素毎に明画素と暗画素とが配置されるようになっているが、本発明はこれに限定されない。上下方向および左右方向の双方で、または、上下方向および左右方向の一方で、複数画素毎に明画素と暗画素とが配置されるようになっていても良い。さらにまた、上記実施形態においては「明」と「暗」とが画素単位で配置されるようになっているが、本発明はこれに限定されず、「明」と「暗」とが絵素単位で配置されるようになっていても良い（図 12 参照）。

[0071] また、上記実施形態や変形例で説明した各種ルックアップテーブルに関し、データ値の間隔については適宜設定すれば良く、上記実施形態や変形例で説明したものには限定されない。ルックアップテーブルで設定しているデータ値とデータ値との間のデータについては、例えば特性に応じた線形補間処理や非線形処理によって計算すれば良い。

符号の説明

- [0072] 10…パネル基板
 52…階調値取得部
 53…横筋補正処理部
 100…表示部
 200…ゲートドライバ
 300…ソースドライバ

- 4 0 0…補助容量配線ドライバ
- 5 0 0…表示制御回路
- 5 3 1…C Sリップル見積もり部
- 5 3 2…階調値－電圧変換ルックアップテーブル
- 5 3 3…階調値補正部
- 5 3 4…プラス極性背景用ルックアップテーブル
- 5 3 5…マイナス極性背景用ルックアップテーブル
- C S L…C Sバスライン（補助容量配線）
- G L…ゲートバスライン（走査信号線）
- S L…ソースバスライン（映像信号線）

請求の範囲

[請求項1]

映像信号を伝達するための複数の映像信号線と、前記複数の映像信号線と交差するように配設され1水平走査期間ずつ選択される複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応するように設けられた複数の画素電極と、前記複数の画素電極との間に補助容量を形成するために前記複数の映像信号線と交差するように配設された複数の補助容量配線とを含む表示部を備え、階調値を示す入力信号に基づいて決定される電圧が前記画素電極に与えられるように前記映像信号を前記複数の映像信号線に印加することによって前記入力信号に基づく画像を前記表示部に表示する液晶表示装置であって、

前記入力信号に含まれる1水平走査期間分のデータであるラインデータ毎に該ラインデータに基づいて決定される第1出力階調に補正を施して、前記複数の映像信号線に印加すべき映像信号電圧に対応する第2出力階調を求める出力階調補正処理部を備え、

前記第2出力階調を求める処理が行われているラインデータに基づいて前記複数の映像信号線に前記映像信号が印加されるべき水平走査期間を処理対象水平走査期間と定義し、前記処理対象水平走査期間の1水平走査期間前の水平走査期間を先行水平走査期間と定義し、前記複数の映像信号線についての前記先行水平走査期間用のラインデータに基づいて求められた第2出力階調に対応する映像信号電圧と前記処理対象水平走査期間用のラインデータに基づいて決定される第1出力階調に対応する映像信号電圧との差の総和を電圧差総和と定義したとき、前記出力階調補正処理部は、前記電圧差総和に基づいて、前記第1出力階調に補正を施して前記第2出力階調を求めることを特徴とする、液晶表示装置。

[請求項2]

前記出力階調補正処理部は、

前記ラインデータのうち前記処理対象水平走査期間に正極性の電

圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第 2 出力階調を前記第 1 出力階調以上の値とし、前記電圧差総和が負の値であれば、前記第 2 出力階調を前記第 1 出力階調以下の値とし、

前記ラインデータのうち前記処理対象水平走査期間に負極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第 2 出力階調を前記第 1 出力階調以下の値とし、前記電圧差総和が負の値であれば、前記第 2 出力階調を前記第 1 出力階調以上の値とすることを特徴とする、請求項 1 に記載の液晶表示装置。

[請求項3] 前記第 1 出力階調の値が等しい複数のデータが存在するとき、前記出力階調補正処理部は、該複数のデータについて、前記電圧差総和の絶対値が大きいほど、前記第 1 出力階調と前記第 2 出力階調との差を大きくすることを特徴とする、請求項 2 に記載の液晶表示装置。

[請求項4] 前記画素電極に印加されるべき電圧の極性別に、前記電圧差総和に相当する値と前記第 1 出力階調との組み合わせと前記第 1 出力階調の補正に用いるための値である補正用加減算値との対応関係を格納する出力階調補正用ルックアップテーブルを更に備え、

前記出力階調補正処理部は、前記電圧差総和に相当する値と前記第 1 出力階調との組み合わせに基づいて前記出力階調補正用ルックアップテーブルより取得した補正用加減算値と前記第 1 出力階調との加減算処理で得られる値を前記第 2 出力階調とすることを特徴とする、請求項 1 に記載の液晶表示装置。

[請求項5] 前記出力階調補正処理部は、前記補正用加減算値と前記第 1 出力階調との加減算処理を行う前に、前記表示部内の位置に応じて予め定められている倍率を前記補正用加減算値に乗ずることを特徴とする、請求項 4 に記載の液晶表示装置。

[請求項6] 前記表示部内の位置と前記補正用加減算値の補正に用いるための倍

率との対応関係を格納する倍率ルックアップテーブルを更に備え、

前記出力階調補正処理部は、各データについての前記表示部内の位置に基づいて前記倍率ルックアップテーブルより取得した倍率を前記補正用加減算値に乗ずることを特徴とする、請求項5に記載の液晶表示装置。

[請求項7] 前記入力信号に含まれる各データが示す階調値に基づいて、前記第1出力階調として、比較的明るい表示を行うための明表示用第1出力階調と比較的暗い表示を行うための暗表示用第1出力階調とを求める階調値取得部を更に備え、

1画面分の画像は複数のフレーム期間をかけて表示され、

前記入力信号に含まれる各データに着目したとき、前記複数のフレーム期間のうちの半分のフレーム期間には、前記明表示用第1出力階調に補正が施されることにより求められた第2出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加され、前記複数のフレーム期間のうちの残りの半分のフレーム期間には、前記暗表示用第1出力階調に補正が施されることにより求められた第2出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加されることを特徴とする、請求項1に記載の液晶表示装置。

[請求項8] 前記表示部は、一定の階調値に基づく画像の表示が行われる第1表示部と前記第1表示部以外の領域であって任意の階調に基づく画像の表示が行われる第2表示部とからなることを特徴とする、請求項1に記載の液晶表示装置。

[請求項9] 映像信号を伝達するための複数の映像信号線と、前記複数の映像信号線と交差するように配設され1水平走査期間ずつ選択される複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応するように設けられた複数の画素電極と、前記複数の画素電極との間に補助容量を形成するために前記複数の映像信号線と交差するように配設された複数の補助容量配線とを含む表示部を

備え、階調値を示す入力信号に基づいて決定される電圧が前記画素電極に与えられるように前記映像信号を前記複数の映像信号線に印加することによって前記入力信号に基づく画像を前記表示部に表示する液晶表示装置の駆動方法であって、

前記入力信号に含まれる 1 水平走査期間分のデータであるラインデータ毎に該ラインデータに基づいて決定される第 1 出力階調に補正を施して、前記複数の映像信号線に印加すべき映像信号電圧に対応する第 2 出力階調を求める出力階調補正ステップを備え、

前記第 2 出力階調を求める処理が行われているラインデータに基づいて前記複数の映像信号線に前記映像信号が印加されるべき水平走査期間を処理対象水平走査期間と定義し、前記処理対象水平走査期間の 1 水平走査期間前の水平走査期間を先行水平走査期間と定義したとき、前記出力階調補正ステップは、

前記複数の映像信号線についての前記先行水平走査期間用のラインデータに基づいて求められた第 2 出力階調に対応する映像信号電圧と前記処理対象水平走査期間用のラインデータに基づいて決定される第 1 出力階調に対応する映像信号電圧との差の総和を電圧差総和として求める電圧差総和算出ステップと、

前記電圧差総和に基づいて前記第 2 出力階調を求める第 2 出力階調算出ステップとを含むことを特徴とする、駆動方法。

[請求項10]

前記第 2 出力階調算出ステップでは、

前記ラインデータのうち前記処理対象水平走査期間に正極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧差総和が正の値であれば、前記第 2 出力階調は前記第 1 出力階調以上の値とされ、前記電圧差総和が負の値であれば、前記第 2 出力階調は前記第 1 出力階調以下の値とされ、

前記ラインデータのうち前記処理対象水平走査期間に負極性の電圧が印加されるべき画素電極に対応するデータについては、前記電圧

差総和が正の値であれば、前記第 2 出力階調は前記第 1 出力階調以下の値とされ、前記電圧差総和が負の値であれば、前記第 2 出力階調は前記第 1 出力階調以上の値とされることを特徴とする、請求項 9 に記載の駆動方法。

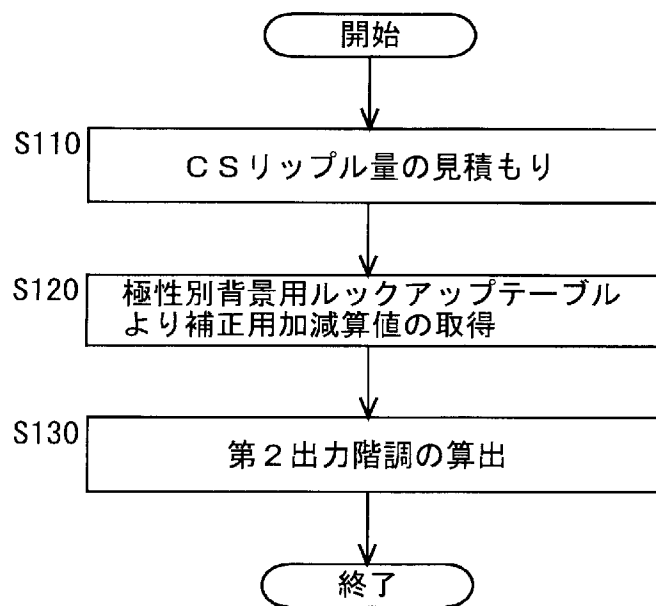
[請求項 11]

前記入力信号に含まれる各データが示す階調値に基づいて、前記第 1 出力階調として、比較的明るい表示を行うための明表示用第 1 出力階調と比較的暗い表示を行うための暗表示用第 1 出力階調とを求める階調値取得ステップを更に備え、

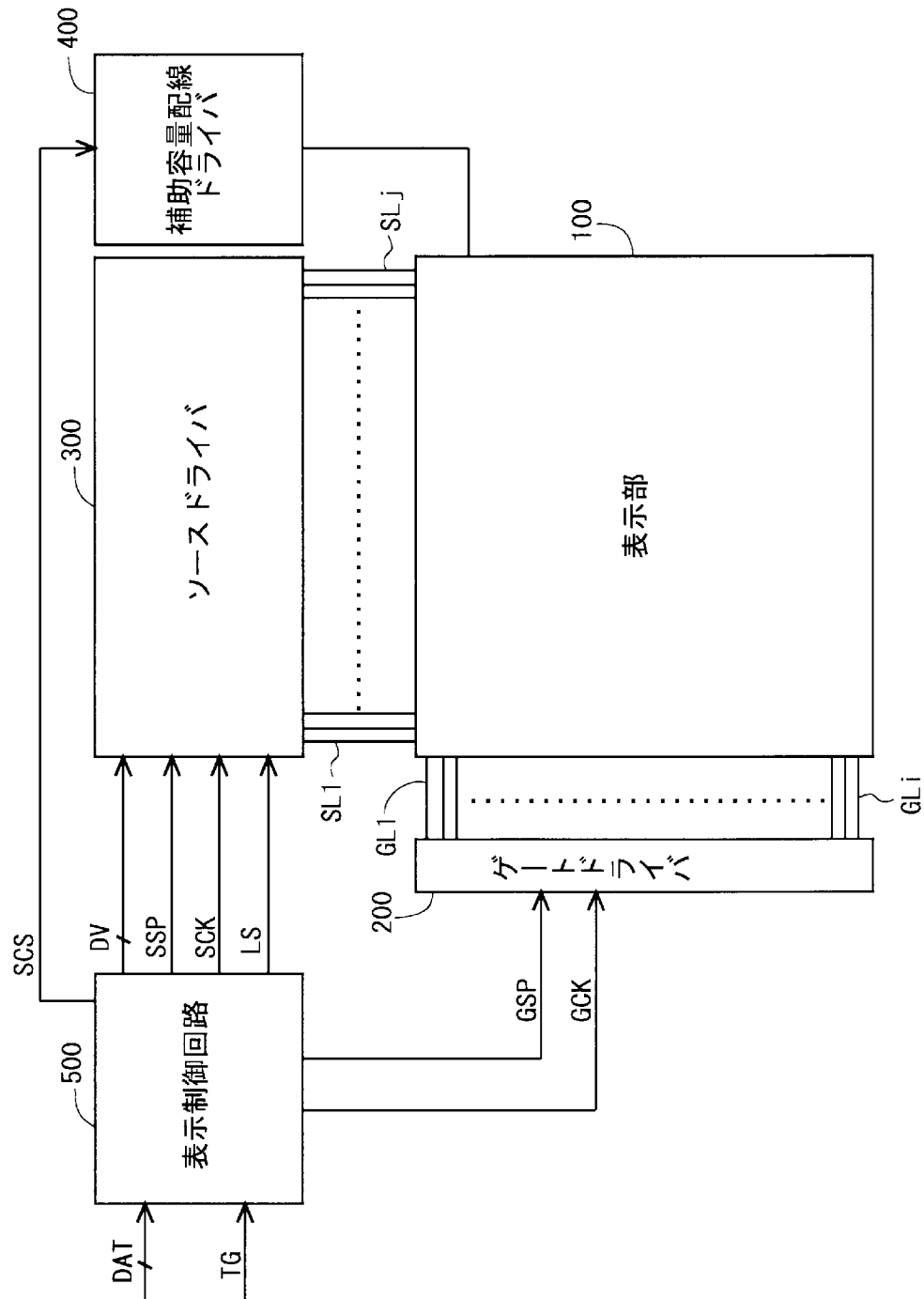
1 画面分の画像は複数のフレーム期間をかけて表示され、

前記入力信号に含まれる各データに着目したとき、前記複数のフレーム期間のうちの半分のフレーム期間には、前記明表示用第 1 出力階調に補正が施されることにより求められた第 2 出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加され、前記複数のフレーム期間のうちの残りの半分のフレーム期間には、前記暗表示用第 1 出力階調に補正が施されることにより求められた第 2 出力階調に対応する映像信号電圧が当該各データに対応する画素電極に印加されることを特徴とする、請求項 9 に記載の駆動方法。

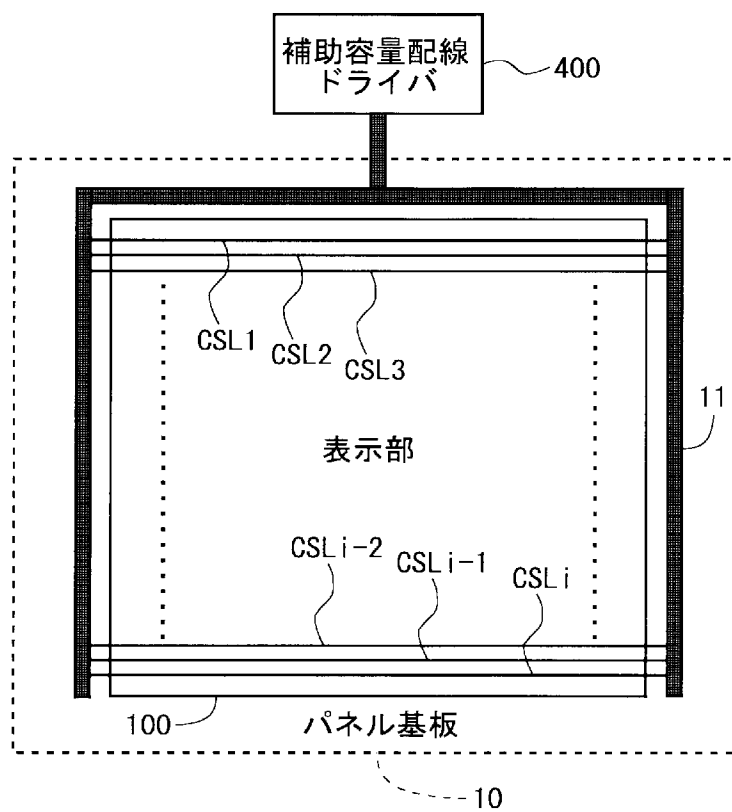
[図1]



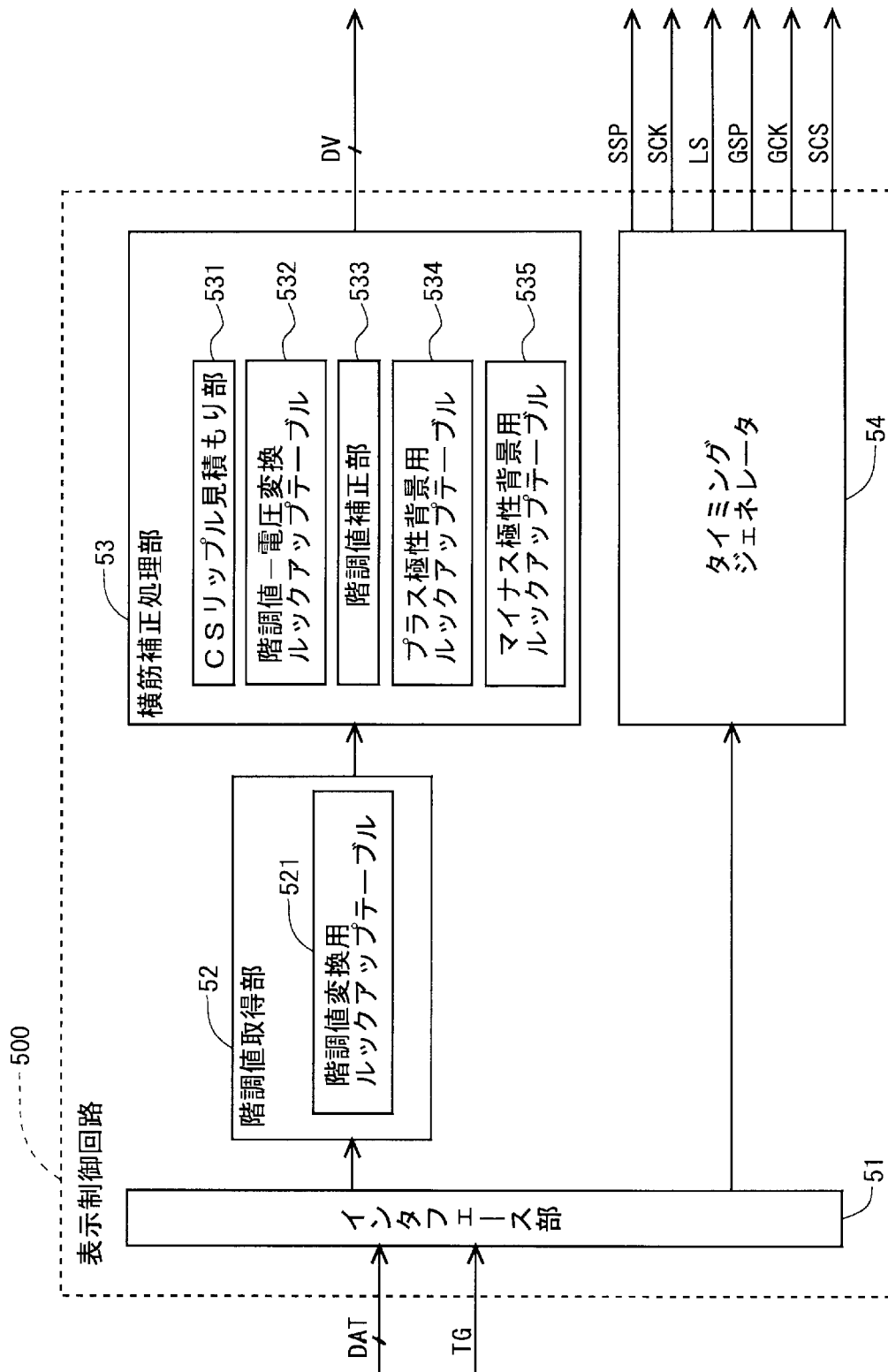
[図2]



[図3]



[図4]



[図5]

階調値	VH（プラス極性）	VL（マイナス極性）
0	7.78	6.78
1	8.12	6.41
2	8.37	6.13
3	8.55	5.94
4	8.71	5.76
5	8.85	5.62
6	8.96	5.49
7	9.03	5.42
8	9.07	5.38
9	9.09	5.35
10	9.11	5.33
11	9.13	5.31
12	9.15	5.29
13	9.17	5.27
14	9.18	5.26
15	9.19	5.24
16	9.21	5.23
17	9.22	5.21
18	9.23	5.20
19	9.24	5.19
20	9.25	5.18
⋮	⋮	⋮

← 71

[図6]

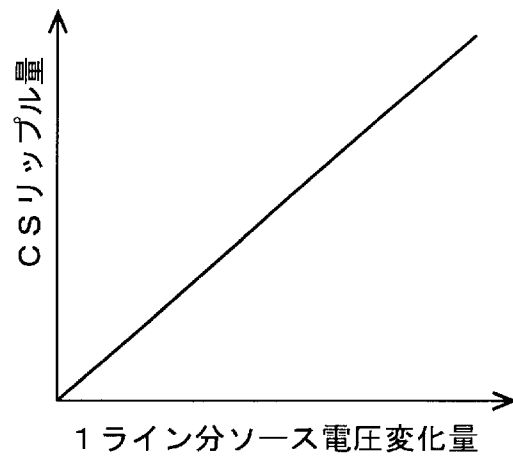
		CSリップル量																							
背景階調	0	...	-8805	-7925	-7044	-6164	-5283	-4403	-3522	-2642	-1761	-881	0	881	1761	2642	3522	4403	5283	6164	7044	7925	8805	...	
	.	...	...	...	...	...	...	...	...	...	...	...	0	0	1	1	1	2	2	2	2	3	3	...	
	15	...	-3	-3	-3	-2	-2	-1	-1	-1	0	0	0	...	...	...	...	...	...	...	...	...	...	...	
	.	...	...	...	...	...	...	...	...	...	...	...	0	...	...	...	...	...	...	...	...	...	...	...	
	262	...	...	...	...	...	...	...	...	...	...	...	0	...	...	...	...	...	...	...	...	...	...	...	
	.	...	...	...	...	...	...	...	...	...	...	...	0	7	21	25	28	35	42	49	56	63	69	...	
	596	...	-92	-83	-74	-64	-55	-45	-36	-27	-10	0	0	...	...	...	...	...	...	...	...	...	...	...	
	.	...	...	...	...	...	...	...	...	...	...	...	0	...	...	...	...	...	...	...	...	...	...	...	
	1023	...	...	...	...	...	...	...	...	...	...	...	0	...	...	...	...	...	...	...	...	...	...	...	

72

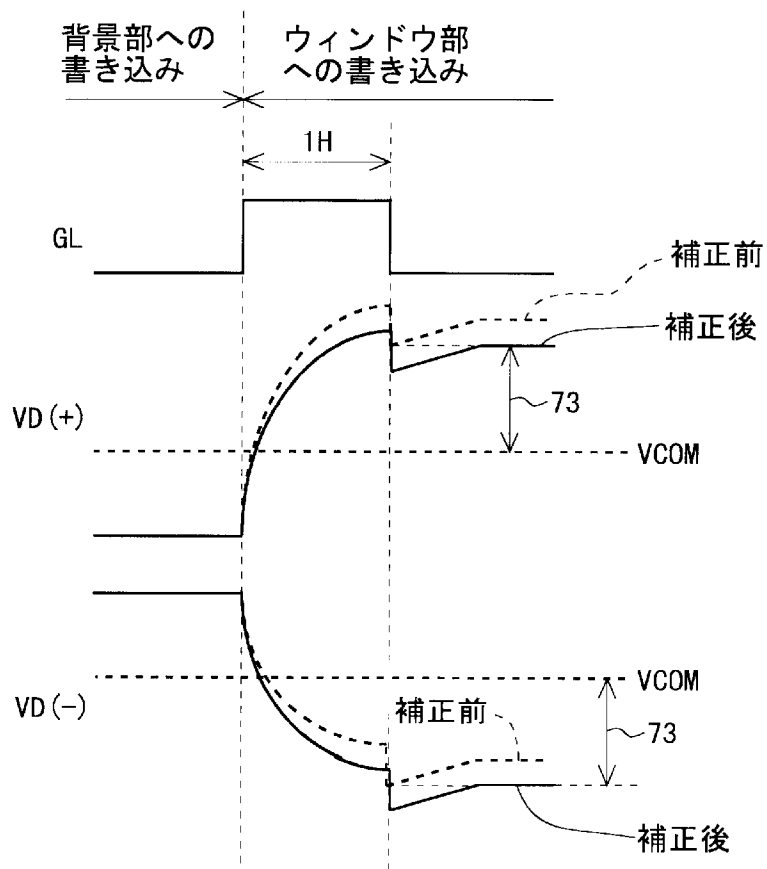
[図7]

[illegible]

[図8]



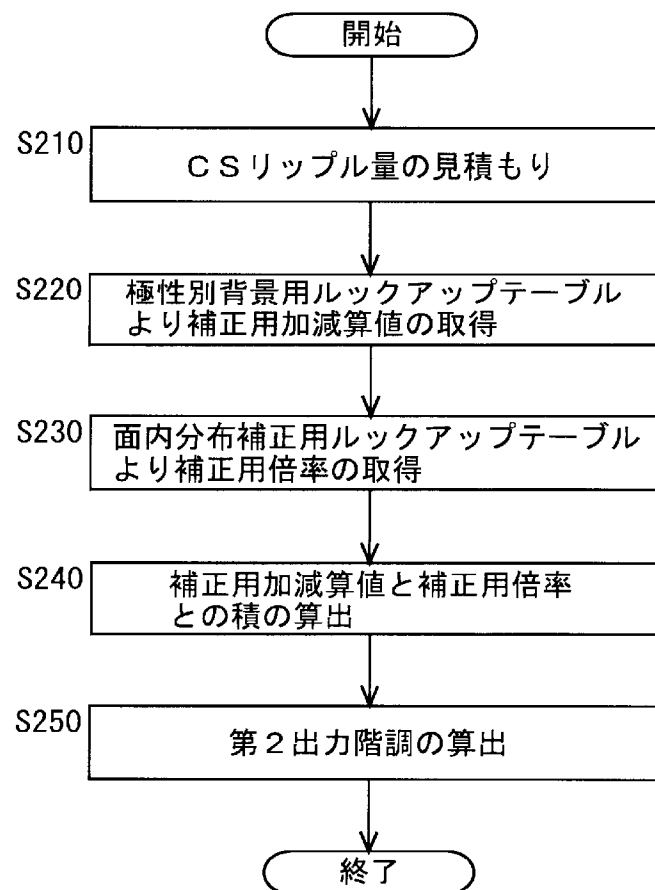
[図9]



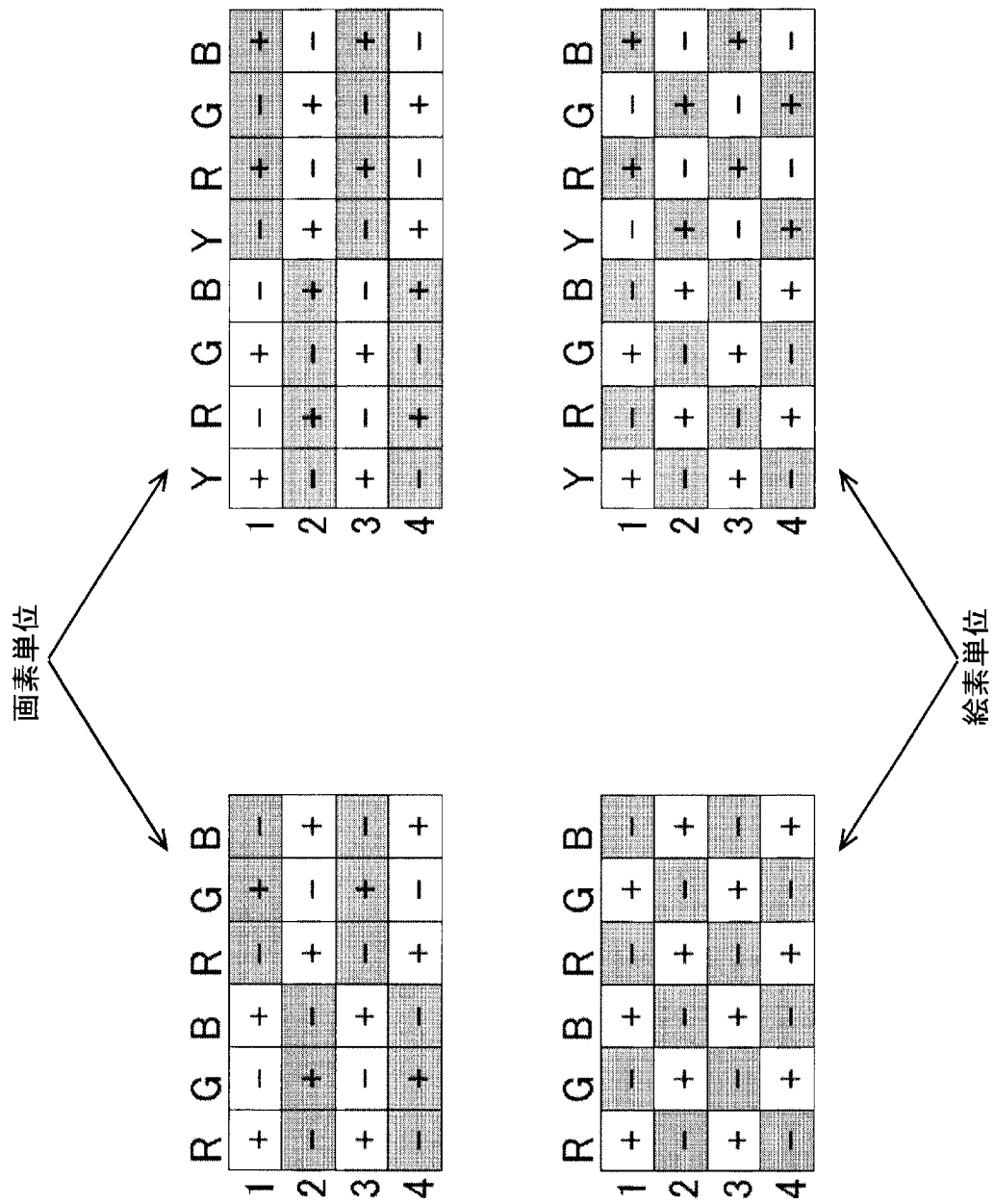
[図10]

		横座標															
		0	128	256	384	512	640	768	896	1024	1152	1280	1408	1536	1664	1792	1920
縦座標	0	0.48	0.49	0.49	0.49	0.50	0.50	0.50	0.50	0.50	0.50	0.50	0.50	0.49	0.49	0.49	0.48
	128	0.58	0.58	0.59	0.59	0.59	0.60	0.60	0.60	0.60	0.60	0.60	0.59	0.59	0.59	0.58	0.58
	256	0.67	0.68	0.69	0.69	0.69	0.70	0.70	0.70	0.70	0.70	0.70	0.69	0.69	0.69	0.68	0.67
	384	0.77	0.78	0.78	0.79	0.79	0.80	0.80	0.80	0.80	0.80	0.80	0.79	0.79	0.78	0.78	0.77
	512	0.86	0.87	0.88	0.89	0.89	0.90	0.90	0.90	0.90	0.90	0.90	0.89	0.89	0.88	0.87	0.86
	640	0.96	0.97	0.98	0.99	0.99	1.00	1.00	1.00	1.00	1.00	1.00	0.99	0.99	0.98	0.97	0.96
	768	0.99	1.00	1.01	1.01	1.02	1.02	1.03	1.03	1.03	1.03	1.02	1.02	1.01	1.01	1.00	0.99
	896	1.01	1.02	1.03	1.03	1.04	1.04	1.05	1.05	1.05	1.05	1.04	1.04	1.03	1.03	1.02	1.01
	1024	1.06	1.07	1.08	1.08	1.09	1.09	1.10	1.10	1.10	1.10	1.09	1.09	1.08	1.08	1.07	1.06
1080	1.15	1.16	1.18	1.18	1.19	1.19	1.20	1.20	1.20	1.20	1.19	1.19	1.18	1.18	1.16	1.15	

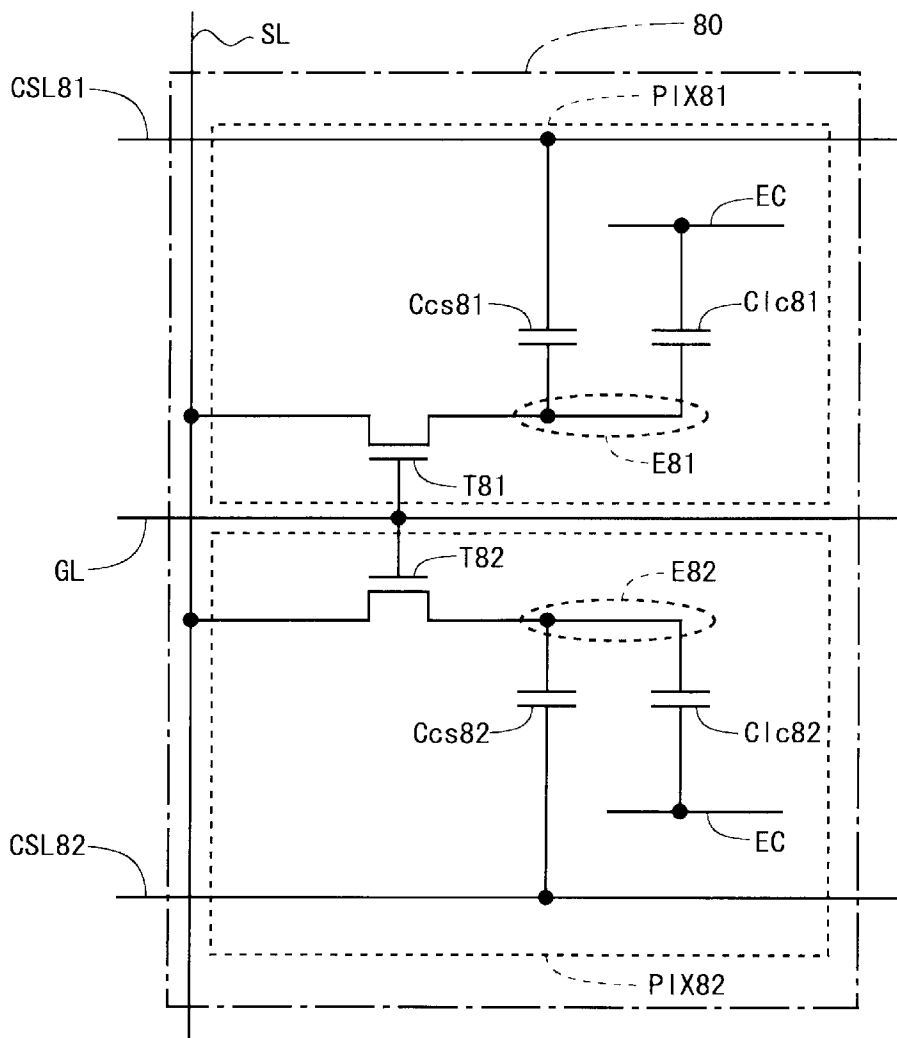
[図11]



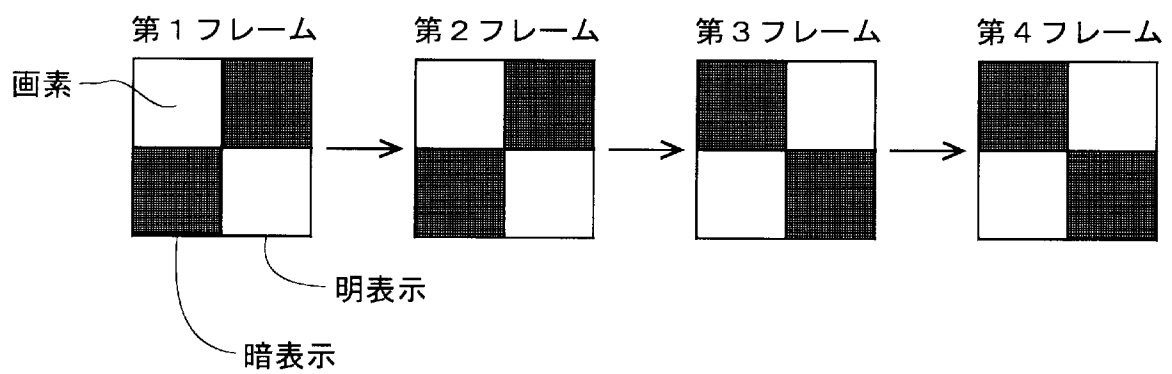
[図12]



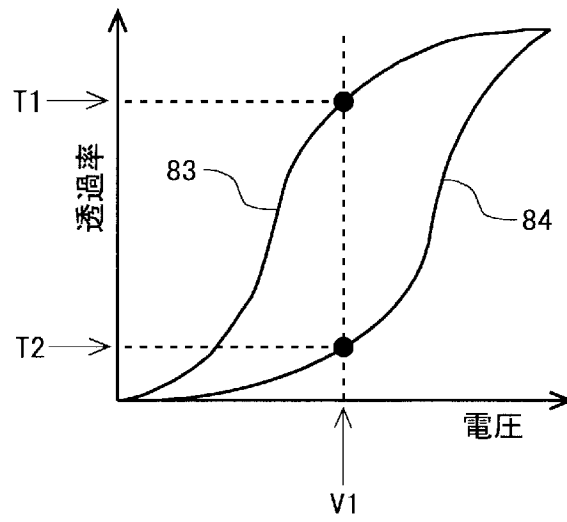
[図13]



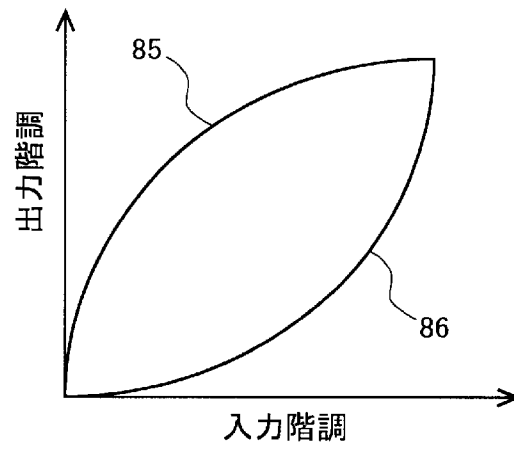
[図14]



[図15]



[図16]

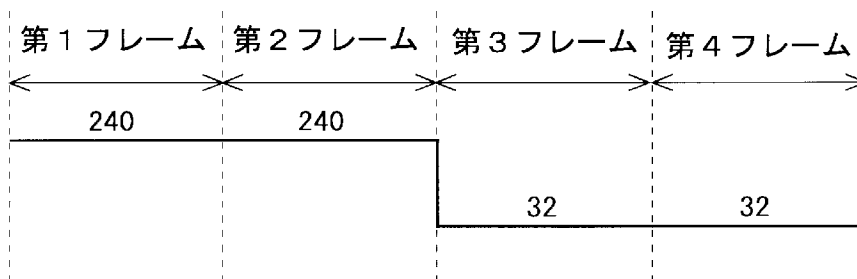


[図17]

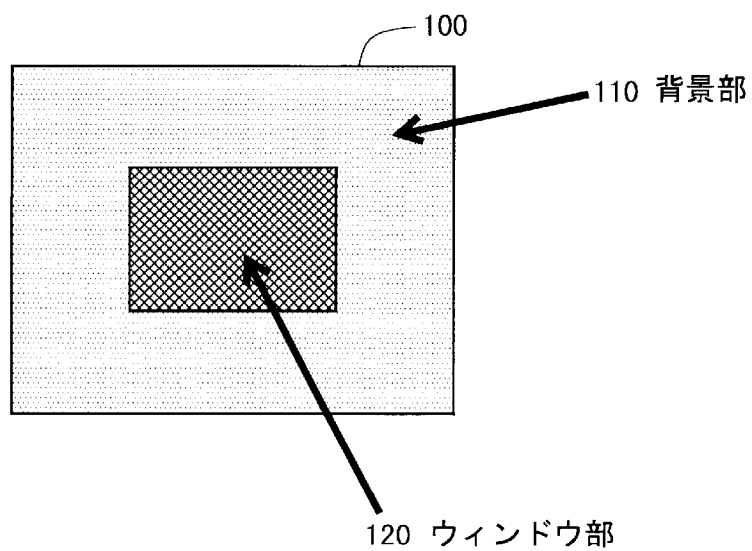
入力階調	出力階調	
	明画素	暗画素
0	0	0
⋮	⋮	⋮
64	96	8
⋮	⋮	⋮
192	240	32
⋮	⋮	⋮
255	255	255

87

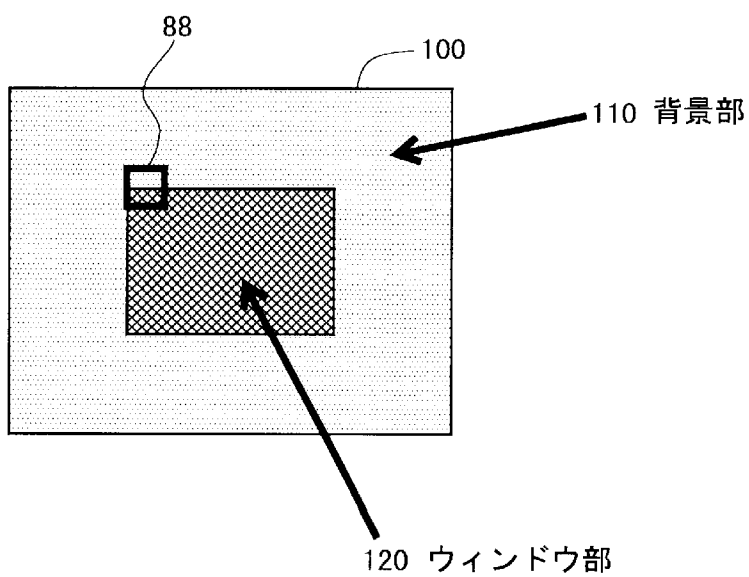
[図18]



[図19]



[図20]

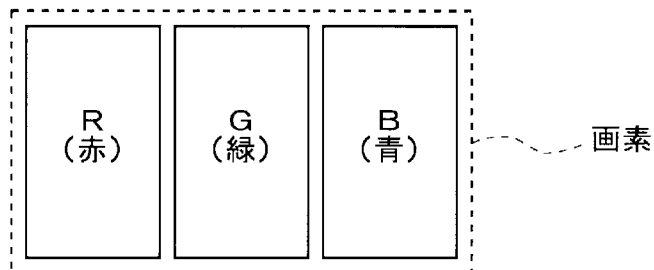


[図21]

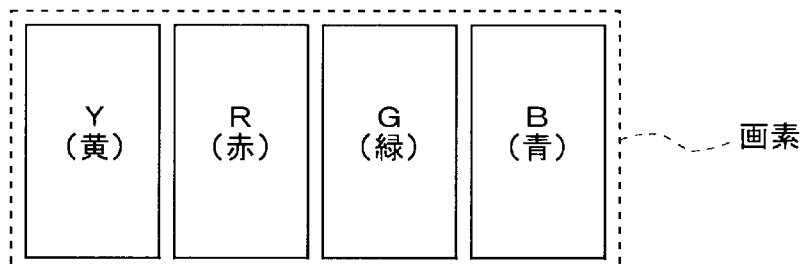


[図22]

1つの画素が3つの絵素で構成されている例



1つの画素が4つの絵素で構成されている例



[図23]

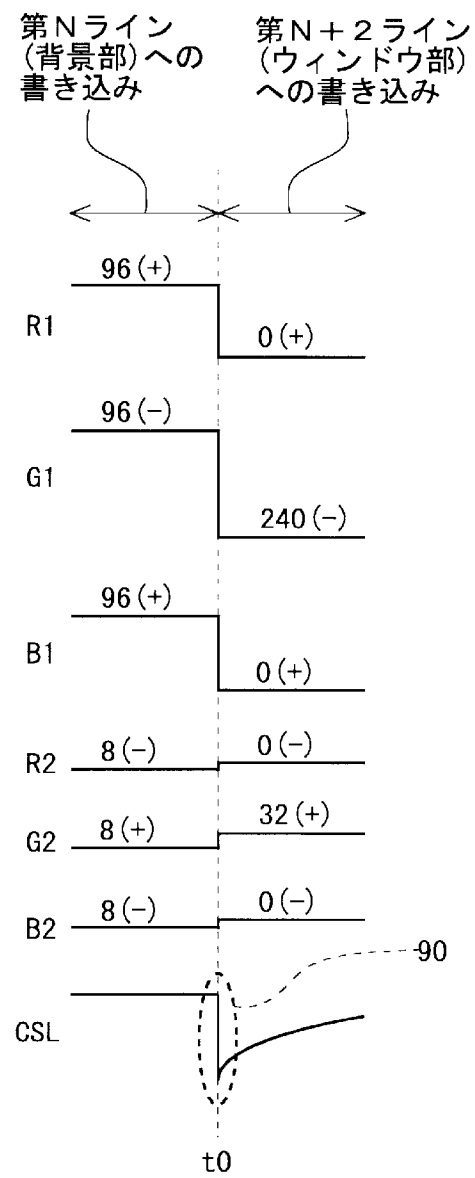
	R1	G1	B1	R2	G2	B2
第Nライン	96 +	96 -	96 +	8 -	8 +	8 -
第N+1ライン	8 -	8 +	8 -	96 +	96 -	96 +
第N+2ライン	0 +	240 -	0 +	0 -	32 +	0 -
第N+3ライン	0 -	32 +	0 -	0 +	240 -	0 +

第1列 第2列

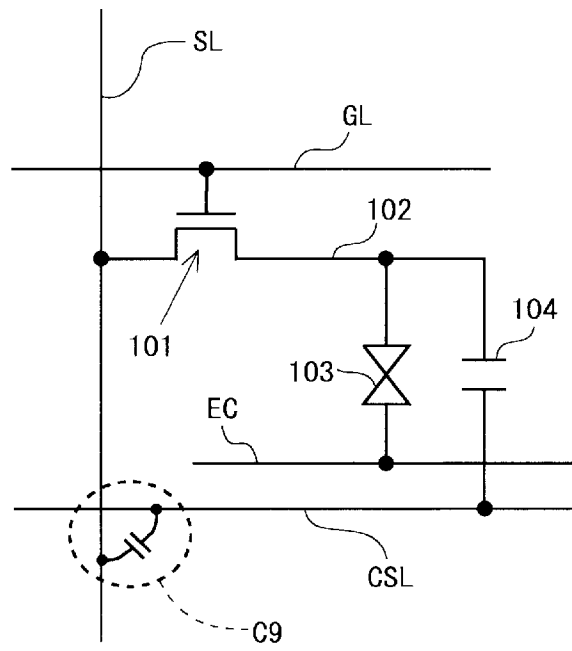
110 背景部

120 ウィンドウ部

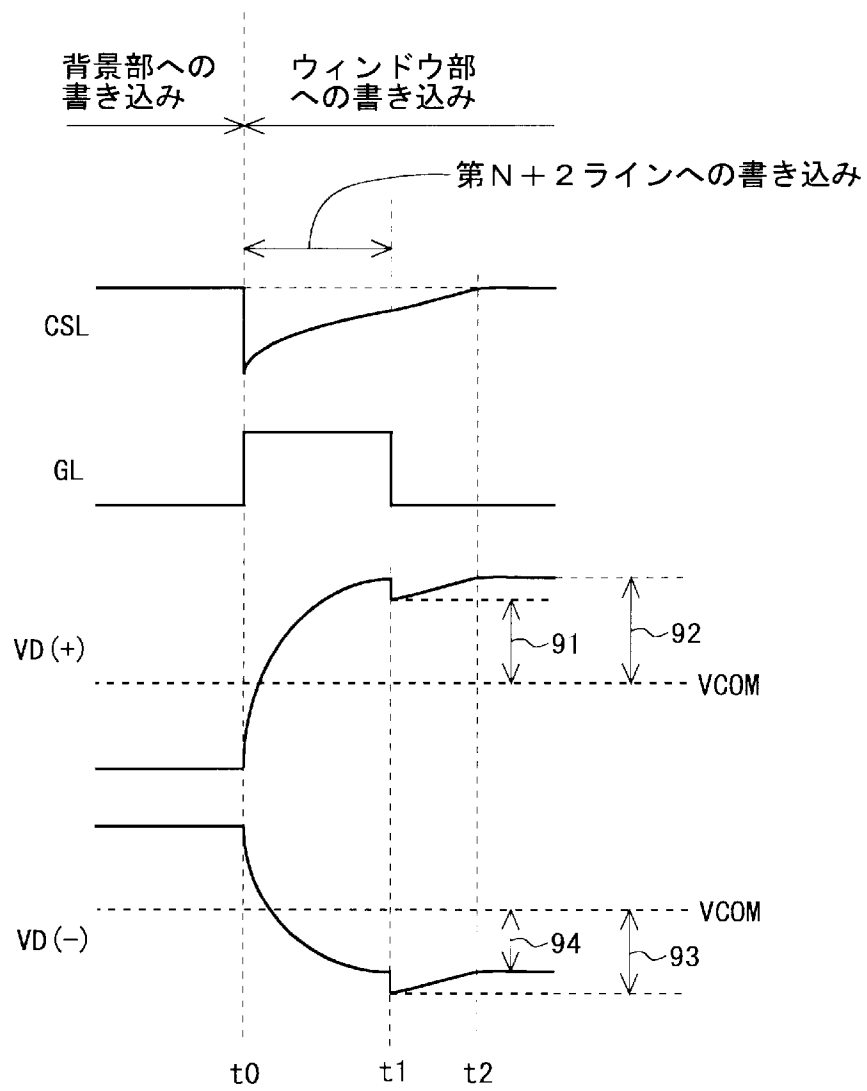
[図24]



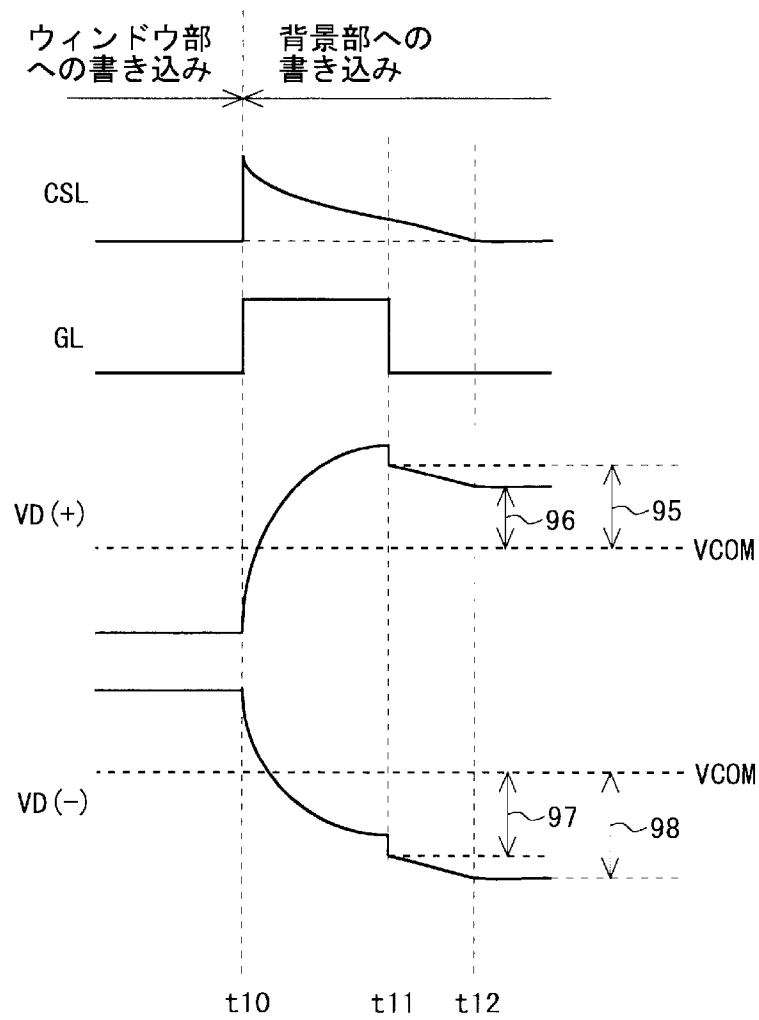
[図25]



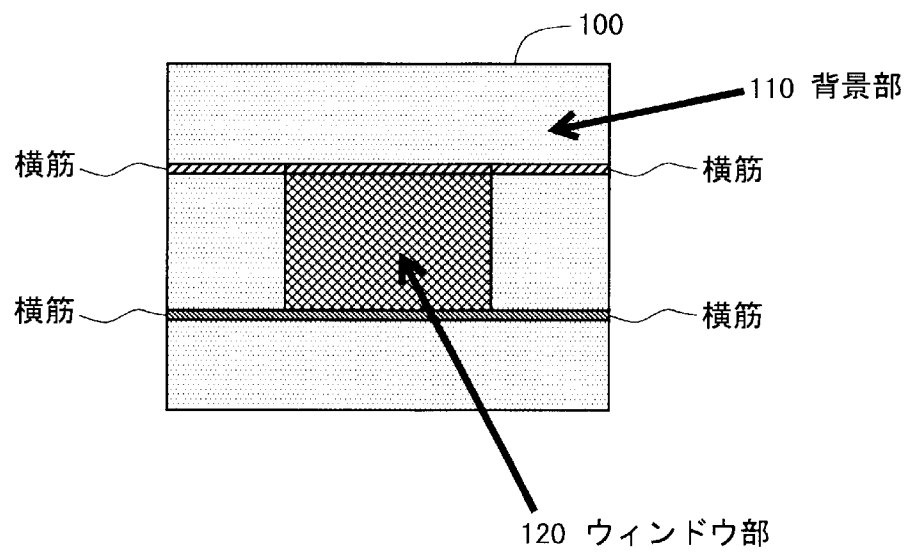
[図26]



[図27]



[図28]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/068423

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-243267 A (Sharp Corp.), 14 September 2006 (14.09.2006), paragraphs [0020] to [0052]; fig. 2 to 8 (Family: none)	1-11
A	JP 2009-180855 A (Sharp Corp.), 13 August 2009 (13.08.2009), entire text; all drawings (Family: none)	1-11
A	JP 2009-69709 A (Sony Corp.), 02 April 2009 (02.04.2009), entire text; all drawings & US 2009/0073090 A1 & CN 101482663 A & TW 200929150 A	1-11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 August, 2012 (24.08.12)Date of mailing of the international search report
04 September, 2012 (04.09.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/068423

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-123209 A (Matsushita Electric Industrial Co., Ltd.), 26 April 2002 (26.04.2002), entire text; all drawings (Family: none)	1-11
A	JP 2002-116735 A (Seiko Epson Corp.), 19 April 2002 (19.04.2002), entire text; all drawings & US 2002/0044123 A1 & TW 564385 B & KR 10-2002-0027201 A & CN 1347073 A	1-11

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G02F1/133, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-243267 A（シャープ株式会社）2006.09.14, 段落【0020】－【0052】, 図2－8（ファミリーなし）	1-11
A	JP 2009-180855 A（シャープ株式会社）2009.08.13, 全文, 全図（ファミリーなし）	1-11
A	JP 2009-69709 A（ソニー株式会社）2009.04.02, 全文, 全図 & US 2009/0073090 A1 & CN 101482663 A & TW 200929150 A	1-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 4 . 0 8 . 2 0 1 2

国際調査報告の発送日

0 4 . 0 9 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

安藤 達哉

2 G

4 0 0 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-123209 A (松下電器産業株式会社) 2002. 04. 26, 全文, 全図 (ファミリーなし)	1-11
A	JP 2002-116735 A (セイコーエプソン株式会社) 2002. 04. 19, 全文, 全図 & US 2002/0044123 A1 & TW 564385 B & KR 10-2002-0027201 A & CN 1347073 A	1-11