

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成17年12月8日(2005.12.8)

【公開番号】特開2005-302091(P2005-302091A)

【公開日】平成17年10月27日(2005.10.27)

【年通号数】公開・登録公報2005-042

【出願番号】特願2004-113440(P2004-113440)

【国際特許分類第7版】

G 1 1 C 17/12

G 1 1 C 17/00

【F I】

G 1 1 C 17/00 3 0 4 Z

G 1 1 C 17/00 A

【手続補正書】

【提出日】平成17年9月22日(2005.9.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電気的に素子特性を不可逆的に変化させることによって情報がプログラムされる記憶素子と、

不可逆的に変化させた前記記憶素子の状態を、変化していない状態と区別して検知するように構成された状態検知回路と、

前記状態検知回路の検知能力を変化させるように構成された制御回路と
を具備することを特徴とする半導体集積回路装置。

【請求項2】

前記記憶素子にプログラムすべきデータを記憶するように構成されたヒューズデータレジスタと、前記ヒューズデータレジスタ中の情報と、前記状態検知回路により前記記憶素子から読み出した情報とを比較し、比較結果が不一致であったビットを不良ビットとして個別に特定し、一致、不一致の比較結果を出力するように構成されたコンパレータとを更に具備し、

前記コンパレータで特定した不良ビットの情報に基づいて、前記記憶素子に対して再プログラムすることを特徴とする請求項1に記載の半導体集積回路装置。

【請求項3】

前記状態検知回路は、前記記憶素子の抵抗値を対応するレベルの電圧に変換し、変換された電圧を参照電圧と比較することにより、前記記憶素子の状態を検出することを特徴とする請求項1及び2のいずれか1項に記載の半導体集積回路装置。

【請求項4】

前記制御回路は、前記参照電圧を変化させることにより、前記状態検知回路の検知能力を変化させることを特徴とする請求項3に記載の半導体集積回路装置。

【請求項5】

通常の読み出し動作時に、不可逆的に変化させた記憶素子の状態を、変化していない状態と区別して検知することにより、前記記憶素子から情報が読み出される半導体集積回路装置のプログラム方法において、

電気的に素子特性を不可逆的に変化させることによって記憶素子に情報をプログラムす

るステップと、

不可逆的に変化させた前記記憶素子の状態を、前記通常の読み出し動作時の検知能力よりも検知能力を低くして、変化していない状態と区別して検知することにより、前記記憶素子から情報を読み出すステップと、

前記記憶素子にプログラムした情報と、前記記憶素子から読み出した情報とを比較し、一致、不一致の比較結果を出力するステップと、

前記比較結果が不一致であったビットを不良ビットとして個別に特定するステップと、

前記特定した不良ビットの情報に基づいて、前記記憶素子を再プログラムするステップと

を具備することを特徴とする半導体集積回路装置のプログラム方法。