I713442

(19)中華民國智慧財產局

(12)發明說明書公告本　**(11)證書號數：TW I713442 B**

(45)公告日： 中華民國 109 (2020) 年 12 月 21 日

(21)申請案號：103141505　(22)申請日： 中華民國 103 (2014) 年 11 月 28 日

(51)Int. Cl.：　*H01L27/146 (2006.01)*　*H04N5/335 (2011.01)*

(30)優先權：2013/12/12　日本　2013-257294

2014/05/27　日本　2014-109412

(71)申請人：日商新力股份有限公司 (日本) SONY CORPORATION　(JP)

日本

(72)發明人：田舍中博士 TAYANAKA, HIROSHI (JP)；井上裕士 INOUE, YUUJI (JP)；中田征志 NAKATA, MASASHI (JP)

(74)代理人：陳長文

(56)參考文獻：

EP	0981245A2	JP	2011-234025A
US	2012/014720A1	US	2012/0217602A1
US	2013/0161774A1	US	2013/0293752A1
WO	2013145753A1		

審查人員：陳穎慧

申請專利範圍項數：19 項　圖式數：30　共 79 頁

(54)名稱

固態成像器件及其製造方法，以及電子設備

(57)摘要

本發明揭示一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

A solid state imaging device that includes a phase difference detection pixel which is a pixel for phase difference detection; a first imaging pixel which is a pixel for imaging and is adjacent to the phase difference detection pixel; and a second imaging pixel which is a pixel for imaging other than the first imaging pixel. An area of a color filter of the first imaging pixel is smaller than an area of a color filter of the second imaging pixel.

公告本

發明摘要

I713442

※ 申請案號：103141505

※ 申請日： 103年11月28日 ※IPC 分類：*H01L 27/146* (2006.01)
H04N 5/335 (2011.01)

【發明名稱】

固態成像器件及其製造方法，以及電子設備

SOLID STATE IMAGING DEVICE, MANUFACTURING METHOD OF THE SAME, AND ELECTRONIC EQUIPMENT

【中文】

本發明揭示一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

【英文】

A solid state imaging device that includes a phase difference detection pixel which is a pixel for phase difference detection; a first imaging pixel which is a pixel for imaging and is adjacent to the phase difference detection pixel; and a second imaging pixel which is a pixel for imaging other than the first imaging pixel. An area of a color filter of the first imaging pixel is smaller than an area of a color filter of the second imaging pixel.

【代表圖】

【本案指定代表圖】：第（3AB）圖。

【本代表圖之符號簡單說明】：

44　像素陣列單元

61　光電二極體

81　相位差偵測像素

81a　光學黑色區域

81b　開口區域

82　第一成像像素/紅色第一成像像素

83　第二成像像素/綠色第二成像像素

90　透明膜

91a　光屏蔽膜

91b　光屏蔽膜

92　晶片上透鏡

93　光屏蔽膜

94　彩色濾光器/紅色濾光器/藍色濾光器/綠色濾光器

95　晶片上透鏡

96　光屏蔽膜

97　彩色濾光器/紅色濾光器/藍色濾光器/綠色濾光器

98　晶片上透鏡

L1　寬度

L1'　寬度

L2　寬度

L2'　寬度

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】

固態成像器件及其製造方法，以及電子設備

SOLID STATE IMAGING DEVICE, MANUFACTURING METHOD OF THE SAME, AND ELECTRONIC EQUIPMENT

相關申請案之交叉參考

本申請案主張2013年12月12日所申請之日本優先權專利申請案JP 2013-257294及2014年5月27日所申請之日本優先權專利申請案JP 2014-109412之權利，該兩個案之各者之全文以引用的方式併入本文中。

【技術領域】

本發明係關於一種固態成像器件及其製造方法，以及電子設備。特定言之，本發明係關於一種能夠在用於相位差偵測之像素中抑制色彩混合及抑制靈敏度降低之固態成像器件及其製造方法，以及電子設備。

【先前技術】

在近幾年，已廣泛採用諸如數位靜態相機及數位視訊攝影機之成像裝置，該等成像裝置使用一固態成像器件對一目標物(諸如人或動物)進行成像，該固態成像器件係一互補金屬氧化物半導體(CMOS)感測器或類似者，且其記錄作為一結果獲得之影像資料。

在成像裝置中，具有一種技術，該技術可藉由添加一相位差偵測功能至相關技術中之一固態成像器件(例如，參考PTL 1及PTL 2)而在不使用一專用自動聚焦偵測感測器之情況下實現相位差偵測類型自動聚焦(autofocus) (AF，在本文中亦稱為「自動聚焦(automatic

focus)」)。具有該相位差偵測功能之該固態成像器件經組態以包含用於相位差偵測之像素及用於成像之像素，且用於相位差偵測之該等像素之一部分形成一光學黑色區域。

同時，隨著固態成像器件之清晰度增加，要求使彩色濾光器(其等係對應於像素之光電轉換區域而提供)之間的一配置間隔儘可能窄以防止靈敏度的降低。

然而，存在一種情況，其中當彩色濾光器之間的配置間隔為窄時，色彩混合及色差(色彩不均勻)歸因於由在匹配該等彩色濾光器之微影程式期間發生的偏移引起之程序變動而發生。

因此，關於用於成像(用於影像產生)之像素，已構想一種方法，其中藉由在不同色彩之彩色濾光器之間提供光學透明區域來防止歸因於該等彩色濾光器之程序變動發生之色彩混合及色差(例如，參考PTL 3)。

[引用清單]

[專利文獻]

[PTL 1]

日本未經審核專利申請公開案第2000-156823號

[PTL 2]

日本未經審核專利申請公開案第2009-244862號

[PTL 3]

日本未經審核專利申請公開案第2007-147738號

【發明內容】

[技術問題]

然而，尚未考量一種抑制具有相位差偵測功能之固態成像器件中用於相位差偵測之像素中之色彩混合及靈敏度降低之方法。

本發明考量此等境況，且本文中的實施例能夠抑制用於相位差

偵測之像素中的色彩混合及靈敏度降低。

[問題之解決方案]

根據本發明之一第一闡釋性實施例，提供一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素，且該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。在各種闡釋性實施例中，第一彩色濾光器係與第一成像像素對準，且第二彩色濾光器係與第二成像像素對準。

在本發明之該第一闡釋性實施例中，該固態成像器件經組態以包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

根據本發明之一第二闡釋性實施例，提供一種固態成像器件之製造方法，該方法包含形成一固態成像器件，該固態成像器件包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

在本發明之該第二闡釋性實施例中，形成一種固態成像器件，該固態成像器件經組態以包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之

用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

根據本發明之一第三闡釋性實施例，提供電子設備，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

在本發明之該第三闡釋性實施例中，該電子設備經組態以包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

根據本發明之一第四闡釋性實施例，提供一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

在本發明之該第四闡釋性實施例中，該固態成像器件經組態以包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

根據本發明之一第五闡釋性實施例，提供一種固態成像器件之製造方法，該方法包含形成一固態成像器件，該固態成像器件包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

在本發明之該第五闡釋性實施例中，提供一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

根據本發明之一第六闡釋性實施例，提供電子設備，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

在本發明之該第六闡釋性實施例中，該電子設備經組態以包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[本發明之有利效果]

根據本發明，可偵測一相位差。根據本發明，可抑制在用於相位差偵測之像素中的色彩混合及靈敏度降低。此外，根據本發明，可抑制鄰近於用於相位差偵測之像素的像素中的色彩混合。

注意，本發明並不一定限於此處所描述之該等效果，且可接受本發明中所描述之任一效果。

【圖式簡單說明】

圖1係展示應用本發明技術之一固態成像器件之一實施例之一闡釋性組態實例的一方塊圖。

圖2係展示一像素之一闡釋性第一組態實例之一等效電路的一圖式。

圖3A係展示一像素陣列單元之一闡釋性第一結構實例的一圖式。

圖3B係展示該像素陣列單元之該第一結構實例的一闡釋性圖式。

圖4A係展示在程序變動發生時像素陣列單元之第一結構實例的一闡釋性圖式。

圖4B係展示在程序變動發生時像素陣列單元之第一結構實例的一闡釋性圖式。

圖5A係展示圖3A及圖3B之像素陣列單元中的一光屏蔽膜之形狀之一實例的一闡釋性頂面示意圖。

圖5B係展示圖3A及圖3B之像素陣列單元中的該光屏蔽膜之形狀之一實例的一闡釋性頂面示意圖。

圖6A係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡釋性圖式。

圖6B係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡

釋性圖式。

圖6C係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡釋性圖式。

圖6D係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡釋性圖式。

圖6E係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡釋性圖式。

圖6F係用於繪示圖3A及圖3B之像素陣列單元之製造方法的一闡釋性圖式。

圖7A係展示一像素陣列單元之一闡釋性第二結構實例的一圖式。

圖7B係展示像素陣列單元之該第二結構實例的一闡釋性圖式。

圖8係展示一像素陣列單元之一闡釋性第三結構實例的一頂面示意圖。

圖9係展示一開口區域之配置之另一闡釋性實例的一圖式。

圖10A係展示一像素陣列單元之一闡釋性第四結構實例的一頂面示意圖。

圖10B係展示像素陣列單元之該第四結構實例的一闡釋性示意圖。

圖11A係展示一像素陣列單元之一闡釋性第五結構實例的一圖式。

圖11B係展示像素陣列單元之該第五結構實例的一闡釋性圖式。

圖12A係展示一像素陣列單元之第五結構實例之另一實例的一闡釋性圖式。

圖12B係展示像素陣列單元之第五結構實例之另一實例的一闡釋性圖式。

圖13A係展示一像素陣列單元之一闡釋性第六結構實例的一圖式。

圖13B係展示像素陣列單元之該第六結構實例的一闡釋性圖式。

圖14A係展示一像素陣列單元之第六結構實例之另一實例的一闡釋性圖式。

圖14B係展示一像素陣列單元之第六結構實例之另一實例的一闡釋性圖式。

圖15A係展示在使用一2 x 2像素陣列時像素陣列單元之第一結構實例的一闡釋性圖式。

圖15B係展示在使用該2 x 2像素陣列時像素陣列單元之第一結構實例的一闡釋性圖式。

圖16A係展示在使用一2 x 2像素陣列時像素陣列單元之第二結構實例的一闡釋性圖式。

圖16B係展示在使用一2 x 2像素陣列時像素陣列單元之第二結構實例的一闡釋性圖式。

圖17A係展示在使用一2 x 2像素陣列時像素陣列單元之第三結構實例的一闡釋性圖式。

圖17B係展示在使用該2 x 2像素陣列時像素陣列單元之第三結構實例的一闡釋性圖式。

圖18A係展示在使用一2 x 2像素陣列時像素陣列單元之第四結構實例的一闡釋性圖式。

圖18B係展示在使用該2 x 2像素陣列時像素陣列單元之第四結構實例的一闡釋性圖式。

圖19A係展示在使用一2 x 2像素陣列時像素之間的電配線之一實例的一闡釋性圖式。

圖19B係展示在使用該2 x 2像素陣列時像素之間的電配線之一實

例的一闡釋性圖式。

圖19C係展示在使用該2 x 2像素陣列時像素之間的電配線之一實例的一闡釋性圖式。

圖19D係展示在使用該2 x 2像素陣列時像素之間的電配線之一實例的一闡釋性圖式。

圖19E係展示在使用該2 x 2像素陣列時像素之間的電配線之一實例的一闡釋性圖式。

圖20A係展示在使用一2 x 2像素陣列時像素陣列單元之第一結構之另一實例的一闡釋性圖式。

圖20B係展示在使用一2 x 2像素陣列時像素陣列單元之第一結構之另一實例的一闡釋性圖式。

圖21A係展示在使用一2 x 2像素陣列時像素陣列單元之第二結構之另一實例的一闡釋性圖式。

圖21B係展示在使用一2 x 2像素陣列時像素陣列單元之第二結構之另一實例的一闡釋性圖式。

圖22A係展示在使用一2 x 2像素陣列時像素陣列單元之第三結構之另一實例的一闡釋性圖式。

圖22B係展示在使用一2 x 2像素陣列時像素陣列單元之第三結構之另一實例的一闡釋性圖式。

圖23A係展示在使用一2 x 2像素陣列時像素陣列單元之第四結構之另一實例的一闡釋性圖式。

圖23B係展示在使用一2 x 2像素陣列時像素陣列單元之第四結構之另一實例的一闡釋性圖式。

圖24A係展示在使用一2 x 2像素陣列時像素陣列單元之第五結構實例的一闡釋性圖式。

圖24B係展示在使用一2 x 2像素陣列時像素陣列單元之第五結構

實例的一闡釋性圖式。

圖25A係展示在使用一2 x 2像素陣列時像素陣列單元之第五結構之另一實例的一闡釋性圖式。

圖25B係展示在使用一2 x 2像素陣列時像素陣列單元之第五結構之另一實例的一闡釋性圖式。

圖26A係展示一像素陣列單元之第八結構實例的一闡釋性圖式。

圖26B係展示一像素陣列單元之第八結構實例的一闡釋性圖式。

圖27係展示一像素陣列單元之一第九結構實例的一闡釋性圖式。

圖28展示像素之一闡釋性第二組態之一等效電路。

圖29A係展示固態成像器件之組件之一闡釋性配置實例的一圖式。

圖29B係展示固態成像器件之組件之一闡釋性配置實例的一圖式。

圖29C係展示固態成像器件之組件之一闡釋性配置實例的一圖式。

圖30係一展示作為應用本發明之電子設備之一闡釋性成像裝置之一組態實例的一圖式。

【實施方式】

[第一闡釋性實施例]

(固態成像器件之一闡釋性實施例之組態實例)

圖1係展示應用本發明技術之一固態成像器件之一實施例之一闡釋性組態實例的一方塊圖。

圖1之一固態成像器件41經組態以包含在未經展示之一半導體基板上之一時序控制單元42、一垂直掃描電路43、一像素陣列單元44、一恆定電流源電路單元45、一參考信號產生單元46、一行類比轉數位

(AD)轉換單元47、一水平掃描電路48、一水平輸出線49及一輸出電路50。

該時序控制單元42基於一預定頻率之一主時脈，供應預定操作所需之一時脈信號或一時序信號至該垂直掃描電路43及該水平掃描電路48。例如，時序控制單元42供應像素51之一快門操作或一讀取操作之一時序信號至垂直掃描電路43及水平掃描電路48。雖然已從圖式中省略，但時序控制單元42亦供應預定操作所需之時脈信號或時序信號至參考信號產生單元46及行AD轉換單元47。

爲了處於一預定時序，垂直掃描電路43供應一信號至像素51之各者，該信號控制像素信號之輸出，該等像素51在像素陣列單元44之一垂直方向上排成佇列。

複數個像素51在像素陣列單元44中配置成一個二維陣列圖案(一矩陣圖案)。

配置成一個二維陣列圖案之複數個像素51係藉由以列為單位之水平信號線52連接至垂直掃描電路43。換言之，配置於像素陣列單元44內之相同列中之複數個像素51係藉由相同單一水平信號線52連接至垂直掃描電路43。注意，在圖1中，水平信號線52係展示為單一配線；然而，其等並不限於單一配線。

配置成一個二維陣列圖案之該複數個像素51係藉由以行為單位之垂直信號線53連接至水平掃描電路48。換言之，配置於像素陣列單元44內之相同行中之複數個像素51係藉由相同單一垂直信號線53連接至水平掃描電路48。

像素陣列單元44內之像素51之各者根據經由水平信號線52從垂直掃描電路43供應之一信號將一像素信號輸出至垂直信號線53，該像素信號對應於累積於像素陣列單元44之內部部分中之一電荷。像素51用作用於成像之像素或用於相位差偵測之像素。稍後將參考圖2及類

似者描述像素51之詳細組態。

恆定電流源電路單元45包含複數個負載型金屬氧化物半導體(MOS) 54，且該等負載型MOS 54之一者連接至垂直信號線53之各者。在該負載型MOS 54中，一偏壓電壓係施加至閘極且一源極經接地。該負載型MOS 54與像素51內之電晶體一起形成一源極隨耦器電路，像素51內之該等電晶體經由垂直信號線53連接。

參考信號產生單元46經組態以包含一數位轉類比轉換器(DAC) 46a，根據來自時序控制單元42之時脈信號產生一斜坡波形參考信號且供應該參考信號至行AD轉換單元47。

行AD轉換單元47包含複數個類比轉數位轉換器(ADC) 55，對像素陣列單元44之每一行提供該複數個ADC之一者。因此，複數個像素51、負載型MOS 54之一者及該等ADC 55之一者連接至垂直信號線53之一者。

ADC 55使經由垂直信號線53從相同行之像素51供應之像素信號經歷一相關雙取樣(CDS)程序，且對該等像素信號進一步執行一AD轉換程序。

ADC 55之各者暫時儲存AD轉換後像素資料，且根據水平掃描電路48之控制將該資料輸出至水平輸出線49。

爲了處於一預定時序，水平掃描電路48將儲存於複數個ADC 55中之像素資料輸出至水平輸出線49。

水平輸出線49連接至輸出電路(放大器電路) 50，且從ADC 55輸出之AD轉換後像素資料係經由水平輸出線49從輸出電路50輸出至一固態成像器件41之外部。舉例而言，存在一種情況，其中輸出電路50(信號處理單元)僅執行緩衝，且存在一種情況，其中輸出電路50執行各種數位信號處理，諸如黑階調整及行變動校正。

如上所述般組態之固態成像器件41係稱為一行AD類型的一

CMOS影像感測器，其中執行CDS處理及AD轉換處理之ADC 55係針對各垂直行而配置。

(像素之第一闡釋性組態實例)

圖2展示像素51之第一組態實例之一闡釋性等效電路。

像素51包含作為一光電轉換元件之一光電二極體61、一傳送電晶體62、一浮動擴散區域(FD) 63、一重設電晶體64、一放大電晶體65及一選擇電晶體66。

該光電二極體61係一光電轉換單元，其產生及累積對應於一經接收之光量的一電荷(一信號電荷)。在該光電二極體61中，陽極端子經接地，且陰極端子經由傳送電晶體62連接至FD 63。

當藉由一傳送信號TX開啟傳送電晶體62時，該傳送電晶體62讀取藉由光電二極體61產生之電荷且將該電荷傳送至FD 63。

FD 63保持從光電二極體61讀取之電荷。當藉由一重設信號RST開啟重設電晶體64時，該重設電晶體64藉由容許使累積於FD 63中之電荷放電至恆定電壓源VDD而重設該FD 63之電位。

放大電晶體65輸出對應於FD 63之電位之一像素信號。換言之，放大電晶體65與負載型MOS 54一起形成一源極隨耦器電路，該負載型MOS 54係恆定電流源，且經由選擇電晶體66將一像素信號從放大電晶體65輸出至ADC 55，該像素信號指示對應於累積於FD 63中之電流之一位準。

當藉由一選擇信號SEL選擇像素51時，選擇電晶體66被開啟，且該選擇電晶體66經由垂直信號線53將該像素51之像素信號輸出至ADC 55。傳送信號TX、重設信號RST及選擇信號SEL係經由水平信號線52從垂直掃描電路43予以供應(圖1)。

(像素陣列單元之第一闡釋性結構實例)

圖3A及圖3B係展示像素陣列單元44之第一結構實例的闡釋性圖

式。

圖3A係展示像素陣列單元44之第一結構實例的一頂面示意圖，且圖3B係沿著圖3A之線A-A'獲取之一截面視圖。注意，在圖3A及圖3B中，僅描繪像素陣列單元44之5 x 6像素51之光電二極體61之一區域。上述情況同樣適用於圖4A、圖4B、圖7A至圖8B、圖10A至圖18B及圖20A至圖26B，該等圖將在稍後進行描述。在圖3A中，並未描繪晶片上透鏡。上述情況同樣適用於圖4A、圖4B、圖7A至圖18B及圖20A至圖27，該等圖將在稍後進行描述。

如圖3A中所展示，像素陣列單元44之像素51之各者一般為一拜耳(Bayer)陣列之用於成像之一像素，且用於成像之該等像素之一部分已由用於相位差偵測之像素取代。注意，在下文中，當特別區分像素51中用於相位差偵測之像素時，將使用術語「相位差偵測像素81」。

該相位差偵測像素81之光電二極體61經組態以包含一光學黑色區域81a及一開口區域81b，該開口區域81b對白(W)光進行成像。對應於像素信號之影像資料係用於一外部裝置(未展示)中之一相位差的偵測，該像素信號係因使用開口區域81b進行成像而獲得。經偵測之相位差係用於焦點判定或類似者。

在下文中，當特別區分像素51中用於成像之像素時，將使用術語「第一成像像素82」，用於成像之該像素係鄰近於與相位差偵測像素81之光學黑色區域81a所配置之側相對的側，即，鄰近於開口區域81b所配置之側(圖3B的中心之右側)。當特別區分像素51中除第一成像像素82以外之用於成像之像素時，將使用術語「第二成像像素83」。

如圖3B中所展示，一透明膜90係形成於像素51之光電二極體61上。形成於該透明膜90上之材料根據像素51之類型而不同。

明確言之，一光屏蔽膜91a及一光屏蔽膜91b係分別形成於相位差

偵測像素81之透明膜90上之對應於光學黑色區域81a之整個表面之區域及開口區域81b內之與另一像素51形成一邊界之一部分中。一晶片上透鏡92經形成以覆蓋相位差偵測像素81之透明膜90，光屏蔽膜91a及光屏蔽膜91b係形成於該透明膜90上。

該晶片上透鏡92除了具有將來自外部之光聚集於相位差偵測像素81之光電二極體61上之一功能之外，亦用作一白色濾光器。此處，晶片上透鏡92亦用作一白色濾光器；然而，可提供除晶片上透鏡92以外之白色濾光器。

一光屏蔽膜93係形成於第一成像像素82之透明膜90上之一部分上，該部分與另一像素51形成一邊界。為紅色、綠色或藍色之一彩色濾光器94 (在圖3B中為紅色)係進一步形成於第一成像像素82之透明膜90上，光屏蔽膜93形成於該透明膜90上。一晶片上透鏡95經形成以覆蓋第一成像像素82之透明膜90，光屏蔽膜93及彩色濾光器94係形成於該透明膜90上。該晶片上透鏡95將來自外部之光聚集至第一成像像素82之光電二極體61上。

一光屏蔽膜96係形成於第二成像像素83之透明膜90上之一部分上，該部分與另一像素51形成一邊界。為紅色、綠色或藍色之一彩色濾光器97 (在圖3B中為紅色或綠色)係進一步形成於第二成像像素83之透明膜90上，光屏蔽膜96形成於該透明膜90上。一晶片上透鏡98經形成以覆蓋第二成像像素83之透明膜90，光屏蔽膜96及彩色濾光器97係形成於該透明膜90上。該晶片上透鏡98將來自外部之光聚集至第二成像像素83之光電二極體61上。

在固態成像器件41中，彩色濾光器94之面積小於彩色濾光器97之面積。明確言之，相較於第二成像像素83之彩色濾光器97之一寬度L1'，第一成像像素82之彩色濾光器94在水平方向上的一寬度L1較短，該水平方向係其中相位差偵測像素81鄰近於第一成像像素82之方

向。可將寬度L1與寬度L1'之間的差設定為藉由增加三倍標準偏差(西格瑪)至彩色濾光器94之程序變動之平均值而獲得之一值或更大，例如(該值在下文中稱為變動值)。

彩色濾光器94之程序變動起因於彩色濾光器94 (97)之微影程序(光微影)，且取決於執行該微影程序之裝置、該微影程序中所使用之光源的波長及類似者。例如，當一i光束用作微影程序之光源時，變動值係大約自幾十奈米至幾百奈米。除了i光束以外，KrF、ArF及類似者亦可用作微影程序之光源。

如圖3A中所展示，第一成像像素82之彩色濾光器94之與鄰近於相位差偵測像素81之側相對的側(圖3B中之右側)之位置係與第二成像像素83之彩色濾光器97之在垂直方向上排成佇列的側之位置相同(例如，綠色第二成像像素83係在圖3A之紅色第一成像像素82下面)。

如圖3B中所展示，光屏蔽膜93之面積大於光屏蔽膜96之面積。明確言之，相較於第二成像像素83之光屏蔽膜96之一寬度L2'，第一成像像素82之光屏蔽膜93內之側在水平方向上的一寬度L2較長，該第一成像像素82鄰近於相位差偵測像素81。例如，可將寬度L2與寬度L2'之間的差設定為變動值或更大。

以此方式，因為光屏蔽膜93之面積大於光屏蔽膜96之面積，所以彩色濾光器94之面積小於彩色濾光器97之面積；因此，可防止並未穿過彩色濾光器94之光入射至第一成像像素82之光電二極體61。

如上所述，相較於彩色濾光器97之面積，彩色濾光器94之面積較小。因此，如圖4A及圖4B中所展示，即使在紅色濾光器94及97歸因於程序變動而對角地偏移至圖4A中之左下方時，亦可防止穿過彩色濾光器94之光入射至開口區域81b。

換言之，圖4A係在紅色濾光器94及97歸因於程序變動而對角地偏移至左下方時圖3A及圖3B之像素陣列單元44之一闡釋性頂面示意

圖，且圖4B係沿著圖4A之線A-A'獲取之一截面視圖。

當紅色濾光器97歸因於程序變動而對角地偏移至圖4A中之左下方時，如圖4B中闡釋性地展示，該紅色濾光器97亦形成於其中並未形成鄰近綠色濾光器97之光屏蔽膜96的一區域上。因此，除了穿過綠色濾光器97之光以外，穿過紅色濾光器97及綠色濾光器97兩者之光亦入射至綠色第二成像像素83之光電二極體61。

然而，因為其上並未形成光屏蔽膜96之第二成像像素83之區域之面積較大，所以由光穿過紅色濾光器97及綠色濾光器97兩者所引起之第二成像像素83之靈敏度的降低幾乎無影響。因為經由紅色濾光器97及綠色濾光器97兩者入射之光量較小，所以色彩混合之影響亦較小。

同時，因為相較於彩色濾光器97之寬度L1'，彩色濾光器94之寬度L1較小，所以即使紅色濾光器94對角地移動至圖4A中之左下方，該紅色濾光器94亦並不形成於其中並未形成光屏蔽膜91b之一區域上。因此，因為穿過晶片上透鏡92之光在其並未被紅色濾光器94阻斷時進入開口區域81b，所以抑制靈敏度的降低。穿過紅色濾光器94之光並未入射於開口區域81b上，且色彩混合被抑制。

此處，相較於其中並未形成光屏蔽膜96之第二成像像素83之一區域，開口區域81b之面積較小。因此，當像素51之各者之彩色濾光器之面積僅在大小上縮小時，相位差偵測像素81之靈敏度降低，且相位差偵測精確度下降。因此，在固態成像器件41中，僅第一成像像素82之彩色濾光器94之面積在大小上縮小。因此，可在不降低相位差偵測像素81之靈敏度的情況下抑制相位差偵測像素81中的色彩混合。

相位差偵測像素81之彩色濾光器係白色的。因此，相較於其中光穿過紅色濾光器97及綠色濾光器97兩者且到達光電二極體61之情況，當穿過晶片上透鏡92及紅色濾光器94兩者之光到達光電二極體61

時，到達光電二極體61之光量較大，且色彩混合之影響較大。

因此，抑制相位差偵測像素81中之色彩混合的效果較大。

如上所述，因為相較於光屏蔽膜96之面積，光屏蔽膜93之面積較大，所以相較於第二成像像素83之靈敏度，第一成像像素82之靈敏度降低。因此，輸出電路50使藉由第一成像像素82獲得之像素資料與一增益(其執行增益校正)相乘，使得當藉由晶片上透鏡95聚集之光與藉由晶片上透鏡98聚集之光相同時，第一成像像素82之像素資料與第二成像像素83之像素資料相同。

在相位差偵測像素81之透明膜90上並未形成光屏蔽膜之一區域中，光經不規則地反射且該光的一部分入射於第一成像像素82上。因此，色彩混合在第一成像像素82中發生。因此，輸出電路50使第一成像像素82之像素資料經歷色彩混合校正。

在圖4A及圖4B中，描述一種情況，其中紅色濾光器94及97歸因於程序變動而偏移；然而，在其中綠色或藍色濾光器94及97偏移之一情況中，可抑制相位差偵測像素81中的靈敏度降低及色彩混合。

(光屏蔽膜之形狀之實例)

圖5A及圖5B係展示在圖3A及圖3B之像素陣列單元44中之光屏蔽膜91a、91b、93及96之形狀之實例的頂面示意圖。圖5A及圖5B表示圖3A之A-A'線之位置之5 x 1像素之光屏蔽膜。

如圖5A中闡釋性地展示，圖3A及圖3B之像素陣列單元44之相位差偵測像素81之光屏蔽膜91a及91b經形成，使得其中並未形成光屏蔽膜之一開口部分101係矩形的。光屏蔽膜93經形成，使得其中並未形成光屏蔽膜之一開口部分102係矩形的，且光屏蔽膜96經形成，使得其中並未形成光屏蔽膜之一開口部分103係矩形的。

如圖5B中闡釋性地展示，光屏蔽膜91a、91b、93及96可經形成，使得開口部分101及開口部分102具有橢圓形狀，且開口部分103

具有一圓形形狀。自然地，開口部分101至103之形狀並不限於圖5A及圖5B之形狀，且可為梯形、三角形或類似者。

[像素陣列單元之闡釋性製造方法]

圖6A至圖6F係用於展示圖3A及圖3B之像素陣列單元44內之光電二極體61之製造方法的闡釋性圖式。

首先，如圖6A中所展示，於一半導體基板上形成具有一波導(未展示)之光電二極體61。接著，如圖6B中所展示，於光電二極體61上形成諸如SiO_2膜、SiN膜或TIOx膜之具有一高透射比之一無機膜作為透明膜90。注意，該透明膜90可為一有機膜。例如，彩色濾光器94(97)及晶片上透鏡92 (95、98)之有機材料可為矽氧烷或類似者。

接著，如圖6C中所展示，使用光微影及乾式蝕刻在透明膜90上形成光屏蔽膜91a、91b、93及96。

如圖6D中所展示，使用光微影及乾式蝕刻在透明膜90上形成綠色濾光器94及97。接著，如圖6E中所展示，於透明膜90上形成紅色濾光器94及97；且隨後，使用光微影及乾式蝕刻在透明膜90上形成藍色濾光器94及97。最後，如圖6F中所展示，晶片上透鏡92、95及98經形成以覆蓋像素51之透明膜90。

如上所述，在固態成像器件41中，第一成像像素82之彩色濾光器94之面積小於第二成像像素83之彩色濾光器97之面積。因此，當彩色濾光器94歸因於該等彩色濾光器94之程序變動而偏移時，可抑制在用於相位差偵測之像素中的色彩混合及靈敏度降低。

相反地，可藉由增加在光屏蔽膜91b鄰近於另一像素51之方向上的寬度來抑制色彩混合。然而，在此情況中，因為開口部分101變窄，所以靈敏度降低。因為相較於第一成像像素82或第二成像像素83，相位差偵測像素81之開口部分101較小，所以靈敏度降低之影響較大，且舉例而言，存在一種情況，其中在一暗處的攝影期間很難偵

測相位差。

在上文給出的描述中，將鄰近於相位差偵測像素81之開口區域81b所配置之側之像素51設定為第一成像像素82；然而，可將在垂直方向上鄰近於相位差偵測像素81之像素51設定為第一成像像素82。

在此情況中，彩色濾光器94經配置使得第一成像像素82之彩色濾光器94之與不鄰近於相位偵測像素81的側之位置係與第二成像像素83之彩色濾光器之在水平方向上排成佇列的側之位置相同。相較於彩色濾光器97之寬度，第一成像像素82之彩色濾光器94在其中該第一成像像素82鄰近於相位差偵測像素81之一方向上之寬度較小。因此，可抑制歸因於第一成像像素82之彩色濾光器94之程序變動之相位差偵測像素81之靈敏度降低及色彩混合，該第一成像像素82在垂直方向上鄰近於該相位差偵測像素81。

可將鄰近於相位差偵測像素81之開口區域81b所配置之側之像素51及在垂直方向上鄰近於該相位差偵測像素81之像素51兩者設定為第一成像像素82。

(像素陣列單元之第二闡釋性結構實例)

圖7A及圖7B係展示像素陣列單元44之第二結構實例的闡釋性圖式。

關於圖7A及圖7B中所展示之組件，與圖3A及圖3B中之組件相同的組件係給予相同元件符號。將適當地省略冗餘描述。

圖7A及圖7B之像素陣列單元44之組態與圖3A及圖3B之組態的不同之處在於，提供一光屏蔽膜111來代替光屏蔽膜91b。在圖7A及圖7B之像素陣列單元44中，藉由提供光屏蔽膜111來抑制第一成像像素82中的色彩混合，該光屏蔽膜111具有大於光屏蔽膜91b之一面積。

明確言之，光屏蔽膜111係形成於相位差偵測像素81之透明膜90上之對應於開口區域81b內之一部分之一區域中，該區域與另一像素

51形成一邊界。光屏蔽膜111之面積大於光屏蔽膜91b之面積。相較於光屏蔽膜96之鄰近於相位差偵測像素81的側在水平方向上的寬度，光屏蔽膜111在水平方向上的寬度較大。

光屏蔽膜111阻斷在相位差偵測像素81之透明膜90上並未形成光屏蔽膜之一區域中不規則反射之光，且防止該光入射於第一成像像素82之光電二極體61上。因此，可抑制第一成像像素82中的色彩混合。

(像素陣列單元之第三闡釋性結構實例)

圖8係展示像素陣列單元44之第三結構實例之一闡釋性頂面示意圖。

關於圖8中所展示之組件，與圖3A及圖3B中之組件相同的組件係給予相同元件符號。將適當地省略冗餘描述。

圖8之像素陣列單元44之組態與圖3A及圖3B之組態的不同之處在於，提供一光學黑色區域111a、一開口區域111b、一彩色濾光器112及一光屏蔽膜112a來分別代替光學黑色區域81a、開口區域81b、彩色濾光器94及光屏蔽膜93。在圖8之像素陣列單元44中，當從上方觀看時，開口區域111b具有一正方形形狀，且在水平方向及垂直方向上鄰近於相位差偵測像素81之像素51成為第一成像像素82。

明確言之，開口區域111b係藉由將相位差偵測像素81之光電二極體61之區域劃分成四個區域而獲得之一個區域，且光學黑色區域111a係剩餘的三個區域。

在水平方向上鄰近於相位差偵測像素81之第一成像像素82之彩色濾光器112在垂直方向上的位置不同於相位差偵測像素81之開口區域111b在垂直方向上的位置。換言之，當開口區域111b係光電二極體61之左上角或右上角之一區域時，彩色濾光器112配置於第一成像像素82之光電二極體61之底側上。當開口區域111b係光電二極體61之左下角或右下角之一區域時，彩色濾光器112配置於第一成像像素82之

光電二極體61之頂側上。

在垂直方向上鄰近於相位差偵測像素81之第一成像像素82之彩色濾光器112在水平方向上的位置不同於相位差偵測像素81之開口區域111b在水平方向上的位置。換言之，當開口區域111b係光電二極體61之右上角或右下角之一區域時，彩色濾光器112配置於第一成像像素82之光電二極體61之左側上。當開口區域111b係光電二極體61之左上角或左下角之一區域時，彩色濾光器112配置於第一成像像素82之光電二極體61之右側上。

相較於第二成像像素83之彩色濾光器94之寬度，彩色濾光器112在其中該彩色濾光器112鄰近於相位差偵測像素81之一方向上的寬度較短。彩色濾光器112之與鄰近於相位差偵測像素81之側相對的側之位置係與第二成像像素83之彩色濾光器94之在垂直於鄰近於該相位差偵測像素81之方向上排成佇列的側之位置相同。

注意，在圖8之實例中，在垂直方向上排成佇列的開口區域111b在垂直方向上的位置係相同的，且在水平方向上的位置係不同的；然而，如圖9中闡釋性地展示，在垂直方向上排成佇列的開口區域111b在水平方向上的位置可能為相同的，且在垂直方向上的位置可能不同。在此情況中，舉例而言，如圖9中所展示，在水平方向上排成佇列的開口區域111b在垂直方向上的位置係相同的，且在水平方向上的位置係設定為不同的。藉由採用此組態，可使用相位差偵測像素81之像素信號來偵測在水平方向及垂直方向上的相位差。

(像素陣列單元之第四闡釋性結構實例)

圖10A及圖10B係展示像素陣列單元44之第四結構實例之闡釋性圖式。

關於圖10A及圖10B中所展示之組件，與圖3A及圖3B中之組件相同的組件係給予相同元件符號。將適當地省略冗餘描述。

圖10A及圖10B之像素陣列單元44之組態與圖3A及圖3B之組態的不同之處在於，相位差偵測像素81具有一彩色濾光器121。在圖10A及圖10B之像素陣列單元44中，相位差偵測像素81除了用作用於相位差偵測之一像素以外亦用作用於成像之一像素。

明確言之，彩色濾光器121係形成於透明膜90上對應於開口區域81b，在該開口區域81b中形成光屏蔽膜91a及光屏蔽膜91b。在圖10A及圖10B之實例中，彩色濾光器121為綠色(G)。因此，相位差偵測像素81之像素資料可用作除了用於相位差偵測以外亦用於成像之綠色像素之像素資料。

注意，因為相較於開口部分102或開口部分103，開口部分101較小，所以相較於第一成像像素82或第二成像像素83，相位差偵測像素81之靈敏度較低。因此，當藉由相位差偵測像素81獲得之像素資料用作用於成像之綠色像素之像素資料時，存在一種情況，其中在一暗處的攝影期間可能無法精確獲得像素資料。因此，輸出電路50可使藉由相位差偵測像素81獲得之像素資料與一增益(其執行增益校正)相乘，使得當藉由晶片上透鏡92聚集之光與藉由晶片上透鏡98聚集之光相同時，相位差偵測像素81之像素資料與第二成像像素83之像素資料相同。

在圖10A及圖10B中，彩色濾光器121為綠色；然而，彩色濾光器121可為紅色或藍色。

(像素陣列單元之第五闡釋性結構實例)

圖11A及圖11B係展示像素陣列單元44之第五結構實例之闡釋性圖式。

關於圖11A及圖11B中所展示之組件，與圖3A及圖3B中之組件相同的組件係給予相同元件符號。將適當地省略冗餘描述。

圖11A及圖11B之像素陣列單元44之組態與圖3A及圖3B之組態的

不同之處在於，一絕緣膜141及一光屏蔽膜142係提供於光屏蔽膜96(91a、91b及93)下面。

該絕緣膜141經提供以覆蓋該光屏蔽膜142。該光屏蔽膜142係提供於像素51之邊界之光屏蔽膜96 (91a、91b及93)下面以穿透透明膜90及光電二極體61。因此，光屏蔽膜142及光屏蔽膜96 (91a、91b及93)係經由絕緣膜141彼此連接。

如圖12A及圖12B中闡釋性地展示，光屏蔽膜142可經提供以僅穿透光電二極體61，且光屏蔽膜142及光屏蔽膜96 (91a、91b及93)可被劃分。可不提供光屏蔽膜142。

(像素陣列單元之第六闡釋性結構實例)

圖13A及圖13B係展示像素陣列單元44之第六結構實例的闡釋性圖式。

關於圖13A及圖13B中所展示之組件，與圖3A及圖3B中之組件相同的組件係給予相同元件符號。將適當地省略冗餘描述。

圖13A及圖13B之像素陣列單元44之組態與圖3A及圖3B之組態的不同之處在於，一光屏蔽膜161或162係提供於光屏蔽膜96 (91a、91b及93)下面。

該光屏蔽膜161係提供於第二成像像素83之間的邊界上，及第二成像像素83與相位差偵測像素81之間的邊界上，以穿透透明膜90及光電二極體61。同時，光屏蔽膜162係提供於相位差偵測像素81與第一成像像素82之間的邊界上，以穿透透明膜90及光電二極體61。

相較於光屏蔽膜161在水平方向上的一寬度L11，光屏蔽膜162在水平方向上的一寬度L12較大。明確言之，在圖13A及圖13B之實例中，在光屏蔽膜91b下面的光屏蔽膜162在水平方向上的寬度係與在光屏蔽膜96 (91a及93)下面的光屏蔽膜161在水平方向上的寬度相同；然而，在光屏蔽膜93下面的光屏蔽膜162在水平方向上的寬度係大於在

光屏蔽膜96 (91a及93)下面的光屏蔽膜161在水平方向上的寬度。

如圖14A及圖14B中闡釋性地展示，在光屏蔽膜93下面的光屏蔽膜162在水平方向上的寬度係與在光屏蔽膜96 (91a及93)下面的光屏蔽膜161在水平方向上的寬度相同；然而，在光屏蔽膜91b下面的光屏蔽膜162在水平方向上的寬度係大於在光屏蔽膜96 (91a及93)下面的光屏蔽膜161在水平方向上的寬度；因此，光屏蔽膜162在水平方向上的寬度L12可大於光屏蔽膜161在水平方向上的寬度L11。光屏蔽膜161(162)可由一絕緣膜覆蓋。

在上文給出的描述中，存在一種情況，其中像素陣列單元44之像素51之陣列係一拜耳陣列；然而，該像素陣列單元44之該等像素51之陣列並不限於該拜耳陣列。例如，該像素陣列單元44之該等像素51之陣列可為其中將相同色彩分配至每2 x 2像素51之一陣列(在下文中稱為一2 x 2像素陣列)。

(像素陣列單元之第七闡釋性結構實例)

圖15A及圖15B係展示在像素51之陣列係一2 x 2像素陣列時像素陣列單元44之第一結構實例的闡釋性圖式。

關於圖15A及圖15B中所展示之組件，與圖3A、圖3B、圖11A及圖11B中之組件相同的組件係給予相同元件符號。

將適當地省略冗餘描述。

如圖15A中所展示，當像素51之陣列係一2 x 2像素陣列時，舉例而言，用一相位差偵測像素181取代該2 x 2綠色像素51之像素51之一者，該相位差偵測像素181用於相位差偵測及成像兩者。將鄰近於相位差偵測像素181之綠色像素設定為第一成像像素182。在圖15A及圖15B之實例中，將綠色像素51中除相位差偵測像素181及第一成像像素182以外之像素51與紅色及藍色像素51設定為第二成像像素183。

相位差偵測像素181、第一成像像素182及第二成像像素183之組

態係與圖11A及圖11B之相位差偵測像素81、第一成像像素82及第二成像像素83之各自組態相同，除了在相同色彩之相鄰像素51之間共用一彩色濾光器191以外，且除了在第二成像像素183之邊界處並不提供絕緣膜141、光屏蔽膜142及光屏蔽膜96以外。

因此，第一成像像素182之光屏蔽膜93之面積大於第二成像像素183之光屏蔽膜96之面積。因此，可抑制相位差偵測像素181與第一成像像素182之間的色彩混合，且可改良信雜比。因此，可抑制固態成像器件之靈敏度的降低。

因為光屏蔽膜142係提供於相位差偵測像素181與第一成像像素182之間的邊界處，所以於該相位差偵測像素181中接收對應於該第一成像像素182之光，且可抑制色彩混合的發生。

在圖15A及圖15B之實例中，相位差偵測像素181係用於相位差偵測及成像兩者；然而，如圖16A及圖16B中闡釋性地展示，相位差偵測像素181可僅用於相位差偵測。在此情況中，相位差偵測像素181並不具有彩色濾光器191。換言之，相位差偵測像素181對白光進行成像。

在圖16A及圖16B之實例中，將綠色像素51設定為相位差偵測像素181；然而，如圖17A及圖17B中闡釋性地展示，可將紅色像素51設定為相位差偵測像素181。在此情況中，將鄰近於相位差偵測像素181之紅色像素51設定為第一成像像素182。類似地，在圖15A及圖15B之實例中，可將紅色像素51設定為相位差偵測像素181。

如圖18A及圖18B中闡釋性地展示，可用相位差偵測像素181取代在2 x 2綠色像素51之垂直方向上排成佇列的像素51中之兩個像素，該相位差偵測像素181係用於相位差偵測及成像兩者。在此情況中，將剩餘的兩個綠色像素51設定為第一成像像素182。

(像素之間的闡釋性電配線之實例)

圖19A至圖19E係展示在像素51之陣列係一2 x 2像素陣列時在像素51之間的電配線之一實例的闡釋性圖式。

在圖19A至圖19E中，給出綠色像素51之描述；然而，上述情況同樣適用於紅色及藍色像素51。

如圖19A中所展示，當2 x 2綠色像素51係第二成像像素183時，該等第二成像像素183係藉由電配線201彼此連接。

同時，當像素陣列單元44之結構係圖15A至圖16B之結構時，如圖19B及圖19C中所展示，第一成像像素182及第二成像像素183係藉由電配線202彼此連接；然而，相位差偵測像素181係獨立地具有電配線203。

在其中像素陣列單元44之結構係圖18A及圖18B之結構的情況中，或在其中相位差偵測像素181係僅用於圖18A及圖18B中之相位差偵測的情況中，如圖19D及圖19E中所展示，第一成像像素182及相位差偵測像素181係分別藉由電配線204及205彼此連接。

如上所述，電配線係在相位差偵測像素181與除該相位差偵測像素181以外之組件之間劃分。

在圖15A至圖18B之實例中，對像素51之各者提供一晶片上透鏡；然而，該等晶片上透鏡可在相同色彩之相鄰像素51之間共用。

在此情況中，以相同於圖15A及圖15B之情況的方式，當用用於相位差偵測及成像兩者之相位差偵測像素181取代2 x 2綠色像素51之像素51之一者時，如圖20A及圖20B中闡釋性地展示，一晶片上透鏡211係由相同色彩之2 x 2像素51共用。

以相同於圖16A及圖16B之情況的方式，當相位差偵測像素181係僅用於相位差偵測時，舉例而言，如圖21A及圖21B中闡釋性地展示，晶片上透鏡211係由相同色彩或白色之2 x 2像素51共用。

以相同於圖17A及圖17B之情況的方式，當將紅色像素51設定為

相位差偵測像素181時，舉例而言，如圖22A及圖22B中闡釋性地展示，晶片上透鏡211係由相同色彩之2 x 2像素51共用。一晶片上透鏡212係由2 x 2紅色或白色像素51之紅色像素51之三個像素共用。相位差偵測像素181個別包含晶片上透鏡92。

在此情況中，以相同於圖18A及圖18B之情況的方式，當用用於相位差偵測及成像兩者之相位差偵測像素181取代在2 x 2綠色像素51之垂直方向上排成佇列的像素51之兩個像素時，舉例而言，如圖23A及圖23B中闡釋性地展示，一晶片上透鏡213係由像素51之兩個像素共用，該兩個像素在相同色彩之2 x 2像素51之水平方向上相鄰。

當用僅用於相位差偵測之相位差偵測像素181取代在2 x 2綠色像素51之垂直方向上排成佇列的像素51之兩個像素時，舉例而言，如圖24A及圖24B中闡釋性地展示，晶片上透鏡213係由第二成像像素183之兩個像素共用，該兩個像素係在相同色彩之2 x 2第二成像像素183之水平方向上相鄰。由相位差偵測像素181之兩個像素及第一成像像素182之兩個像素形成的2 x 2綠色像素51個別包含晶片上透鏡92(95)。

在此情況中，舉例而言，如圖25A及圖25B中闡釋性地展示，晶片上透鏡213可由像素51之兩個像素共用，該兩個像素係在相同色彩或白色之2 x 2像素51之水平方向上相鄰。上文所描述之共用晶片上透鏡係實例，且共用晶片上透鏡之像素51之組合並不限於上文所描述之實例。

如圖26A及圖26B中闡釋性地展示，像素陣列單元44之像素51之陣列可為其中綠色、紅色、藍色及白色經配置成一方格圖案之一陣列。在此情況中，相位差偵測像素81係用於相位差偵測及成像兩者。注意，可不提供圖15A至圖18、圖26A及圖26B之光屏蔽膜142。

如圖27中闡釋性地展示，像素陣列單元44之像素51之陣列可為

一ClearVid陣列，在該陣列中陣列方向係相對於法向陣列方向旋轉45度。在此情況中，因為在相位差偵測像素181之全部四側上的像素51為相同色彩，所以在該相位差偵測像素181中的色彩混合係非常少的。

(像素之第二闡釋性組態實例)

圖28闡釋性地展示像素51之第二組態之一等效電路。

圖28之像素51係實現一電子全域快門功能的一像素。在圖28中，對應於圖2之零件之零件係給予相同元件符號，且將適當地省略其等之描述。

當第二組態之像素51與上文所描述之第一組態之像素51相比時，傳送一電荷之又一個傳送電晶體231及一記憶體單元(MEM) 232經進一步提供於傳送電晶體62與FD 63之間，記憶體單元(MEM) 232在將該電荷傳送至FD 63之前暫時保持一電荷。在下文中，傳送電晶體62將被稱為第一傳送電晶體62，而傳送電晶體231將被稱為第二傳送電晶體231。

在第二組態之像素51中，用於使一不必要的電荷放電之一放電電晶體233係以新的方式連接至光電二極體61。

將給出圖28之像素51之操作的基本描述。

首先，在開始一曝光之前，藉由供應至放電電晶體233之一高位準放電信號OFG開啟該放電電晶體233，使累積於光電二極體61中之電荷放電至恆定電壓源VDD，且重設該光電二極體61。

在重設光電二極體61之後，當藉由一低位準放電信號OFG關斷放電電晶體233時，曝光在全部像素中開始。

當已過了一預定曝光時間時，藉由像素陣列單元44之全部像素中的一第一傳送信號TX1開啟第一傳送電晶體62，且累積於光電二極體61中的電荷傳送至記憶體單元232。

在關斷第一傳送電晶體62之後，將藉由像素51之記憶體單元232保持之電荷以列為單位依序讀取至ADC 55。讀取操作係與上文所描述之第一組態相同，經讀取之列之像素51之第二傳送電晶體231係藉由一第二傳送信號TX2開啟，且保持於記憶體單元232中之電荷傳送至FD 63。藉由由選擇信號SEL開啟選擇電晶體66而經由選擇電晶體66將一信號從放大電晶體65輸出至ADC 55，該信號指示對應於累積於FD 63中之電荷之一位準。

(固態成像器件之組件之闡釋性配置實例)

圖29A至圖29C係展示固態成像器件41之組件之配置實例的闡釋性圖式。

例如，在圖29A至圖29C中所展示之第一配置至第三配置之一者中，固態成像器件41之像素陣列單元44、一控制電路251及一邏輯電路252係提供於一半導體基板上。例如，該控制電路251係由時序控制單元42、垂直掃描電路43、恆定電流源電路單元45、參考信號產生單元46、行AD轉換單元47及水平掃描電路48形成之一電路。例如，邏輯電路252係由輸出電路50形成之一電路。

如圖29A中所展示，在第一配置中，像素陣列單元44、控制電路251及邏輯電路252係全部配置於一相同半導體基板261上。

如圖29B中所展示，在第二配置中，像素陣列單元44及控制電路251配置於一半導體基板262及一半導體基板263之一者上，該兩個半導體基板層壓在一起，且邏輯電路252配置於另一半導體基板上。在圖29B之實例中，像素陣列單元44及控制電路251配置於半導體基板262上，且邏輯電路252配置於半導體基板263上。

如圖29C中所展示，在第三配置中，像素陣列單元44配置於一半導體基板264及一半導體基板265之一者上，該兩個半導體基板層壓在一起，且控制電路251及邏輯電路252配置於另一半導體基板上。在圖

29C之實例中，像素陣列單元44配置於半導體基板264上，且控制電路251及邏輯電路252配置於半導體基板265上。

注意，在以上描述中，固態成像器件41之半導體基板之層數係一個或兩個；然而，該數目可為兩個或更多個。

在固態成像器件41中，隨著相位差偵測像素81之像素陣列單元44內之位置從中心朝向周邊行進時，該相位差偵測像素81之光屏蔽膜91a及91b (111)之大小可階段性地變化。換言之，可使光屏蔽膜91a及91b (111)之大小隨著影像高度而階段性地變化。亦可依相同方式使用作一白色濾光器之晶片上透鏡92之大小隨著影像高度而階段性地變化。

以此方式，可藉由使光屏蔽膜91a、91b (111)及晶片上透鏡92之大小隨著影像高度階段性地變化以執行光瞳校正，而進一步改良色彩混合性質及色差性質。

注意，亦可依相同方式使第一成像像素82之光屏蔽膜93、第二成像像素83之光屏蔽膜96、彩色濾光器94及彩色濾光器97之大小隨著影像高度而階段性地變化。

(闡釋性第二實施例之組態實例)

(電子設備之一闡釋性實施例之組態實例)

圖30係展示作為應用本發明的電子設備之一成像裝置之一組態實例的一闡釋性方塊圖。

圖30之一成像裝置900係一視訊攝影機、一數位靜態相機或類似者。該成像裝置900係由一透鏡群組901、一固態成像器件902、一數位信號處理(DSP)電路903、一圖框記憶體904、一顯示單元905、一記錄單元906、一操作單元907及一電力供應單元908形成。該DSP電路903、該圖框記憶體904、該顯示單元905、該記錄單元906、該操作單元907及該電力供應單元908係經由一匯流排線909彼此連接。

透鏡群組901從一目標物捕獲入射光(影像光)且在固態成像器件902之一成像表面上形成一影像。該固態成像器件902係由上文所描述之固態成像器件41形成。該固態成像器件902將歸因於透鏡群組901而在成像表面上形成一影像之入射光量轉換成以像素為單位的一電信號，且將該電信號供應至DSP電路903作為一像素信號。

DSP電路903對從固態成像器件902供應之像素信號執行預定影像處理，以圖框為單位將影像處理後的影像信號供應至圖框記憶體904，及使該圖框記憶體904暫時儲存該影像信號。

顯示單元905係由一面板型顯示裝置形成，舉例而言，諸如一液晶面板或一有機電子發光(EL)面板，且基於圖框單位之像素信號顯示一影像，該像素信號係暫時儲存於圖框記憶體904中。

記錄單元906係由一數位多功能磁碟(DVD)、快閃記憶體或類似者形成，讀取暫時儲存於圖框記憶體904中的圖框單位之像素信號，且記錄該像素信號。

操作單元907基於使用者之操作給出與藉由成像裝置900實施之各種功能有關的操作命令。電力供應單元908適當地供應電力至DSP電路903、圖框記憶體904、顯示單元905、記錄單元906及操作單元907。

應用本發明技術之電子設備可為使用一固態成像器件用於一影像擷取單元(一光電轉換單元)之電子設備，且除了成像裝置900以外，亦存在具有一成像功能之一可攜式終端裝置、使用一固態成像器件用於一影像讀取單元之一影印機及類似者。

注意，固態成像器件41可藉由形成為一晶片來體現，且亦可以具有一成像功能之模組形式來體現，該模組經封裝以包含一光學部分及類似者。

本發明技術可應用於一背照式CMOS感測器及一前照式CMOS感

測器。

本發明技術在高清固態成像器件中尤其有效。換言之，在一高清固態成像器件中，相對於開口區域81b之量值而言，彩色濾光器94之程序變動之量值較大。例如，當像素51之尺寸係1.0微米 x 1.0微米時，若變動值係大約自幾十奈米至幾百奈米，則該變動值占像素51之大小的一比例係自幾個百分比至幾十個百分比。因此，歸因於彩色濾光器94之程序變動而發生之相位差偵測像素81之色彩混合及靈敏度降低的影響較大，且本發明技術之效果較大。

在以上描述中，彩色濾光器94、彩色濾光器97及彩色濾光器121係紅色、綠色或藍色之一者；然而，該等彩色濾光器之色彩可為白色、青色、洋紅色或類似者。

本發明說明書中所揭示之效果僅為實例，實施例並不限於此且其他效果亦可存在。

本發明之實施例並不限於上文所描述之實施例，且可在不脫離本發明之要旨的情況下作出各種修改。

例如，一有機光電轉換膜可代替一光電二極體用作光電轉換元件。此外，可使用一有機光電轉換膜來代替彩色濾光器。該有機光電轉換膜係在日本未經審核專利申請公開案第2011-29337號中詳細描述，本發明申請者已對該案提出申請。

注意，本發明可採用以下組態。

[A1] 一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

[A2] 如[A1]之固態成像器件，該第一成像像素之該彩色濾光

器之與鄰近於該相位差偵測像素之一側相對的一側之一位置係與該第二成像像素之該彩色濾光器之在垂直於鄰近於該相位差偵測像素之一方向上排成佇列的一側之一位置相同。

[A3] 如[A2]之固態成像器件，相較於該第二成像像素之該彩色濾光器之一寬度，該第一成像像素之該彩色濾光器在其中該彩色濾光器鄰近於該相位差偵測像素的一方向上的一寬度要短一值或更大，其中該值係藉由增加三倍標準偏差至該彩色濾光器之程序變動之一平均值而獲得。

[A4] 如[A1]至[A3]中任一項之固態成像器件，一光屏蔽膜係形成於該第一成像像素及該第二成像像素之一部分上，且該第一成像像素之該光屏蔽膜之一面積大於該第二成像像素之該光屏蔽膜之一面積。

[A5] 如[A4]之固態成像器件，相較於該第二成像像素之該光屏蔽膜之一側之一寬度，該第一成像像素之該光屏蔽膜的鄰近於該相位差偵測像素之一側在其中該光屏蔽膜鄰近於該相位差偵測像素的一方向上的一寬度較大。

[A6] 如[A5]之固態成像器件，相較於該第二成像像素之該光屏蔽膜之一側之一寬度，該第一成像像素之該光屏蔽膜之鄰近於該相位差偵測像素的一側在其中該光屏蔽膜鄰近於該相位差偵測像素的一方向上的一寬度要長一值或更大，其中該值係藉由增加三倍標準偏差至該彩色濾光器之程序變動之一平均值而獲得。

[A7] 如[A1]至[A6]中任一項之固態成像器件，一光學黑色區域配置於該相位差偵測像素中，且該第一成像像素係鄰近於與其中配置光學黑色區域之一側相對的一側。

[A8] 如[A7]之固態成像器件，一光屏蔽膜係形成於該第二成像像素及該相位差偵測像素之一部分上，且相較於該第二成像像素之

該光屏蔽膜之一側之一寬度，該相位差偵測像素之該光屏蔽膜之鄰近於該第一成像像素的一側在其中該光屏蔽膜鄰近於該第一成像像素的一方向上的一寬度較大。

[A9] 如[A1]至[A8]中任一項之固態成像器件，其進一步包含一信號處理單元，該信號處理單元處理在該第一成像像素中獲得之一像素信號。

[A10] 如[A9]之固態成像器件，該信號處理單元對該像素信號執行增益校正。

[A11] 如[A9]或[A10]之固態成像器件，該信號處理單元校正該像素信號之色彩混合。

[A12] 一種一固態成像器件之製造方法，該方法包含形成一固態成像器件，該固態成像器件包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

[A13] 一種電子設備，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積。

[A14] 一種固態成像器件，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[A15] 如[A14]之固態成像器件，一絕緣膜係形成於該第一成像像素與另一像素之間的一邊界上，及該第二成像像素與另一像素之間的一邊界上。

[A16] 如[A14]或[A15]之固態成像器件，一光屏蔽膜係形成於該第一成像像素與另一像素之間的一邊界上，及該第二成像像素與另一像素之間的一邊界上。

[A17] 如[A16]之固態成像器件，提供於該第一成像像素與該相位差偵測像素之間的該邊界上之該光屏蔽膜之一寬度係大於另一光屏蔽膜之一寬度。

[A18] 一種一固態成像器件之製造方法，該方法包含形成一固態成像器件，該固態成像器件包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[A19] 一種電子設備，其包含：一相位差偵測像素，其係用於相位差偵測之一像素；一第一成像像素，其係用於成像且鄰近於該相位差偵測像素之一像素；及一第二成像像素，其係除該第一成像像素以外之用於成像之一像素。該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[B1] 一種固態成像器件，其包含：一相位差偵測像素；一第一成像像素，其鄰近於該相位差偵測像素；一第一彩色濾光器，其與該第一成像像素對準；一第二成像像素；及一第二彩色濾光器，其與該第二成像像素對準；其中該第一彩色濾光器之一面積小於該第二彩色濾光器之一面積，且其中該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[B2] 如[B1]之固態成像器件，其中該第一彩色濾光器之與鄰近於該相位差偵測像素之一側相對的一側之一位置係與在一垂直方向上排成佇列之該第二彩色濾光器之一側的一位置相同。

[B3] 如[B1]之固態成像器件，其進一步包含一絕緣膜及一額外光屏蔽膜，該絕緣膜及該額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜及該第二成像像素之該光屏蔽膜之至少一者的下面。

[B4] 如[B3]之固態成像器件，其中該絕緣膜及該額外光屏蔽膜經提供以僅穿透一光電二極體。

[B5] 如[B1]之固態成像器件，其進一步包含提供於該第一成像像素之該光屏蔽膜下面的一第一額外光屏蔽膜，及提供於該第二成像像素之該光屏蔽膜下面的一第二額外光屏蔽膜，該第一額外光屏蔽膜及該第二額外光屏蔽膜具有不同寬度。

[B6] 如[B5]之固態成像器件，其中該第一額外光屏蔽膜之一寬度係大於該第二額外光屏蔽膜之一寬度。

[B7] 如[B1]之固態成像器件，其中該固態成像器件包含一2x2像素陣列之一像素陣列單元，且其中該相位差偵測像素與該第一成像像素具有一相同色彩。

[B8] 如[B1]之固態成像器件，其中該固態成像器件包含2x2像素陣列之一像素陣列單元，其中該相位差偵測像素與該第一成像像素具有一相同色彩，且其中該相位差偵測像素亦係一成像像素。

[B9] 如[B8]之固態成像器件，其進一步包含一絕緣膜及一額外光屏蔽膜，該絕緣膜及該額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜及該第二成像像素之該光屏蔽膜之至少一者的下面。

[B10] 如[B9]之固態成像器件，其中於該相位差偵測像素中接收對應於該第一成像像素之光。

[B11] 如[B1]之固態成像器，其中該固態成像器件包含一像

素陣列單元，在該像素陣列單元中一陣列方向係相對於一法向陣列方向旋轉45度。

[B12] 如[B1]之固態成像器件，其進一步包含連接至一光電二極體之一放電電晶體，其中該放電電晶體受控於一溢位閘極。

[B13] 如[B1]之固態成像器件，其中該固態成像器件包含配置於一相同半導體基板上的一像素陣列單元、一控制電路及一邏輯電路。

[B14] 如[B1]之固態成像器件，其中該固態成像器件包含一像素陣列單元、一控制電路及一邏輯電路；該像素陣列單元及該控制電路配置於一第一半導體基板上；該邏輯電路配置於一第二半導體基板上；且該第一半導體基板層壓至該第二半導體基板。

[B15] 如[B1]之固態成像器件，其中該固態成像器件包含一像素陣列單元、一控制電路及一邏輯電路；該像素陣列單元配置於一第一半導體基板上；該邏輯電路及該控制電路配置於一第二半導體基板上；且該第一半導體基板層壓至該第二半導體基板。

[B16] 如[B1]之固態成像器件，其中該第一彩色濾光器之一寬度不同於該第二彩色濾光器之一寬度之一量等於相對於該第一彩色濾光器及該第二彩色濾光器的一程序變動之一平均值的一標準偏差之三倍。

[B17] 如[B3]之固態成像器件，其中藉由該絕緣膜將該等額外光屏蔽膜之一者連接至該第一成像像素之該光屏蔽膜。

[B18] 如[B8]之固態成像器件，其中該相位差偵測像素與該第一成像像素共用一彩色濾光器。

[B19] 一種製造一固態成像器件之方法，該方法包含：形成一相位差偵測像素；形成一第一成像像素，該第一成像像素鄰近於該相位差偵測像素；及形成一第二成像像素；其中該第一成像像素之一

彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積，且其中該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

[B20] 一種電子裝置，其包含一固態成像器件，該固態成像器件包含：一相位差偵測像素；一第一成像像素，其鄰近於該相位差偵測像素；一第一彩色濾光器，其與該第一成像像素對準；一第二成像像素；及一第二彩色濾光器，其與該第二成像像素對準；其中該第一彩色濾光器之一面積小於該第二彩色濾光器之一面積，且其中該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積。

熟習此項技術者應理解，各種修改、組合、子組合及替代可取決於設計要求及其他因素而發生，只要該等修改、組合、子組合及替代係在隨附申請專利範圍之範疇內或為其等之等效物。

【符號說明】

41	固態成像器件
42	時序控制單元
43	垂直掃描電路
44	像素陣列單元
45	恆定電流源電路單元
46	參考信號產生單元
46a	數位轉類比轉換器(DAC)
47	行類比轉數位(AD)轉換單元
48	水平掃描電路
49	水平輸出線
50	輸出電路/放大器電路
51	像素/綠色像素/紅色像素/藍色像素/白色像素

52	水平信號線
53	垂直信號線
54	負載型金屬氧化物半導體(MOS)
55	類比轉數位轉換器(ADC)
61	光電二極體
62	第一傳送電晶體
63	浮動擴散區域(FD)
64	重設電晶體
65	放大電晶體
66	選擇電晶體
81	相位差偵測像素
81a	光學黑色區域
81b	開口區域
82	第一成像像素/紅色第一成像像素
83	第二成像像素/綠色第二成像像素
90	透明膜
91a	光屏蔽膜
91b	光屏蔽膜
92	晶片上透鏡
93	光屏蔽膜
94	彩色濾光器/紅色濾光器/藍色濾光器/綠色濾光器
95	晶片上透鏡
96	光屏蔽膜
97	彩色濾光器/紅色濾光器/藍色濾光器/綠色濾光器
98	晶片上透鏡
101	開口部分

102	開口部分
103	開口部分
111	光屏蔽膜
111a	光學黑色區域
111b	開口區域
112	彩色濾光器
112a	光屏蔽膜
121	彩色濾光器
141	絕緣膜
142	光屏蔽膜
161	光屏蔽膜
162	光屏蔽膜
181	相位差偵測像素
182	第一成像像素
183	第二成像像素
191	彩色濾光器
201	電配線
202	電配線
203	電配線
204	電配線
205	電配線
211	晶片上透鏡
212	晶片上透鏡
213	晶片上透鏡
231	第二傳送電晶體
232	記憶體單元(MEM)

233	放電電晶體
251	控制電路
252	邏輯電路
261	半導體基板
262	半導體基板
263	半導體基板
264	半導體基板
265	半導體基板
900	成像裝置
901	透鏡群組
902	固態成像器件
903	數位信號處理(DSP)電路
904	圖框記憶體
905	顯示單元
906	記錄單元
907	操作單元
908	電力供應單元
909	匯流排線
L1	寬度
L1'	寬度
L2	寬度
L2'	寬度
L11	寬度
L12	寬度
OFG	高位準放電信號/低位準放電信號
RST	重設信號

SEL	選擇信號
TX	傳送信號
TX1	第一傳送信號
TX2	第二傳送信號
VDD	恆定電壓源

申請專利範圍

1. 一種固態成像器件，其包括：

一相位差偵測像素；

一第一成像像素，其鄰近於該相位差偵測像素；

一第一彩色濾光器，其與該第一成像像素對準且鄰近於該第一成像像素之一光入射側；

一第二成像像素；

一第二彩色濾光器，其與該第二成像像素對準且鄰近於該第二成像像素之一光入射側；

該第一成像像素之一光屏蔽膜，其中該第一成像像素之該光屏蔽膜鄰近於該第一成像像素之該光入射側；

該第二成像像素之一光屏蔽膜，其中該第二成像像素之該光屏蔽膜鄰近於該第二成像像素之該光入射側，

其中該第一彩色濾光器之一面積小於該第二彩色濾光器之一面積，且

其中該第一成像像素之該光屏蔽膜之一面積大於該第二成像像素之該光屏蔽膜之一面積；

一第一額外光屏蔽膜，其中該第一額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之一半導體基板之一光入射表面延伸；及

一第二額外光屏蔽膜，其中該第二額外光屏蔽膜係提供於該第二成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之該半導體基板之該光入射表面延伸，其中該第一額外光屏蔽膜及該第二額外光屏蔽膜之一寬度係於平行於該半導體基板之該光入射表面之一維度，且其中該第一額外光屏

蔽膜及該第二額外光屏蔽膜具有不同寬度。

2. 如請求項1之固態成像器件，其中該第一彩色濾光器之與鄰近於該相位差偵測像素之一側相對的一側的一位置係與該第二彩色濾光器之在一垂直方向上排成佇列的一側的位置相同。

3. 如請求項1之固態成像器件，其進一步包括一絕緣膜，該絕緣膜係提供於該第一成像像素之該光屏蔽膜及該第二成像像素之該光屏蔽膜之至少一者的下面。

4. 如請求項3之固態成像器件，其中該絕緣膜覆蓋該等額外光屏蔽膜之至少一部分。

5. 如請求項3之固態成像器件，其中該等額外光屏蔽膜之一者係藉由該絕緣膜連接至該第一成像像素之該光屏蔽膜。

6. 如請求項1之固態成像器件，其中該第一額外光屏蔽膜之一寬度係大於該第二額外光屏蔽膜之一寬度。

7. 如請求項1之固態成像器件，其中該固態成像器件包含一2x2像素陣列之一像素陣列單元，且其中該相位差偵測像素與該第一成像像素具有一相同色彩。

8. 如請求項1之固態成像器件，其中該固態成像器件包含2x2像素陣列之一像素陣列單元，其中該相位差偵測像素與該第一成像像素具有一相同色彩，且其中該相位差偵測像素亦係一成像像素。

9. 如請求項8之固態成像器件，其進一步包括一絕緣膜及一額外光屏蔽膜，該絕緣膜及該額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜及該第二成像像素之該光屏蔽膜之至少一者的下面。

10. 如請求項9之固態成像器件，其中於該相位差偵測像素中接收對應於該第一成像像素之光。

11. 如請求項8之固態成像器件，其中該相位差偵測像素與該第一成像像素共用一彩色濾光器。

12. 如請求項8之固態成像器件，其中該相位差偵測像素具有四側，且其中該四側之各者係一相同色彩之相鄰成像像素。

13. 如請求項1之固態成像器件，其進一步包括連接至一光電二極體之一放電電晶體，其中該放電電晶體受控於一溢位閘極。

14. 如請求項1之固態成像器件，其中該固態成像器件包含配置於一相同半導體基板上的一像素陣列單元、一控制電路及一邏輯電路。

15. 如請求項1之固態成像器件，其中該固態成像器件包含一像素陣列單元、一控制電路及一邏輯電路，其中具有該相位差偵測像素及該等成像像素之該半導體基板係一第一半導體基板，其中該像素陣列單元及該控制電路配置於該第一半導體基板上，其中該邏輯電路配置於一第二半導體基板上，且其中該第一半導體基板層壓至該第二半導體基板。

16. 如請求項1之固態成像器件，其中該固態成像器件包含一像素陣列單元、一控制電路及一邏輯電路，其中具有該相位差偵測像素及該等成像像素之該半導體基板係一第一半導體基板，其中該像素陣列單元配置於該第一半導體基板上，其中該邏輯電路及該控制電路配置於一第二半導體基板上，且其中該第一半導體基板層壓至該第二半導體基板。

17. 如請求項1之固態成像器件，其中該第一彩色濾光器之一寬度不同於該第二彩色濾光器之一寬度之一量等於相對於該第一彩色濾光器及該第二彩色濾光器的一程序變動之一平均值之一標準偏差的三倍。

18. 一種製造一固態成像器件之方法，該方法包括：

形成一相位差偵測像素；

形成一第一成像像素，該第一成像像素鄰近於該相位差偵測像素；

形成一第一彩色濾光器，其與該第一成像像素對準且鄰近於該第一成像像素之一光入射側；

形成一第二成像像素；

形成一第二彩色濾光器，其與該第二成像像素對準且鄰近於該第二成像像素之一光入射側；

形成該第一成像像素之一光屏蔽膜，其中該第一成像像素之該光屏蔽膜鄰近於該第一成像像素之該光入射側；

形成該第二成像像素之一光屏蔽膜，其中該第二成像像素之該光屏蔽膜鄰近於該第二成像像素之該光入射側，

其中該第一成像像素之一彩色濾光器之一面積小於該第二成像像素之一彩色濾光器之一面積，且

其中該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積；

形成一第一額外光屏蔽膜，其中該第一額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之一半導體基板之一光入射表面延伸；及

形成一第二額外光屏蔽膜，其中該第二額外光屏蔽膜係提供於該第二成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之該半導體基板之該光入射表面延伸，且其中該第一額外光屏蔽膜及該第二額外光屏蔽膜具有不同寬度。

19. 一種電子裝置，其包括：

一固態成像器件，其包含：

一相位差偵測像素；

一第一成像像素，其鄰近於該相位差偵測像素；

一第一彩色濾光器，其與該第一成像像素對準且鄰近於該第一成像像素之一光入射側；

一第二成像像素；及

一第二彩色濾光器，其與該第二成像像素對準且鄰近於該第二成像像素之一光入射側；

該第一成像像素之一光屏蔽膜，其中該第一成像像素之該光屏蔽膜鄰近於該第一成像像素之該光入射側；

該第二成像像素之一光屏蔽膜，其中該第二成像像素之該光屏蔽膜鄰近於該第二成像像素之該光入射側，

其中該第一彩色濾光器之一面積小於該第二彩色濾光器之一面積，且

其中該第一成像像素之一光屏蔽膜之一面積大於該第二成像像素之一光屏蔽膜之一面積；

形成一第一額外光屏蔽膜，其中該第一額外光屏蔽膜係提供於該第一成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之一半導體基板之一光入射表面延伸；及

形成一第二額外光屏蔽膜，其中該第二額外光屏蔽膜係提供於該第二成像像素之該光屏蔽膜下面並自具有該相位差偵測像素及該等成像像素之該半導體基板之該光入射表面延伸，且其中該第一額外光屏蔽膜及該第二額外光屏蔽膜具有不同寬度。

圖式

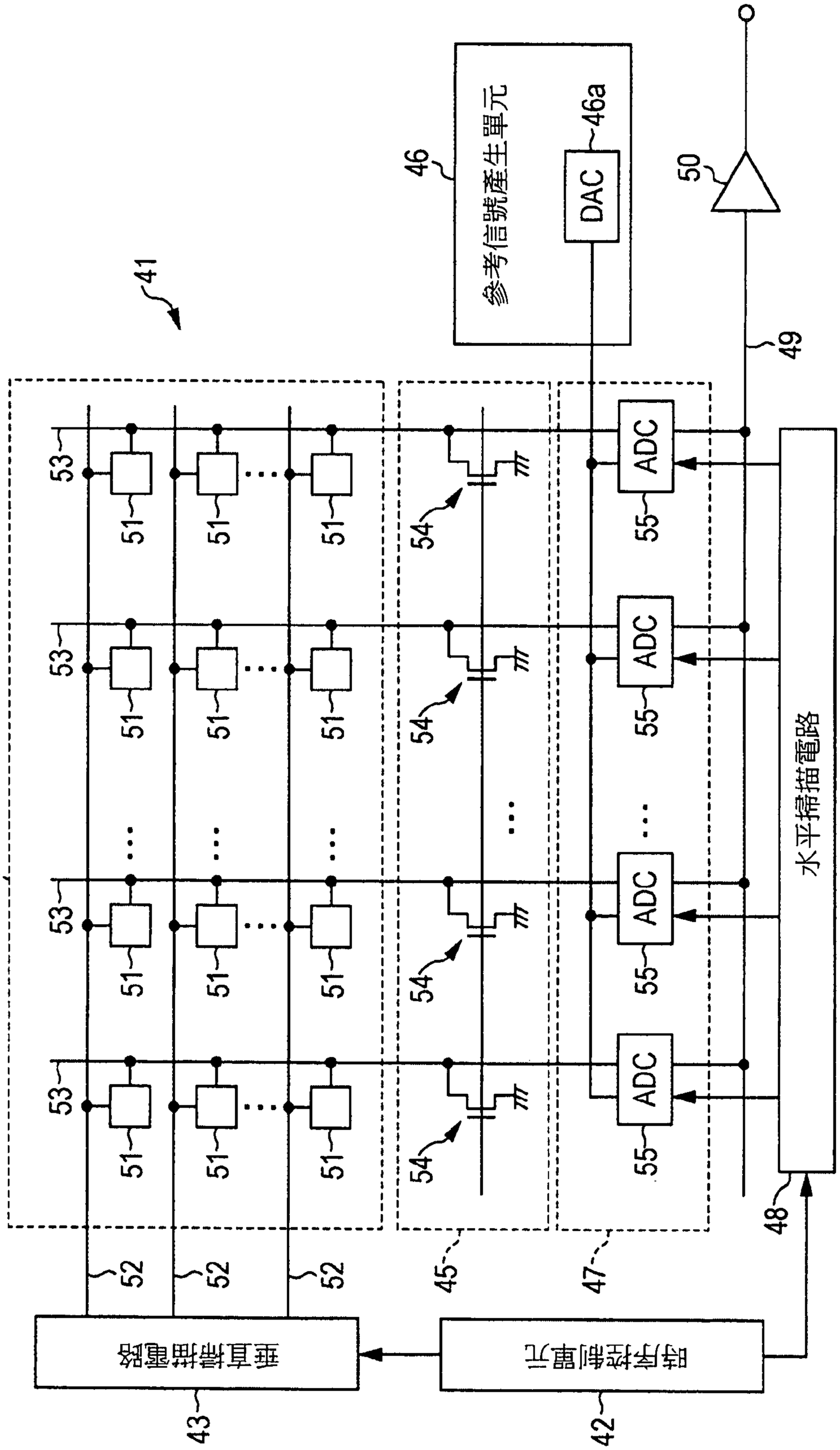

41
44
46
參考信號產生單元
DAC
46a
50
49
53
51
54
55
ADC
52
45
47
48
水平掃描電路
垂直掃描電路
時序控制單元
43
42

圖 1

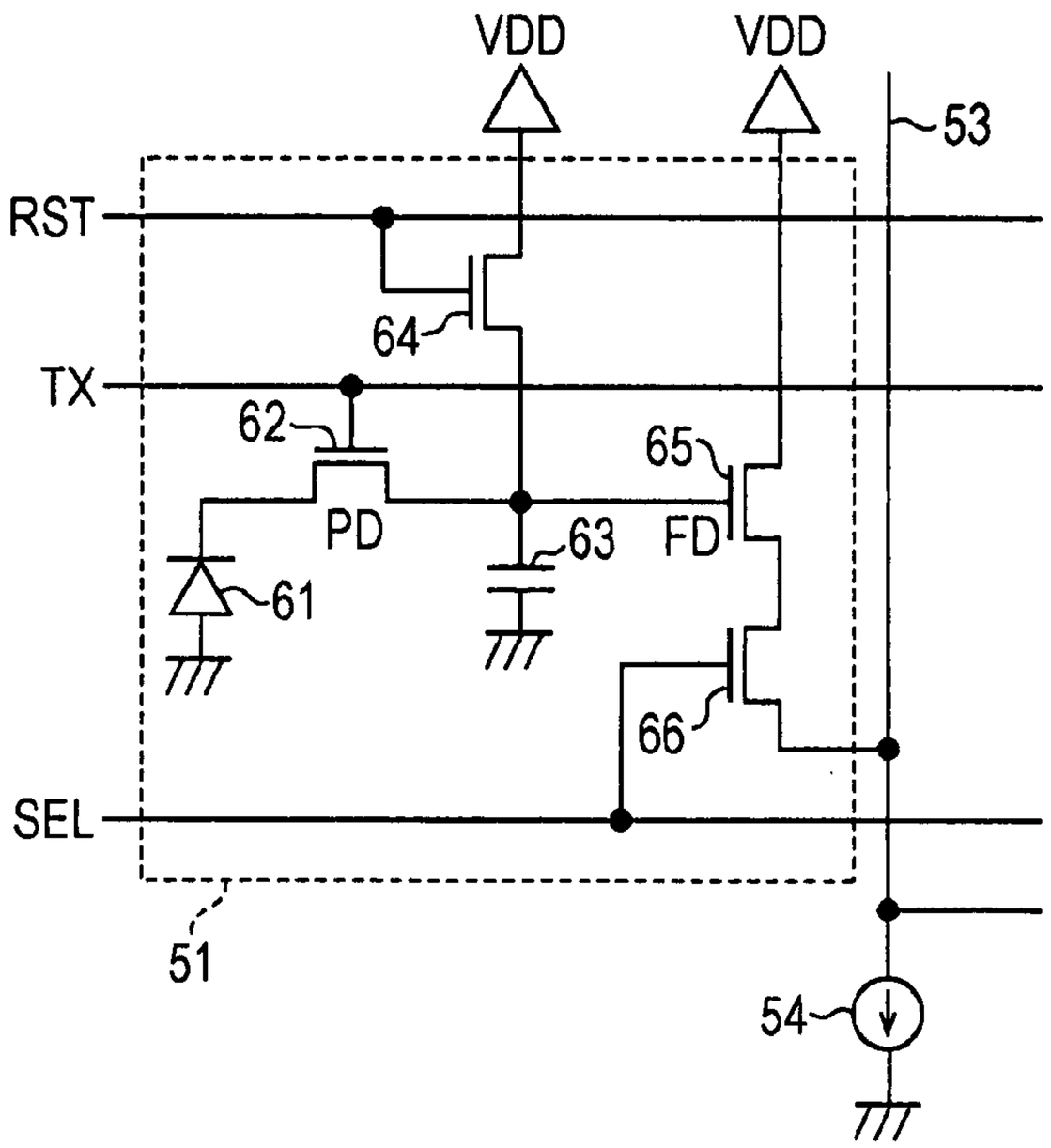


圖 2

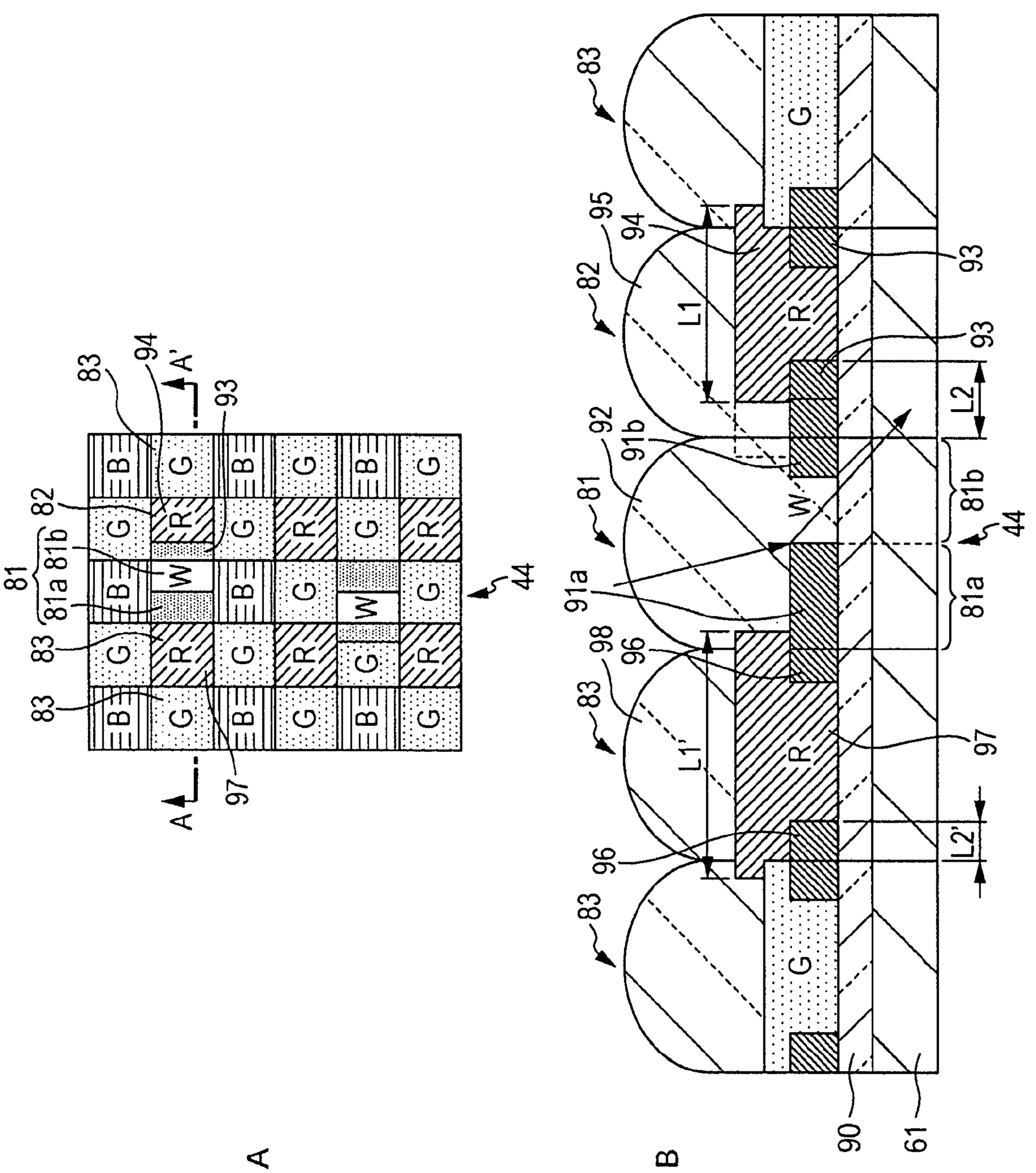

A
A'
B
B
G
R
W
81
81a
81b
82
83
44
93
94
97
B
G
R
W
81
81a
81b
82
83
44
91a
91b
92
93
94
95
96
97
98
L1
L1'
L2
L2'
90
61

圖 3

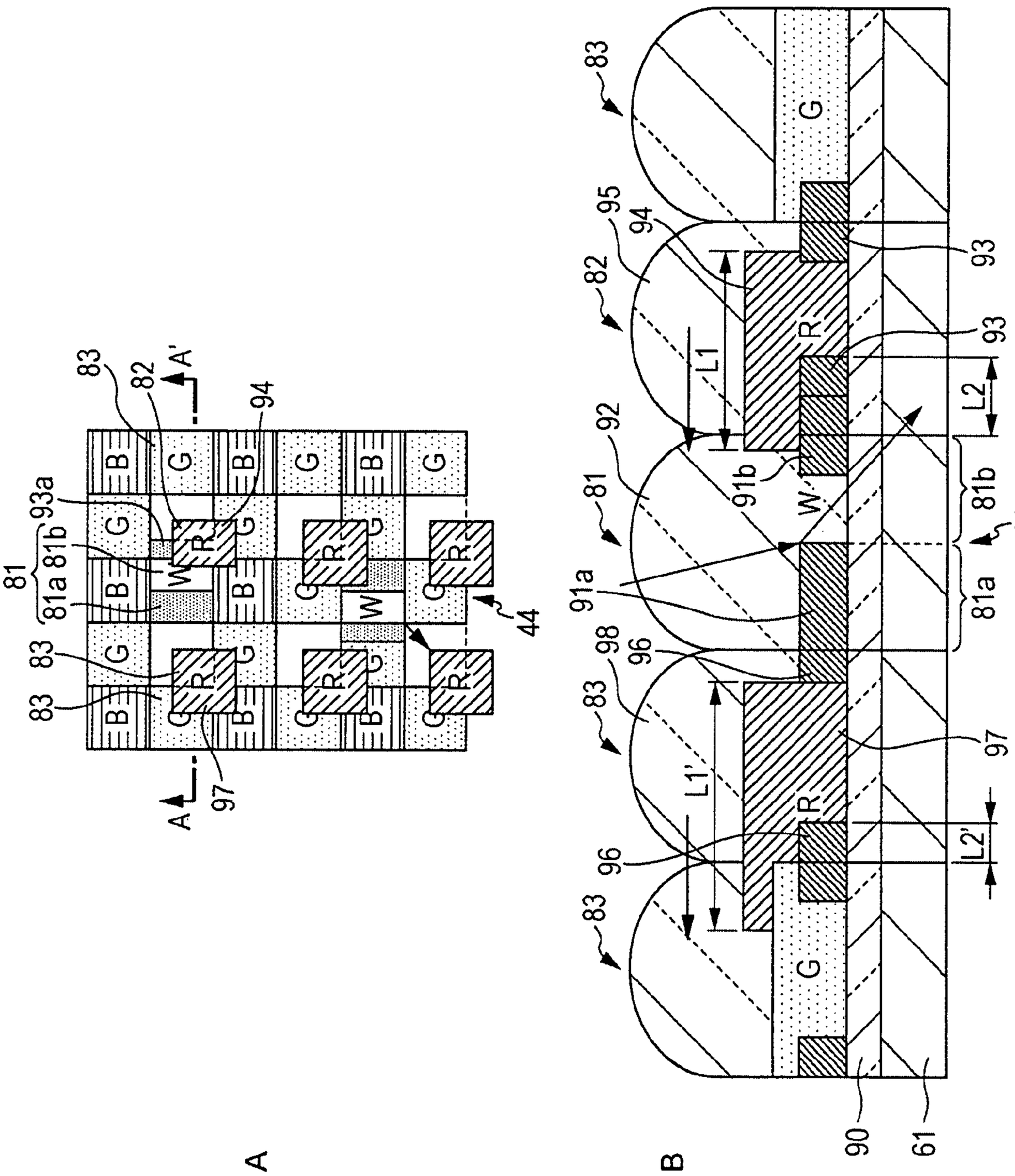

A
A'
81
81a
81b
82
83
44
91a
91b
92
93
93a
94
95
96
97
98
W
R
G
B
L1
L2
L1'
L2'
90
61

圖 4

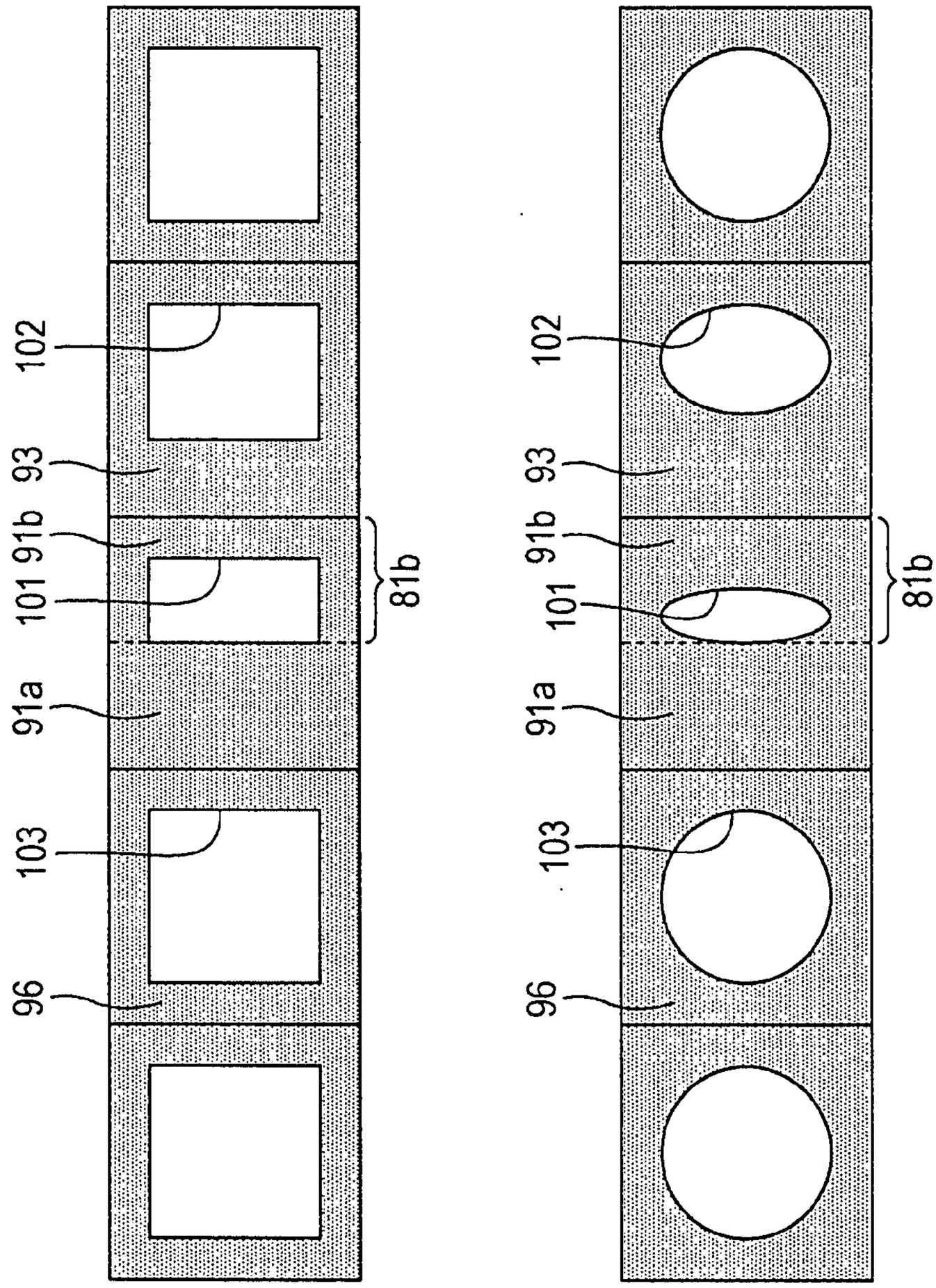


圖 5

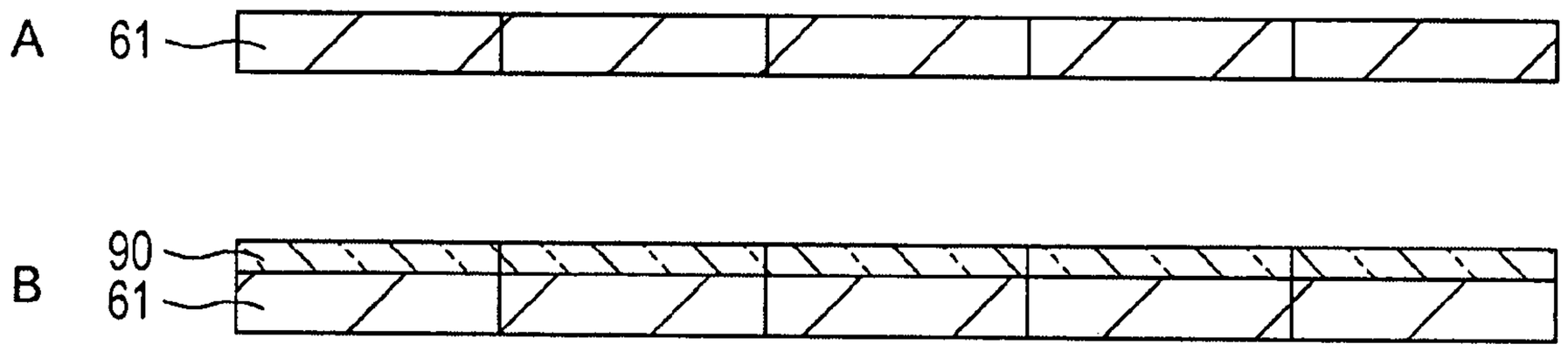

A
61
B
90
61
C
96
96
91a
91b
93
93
90
61
81a
81b
D
96
103
96
91a
101
91b
93
102
93
G
G
90
61
81a
81b
E
96
97
96
91a
101
91b
93
94
93
G
R
R
G
90
61
103
81a
81b
102
F
83
98
83
92
91a
81
91b
93
95
82
94
93
83
96
96
101
G
R
W
R
G
90
61
97
103
81a
81b
102

圖 6

S

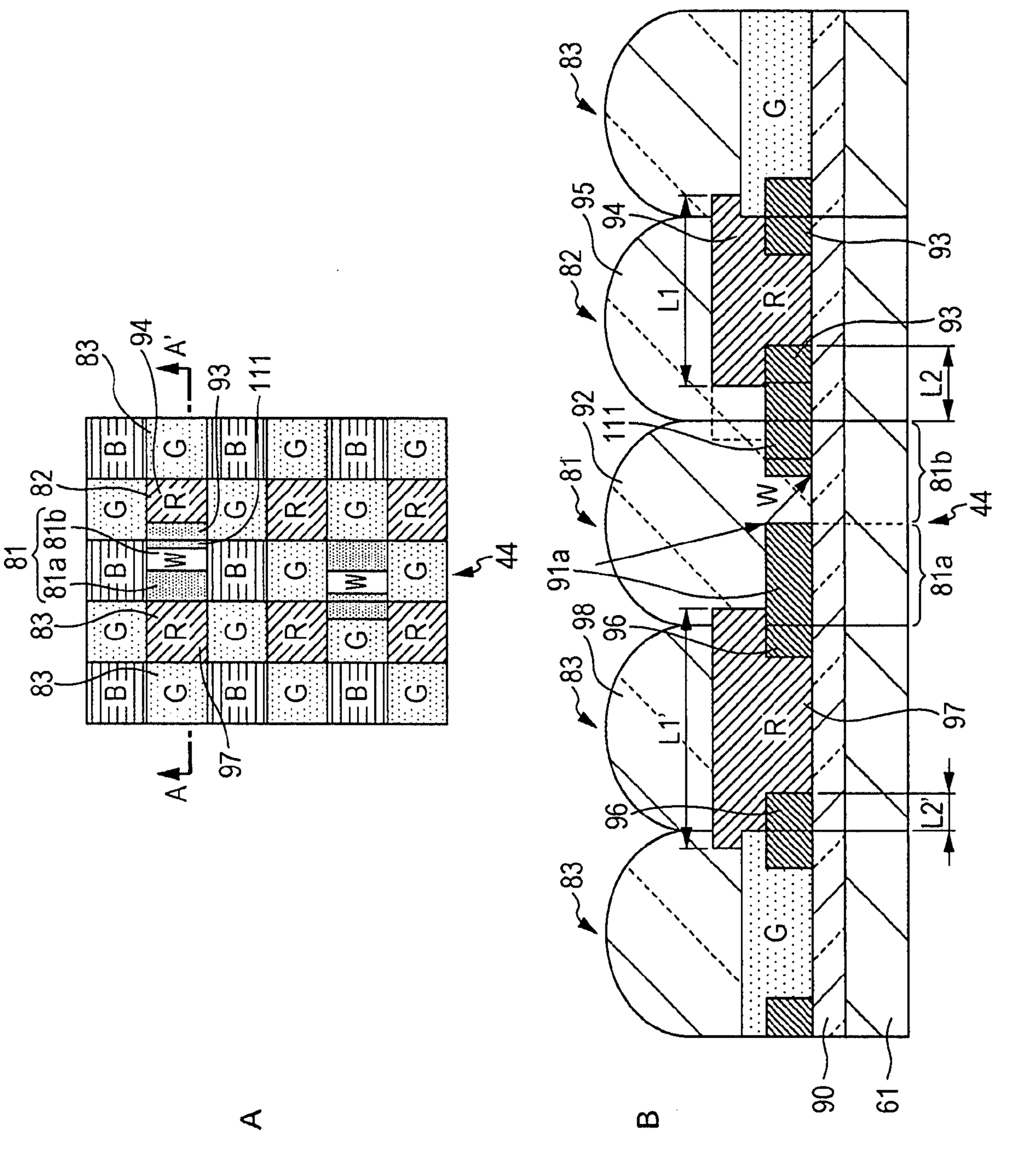

A
A'
B
G
R
W
81
81a
81b
82
83
44
91a
92
93
94
95
96
97
98
111
L1
L1'
L2
L2'
90
61

圖 7

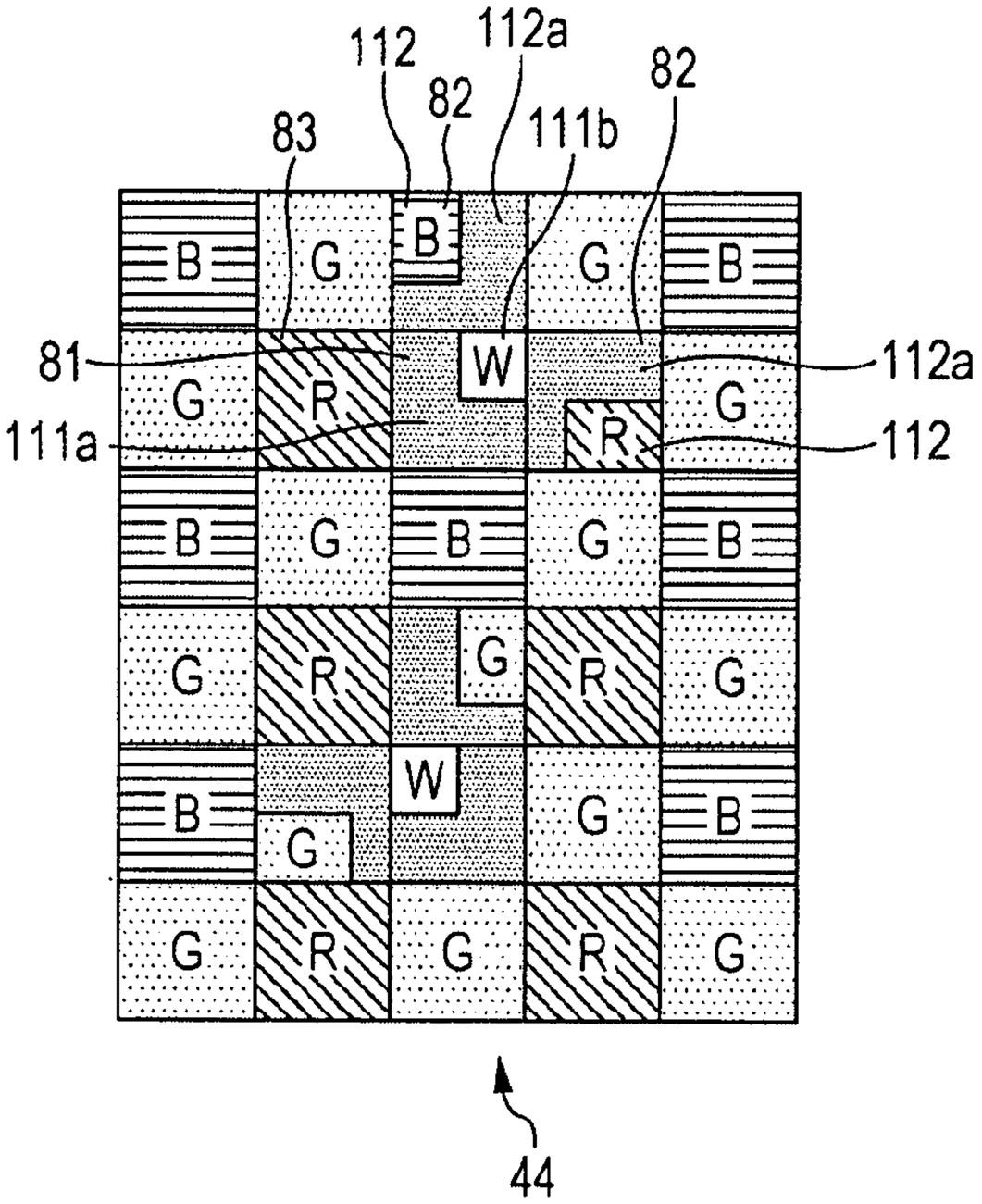

112
112a
82
83
111b
82
81
112a
111a
112
44

圖 8

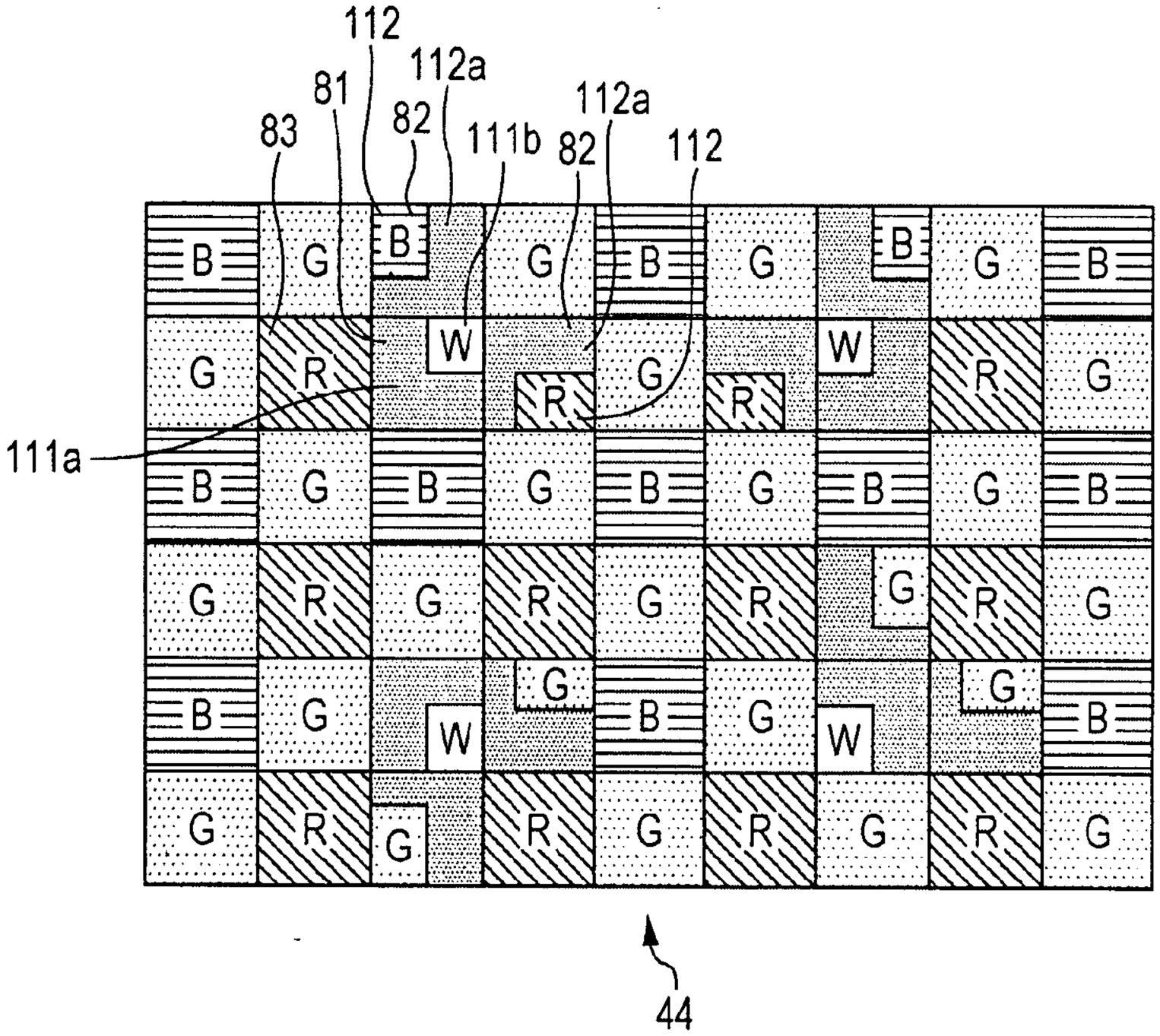
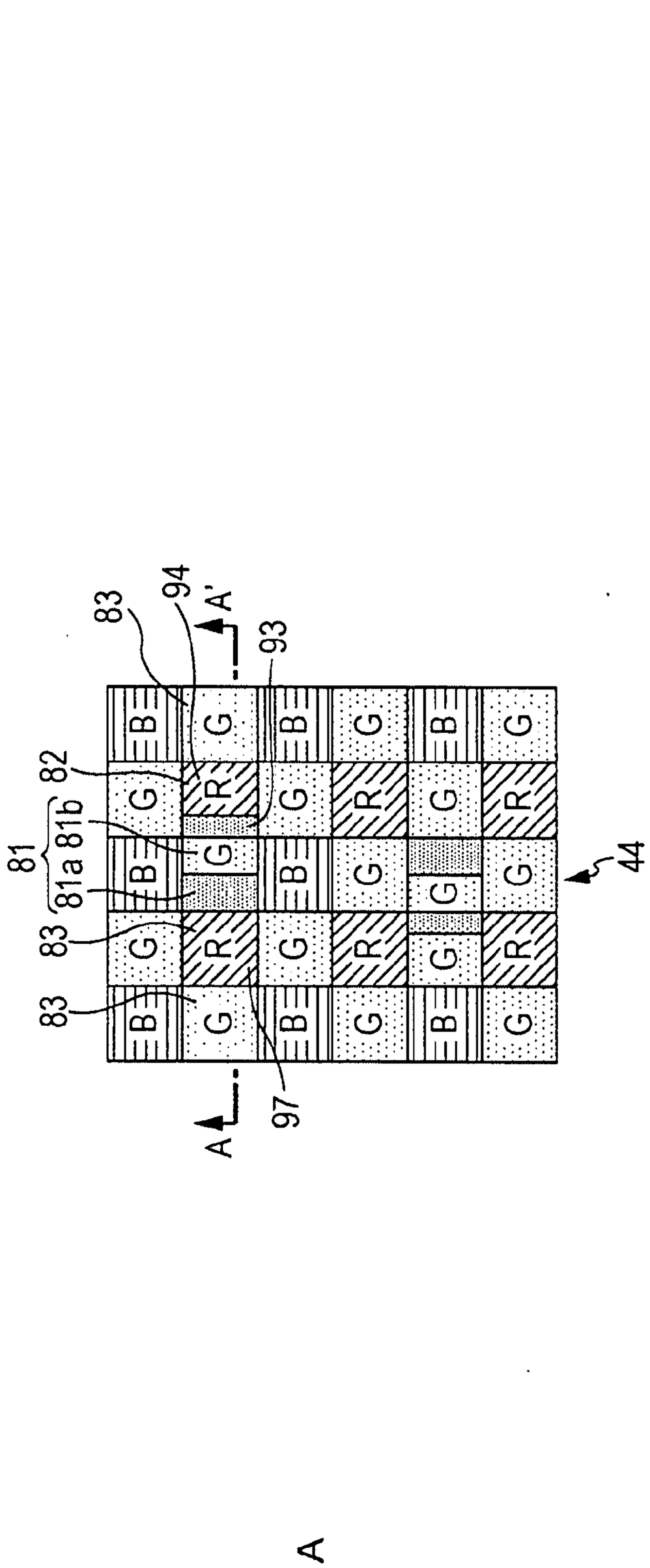

112
112a
81
82
83
111b
82
112a
112
111a
44

圖 9


A
A'
81
81a
81b
82
83
44
93
94
97
B
G
R

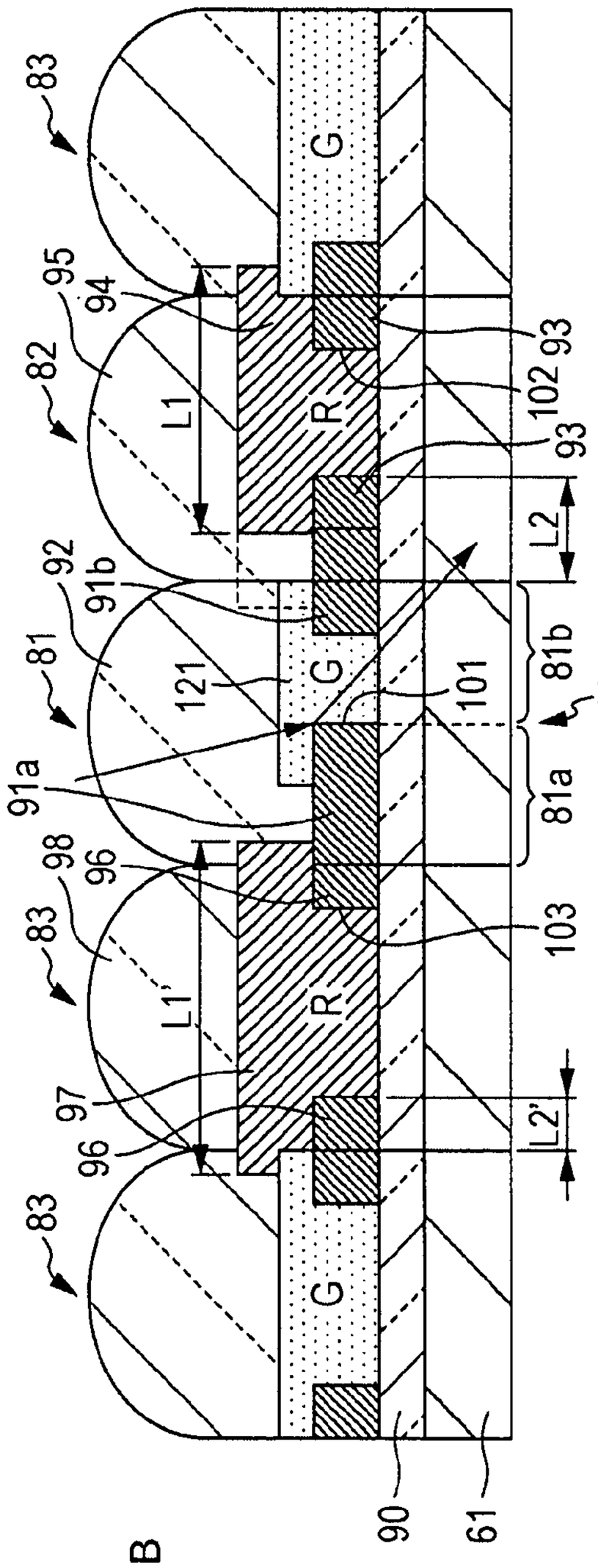
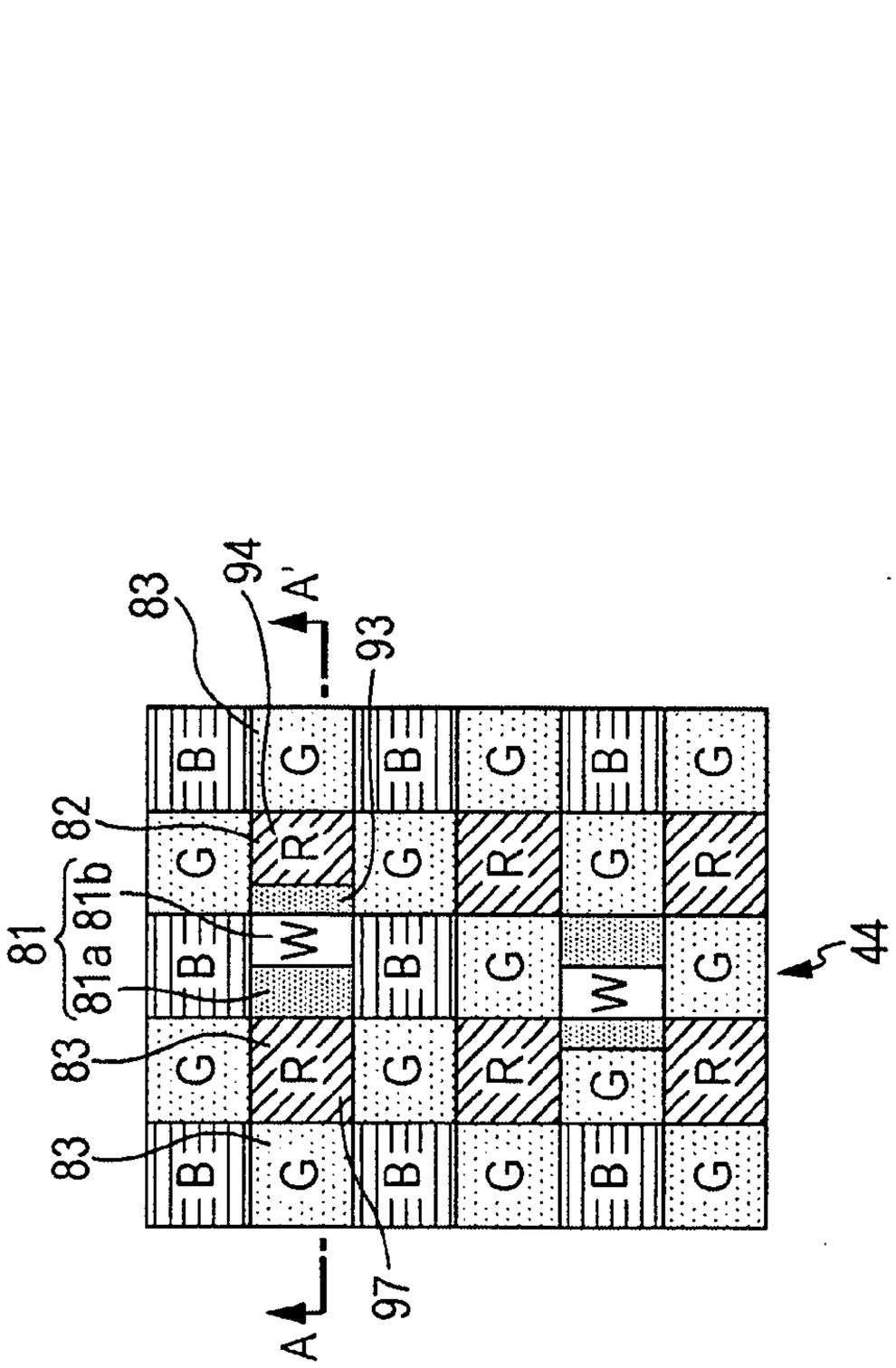

83
95
94
82
L1
93
102
92
91b
81
121
101
81b
L2
44
91a
81a
98
96
103
L1'
97
L2'
G
R
0
1

圖 10


A
A'
81
81a
81b
82
83
44
93
94
97
B
B
G
R
W

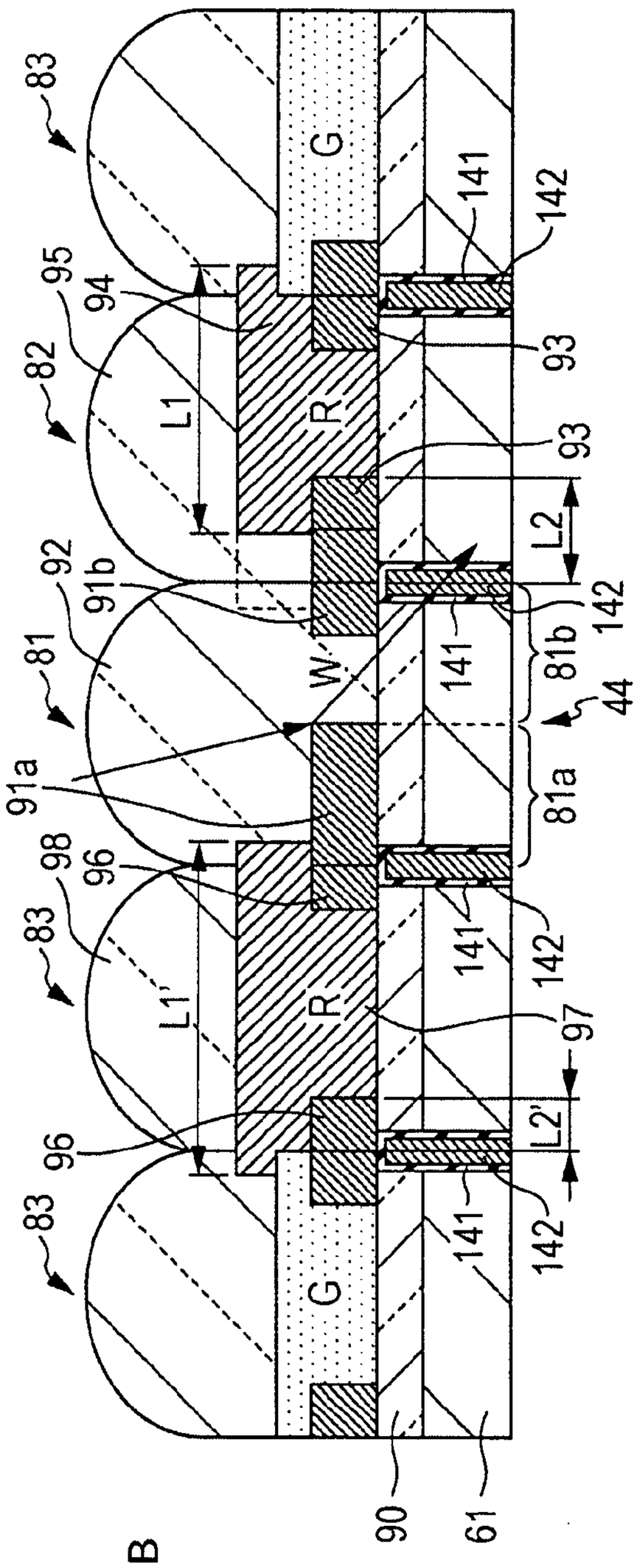
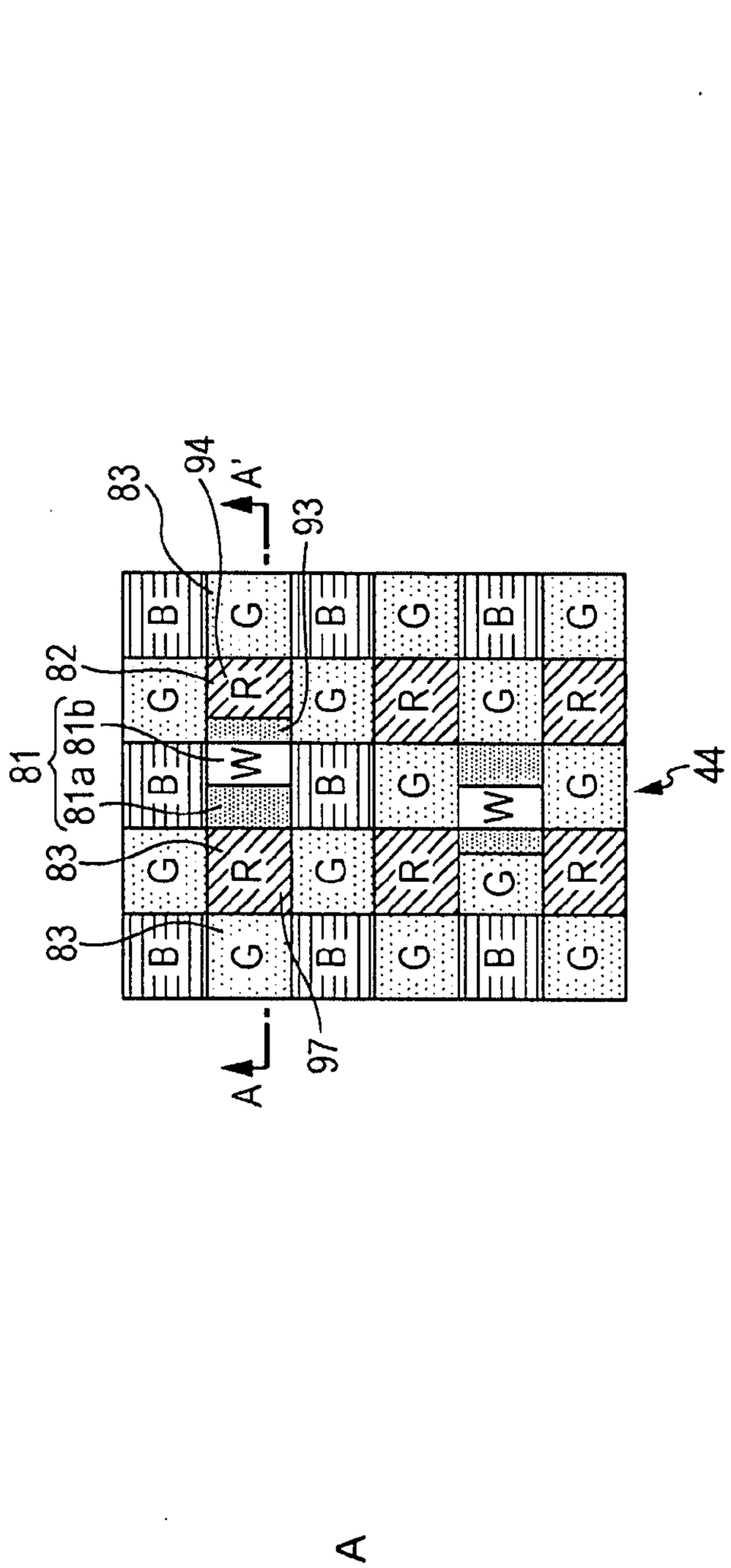

83
81
82
95
94
93
92
91b
91a
98
96
97
L1
L1'
L2
L2'
141
142
144
81a
81b
44
90
61
G
R
W

圖 11


A
A'
B
B'
81
81a
81b
82
83
44
93
94
97
W
R
G
B

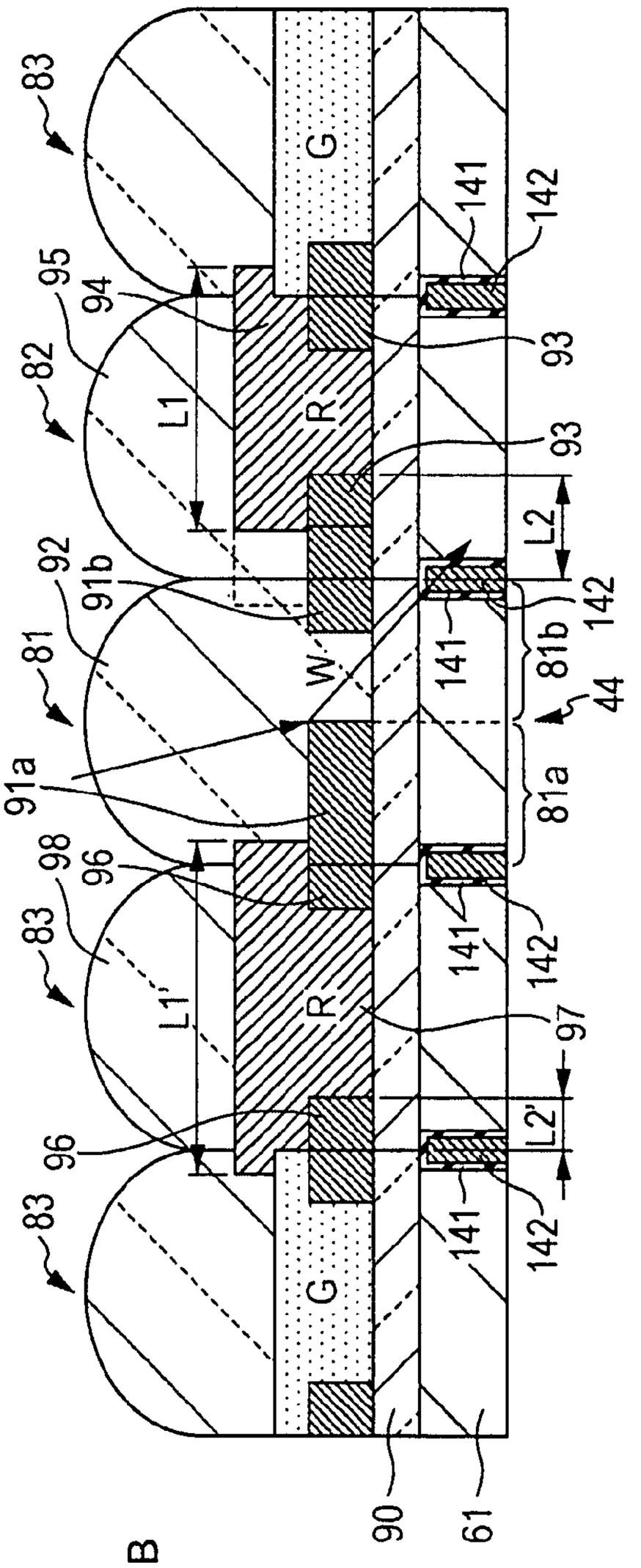

81
81a
81b
82
83
91a
91b
92
93
94
95
96
97
98
44
141
142
L1
L1'
L2
L2'
W
R
G
0
1

圖 12

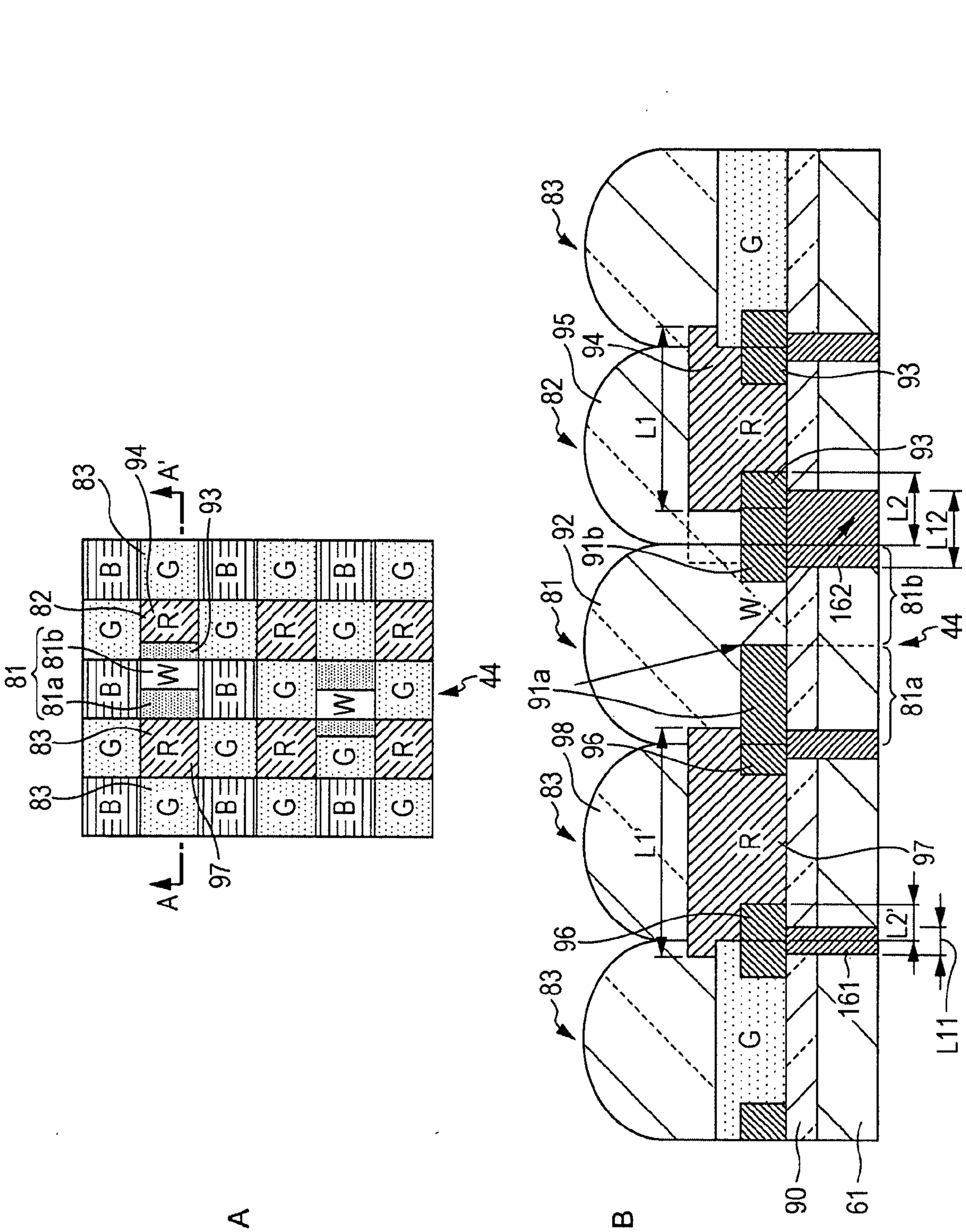

A
A'
B
G
R
W
81
81a
81b
82
83
44
93
94
97
B
91a
91b
92
95
96
98
L1
L2
L12
L1'
L2'
L11
W'
162
161
90
61

圖 13

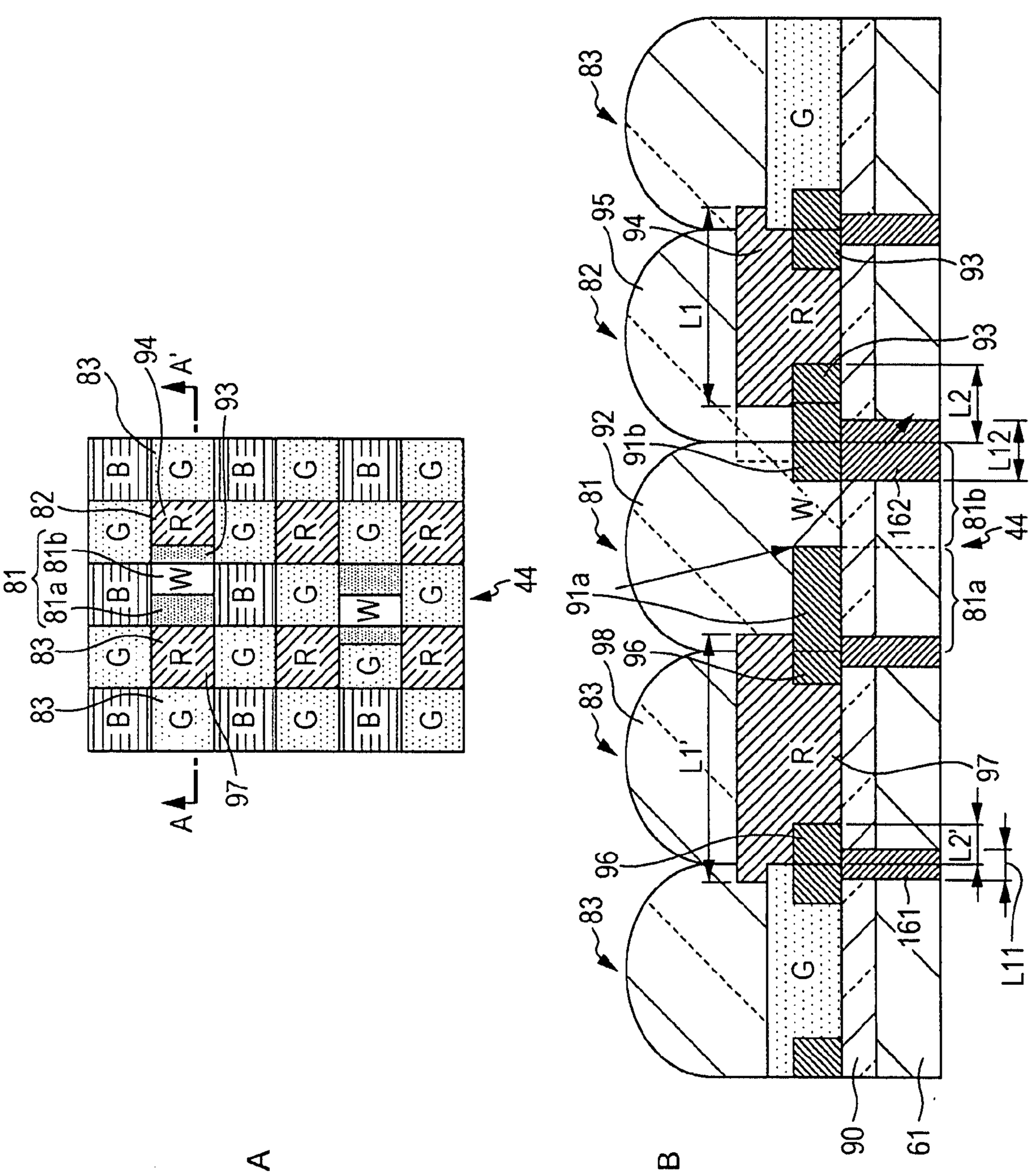
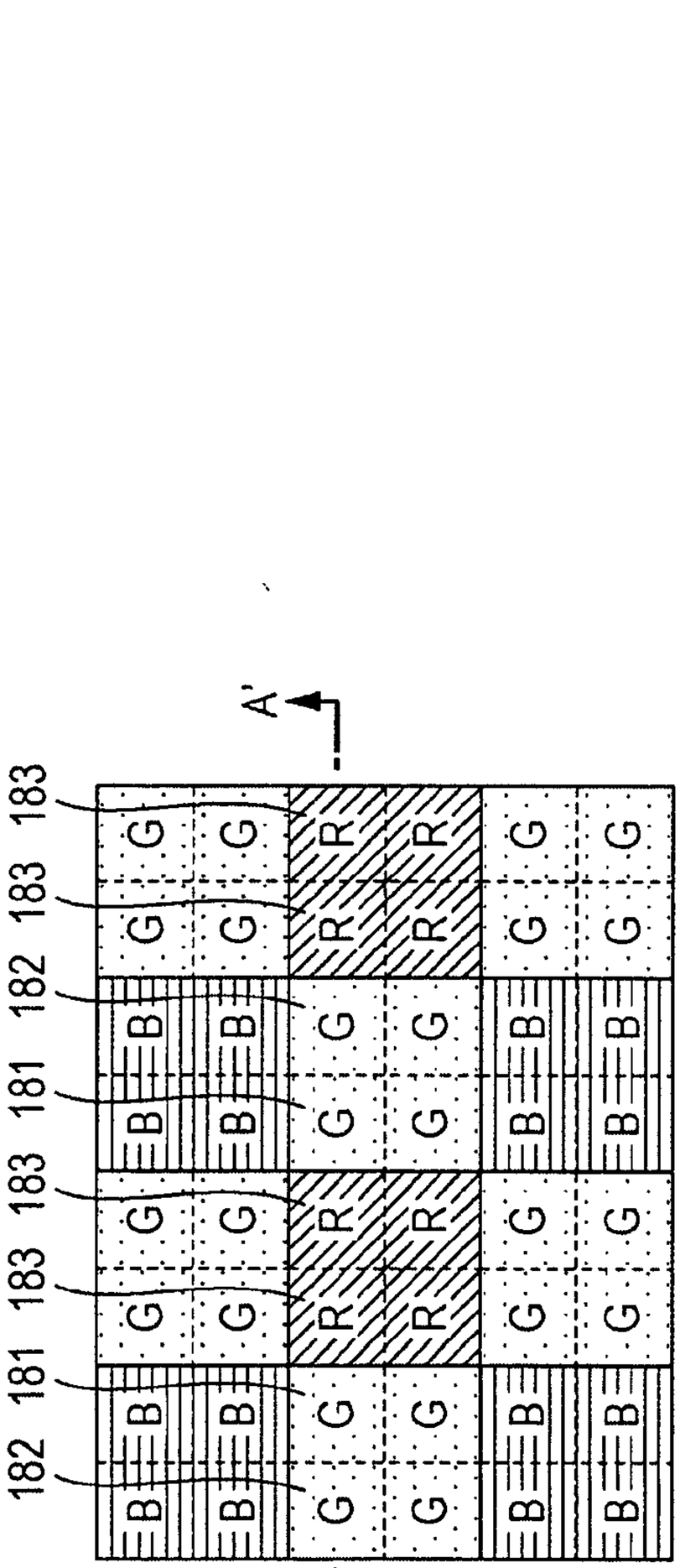

A
A'
B
B'
81
81a
81b
82
83
44
90
91
91a
91b
92
93
94
95
96
97
98
161
162
W
R
G
L1
L1'
L2
L2'
L11
L12

圖 14


A'
A
183
182
181
R
G
B

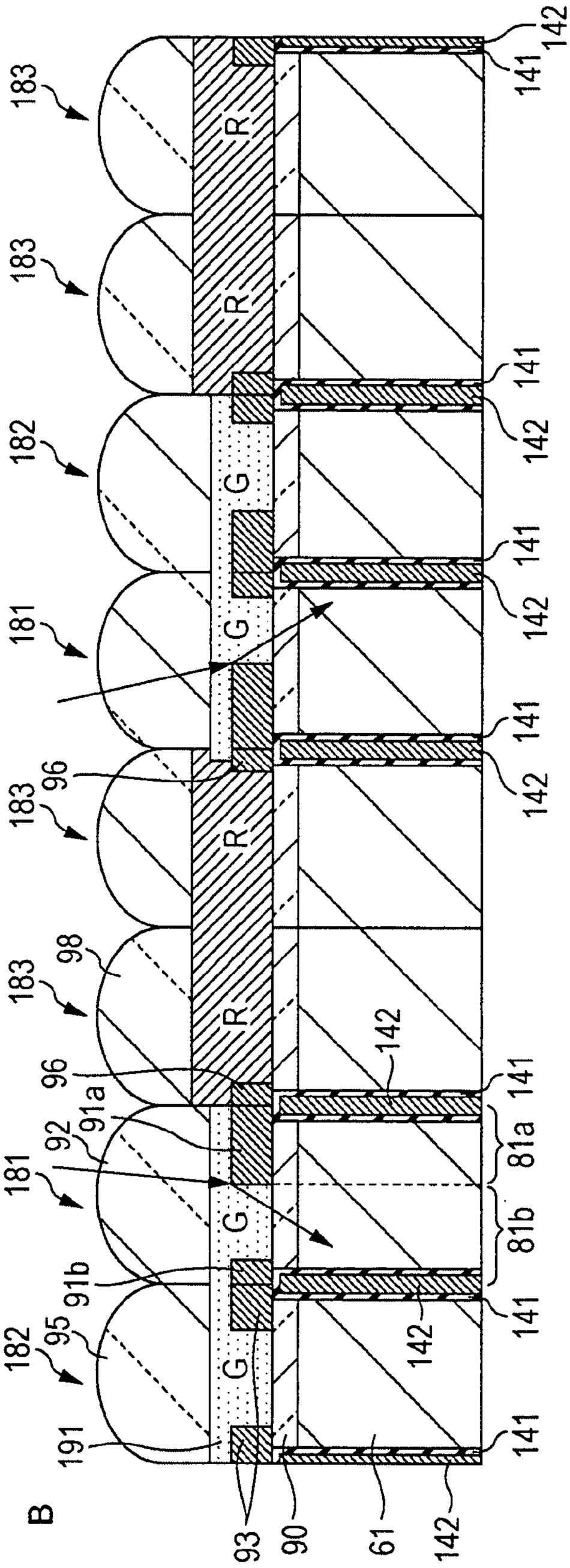
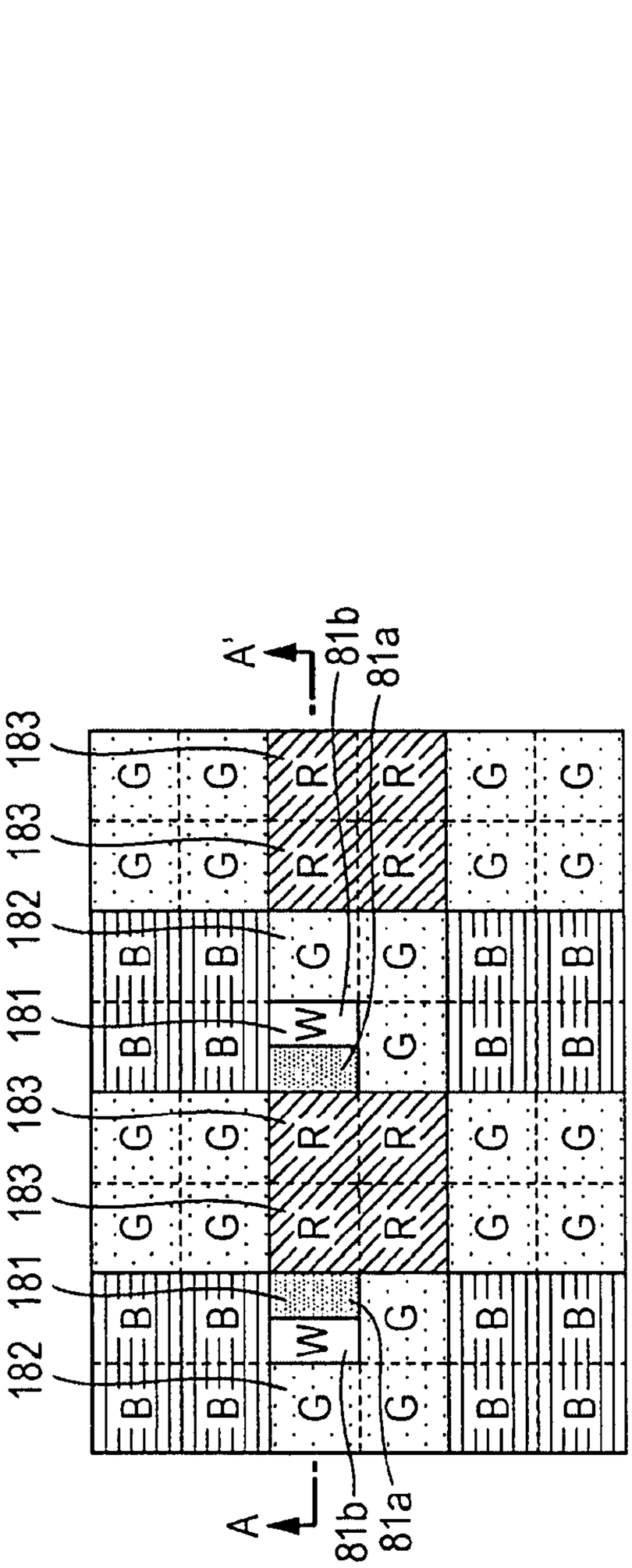

183
182
181
96
98
91a
92
91b
95
191
141
142
81a
81b
93
90
61
B

圖 15


A
A'
81b
81a
183
182
181
R
G
B
W

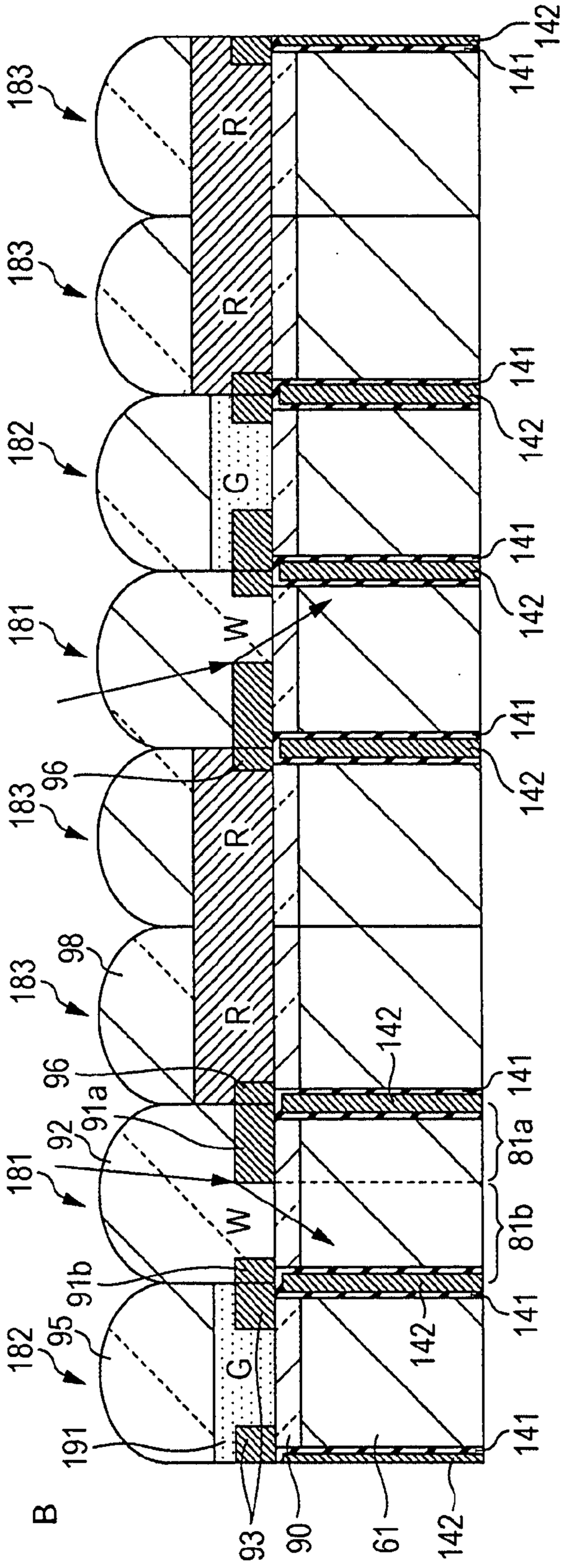
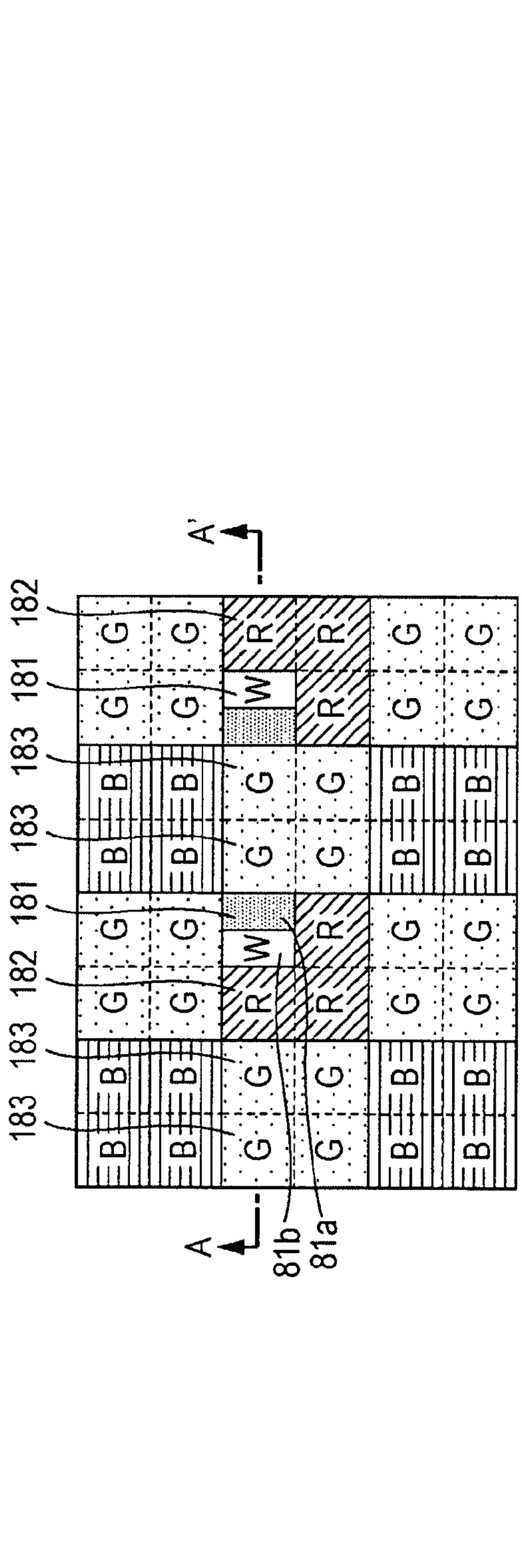

B
183
182
181
96
98
92
91a
91b
95
191
R
G
B
W
141
142
81a
81b
93
90
61

圖 16


A'
182
181
183
183
181
182
183
183
G
R
W
B
81b
81a
A

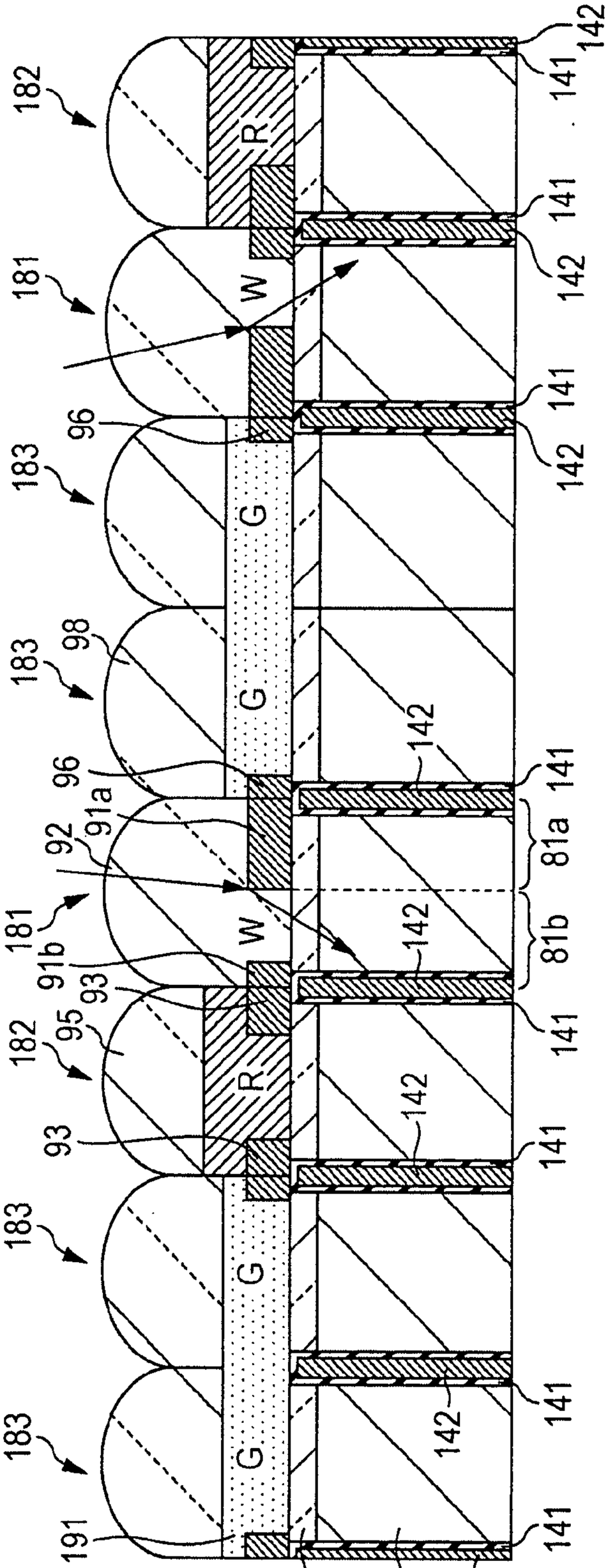
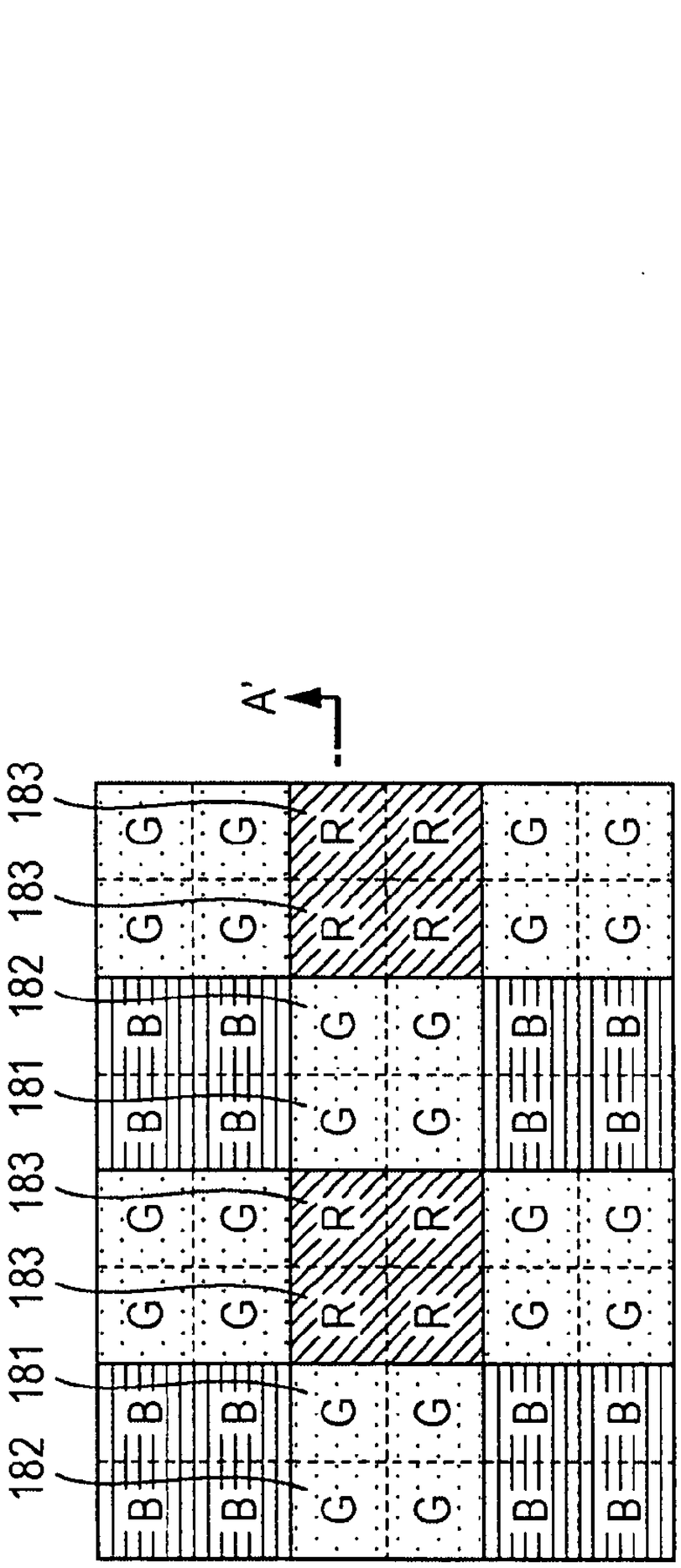

182
181
183
183
183
183
183
183
R
W
G
96
98
92
91a
91b
93
95
191
142
141
81a
81b
90
61
B

圖 17


A'
A
183
182
181
R
G
B

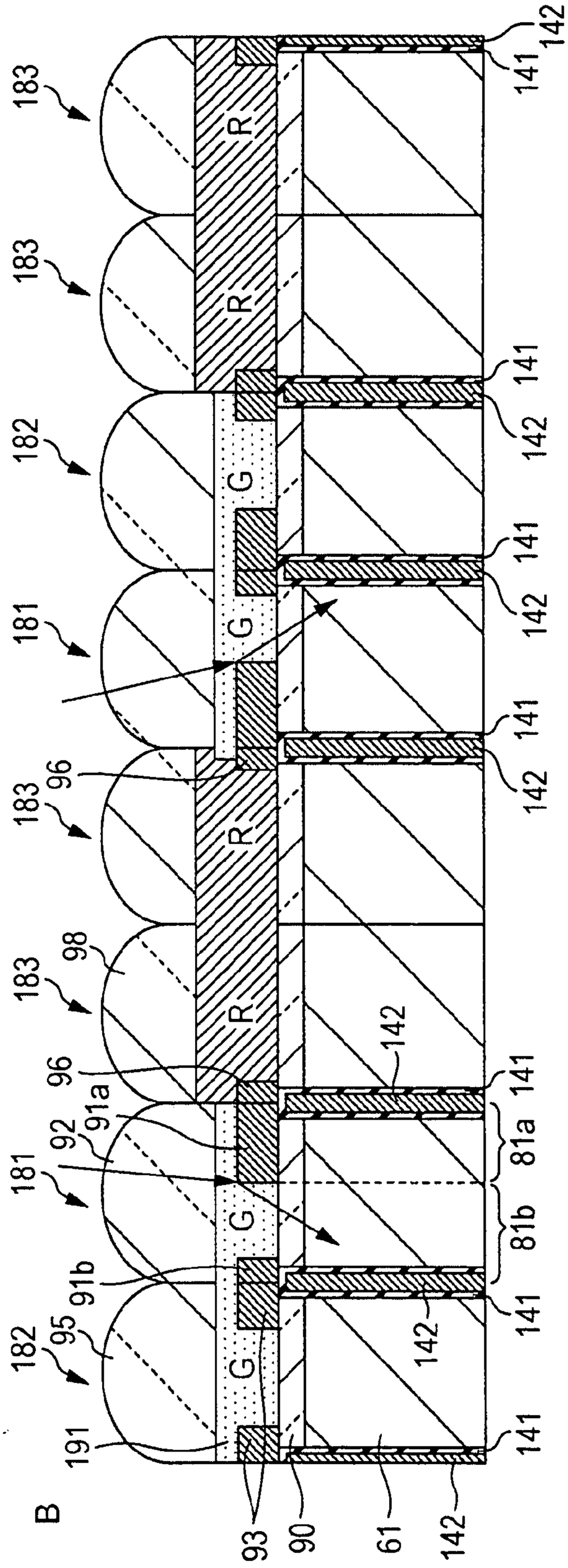

B
183
182
181
96
98
92
91a
91b
95
191
141
142
81a
81b
93
90
61
R
G

圖 18

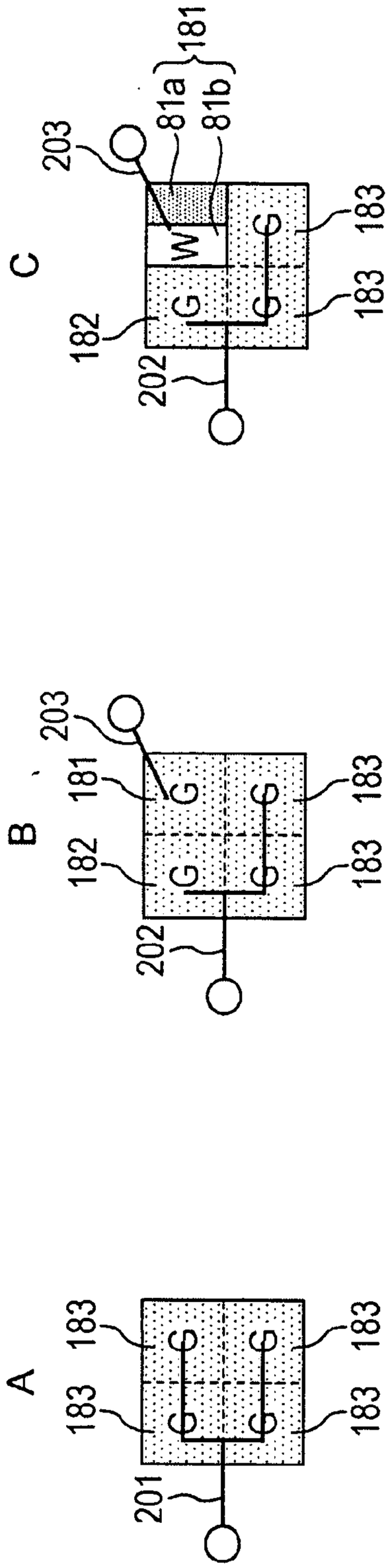
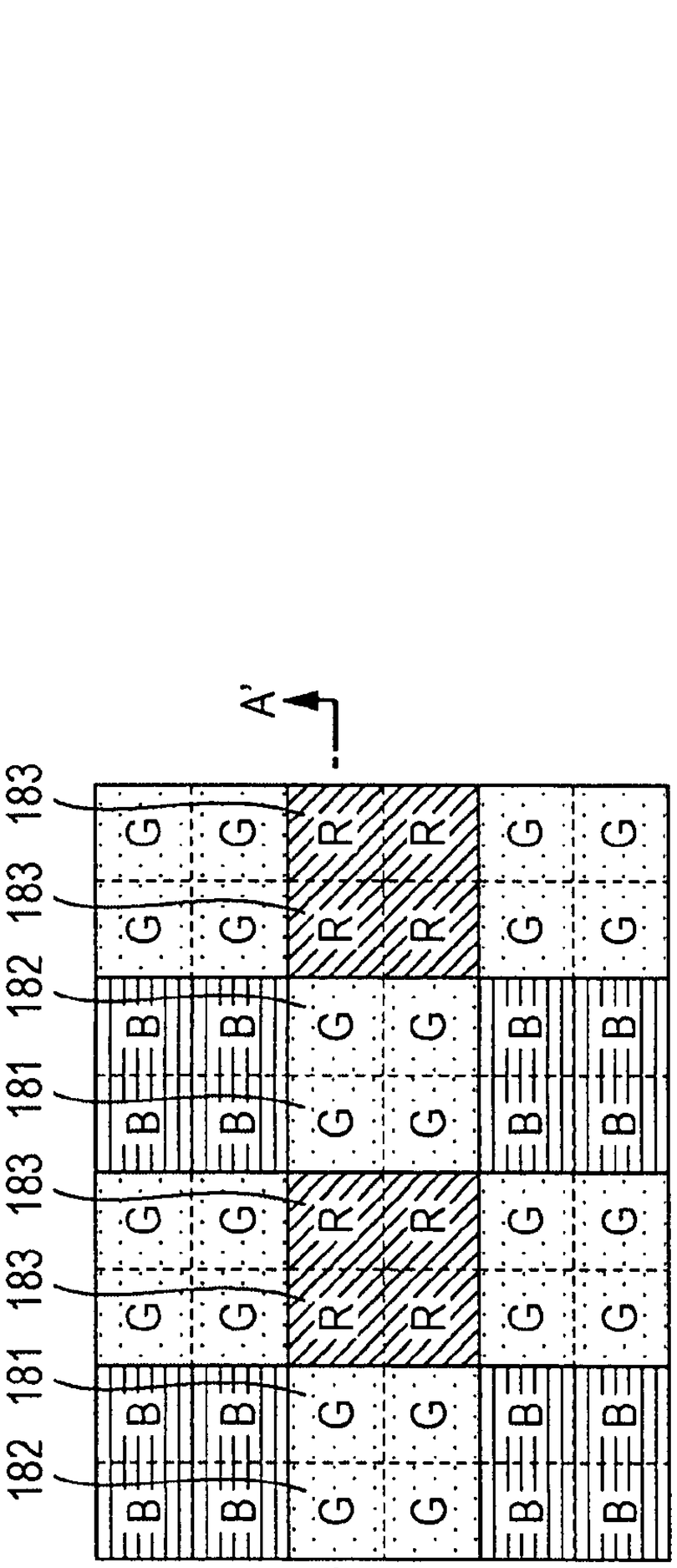

A
183
183
183
183
G
G
G
G
201
B
203
181
182
183
183
G
G
G
G
202
C
203
81a
81b
181
182
183
183
W
G
G
G
202
D
205
181
182
181
182
G
G
G
G
204
E
81b
81a
205
81a
81b
181
181
182
182
W
W
G
G
G
G
204

圖 19


A'
A
183
183
182
181
183
183
181
182
G
B
R

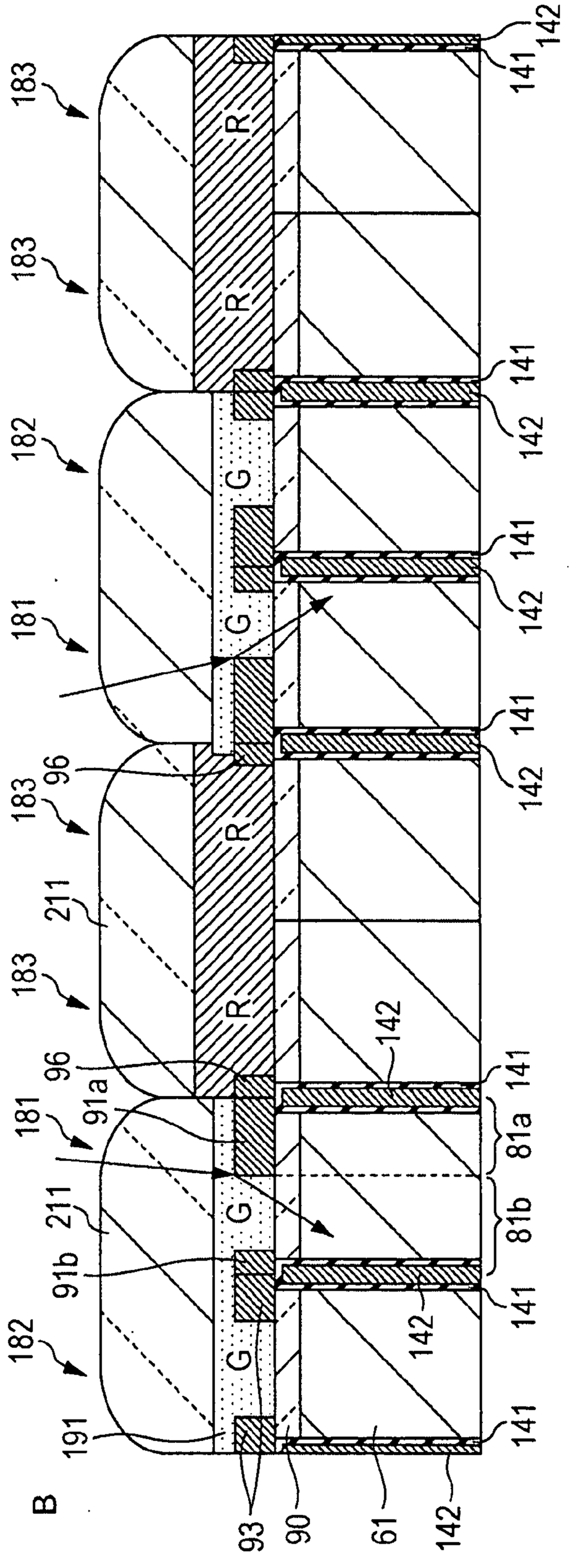

B
183
182
181
183
96
211
183
96
91a
181
211
91b
182
191
141
142
81a
81b
93
90
61
G
R
B

圖 20

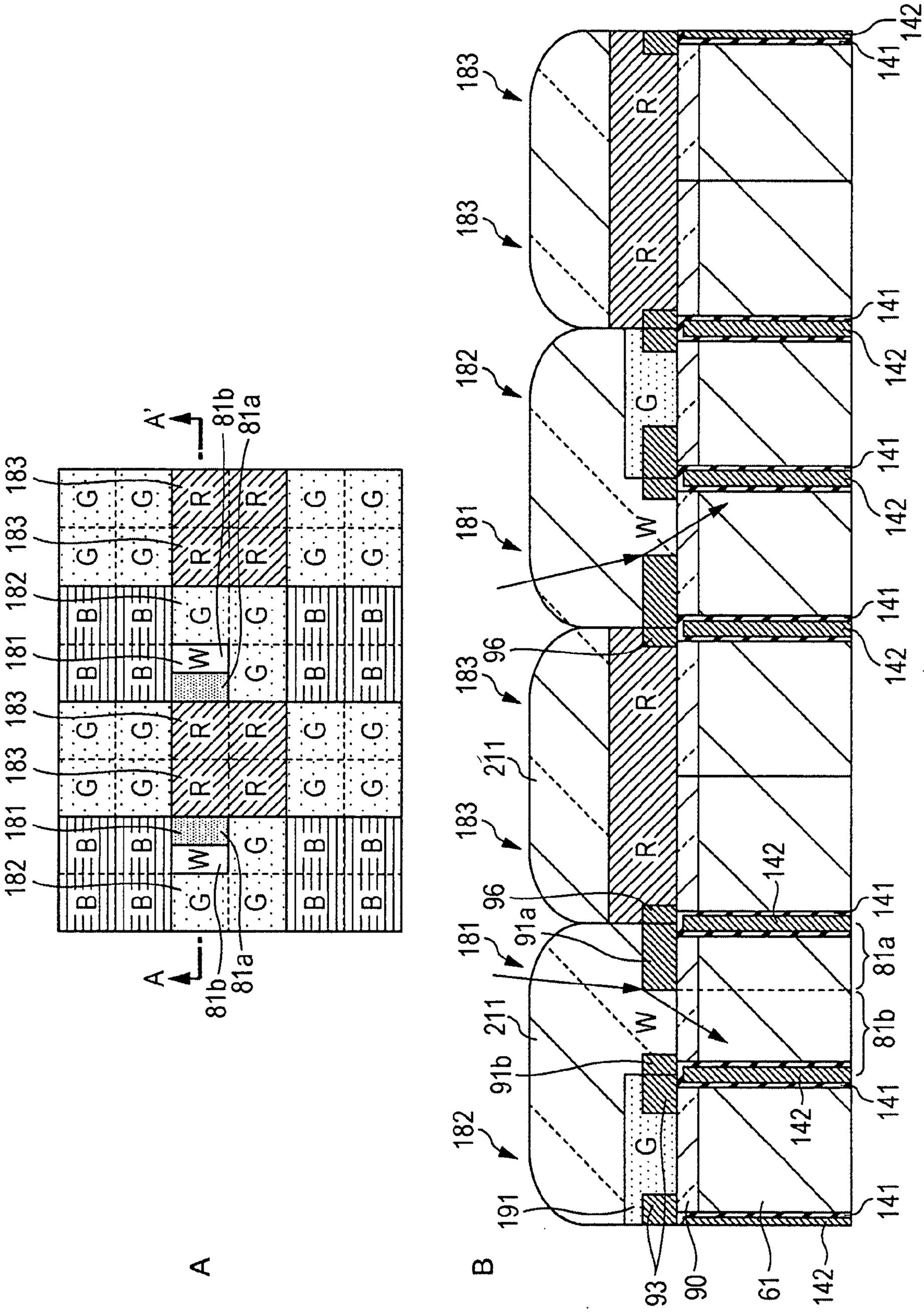


圖 21

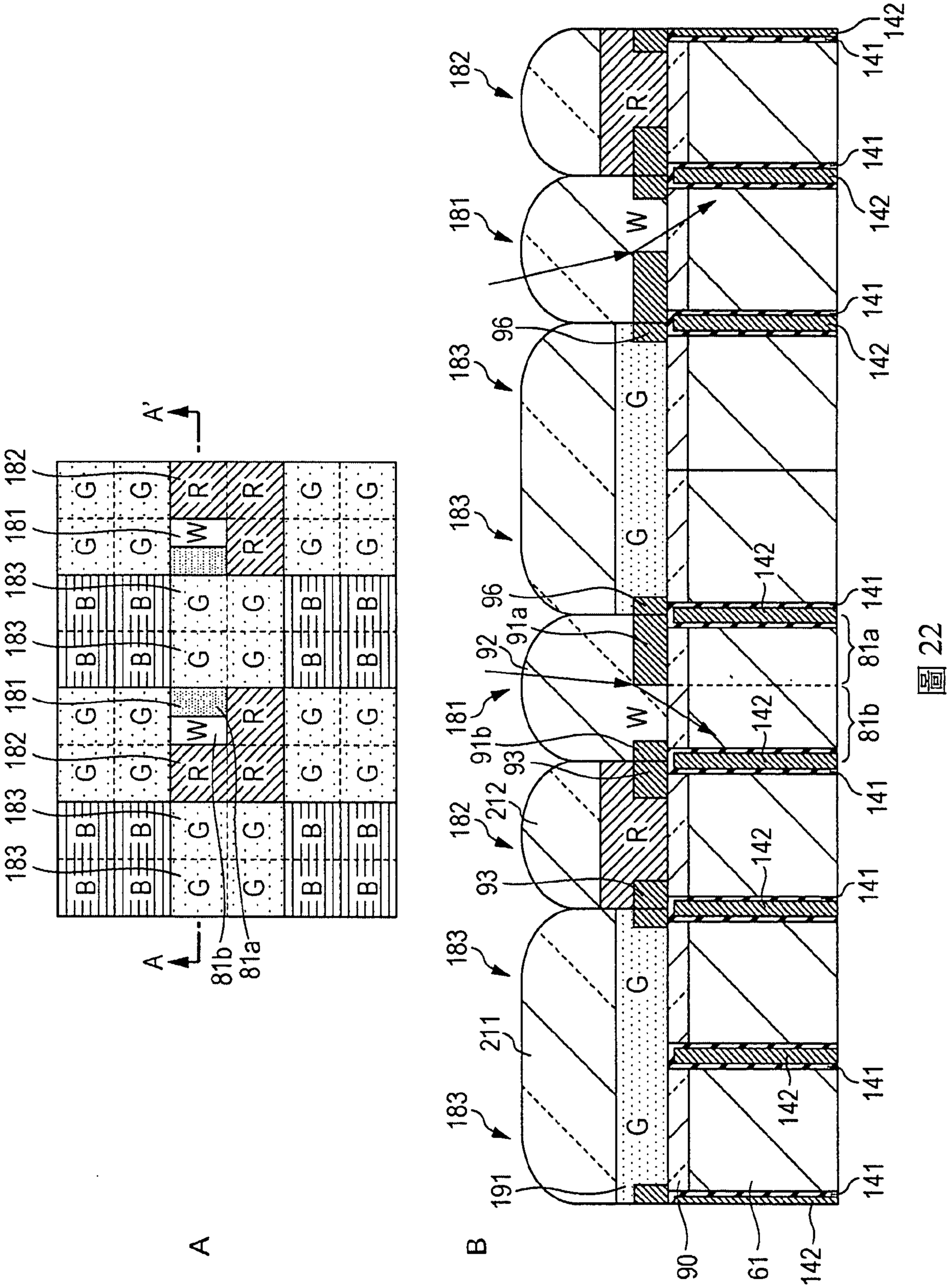
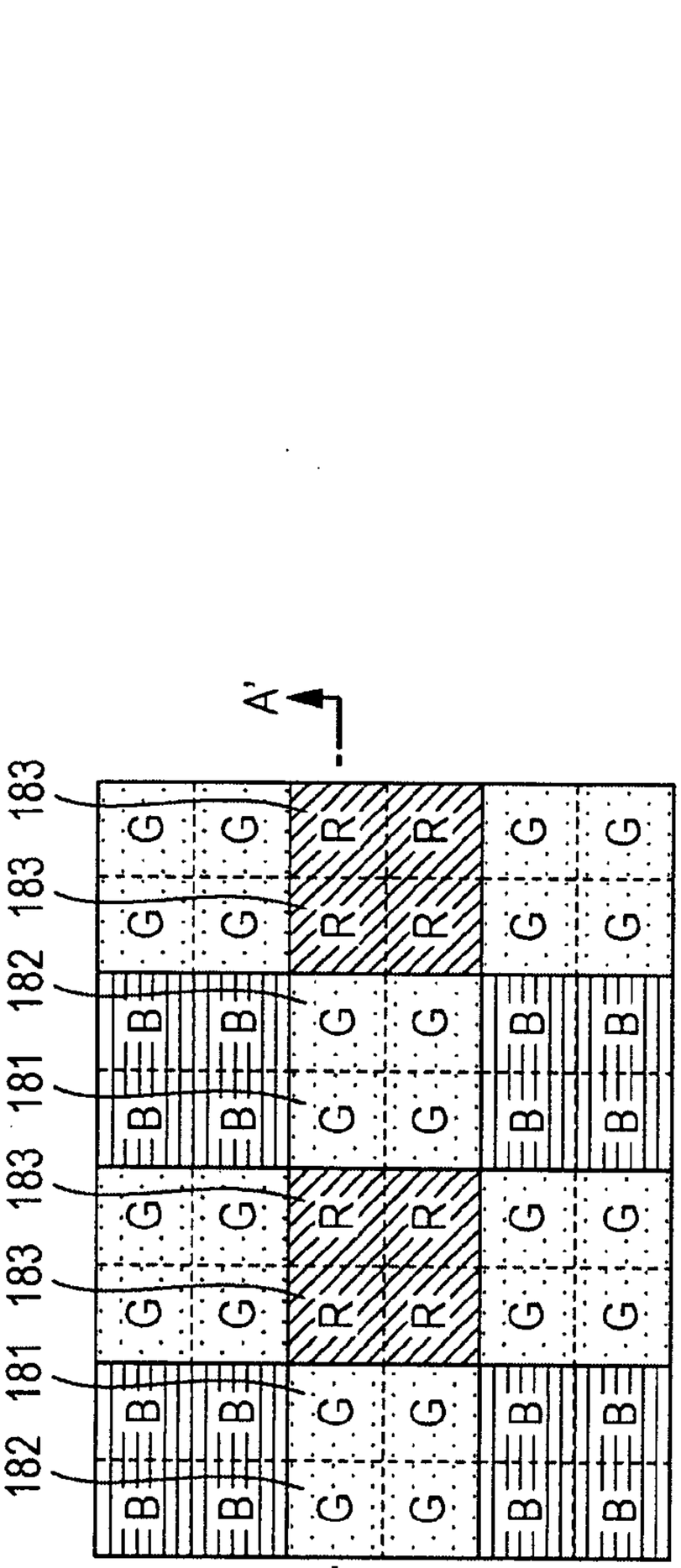

A
A'
B
182
181
183
183
181
182
183
183
G
B
R
W
81b
81a
142
141
96
92
91a
91b
93
212
211
191
90
61

圖 22


A'
A
183
182
181
R
G
B

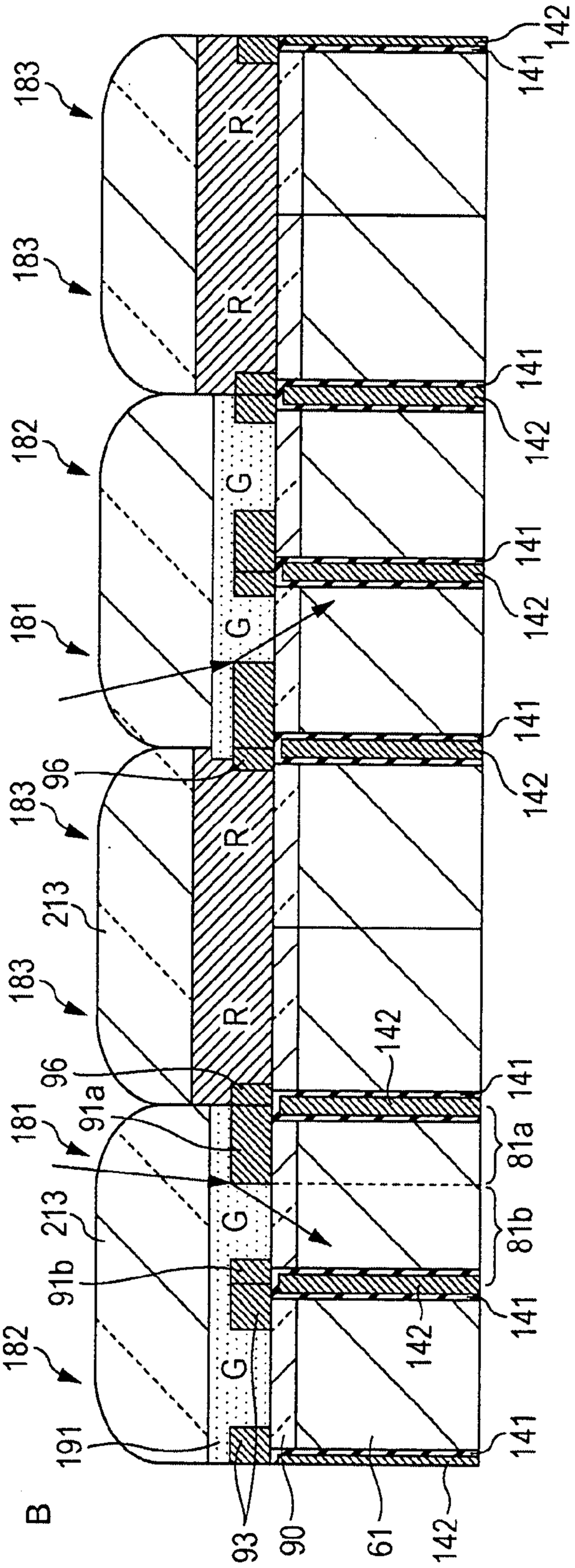

142
141
183
182
181
96
213
91a
91b
81a
81b
191
R
G
93
90
61
142
B

圖 23

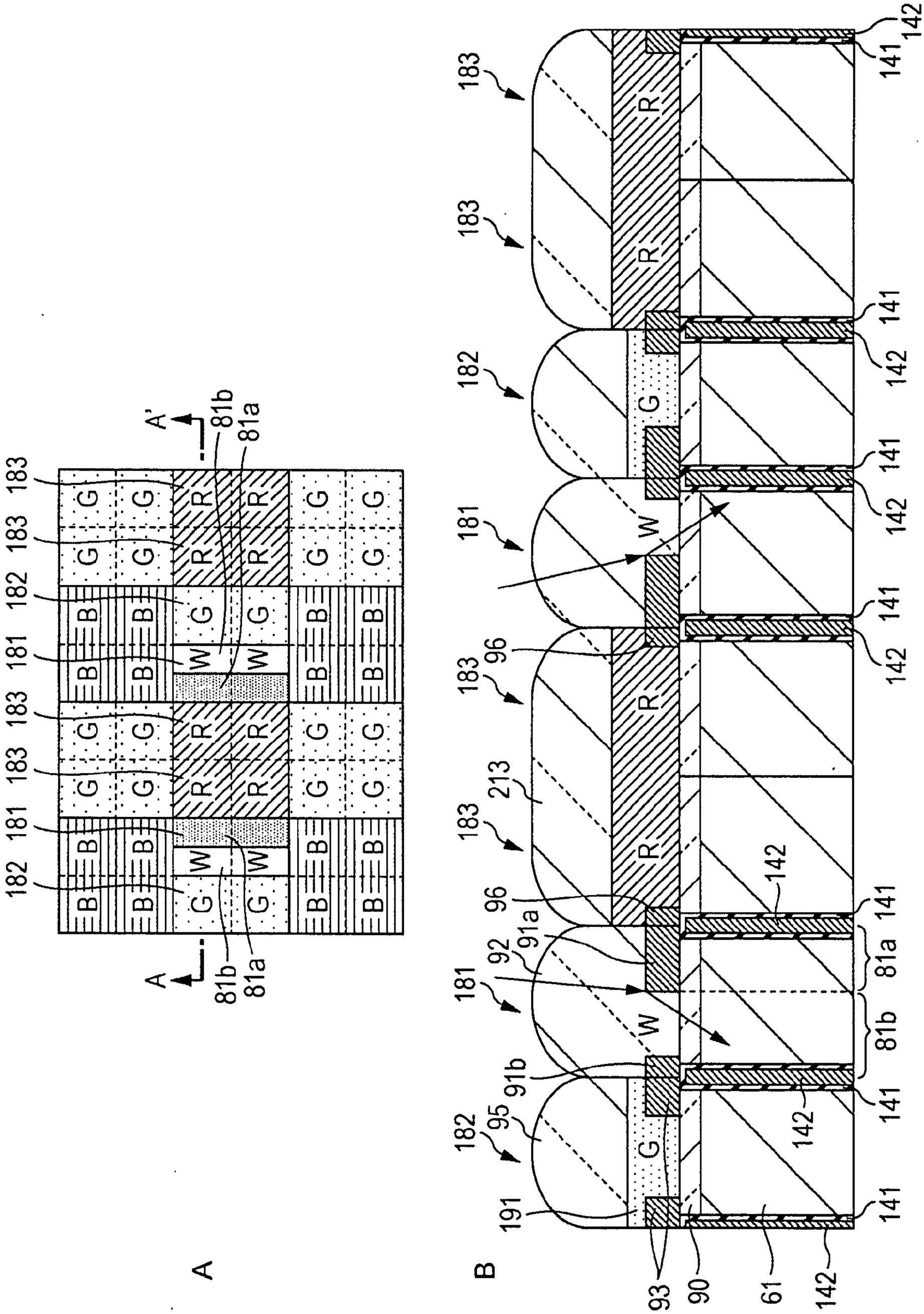
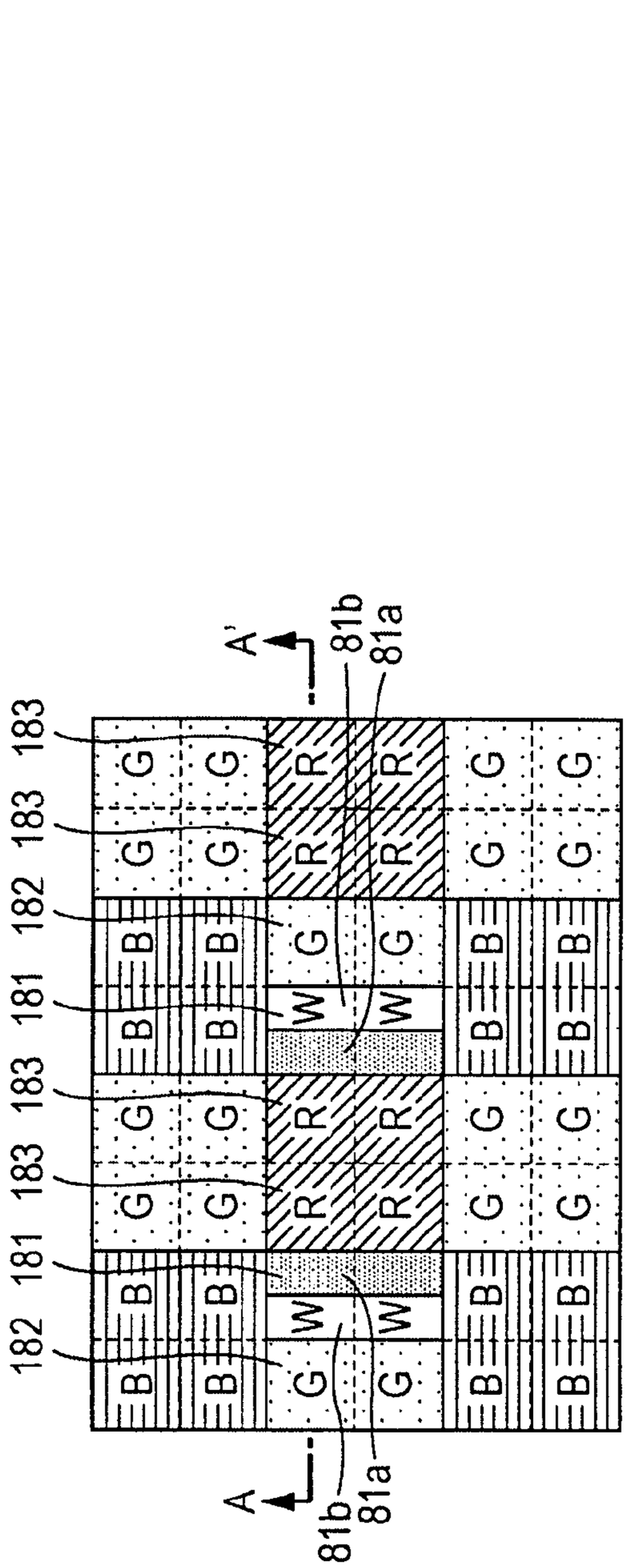

A
A'
B
B'
183
182
181
96
213
191
92
91a
91b
95
81a
81b
141
142
R
G
B
W
93
90
61

圖 24


A'
81b
81a
183
183
182
183
181
183
182
181
A
81b
81a

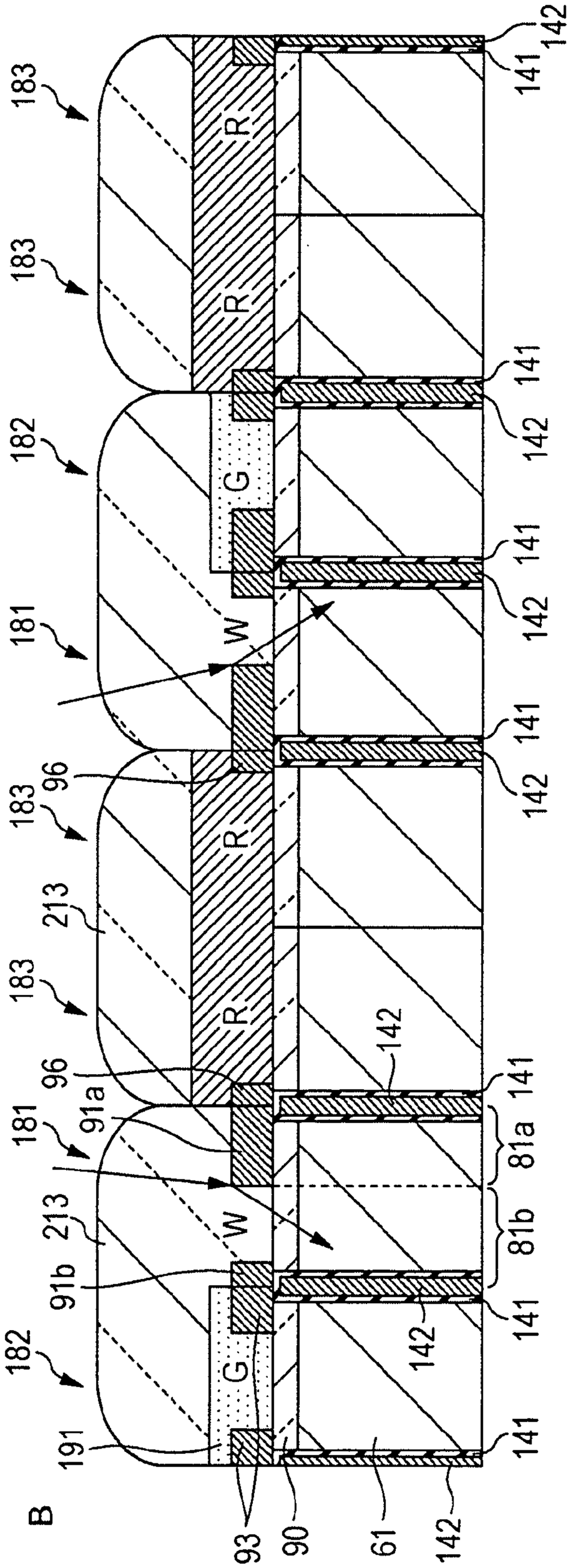

142
141
183
182
181
183
213
183
182
181
213
182
B
96
91a
91b
191
93
90
61
142
81a
81b

圖 25

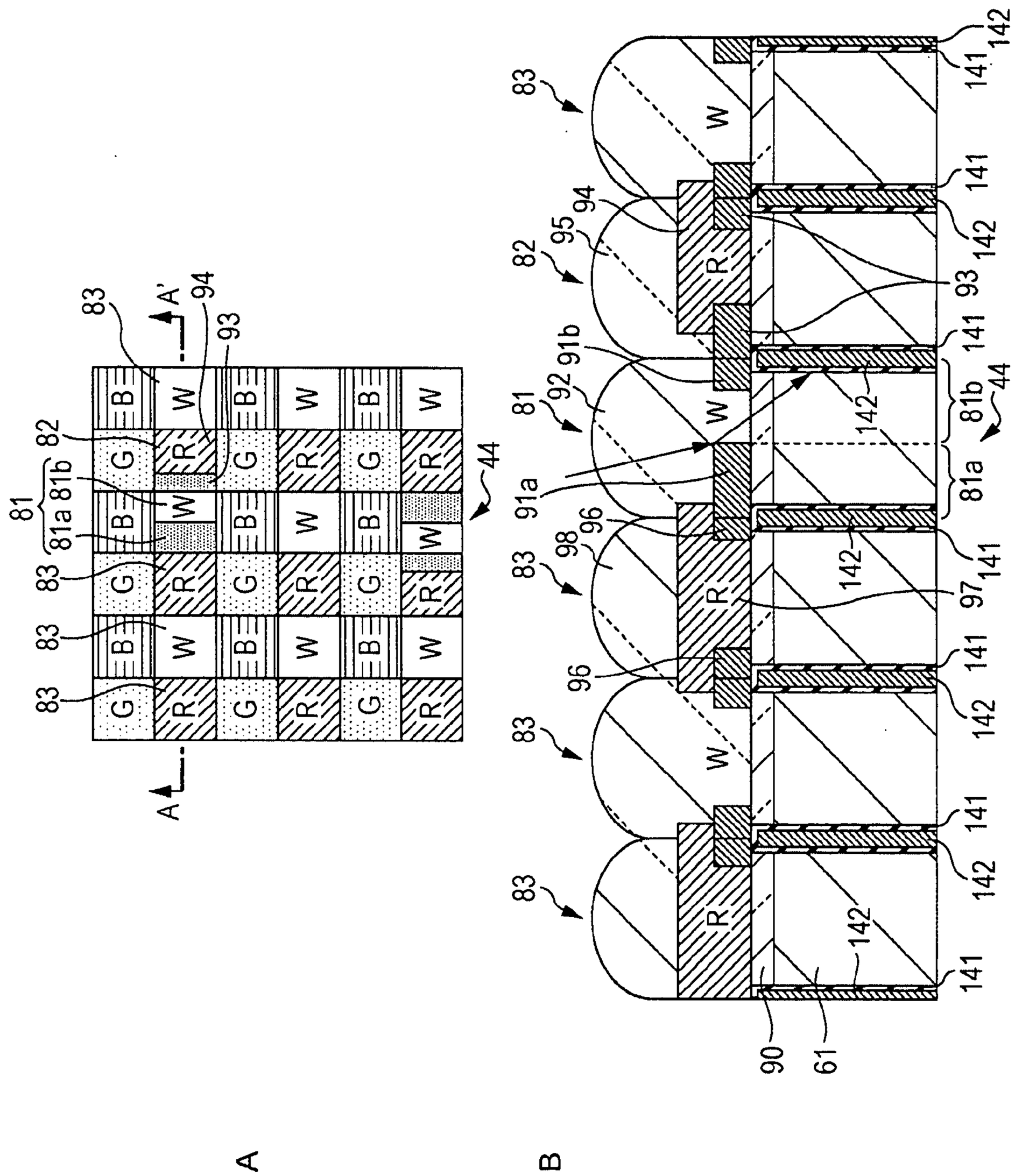


圖 26

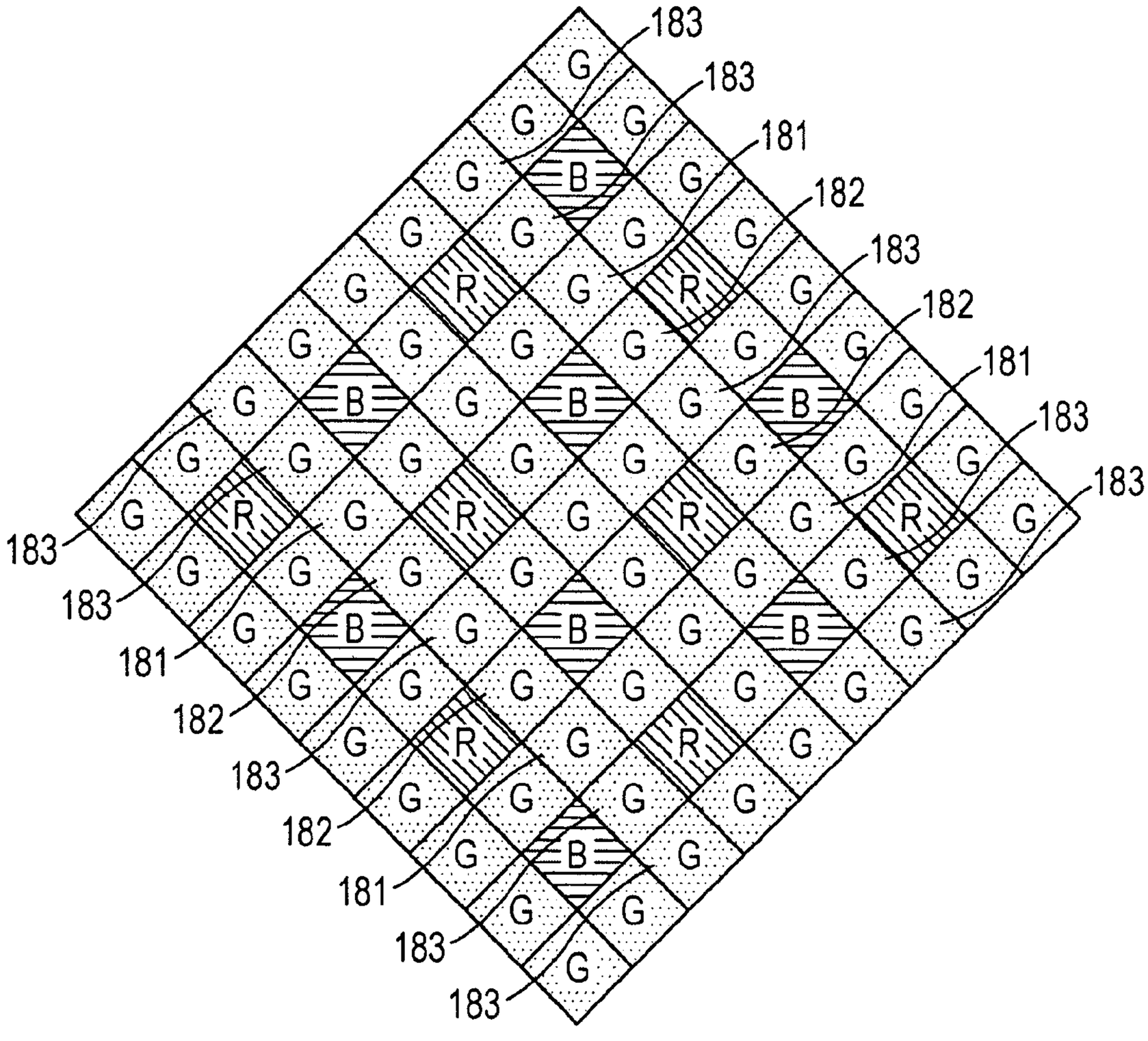

183
183
181
182
183
182
181
183
183
183
181
183
182
183
182
181
183
183

圖 27

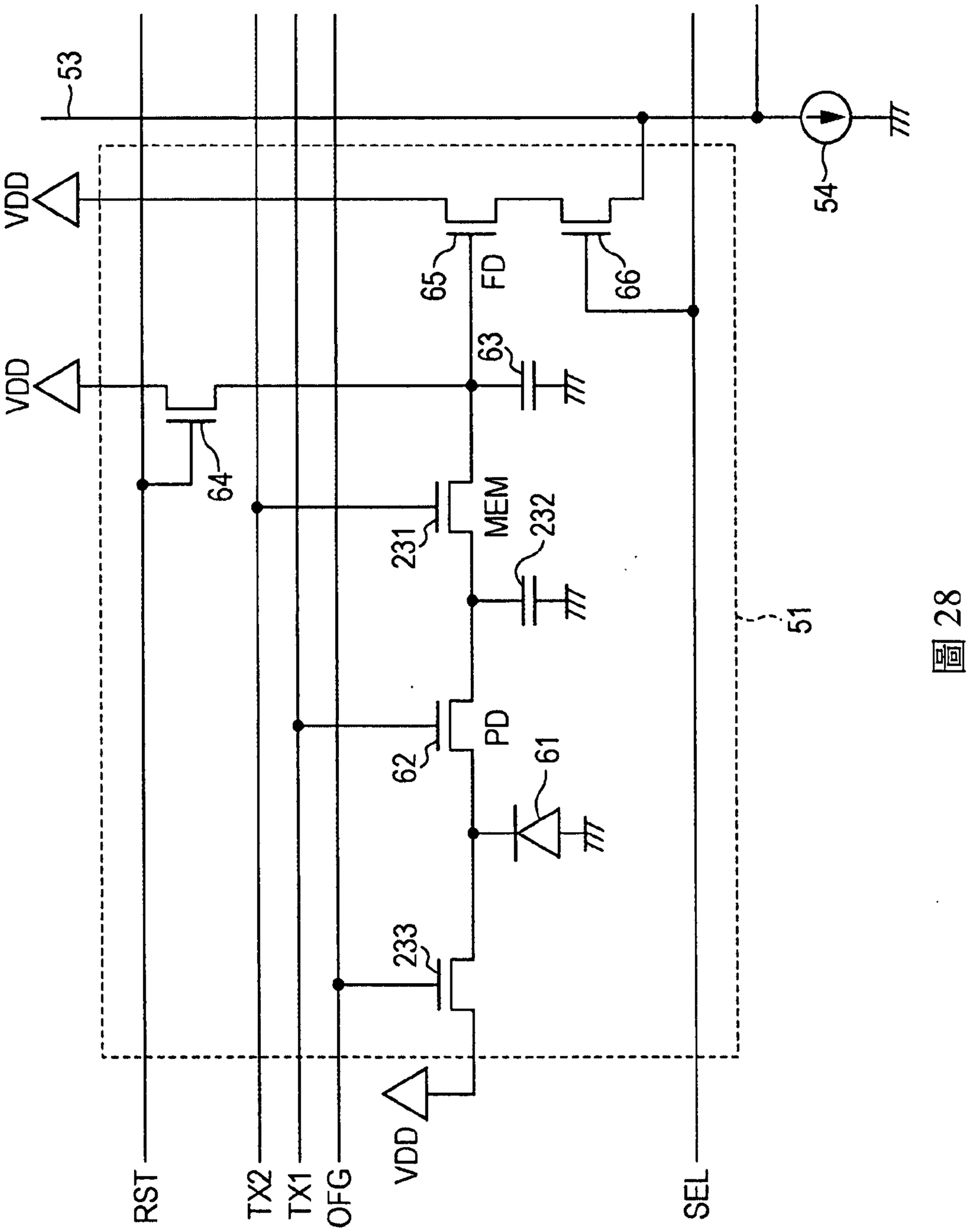

53
VDD
VDD
65
FD
66
63
64
231
MEM
232
62
PD
61
233
RST
TX2
TX1
OFG
VDD
SEL
51
54

圖 28

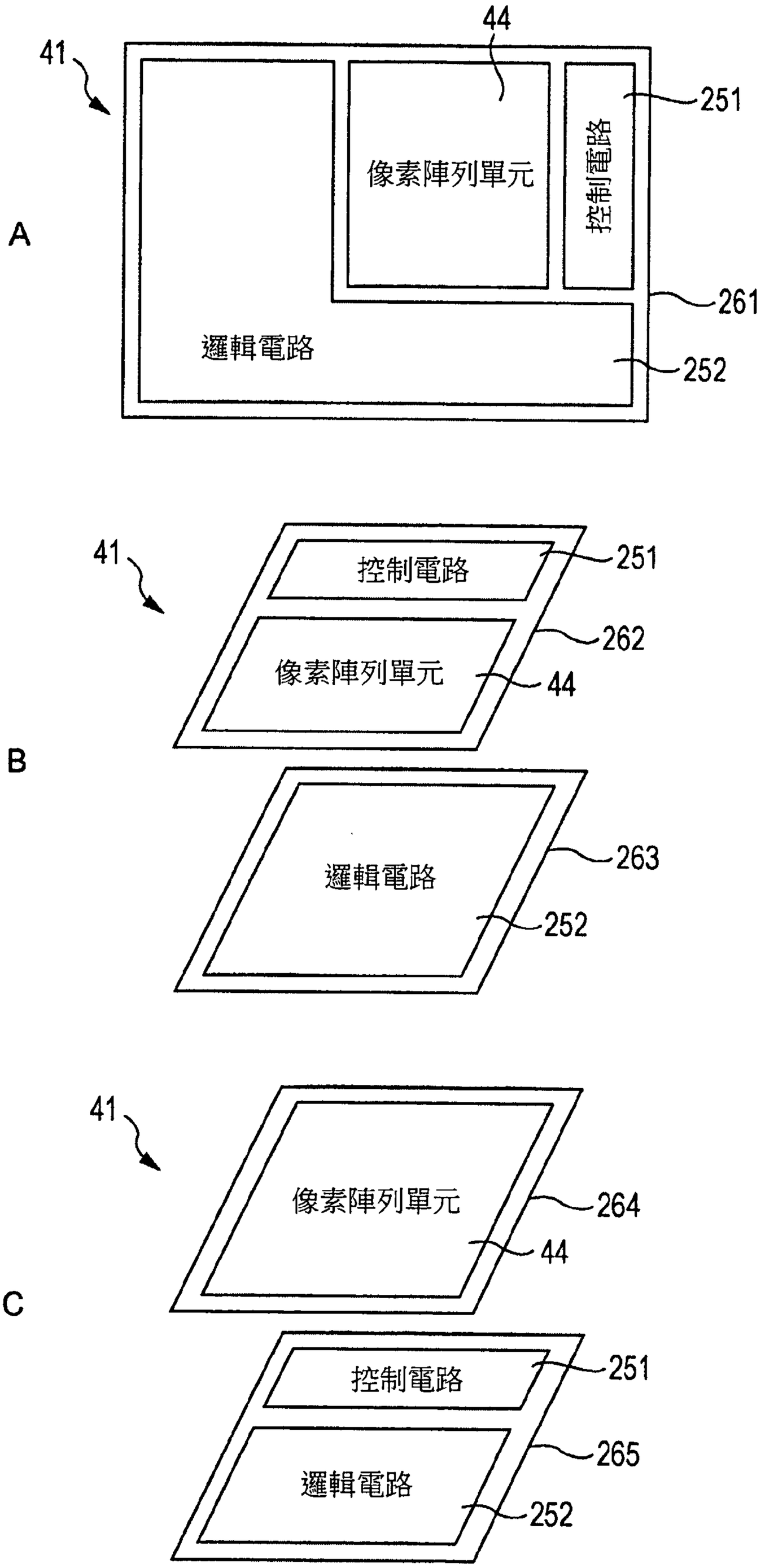

A
41
44
像素陣列單元
控制電路
251
261
邏輯電路
252
B
41
控制電路
251
262
像素陣列單元
44
邏輯電路
263
252
C
41
像素陣列單元
264
44
控制電路
251
265
邏輯電路
252

圖 29

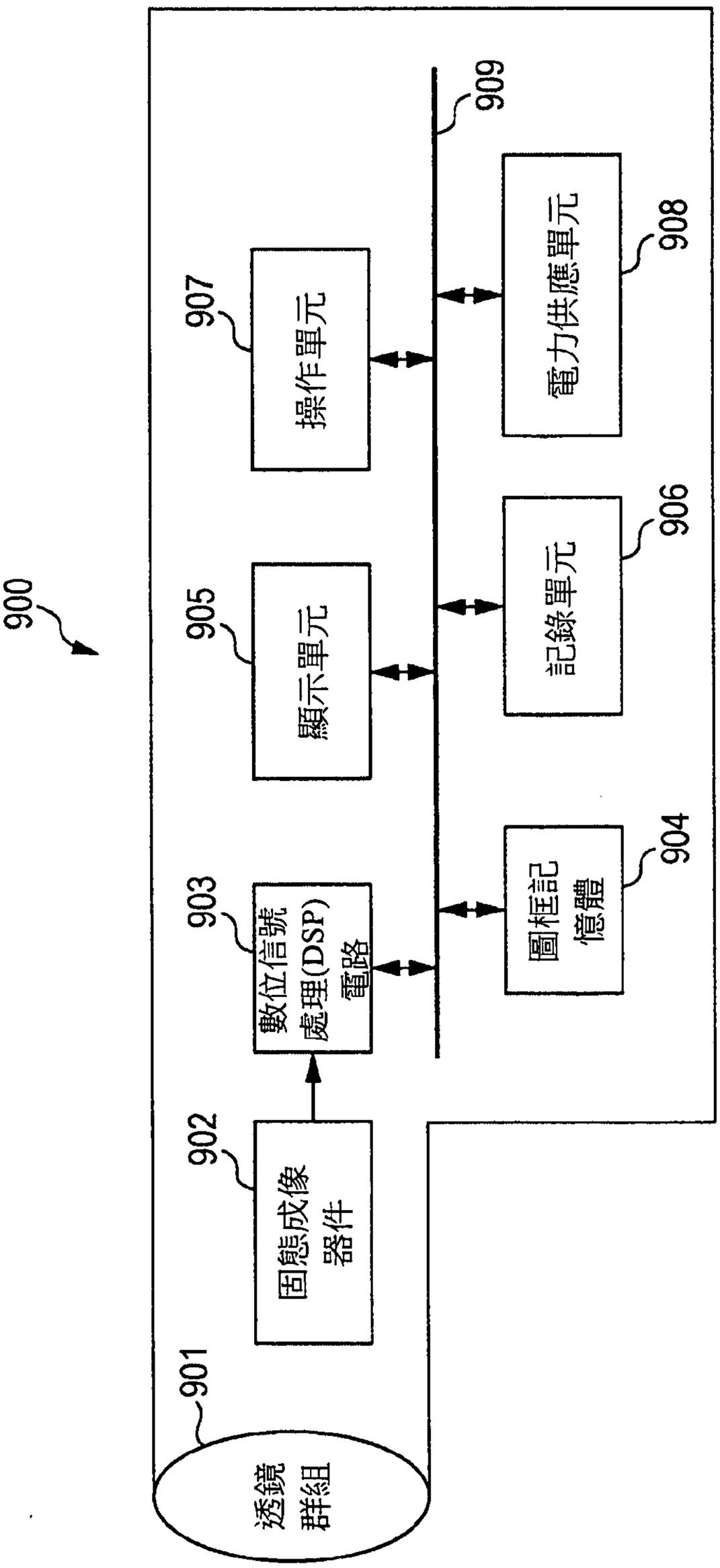

900
901
透鏡群組
902
固態成像器件
903
數位信號處理(DSP)電路
904
圖框記憶體
905
顯示單元
906
記錄單元
907
操作單元
908
電力供應單元
909

圖 30