



# [12] 发明专利申请公开说明书

[21]申请号 93121366.5

[51]Int.Cl<sup>6</sup>

H01L 21 / 60

[43]公开日 1996 年 7 月 10 日

[22]申请日 93.12.24

[30]优先权

[32]93.1.15 [33]JP[31]021738 / 93

[71]申请人 东芝株式会社

地址 日本神奈川县

[72]发明人 江泽弘和 宫田雅弘

[74]专利代理机构 上海专利商标事务所

代理人 汪瑜

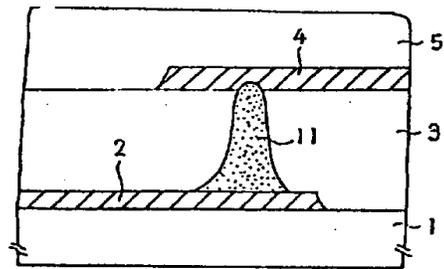
H01L 23 / 485

权利要求书 1 页 说明书 9 页 附图页数 4 页

[54]发明名称 半导体器件的制造方法

[57]摘要

一种半导体器件的制造方法，在表面用硅热氧化膜绝缘的半导体衬底（1）上，用溅射等形成具有所定布线图案的下层布线（2），用丝网印刷在该下层布线上形成作为连接电极的金属柱（3）将该金属柱埋入，再对该绝缘膜深腐蚀，使金属柱前端露出，并在绝缘膜上加与金属柱前端连接的布线（4），使两层布线电气连接。本发明在形成用于布线间连接的金属柱的同时，使绝缘膜平坦化，制造容易且过程少。



# 权 利 要 求 书

---

1. 一种半导体器件的制造方法，其特征在于具有①在由装有多块半导体芯片的半导体衬底或者绝缘底板构成的电路底板上形成下层布线的过程；②用具有对应于上述下层布线所希望位置的开口的丝网版将金属浆料作丝网印刷，对印上的浆料进行热处理的干燥和烧结，在上述电路底板上的包含上述下层布线的所定区域上形成金属柱的过程；③形成覆盖上述下层布线和上述金属柱的绝缘膜，并使上述金属柱前端露出的过程；④在上述绝缘膜上形成上层布线，使之叠在上述金属柱露出的前端的过程。

2. 根据权利要求1所述的半导体器件的制造方法，其特征在于，形成覆盖上述下层布线和上述金属柱的绝缘膜，并使上述金属柱前端露出的过程中，在上述电路底板上，先形成层间绝缘膜使上述下层布线及上述金属柱埋入膜内，然后对该绝缘膜表面进行深腐蚀，直至上述金属柱的前端露出。

3. 根据权利要求1所述的半导器件的制造方法，其特征在于用半导体衬底作上述电路底板时，该半导体衬底的表面覆绝缘膜。

4. 根据权利要求3所述的半导体器件的制造方法，其特征在于覆盖上述半导体衬底表面的绝缘膜所定区域，用作电容器的介质。

5. 根据权利要求1至4所述的半导体器件的制造方法，其特征在于通过具有所希望的布线图案开口的丝网版，将金属浆料用丝网印刷至上述电路底板上，通过对印上的金属浆料进行热处理干燥和烧结，在上述电路底板上形成上述下层布线或者上述上层布线，或者是上述上层及下层的双重布线。

# 说明书

---

## 半导体器件的制造方法

本发明涉及半导体器件的制造方法，特别是关于装有多块半导体芯片的多层布线底板的布线间连接方法。

近年来，为谋求半导体器件的高密集化、小型化，已使用多芯片封装，即把多块构成集成电路(IC)元件、分立半导体元件等的半导体芯片收容于一个组件内。尤其是随着要求电子设备功能的大规模化、高速化，例如逻辑大规模集成电路(LSI)的每个门的延迟时间快达几百微微秒。对此，以往那种将许多双列直插式组件(DIP: dual inline package)直插式、插入式组件等装在印刷线路板上的装配形式使已高速化的LSI的性能不能充分发挥。即在信号传递时间方面，因芯片间的布线长而不能缩短其延迟时间。为此，现已开发出在一块陶瓷衬底或者硅等半导体衬底上装上多块半导体芯片，使半导体芯片间布线长度大为缩短的高性能、高密度安装的多芯片模块(MCM: multichip module)。电路底板、半导体衬底上的布线间连接是构成IC、LSI等半导体器件方面的重要制造工序之一。尤其是随着半导体器件的高集成化、小型化的发展，在电路底板上形成多层布线，该多层布线间的有效连接对于形成高性能的半导体器件是必不可少的。

参见图10，说明以往MCM多层布线底板的布线间的连接方法。例如，表面上形成有1000埃厚的热氧化膜的硅衬底1上，形成具有所要布线图案的第一层布线2。该布线2具有由各层厚度约为600埃的两层Ti和夹于此两层Ti之间的约 $3\mu\text{m}$ 厚的一层Cu构成的Ti/Cu/Ti叠层结构，其制造方法是利用真空蒸镀法或者溅射

法。接着，对半导体衬底全面涂聚酰亚胺溶液，使之干燥后形成聚酰亚胺绝缘膜 3(仅为一例)。并用光刻技术在聚酰亚胺膜 3 上形成接触孔 31 后，形成作为层间绝缘膜的聚酰亚胺膜 3。再用与第 1 层布线相同的过程，在其上面形成 Ti/cu/Ti、Al 等第 2 层布线 4。此时，第 2 层布线 4 也形成于上述接触孔 31 内，所以第 1 层及第 2 层布线相互电气连接。重复此过程能使更多层布线相互连接。

接触孔开孔时，需要光刻技术、RIE(反应离子腐蚀)等腐蚀技术、光刻胶剥离等过程。采用聚酰亚胺时，可用胆碱溶液进行湿式腐蚀，但有机绝缘膜的加工不能湿式腐蚀，要靠干式腐蚀，因湿式腐蚀溶液的使用受大幅度限制的场合多，绝缘膜所具有的特性与制造成本不能两全其美。又因层间绝缘膜的厚度约为  $10\mu\text{m}$ ，若上层布线密度高，则形成上层布线时要求下层平坦。

本发明是鉴于上述情况而提出的，目的在于提供容易制造，而且能以较少的过程形成用于布线间连接的金属柱的同时，能进行绝缘膜平坦化的半层体器件制造方法。

本发明的特征是用丝网印刷在装载半导体芯片的 MCM 的多层布线底板等电路底板、半导体衬底的布线上形成金属柱，在其上面覆绝缘膜，使该金属柱从绝缘膜内露出，在其上面形成上层布线后进行这些布线间的连接。

也就是说，本发明半导体器件的制造方法的特征在于具有①在由装有多块半导体芯片的半导体衬底或者绝缘底板构成的电路底板上形成下层布线的过程；②用具有对应于上述下层布线所希望位置的开口的丝网版将金属浆料作丝网印刷，对印上的金属浆料进行热处理干燥和烧结，在上述电路底板上的包含上述下层布线的所定区域上形成金属柱的过程；③形成覆盖上述下层布线和上述金属柱的绝缘膜，并使上述金属柱前端露出的过程；④在上述绝缘膜上形成上层布线，使之叠在上述金属柱露出的前端的过程。

形成覆盖上述下层布线和上述金属柱的绝缘膜，并使上述金属柱的前端露出的过程中，在上述电路底板上先形成层间绝缘膜，使上述下层布线及上述金属柱埋入膜内后，对该绝缘膜表面进行深腐蚀，直至上述金属柱的前端露出。用半导体衬底作上述电路底板时，以绝缘膜覆盖该半导体衬底的表面。通过具有所希望布线图案开口的丝网版，将金属浆料印刷至上述电路底板上。通过对被印上的金属浆料进行热处理的干燥和烧结，便能在上述电路底板上形成上述下层布线或者上述上层布线，或者是上述上层及下层的双重布线。

由于利用丝网印刷在半层体衬底、电路底板等上形成布线间作连接的连接电极等导电膜，当采用光刻过程，腐蚀过程且进行深腐蚀时，层间绝缘膜表面被平整化，不必再进行平坦化过程，较之以往通过层间绝缘膜上形成的开孔进行布线间连接的过程，能大幅度地削减制造过程。

以下参照附图说明本发明的实施例。

参见图 1 至图 4 说明第 1 实施例。图 1 是本实施例的多层布线底板的剖面图、图 2 至图 4 是其制造过程剖面图。作为电路底板半导体衬底 1 由硅半导体衬底构成，半导体衬底正面上形成约厚 1000 埃的硅的热氧化膜（图中未示出），在其上面形成多层布线。此实施例用硅半导体衬底，但该底板也可用由装载半导体芯片等的 AlN 等构成的电路底板。而且，即使用硅半导体衬底，在其上形成聚酰亚胺等层间绝缘膜，也能在其上面形成上述多层布线。在此表面已形成硅热氧化膜的半导体衬底 1 上形成具有所定布线图案的下层第 1 布线 2。该第 1 布线 2 既可以是半导体衬底 1 上的起始布线层，也可以已是形成第几层。

用真空蒸镀法、溅射法连续堆积约 1000 埃厚的 Ti 或者含 Ti 的塑料膜覆面金属、约  $3\mu\text{m}$  厚的 Cu、约 1000 埃厚的 Pd 后，用光刻过程作布线图案，例如用 HCl、 $\text{HNO}_3$  和  $\text{CH}_3\text{COOH}$  的混合液腐蚀

Pd, 用  $\text{H}_2\text{O}_2$  与  $\text{C}_6\text{H}_8\text{O}_7$  的混合液腐蚀 Cu、Ti, 形成作为第 1 布线的  $20-30\mu\text{m}$  线宽的 Pd/Cu/Ti 系金属布线图案。在底板上表成光刻胶, 对该底板腐蚀形成布线图案, 也可以通过该光刻胶用蒸镀法等 在底板上堆积布线用金属, 最后去除光刻胶而在底板上形成布线图案。然后, 用后述的丝网印刷法在金属布线图案上大致为  $30-50\mu\text{m}^2$  正方形的边缘部形成作为进行布线间连接的连接电极—金属柱 11 (图 2)。印刷用金属浆料采用例如约 2000 埃粒径的 Au 粒子、玻璃熔接物 (PbO) 含量为 15Wt% 以下的材料。

第 1 布线 2 上用丝网印刷 Au 浆料后, 在大气环境中以  $200^\circ\text{C}/\text{hr}$  的速度升温, 并在  $450^\circ\text{C}$  下保持 30 分钟进行烧结, 形成上述 Au 金属柱 11。Au 与第 1 布线 2 表面的 Pd 层具有良好密接性, 接触电阻小。接着向该半导体底板 1 上滴下约 20000 cp 粘度的聚酰亚胺溶液, 依次进行  $5000\gamma\text{pm}/\text{秒}$ 、 $1500\gamma\text{pm}/\text{秒}$  的旋转后, 在氮气环境中经  $150^\circ\text{C}/60$  分的干燥固化, 形成约  $30\mu\text{m}$  厚的聚酰亚胺膜的层间绝缘膜 3 (参见图 3)。层间绝缘膜不只限于聚酰亚胺, 也可以用 PSG、硅氧化膜等。接着用胆碱溶液对该层间绝缘膜 3 全面进行深腐蚀, 使 Au 金属柱 11 的前端露出, 再进行  $320^\circ\text{C}/30$  分的最后固化, 完全地形成层间绝缘膜 3 (参见图 4)。接着, 用上述相同方法形成上层的由 Pd/cu/Ti 构成的第 2 布线 4。图中虽未示出, 但也可以在该布线 4 上, 通过其后的层间绝缘膜形成第 3、第 4 或更高层的布线, 也可以立即形成 BPSG 等构成的保护绝缘膜 5。

如图所示, 用连接电极 Au 金属柱 11 进行第 1 及第 2 布线的连接。该连接电极 11 埋于层间绝缘膜 3, 使位于上下的两层布线电气连接。浆料烧结后的 Au 含 PbO, 晶粒也小, 电阻率较主体成分高, 约为  $5\mu\Omega\text{m}$ , 尽管因层间绝缘膜耐热限制不能通过多层布线后的高温退火进行再结晶和加粗晶粒, 但在金属柱约高  $20\mu\text{m}$ , 直径约为  $30\mu\text{m}$  时的电阻值为  $1.4\text{m}\Omega$ , 不会妨碍半导体器件的特性。另外, 由

于无表面氧化，Au 金属柱与第 2 布线的接触电阻变小。而且，本实施例通过深腐蚀聚酰亚胺，能在使金属柱前端露出的同时进行平坦化。因此，还能用丝网印刷法在其上面形成金属布线。不过因金属浆料的烧结温度上限限于层间绝缘膜的耐热温度以下，可用浆料受限制。

本发明的特征在于利用丝网印刷法。这种方法是在张设成版的丝网上，主要用照相制版法形成由开口部分和非开口部分组成的图案后，构成丝网印刷版，再置印刷用浆料于该版上，使涂刷器在丝网面上滑动接触，以上述开口部分压出浆料，从而将图案转印至置于丝网之下的被印刷面。至于印刷方法，有图 5 的方法和图 6 的方法。图 5 为丝网印刷机印刷方式剖面图。网版 15 是将丝网 13 四边拉张在木制或金属制矩形框架 12 上，使其处于具有规定张力的状态下用粘接剂等安装而成。印刷时，让靠真空吸附等装载、固定于印刷台 14 上的半导体衬底 1 同丝网 13 之间存有空隙(d)，并通过对框架 12 进行固定，将网版 15 装在印刷机主体上。

此时，丝网 13 如双点点划线所示，为水平张拉状态。在此状态下将浆料 16 涂在丝网上。接着让涂刷器 17 压接丝网 13，使丝网压在半导体衬底 1 的表面上与其接触。此时，丝网 13 被拉伸，为实线所示状态。此状态下使涂刷器 17 向箭号方向移动，通过丝网 13 的开口部分将浆料 16 翻印至半导体衬底 1。伴随涂刷器 17 的移动，丝网 13 因其张力依次进行所谓边脱离网版边移动与半导体 1 的接触位置的印刷。本实施例中采用图 6 的印刷法。图 6 为丝网印刷机印刷方式剖面图，图 7 为其俯视图。该印刷机具有固定框架 18 和可动框架 19，可动框架 19 以固定框架 18 为支点作移动。设半导体衬底 1 的丝网印刷面与可动框架 19 所成角度为  $\theta$ ，则因对应于涂刷器 17 移动，网版 15 自由端的可动框架 19 向上抬起，使上述角度  $\theta$  按  $\theta_1$ 、 $\theta_2$ 、 $\theta_3$  依次变大，所以半导体衬底 1 的丝网印刷面与网版 15 之间的

间隙  $d$  在印刷时总是为零。由于不存在涂刷器挤压等引起的网版 15 变形，故印刷精度提高。

上述实施例中用半导体衬底作装载由多个集成电路元件、分立半导体元件等构成的半导体芯片的电路底板。因该底板为导电性，所以其表面再形成硅等氧化膜、聚酰亚胺等绝缘膜。然后，将半导体芯片装载其上。该绝缘膜的一部分，也可以用来作为例如该半导体器件构件中所包括的电容器的介质。形成电阻时，在绝缘膜上用丝网印刷等将导电膜形成在适当的区域。

下面，参照图 8 说明第 2 实施例。图 8 为用本实施例做成的半导体器件的电路底板剖面图。电路底板 1 利用 AlN 底板，在其上形成多层布线。本实施例中是用硅半导体衬底作底板，但也可以用装有半导体芯片等的 AlN 等构成的电路底板。在该 AlN 底板 1 上形成具有所定图案的第 1 布线 2。形成该布线时，如图 6 所示，首先通过具有所定布线图案的丝网，将含 15wt% 以下玻璃熔接物 (PbO) 的 Ag、Cu 等金属浆料涂印至 AlN 底板 1 上，将其烧结后形成由此 Ag 等构成的  $20-30\mu\text{m}$  线宽的第 1 布线 2。接着用丝网印刷法在第 1 金属布线 2 上的大致为  $30-50\mu\text{m}^2$  正方形边缘部上形成作布线间连接的连接电极—金属柱 11。印刷用金属浆料采用例如约 2000 埃粒径的 Au 粒、玻璃熔接物 (PbO) 含量为 15wt% 以下的材料。

在第 1 布线 2 上用丝网印刷 Au 浆料后，在大气环境中，以  $2000^\circ\text{C}/\text{hr}$  的速度升温，并在  $450^\circ\text{C}$  下保持 30 分钟，进行烧结后，形成上述 Au 金属柱 11。接着，向该半导体衬底 1 上滴下约 20000cp 粘度的聚酰亚胺溶液，依次进行  $500\gamma\text{pm}/10$  秒、 $1500\gamma\text{pm}/15$  秒的旋转后，于氮气环境中作  $150^\circ\text{C}/60$  分的干燥固化，形成约  $30\mu\text{m}$  厚的聚酰亚胺膜层间绝缘膜 3。再用胆碱溶液对该层间绝缘膜 3 全面深腐蚀，使 Au 金属柱 11 的前端露出后进行  $320^\circ\text{C}/30$  分的最后固化，完全地形成层间绝缘膜 3。接下来，与上述一样，用图 6 所示

丝网形成第 2 布线 4。在其上面形成由 PSG 等构成的保护绝缘膜 5。用于第 2 布线的材料，因金属浆料烧结温度上限被限制在层间绝缘膜的耐热温度以下，所以可用材料受限制。由于本实施例的第 1 布线、第 2 布线以及金属柱都用丝网印刷形成，所以较前述实施例过程更简化。

接着，参照图 9 说明第 3 实施例。图 9 为用本实施例做成的半导体器件的电路底板剖面图。电路底板 1，采用 AlN 底板，在其表面上形成具有所定图案的第 1 布线 2。用真空蒸镀法、溅射法等连续堆积约 1000 埃厚的 Ti 或者含 Ti 的塑料膜覆面金属、约  $3\mu\text{m}$  厚的 Cu 和约 1000 埃厚的 Pd 后，用光刻作布线图案，例如用 HCl、 $\text{HNO}_3$  和  $\text{CH}_3\text{COOH}$  的混合液腐蚀 Pd、用  $\text{H}_2\text{O}_2$  和  $\text{C}_8\text{H}_8\text{O}_7$  的混合液腐蚀 Cu、Ti，形成作为第 1 布线的  $20-30\mu\text{m}$  线宽 Pd/Cu/Ti 系金属布线 2。然后，用丝网印刷法在金属布线 2 上大致为  $30-50\mu\text{m}^2$  正方形的边缘部形成作布线间连接的金属柱 11。印刷用金属浆料，采用例如约 2000 埃粒径的 Au 粒子、玻璃熔接物 (PbO) 含量为 15wt% 以下的材料。将 Au 浆料用丝网印刷至第 1 布线 2 上后，在大气环境中以  $200\text{ }^\circ\text{C/hr}$  的速度升温，并在  $450\text{ }^\circ\text{C}$  下保持 30 分钟烧结后，形成上述 Au 金属柱 11。

接着，向该半导体衬底 1 滴下约 20000 cp 粘度的聚酰亚胺溶液，依次进行  $500\text{ rpm}/10\text{ 秒}$ 、 $1500\text{ rpm}/15\text{ 秒}$  的旋转后，置于氮气环境中作  $150\text{ }^\circ\text{C}/60\text{ 分}$  的干燥固化，形成  $30\mu\text{m}$  厚的聚酰亚胺膜层间绝缘膜 3。再用胆碱溶液对该层间绝缘膜全面深腐蚀，使 Au 金属柱 11 的前端露出后，进行  $320\text{ }^\circ\text{C}/30\text{ 分钟}$  的最后固化，使层间绝缘 3 完全固化。接着，用丝网印刷法形成第 2 布线 4。为形成此布线，首先通过例如图 6 所示具有所定布线图案的丝网，将含 15wt% 以下玻璃熔接物 (PbO) 的 Ag、Cu、Al 等金属浆料涂印至 AlN 底板 1 上。然后，进行烧结，形成由 Ag 等构成的  $20-30\mu\text{m}$  线宽的第 2 布线

4. 在其上面形成由 PSG 等构成的保护绝缘膜 5。

本实施例用溅射法来形成第 1 布线，用丝网印刷法来形成第 2 布线，但也能用丝网印刷法来形成第 1 布线，用溅射法来形成第 2 布线。

用上述丝网印刷形成的金属柱，在上述实例中是采用 Au，除此外，还能用 Pd、Pt、Ag 等材料。

上述本发明的实施例中，布线的形成采用溅射、真空蒸镀、丝网印刷等方法，但本发明不限于这些，例如也有以用气体淀积法，即用惰性气体将受蒸发的金属微粒化，再利用该微粒子发生处与电路底板装载处之间的压差，将微粒子吹至该电路底板，在其上形成由微粒子构成的布线。

本发明，根据上述构成，在形成底板上的多层布线时，由于用丝网印刷法形成作布线间连接的导电膜，所以层间绝缘膜上不必开孔，能省去用于形成它的光刻过程和腐蚀过程。而且，由于对层间绝缘膜作深腐蚀使上述导电膜露出时该层间绝缘膜表面进行平坦化，所以可在深腐蚀后于层间绝缘膜上连续形成上层布线，能大幅度地缩短制造过程。

图 1 是本发明第 1 实施例的多层布线底板的剖面图；

图 2 是图 1 多层布线底板的制造过程剖面图；

图 3 是图 1 多层布线底板的制造过程剖面图；

图 4 是图 1 多层布线底板的制造过程剖面图；

图 5 是说明本发明所用的布线图案印刷方法的剖面图；

图 6 是说明本发明所用布线图案印刷方法的剖面图；

图 7 是说明图 6 印刷方法的俯视图；

图 8 是本发明第 2 实施例的多层布线底板的剖面图；

图 9 是本发明第 3 实施例的多层布线底板的剖面图；

图 10 是以往多层布线底板的剖面图。

以下作图中标号说明，1:底板（电路底板、半导体衬底）、2:第1布线、3:层间绝缘膜、4:第2布线、5:绝缘保护膜、11:导电膜（金属柱）、12:丝网框架、13:丝网、14:印刷台、15:网版、16:浆料、17:涂刷器、18:固定框架、19:可动框架、20:被印刷面、21:层间绝缘膜的接触孔。

说明书附图

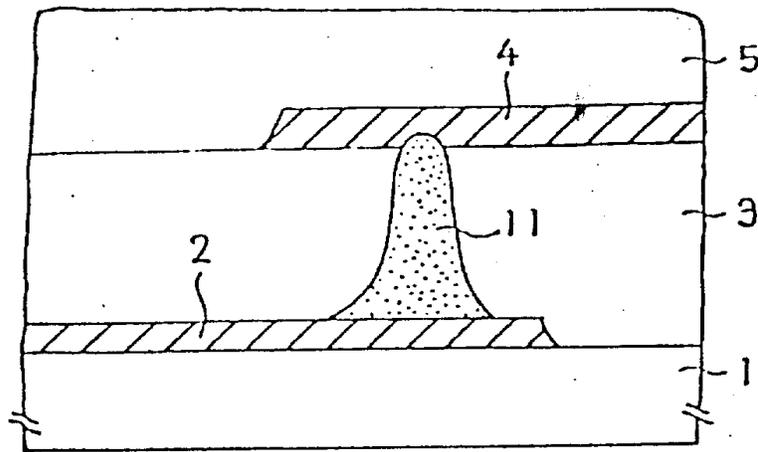


图 1

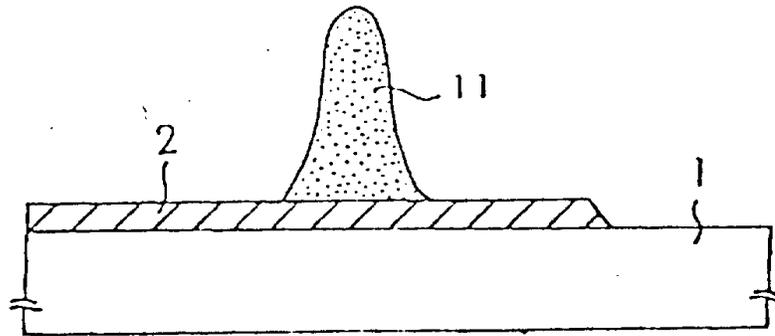


图 2

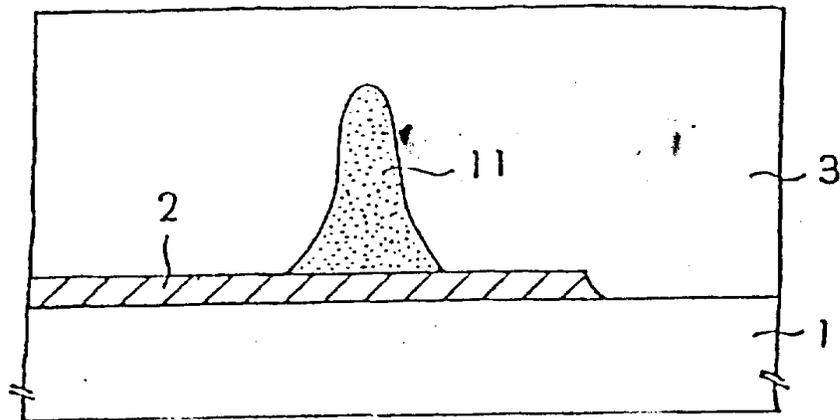


图 3

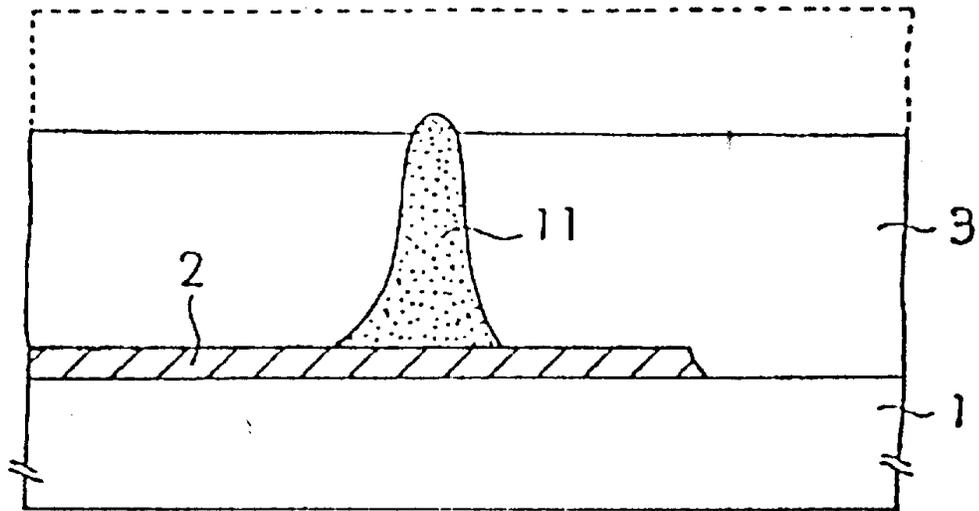


图 4

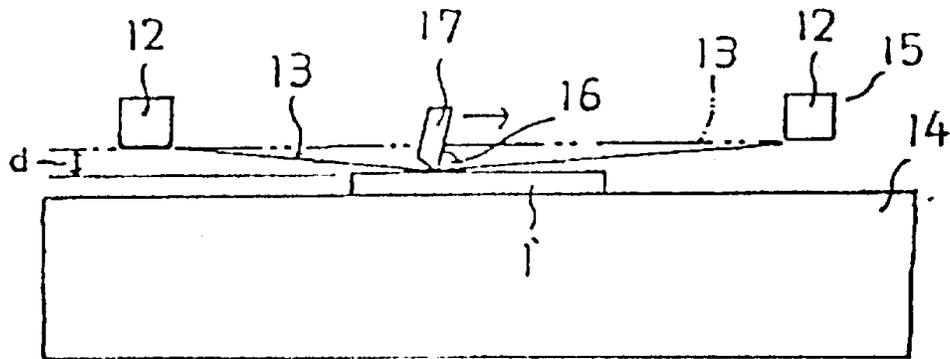


图 5

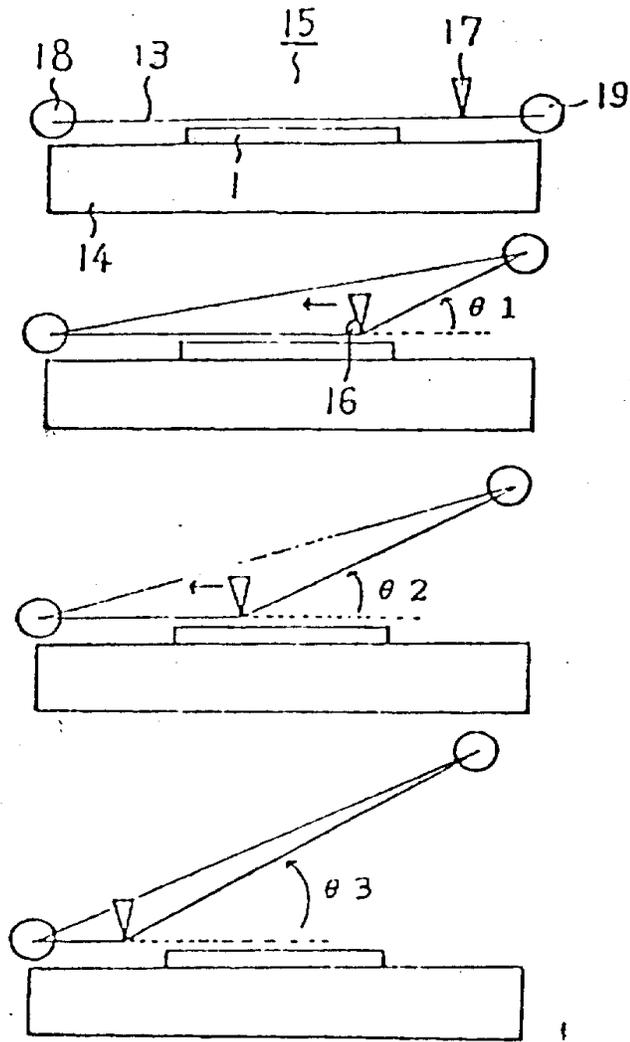


图 6

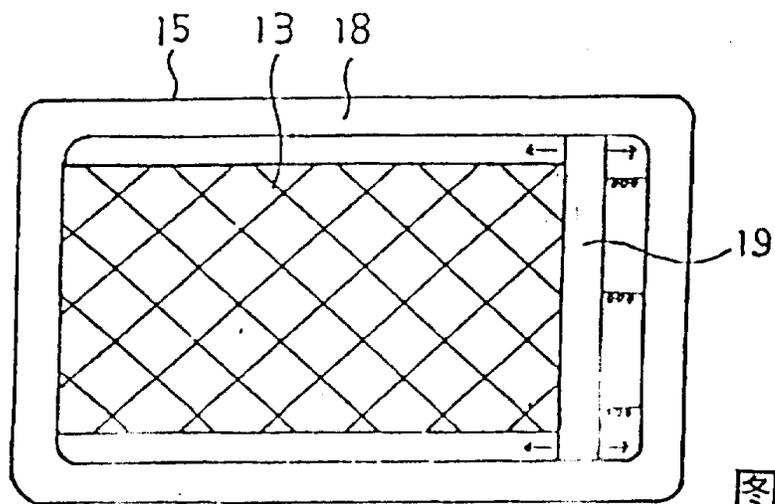


图 7

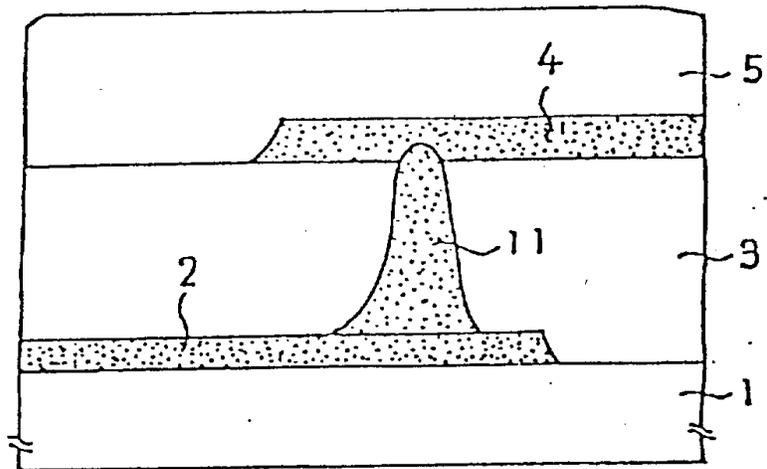


图 8

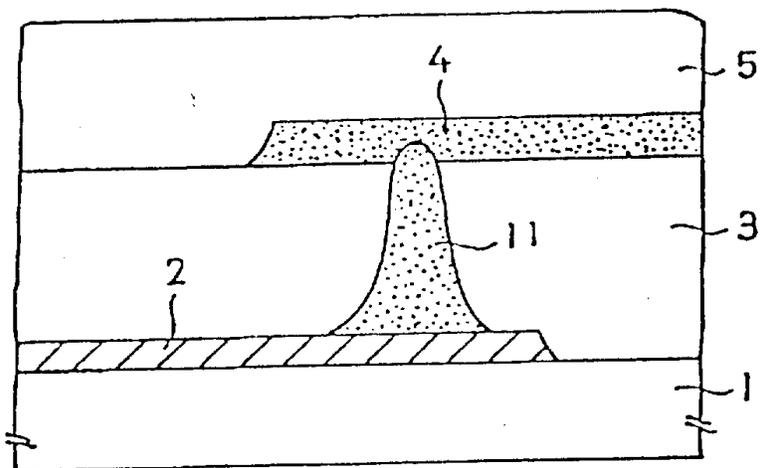


图 9

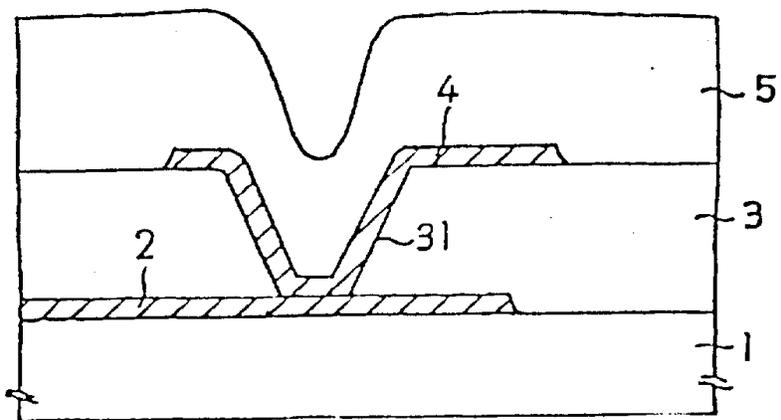


图 10