



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 202409316 A

(43)公開日：中華民國 113 (2024) 年 03 月 01 日

(21)申請案號：112123136

(22)申請日：中華民國 112 (2023) 年 06 月 20 日

(51)Int. Cl. : C23C14/06 (2006.01)

C23C14/24 (2006.01)

H01L21/3065(2006.01)

H01L21/67 (2006.01)

H01J37/32 (2006.01)

(30)優先權：2022/08/19 日本

2022-131021

2022/11/01 日本

2022-175428

(71)申請人：日商 A G C 股份有限公司 (日本) AGC INC. (JP)

日本

日商翼真空理研股份有限公司 (日本) TSUBASA SCIENCE CORPORATION (JP)

日本

(72)發明人：小川修平 OGAWA, SHUHEI (JP)；小川朝敬 OGAWA, TOMONORI (JP)；石川道夫 ISHIKAWA, MICHIO (JP)；谷村徑夫 TANIMURA, MICHIO (JP)；岡田英一 OKADA, HIDEKAZU (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：22 項 圖式數：8 共 37 頁

(54)名稱

鈮質保護膜及其製造方法以及構件

(57)摘要

本發明提供一種耐電漿性及外觀優異之鈮質保護膜。

本發明提供一種含有氧化鈮、氣孔率未達 0.5 體積%、維氏硬度為 800 HV 以上之鈮質保護膜。該鈮質保護膜較佳為厚度為 0.3 μm 以上，微晶尺寸為 40 nm 以下， Y_2O_3 之(222)面之配向度為 50% 以上，氫原子數為 5.0×10^{21} 個/ cm^3 以下，壓縮應力為 100 ~ 1700 MPa。



【發明摘要】

【中文發明名稱】

鈮質保護膜及其製造方法以及構件

【中文】

本發明提供一種耐電漿性及外觀優異之鈮質保護膜。

本發明提供一種含有氧化鈮、氣孔率未達0.5體積%、維氏硬度為800 HV以上之鈮質保護膜。該鈮質保護膜較佳為厚度為0.3 μm 以上，微晶尺寸為40 nm以下， Y_2O_3 之(222)面之配向度為50%以上，氫原子數為 5.0×10^{21} 個/ cm^3 以下，壓縮應力為100~1700 MPa。

【指定代表圖】

無

【代表圖之符號簡單說明】

無

【發明說明書】

【中文發明名稱】

鈮質保護膜及其製造方法以及構件

【技術領域】

【0001】 本發明係關於一種鈮質保護膜及其製造方法以及構件。

【先前技術】

【0002】 於製造半導體元件時，例如於腔室內藉由使用鹵素系氣體之電漿的乾式蝕刻對半導體基板(矽晶圓)之表面進行微細加工，或於乾式蝕刻後使用氧氣之電漿對已取出半導體基板之腔室內進行清洗。

【0003】 此時，腔室內暴露於電漿中之構件存在發生腐蝕，腐蝕部分自受到腐蝕之構件呈粒子狀脫落之情形。脫落之粒子(微粒)可能會附著於半導體基板，成為造成電路缺陷之異物。

【0004】 因此，先前，作為對暴露於電漿中之構件進行保護之保護膜，已知有含有氧化鈮(Y_2O_3)之保護膜(鈮質保護膜)。

專利文獻1中揭示有一種藉由熔射形成之含有氧化鈮之熔射皮膜。

先前技術文獻

專利文獻

【0005】 專利文獻1：日本專利特開2018-76546號公報

【發明內容】

[發明所欲解決之問題]

【0006】 本發明人等經過研究得知，先前之鈮質保護膜存在耐電漿性(對電漿之耐蝕性)不充分之情形。

【0007】 又，存在鈮質保護膜之外觀產生不良之情形(例如，鈮質保

護膜發生龜裂，或產生皺褶之情形)。於該情形時，根據用途，不適用於將鈮質保護膜直接使用。

【0008】 本發明係鑒於以上方面而完成者，目的在於提供一種耐電漿性及外觀優異之鈮質保護膜。

[解決問題之技術手段]

【0009】 本發明人等進行了銳意研究，結果發現，藉由採用下述構成，可達成上述目的，從而完成了本發明。

【0010】 即，本發明提供以下之[1]~[22]。

[1]一種鈮質保護膜，其含有氧化鈮，氣孔率未達0.5體積%，維氏硬度為800 HV以上。

[2]如上述[1]中記載之鈮質保護膜，其厚度為0.3 μm 以上。

[3]如上述[1]或[2]中記載之鈮質保護膜，其厚度為15 μm 以下。

[4]如上述[1]至[3]中任一項記載之鈮質保護膜，其中微晶尺寸為40 nm以下。

[5]如上述[1]至[4]中任一項記載之鈮質保護膜，其中微晶尺寸為6 nm以上。

[6]如上述[1]至[5]中任一項記載之鈮質保護膜，其中 Y_2O_3 之(222)面之配向度為50%以上。

[7]如上述[1]至[6]中任一項記載之鈮質保護膜，其中氫原子數為 5.0×10^{21} 個/ cm^3 以下。

[8]如上述[1]至[7]中任一項記載之鈮質保護膜，其中壓縮應力為100 ~ 1700 MPa。

[9]一種構件，其具有基材、及如上述[1]至[8]中任一項記載之鈮質

保護膜，該鈮質保護膜配置於上述基材之表面即成膜面。

[10]如上述[9]中記載之構件，其中上述基材含有選自由碳、陶瓷及金屬所組成之群中之至少1種，上述陶瓷係選自由玻璃、石英、氧化鋁、氮化鋁、堇青石、氧化鈮、碳化矽、Si含浸碳化矽、氮化矽、賽隆及氮氧化鋁所組成之群中之至少1種，上述金屬係選自由鋁及含有鋁之合金所組成之群中之至少1種。

[11]如上述[9]中記載之構件，其中上述基材含有氧化鋁。

[12]如上述[9]中記載之構件，其中上述基材含有石英。

[13]如上述[9]至[12]中任一項記載之構件，其中上述成膜面之表面粗糙度以算術平均粗糙度Ra計未達1.0 μm 。

[14]如上述[9]至[13]中任一項記載之構件，其中上述成膜面之表面粗糙度以算術平均粗糙度Ra計為0.01 μm 以上。

[15]如上述[9]至[14]中任一項記載之構件，其中上述成膜面之最大長度為30 mm以上。

[16]如上述[9]至[15]中任一項記載之構件，其中於上述基材與上述鈮質保護膜之間具有1層以上之基底層，上述基底層含有選自由 Al_2O_3 、 SiO_2 、 Y_2O_3 、 MgO 、 ZrO_2 、 La_2O_3 、 Nd_2O_3 、 Yb_2O_3 、 Eu_2O_3 及 Gd_2O_3 所組成之群中之至少1種氧化物。

[17]如上述[16]中記載之構件，其中於上述基材與上述鈮質保護膜之間具有2層以上之上述基底層，上述氧化物於相鄰之上述基底層彼此之間互有不同。

[18]如上述[9]至[17]中任一項記載之構件，其中上述基材具有對最大長度進行規定之第一成膜面、及與上述第一成膜面不同之第二成膜面作

為上述成膜面，上述第一成膜面與上述第二成膜面所成之角為 20° ~ 120° ，上述第二成膜面之面積相對於上述成膜面之總面積之比率為60%以下。

[19]如上述[9]至[18]中任一項記載之構件，其係於電漿蝕刻裝置或電漿CVD(Chemical Vapor Deposition，化學氣相沈積)裝置之內部使用。

[20]一種鈮質保護膜之製造方法，其係製造如上述[1]至[8]中任一項記載之鈮質保護膜之方法，於真空中，一面照射選自由氧、氫、氖、氬及氙所組成之群中之至少1種元素之離子，一面使蒸發源蒸發而附著於基材上，並且使用 Y_2O_3 作為上述蒸發源。

[21]如上述[20]中記載之鈮質保護膜之製造方法，其中於使上述蒸發源附著於上述基材之前，於 $300^{\circ}C$ 以上之溫度下對上述基材進行加熱。

[22]如上述[20]或[21]中記載之鈮質保護膜之製造方法，其中於使上述蒸發源附著於上述基材之前，於上述基材之表面形成1層以上之基底層，上述基底層含有選自由 Al_2O_3 、 SiO_2 、 Y_2O_3 、 MgO 、 ZrO_2 、 La_2O_3 、 Nd_2O_3 、 Yb_2O_3 、 Eu_2O_3 及 Gd_2O_3 所組成之群中之至少1種氧化物。

[發明之效果]

【0011】 根據本發明，可提供一種耐電漿性及外觀優異之鈮質保護膜。

【圖式簡單說明】

【0012】 圖1係示出構件之一例之模式圖。

圖2係切開環狀基材之一半進行展示之模式圖。

圖3係示出另一環狀基材之截面之一部分之模式圖。

圖4係示出又一環狀基材之截面之一部分之模式圖。

圖5係示出鈇質保護膜之製造中所用之裝置之模式圖。

圖6係例1之鈇質保護膜之XRD(X Ray Diffraction, X射線繞射)圖案。

圖7係例1之鈇質保護膜之表面之SEM(Scanning Electron Microscope, 掃描式電子顯微鏡)照片。

圖8係例1之鈇質保護膜之截面SEM照片。

【實施方式】

【0013】 本發明中之用語之含義如下。

使用「～」表示之數值範圍意指包含「～」之前後所記載之數值作為下限值及上限值之範圍。

【0014】 [鈇質保護膜]

本實施方式之鈇質保護膜含有氧化鈇，氣孔率未達0.5體積%，維氏硬度為800 HV以上。

【0015】 以下，亦將鈇質保護膜簡稱為「保護膜」，亦將本實施方式之鈇質保護膜(保護膜)稱為「本保護膜」。

本保護膜之耐電漿性及外觀優異。

以下，對本保護膜更詳細地進行說明。

【0016】 <維氏硬度>

就本保護膜之耐電漿性優異之理由而言，本保護膜之維氏硬度為800 HV以上，較佳為1000 HV以上，更佳為1100 HV以上，進而較佳為1200 HV以上，尤佳為1250 HV以上，最佳為1300 HV以上。

另一方面，本保護膜之維氏硬度例如為1800 HV以下，較佳為1600 HV以下。

【0017】 為了將維氏硬度設為上述範圍，較佳為藉由後述之方法(本製造方法)來製造保護膜。

【0018】 保護膜之維氏硬度係依據JIS Z 2244求出。

更詳細而言，本保護膜之維氏硬度係使用微維氏硬度試驗機(HM-220，Mitutoyo公司製造)，藉由對面角為 136° 之金剛石壓頭，負載0.049 N試驗力時所求得之維氏硬度(HV0.005)。

【0019】 <氣孔率>

就本保護膜之耐電漿性及外觀優異之理由而言，本保護膜之氣孔率未達0.5體積%，較佳為0.3體積%以下，更佳為0.2體積%以下，進而較佳為0.1體積%以下。

【0020】 為了使氣孔率為上述範圍，較佳為藉由後述之方法(本製造方法)來製造保護膜。

【0021】 保護膜之氣孔率係以如下方式求得。

首先，使用聚焦離子束(FIB，Focused Ion Beam)，針對保護膜及後述之基材之一部分，自保護膜之表面朝向基材以 52° 之角度於厚度方向上實施傾斜加工，使截面露出。使用場發射掃描電子顯微鏡(FE-SEM)以20000倍之倍率對露出之截面進行觀察，並拍攝其截面圖像。

截面圖像係於複數個部位處進行拍攝。具體而言，例如，於保護膜及基材為圓形之情形時，於保護膜之表面(或基材之表面)之中央1點、及位於距外周10 mm之位置處之4點之共計5點處進行拍攝，並將截面圖像之大小設為 $6\ \mu\text{m} \times 5\ \mu\text{m}$ 。於保護膜之厚度為 $5\ \mu\text{m}$ 以上之情形時，為了能夠於厚度方向上對整個保護膜之截面進行觀察，於複數個拍攝部位分別拍攝截面圖像。

繼而，使用圖像解析軟體(Image J，National Institute of Health公司製造)對所獲得之截面圖像進行解析，藉此特定出截面圖像中之孔隙部分之面積。算出孔隙部分之面積相對於保護膜之整個截面之面積之比率，將其視為保護膜之氣孔率(單位：體積%)。再者，關於無法藉由圖像解析軟體檢測出之程度的微細之孔隙(孔徑為20 nm以下之孔隙)，將其面積視為0。

【0022】 <組成>

本保護膜含有氧化釔(Y_2O_3)。本保護膜之 Y_2O_3 含量較佳為95質量%以上，更佳為98質量%以上，進而較佳為100質量%。

藉由後述之方法(本製造方法)製造之保護膜實質上僅含有 Y_2O_3 ，其 Y_2O_3 含量應滿足上述範圍。

【0023】 <配向度>

於增大保護膜之面積之情形時，就抑制保護膜中產生龜裂(包括皺褶，以下相同)之觀點而言，保護膜之 Y_2O_3 之(222)面之配向度(以下，亦簡稱為「配向度」)較佳為較高。

具體而言，配向度較佳為50%以上，更佳為65%以上，進而較佳為80%以上。

為了將配向度設為上述範圍，較佳為藉由後述之方法(本製造方法)來製造保護膜。

配向度係於保護膜之XRD圖案(參照圖6)中，於將 Y_2O_3 之各面之峰強度之合計設為100之情形時(222)面之峰強度之比率(單位：%)。

【0024】 保護膜之XRD圖案係藉由使用X射線繞射裝置(D8 DISCOVER Plus，Bruker公司製造)，於下述條件下，於微量2D(二維)模

式下進行XRD測定而獲得。

- X射線源：CuK α 射線(輸出：45 kV，電流：120 mA)
- 掃描範圍： $2\theta = 10^\circ \sim 80^\circ$
- 步進時間：0.2 s/step
- 掃描速度： $10^\circ/\text{min}$
- 步進寬度： 0.02°
- 檢測器：多模式檢測器EIGER(2D模式)
- 入射側光學系統：多層膜鏡 + 1.0 mm ϕ 微狹縫 + 1.0 mm ϕ 準直器
- 受光側光學系統：打開(OPEN)

【0025】 <微晶尺寸>

如上所述，例如自暴露於電漿中之構件脫落之粒子(微粒)可能會附著於半導體基板上，而成為造成電路缺陷之異物。

此時，微粒之尺寸越小，越能抑制缺陷之產生。

因此，本保護膜之微晶尺寸較佳為40 nm以下，更佳為30 nm以下，進而較佳為20 nm以下，進而更佳為15 nm以下，尤佳為11 nm以下，尤其更佳為10 nm以下，非常佳為9 nm以下，最佳為8 nm以下。

另一方面，本保護膜之微晶尺寸較佳為2 nm以上，更佳為6 nm以上，進而較佳為7 nm以上。

【0026】 為了使微晶尺寸為上述範圍，較佳為藉由後述之方法(本製造方法)來製造保護膜。

【0027】 保護膜之微晶尺寸係基於藉由經鏡面研磨之保護膜之XRD測定而獲得之XRD圖案之資料，使用謝樂公式而求得。

【0028】 <厚度>

本保護膜之厚度例如為0.3 μm 以上，較佳為1.0 μm 以上，更佳為1.5 μm 以上，進而較佳為5 μm 以上，尤佳為10 μm 以上，最佳為15 μm 以上。

另一方面，本保護膜之厚度例如為300 μm 以下，較佳為200 μm 以下，更佳為100 μm 以下，進而較佳為50 μm 以下，尤佳為30 μm 以下。本保護膜之厚度亦可為10 μm 以下。

【0029】 保護膜之厚度係如下進行測定。

使用掃描型電子顯微鏡(SEM)觀察保護膜之截面，並於任意5點處對保護膜之厚度進行測定，將所測得之5點之平均值視為該保護膜之厚度(單位： μm)。

【0030】 <氫原子數>

本保護膜之氫原子數較佳為較少。藉此，使本保護膜之耐電漿性更優。

其理由推測如下。即，若保護膜中之氫較多，則該氫容易與電漿(或用於產生電漿之氣體)中所含之氟發生反應，結果容易使保護膜損傷。另一方面，若保護膜中之氫較少，則相對地減少了與氟之反應，從而抑制了保護膜之損傷。

【0031】 具體而言，本保護膜之氫原子數(膜內氫原子數)較佳為 5.0×10^{21} 個/ cm^3 以下，更佳為 4.5×10^{21} 個/ cm^3 以下，進而較佳為 3.5×10^{21} 個/ cm^3 以下，進而更佳為 3.0×10^{21} 個/ cm^3 以下，尤佳為 2.5×10^{21} 個/ cm^3 以下，最佳為 2.3×10^{21} 個/ cm^3 以下。

【0032】 再者，保護膜中之氫極有可能係因後述之基材中所含之水分而產生。

尤其是，於基材之材質為陶瓷之情形時，藉由於形成保護膜之前對

基材進行加熱(預加熱)，可降低所形成之保護膜之氫原子數。

此外，關於減少保護膜之氫原子數之方法，將於下文中進行敘述。

【0033】 另一方面，本保護膜之氫原子數較佳為 0.1×10^{21} 個/cm³以上，更佳為 0.5×10^{21} 個/cm³以上。

【0034】 保護膜之氫原子數係使用二次離子質譜分析裝置(型號IMS-6f，AMETEK公司製造)，於一次離子種為Cs⁺、一次加速電壓為15.0 kV、檢測區域 $\phi 8 \mu\text{m}$ 測定深度為500 nm之條件下求得。

【0035】 <壓縮應力>

本保護膜之應力(膜內應力、殘留應力)並非拉伸應力，較佳為壓縮應力。

本保護膜之壓縮應力較佳為100 MPa以上，更佳為200 MPa以上，進而較佳為300 MPa以上。

另一方面，本保護膜之壓縮應力較佳為1700 MPa以下，更佳為1600 MPa以下，進而較佳為1500 MPa以下。

【0036】 保護膜之壓縮應力係如下求得。

於石英玻璃製基板上形成保護膜，使用表面形狀測定裝置(Surfcom NEX 241 SD2-13，東京精密公司製造)對所形成之保護膜之表面形狀進行測定，並由Stoney公式(下述式)求出保護膜之壓縮應力(膜應力 σ)。

Stoney公式係如下表示。

$$\sigma = Yd^2/6(1 - \nu)t \times 8h/c^2 + 4h^2$$

於上述式中， σ ：膜應力、Y：基板之楊氏模數、d：基板之厚度、 ν ：基板之泊松比、t：保護膜之厚度、h：翹曲量、c：曲率半徑。

【0037】 [構件]

圖1係示出構件6之一例之模式圖。

構件6具有基材5及鈮質保護膜4。

於基材5與鈮質保護膜4之間，如圖1所示，亦可配置有基底層(基底層1、基底層2及基底層3)。但，基底層並不限定於3層。

【0038】 本實施方式之構件(以下，亦稱為「本構件」)具有上述本保護膜作為鈮質保護膜。

關於本構件，由於其表面被本保護膜覆蓋，因此與本保護膜同樣地具有優異之耐電漿性。

【0039】 以下，對本構件所具備之各部詳細地進行說明。

【0040】 <基材>

基材至少具有供形成鈮質保護膜(或後述之基底層)之表面。以下，為方便起見，有時將該表面稱為「成膜面」。

【0041】 《材質》

基材之材質可根據構件之用途等而適當選擇。

基材例如含有選自由碳(C)、陶瓷及金屬所組成之群中之至少1種。

此處，陶瓷例如係選自由玻璃(鈉鈣玻璃等)、石英、氧化鋁(Al_2O_3)、氮化鋁(AlN)、堇青石、氧化鈮、碳化矽(SiC)、Si含浸碳化矽、氮化矽(SiN)、賽隆及氮氧化鋁(AlON)所組成之群中之至少1種。

Si含浸碳化矽可藉由對Si單質進行加熱而使其熔融，並含浸於碳化矽(SiC)中而獲得。

金屬例如係選自由鋁(Al)及含有鋁(Al)之合金所組成之群中之至少1種。

【0042】 《形狀》

作為基材之形狀，並無特別限定，例如可例舉：平板狀、環狀、圓頂狀、凹狀或凸狀，可根據構件之用途等而適當選擇。

【0043】 《成膜面之表面粗糙度》

關於基材之成膜面之表面粗糙度，出於後述之理由，以算術平均粗糙度Ra計，較佳為未達 $1.0\ \mu\text{m}$ ，更佳為 $0.6\ \mu\text{m}$ 以下，進而較佳為 $0.3\ \mu\text{m}$ 以下，進而更佳為 $0.1\ \mu\text{m}$ 以下，尤佳為 $0.08\ \mu\text{m}$ 以下，尤其更佳為 $0.05\ \mu\text{m}$ 以下，非常佳為 $0.01\ \mu\text{m}$ 以下，最佳為 $0.005\ \mu\text{m}$ 以下。

另一方面，關於基材之成膜面之表面粗糙度，以算術平均粗糙度Ra計，較佳為 $0.01\ \mu\text{m}$ 以上，更佳為 $0.05\ \mu\text{m}$ 以上，進而較佳為 $0.1\ \mu\text{m}$ 以上。

成膜面之表面粗糙度(算術平均粗糙度Ra)係依據JIS B 0601：2001來進行測定。

【0044】 《成膜面之最大長度》

基材之成膜面之最大長度較佳為 $30\ \text{mm}$ 以上，更佳為 $100\ \text{mm}$ 以上，進而較佳為 $200\ \text{mm}$ 以上，進而更佳為 $300\ \text{mm}$ 以上，尤佳為 $500\ \text{mm}$ 以上，非常佳為 $800\ \text{mm}$ 以上，最佳為 $1000\ \text{mm}$ 以上。

再者，「最大長度」意指成膜面所具有之最大之長度。具體而言，例如，於成膜面於俯視下為圓之情形時係其直徑，於俯視下為環之情形時係其外徑，於俯視下為四邊形之情形時係最大之對角線之長度。

另一方面，成膜面之最大長度例如為 $2000\ \text{mm}$ 以下，較佳為 $1500\ \text{mm}$ 以下。

【0045】 圖2係切開環狀之基材5之一半進行展示之模式圖。

關於圖2中所示之基材5，例如，於外徑 D_1 為 $100\ \text{mm}$ 、內徑 D_2 為 $90\ \text{mm}$ 、厚度 t 為 $5\ \text{mm}$ 之情形時，其最大長度為 $100\ \text{mm}$ 。

基材5具有成膜面7，但如圖2所示，亦可具有對最大長度(外徑 D_1)進行規定之第一成膜面7a、及與第一成膜面7a不同之第二成膜面7b。

第二成膜面7b之面積相對於成膜面7之總面積之比率例如為60%以下。

【0046】 圖3係示出另一環狀之基材5之截面之一部分之模式圖。

如圖3所示，基材5亦可具有複數個第二成膜面7b。

【0047】 圖4係進而示出另一環狀之基材5之截面之一部分之模式圖。

第一成膜面7a與第二成膜面7b所成之角例如為 $20^\circ \sim 120^\circ$ 。於圖4所示之基材5中，第一成膜面7a與連接於第一成膜面7a之第二成膜面7b所成之角約為 30° 。

【0048】 <基底層>

如上所述，於基材與鈮質保護膜之間亦可配置有1層以上之基底層。

藉由形成基底層，鈮質保護膜之拉伸應力得到緩和並產生壓縮應力，或使鈮質保護膜相對於基材之密接性增加。

【0049】 關於基底層之層數，上限並無特別限定，較佳為5層以下，更佳為4層以下，進而較佳為3層以下，尤佳為2層以下，最佳為1層。

【0050】 基底層較佳為非晶形膜或微晶膜。

【0051】 基底層較佳為含有選自由 Al_2O_3 、 SiO_2 、 Y_2O_3 、 MgO 、 ZrO_2 、 La_2O_3 、 Nd_2O_3 、 Yb_2O_3 、 Eu_2O_3 及 Gd_2O_3 所組成之群中之至少1種氧化物。

【0052】 於基材與鈮質保護膜之間配置有2層以上之基底層之情形

時，基底層之氧化物較佳為於相鄰之基底層彼此之間互有不同。

所謂氧化物於相鄰之基底層彼此之間互有不同之情形，具體而言，例如可例舉：基底層1之氧化物為「 SiO_2 」、基底層2之氧化物為「 $\text{Al}_2\text{O}_3 + \text{SiO}_2$ 」、基底層3之氧化物為「 Al_2O_3 」之情形。

【0053】 基底層之厚度分別較佳為 $0.1 \mu\text{m}$ 以上，更佳為 $0.4 \mu\text{m}$ 以上，進而較佳為 $0.8 \mu\text{m}$ 以上。

另一方面，基底層之厚度分別例如為 $15 \mu\text{m}$ 以下，較佳為 $10 \mu\text{m}$ 以下，更佳為 $7 \mu\text{m}$ 以下，進而較佳為 $3 \mu\text{m}$ 以下。

基底層之厚度係以與鉮質保護膜之厚度相同之方式進行測定。

【0054】 <構件之用途>

關於本構件，例如於半導體元件製造裝置(電漿蝕刻裝置、電漿CVD裝置等)之內部，係作為頂板等構件使用。

但，本構件之用途並不限定於此。

【0055】 [鉮質保護膜及構件之製造方法]

繼而，對製造本實施方式之鉮質保護膜之方法(以下，亦稱為「本製造方法」)進行說明。本製造方法亦為製造上述之本構件之方法。

【0056】 本製造方法係所謂之離子輔助蒸鍍(IAD, Ion Assisted Deposition)法。

概略而言，於真空中，一面照射離子一面使蒸發源(Y_2O_3)蒸發而附著於基材上，藉此形成含有 Y_2O_3 之鉮質保護膜。

【0057】 藉由本製造方法，可非常緻密地形成鉮質保護膜。即，所獲得之鉮質保護膜之氣孔率較小。又，微晶尺寸亦較小。

【0058】 然而，鉮質保護膜越增加厚度，越容易產生龜裂。

又，藉由增大成膜面之面積，使形成於該成膜面上之鈮質保護膜之面積亦增大。於此情形時，鈮質保護膜上亦容易產生龜裂。

【0059】 然而，藉由本製造方法，可獲得緻密且較硬之鈮質保護膜。

進而，於形成基底層之情形時，使鈮質保護膜之拉伸應力得到緩和。

因此，藉由本製造方法獲得之鈮質保護膜即便增加厚度或增大面積，亦不易產生龜裂。

【0060】 又，基材之成膜面之表面粗糙度(算術平均粗糙度Ra)較佳為上述範圍。藉此，所形成之鈮質保護膜變得更為緻密且較硬，並且不易產生龜裂。

【0061】 再者，若利用熔射法、氣溶膠沈積(AD, Aerosol Deposition)法、離子鍍覆(IP, Ion Plating)法等方法，則所獲得之鈮質保護膜中易殘存較多之孔隙。

【0062】 <裝置構成>

基於圖5，對本製造方法更詳細地進行說明。

圖5係示出鈮質保護膜之製造中所用之裝置之模式圖。

圖5中所示之裝置具有腔室11。腔室11之內部可藉由驅動真空泵(未圖示)來進行排氣而成為真空。

於腔室11之內部配置有坩堝12及坩堝13、離子槍14，於該等之上方配置有支架17。

支架17與支持軸16形成為一體，並隨著支持軸16之旋轉而旋轉。於支架17之周圍配置有加熱器15。

於支架17上，上述基材5以其成膜面朝向下方之狀態被保持。保持於支架17上之基材5一面藉由加熱器15進行加熱，一面隨著支架17之旋轉而旋轉。

進而，腔室11中安裝有石英晶體式膜厚監視器18及石英晶體式膜厚監視器19。

【0063】 <鈮質保護膜之形成>

對圖5所示之裝置中，於基材5上形成鈮質保護膜(圖5中未圖示)之情形進行說明。

首先，向坩堝12及坩堝13之一者或兩者中填充蒸發源 Y_2O_3 。

使基材5保持於支架17上後，對腔室11之內部進行排氣而成為真空。

繼而，一面驅動加熱器15一面使支架17旋轉。藉此，一面對基材5進行加熱一面使其旋轉。

於該狀態下，實施離子輔助蒸鍍而於基材5上進行成膜。

即，一面自離子槍14照射離子(離子束)，一面使填充於坩堝12及坩堝13之一者或兩者中之蒸發源 Y_2O_3 蒸發。

離子槍14所照射之離子較佳為選自由氧、氫、氖、氬及氙所組成之群中之至少1種元素之離子。

藉由照射電子束(未圖示)，使蒸發源熔融及蒸發。

以此方式使蒸發之蒸發源附著於基材5(之成膜面)上，形成鈮質保護膜。

【0064】 《腔室內壓力》

成膜係於真空中實施，具體而言，腔室11之內部壓力較佳為 6×10^{-2} Pa以下，更佳為 5×10^{-2} Pa以下，進而較佳為 3×10^{-2} Pa以下。

另一方面，腔室11之內部壓力較佳為超過 1×10^{-6} Pa，較佳為 1×10^{-5} Pa以上，更佳為 1×10^{-4} Pa以上。

【0065】 《基材之溫度》

成膜中，藉由加熱器15加熱之基材5之溫度較佳為 200°C 以上，更佳為 250°C 以上。

另一方面，該溫度較佳為 400°C 以下，更佳為 350°C 以下。

【0066】 《成膜速度》

預先使用石英晶體式膜厚監視器18及石英晶體式膜厚監視器19分別對使坩堝12及坩堝13之蒸發源蒸發而形成膜之速度(成膜速度)進行監視。

成膜速度係藉由控制照射於蒸發源上之電子束之條件、或離子槍14之離子束之條件(電流值、電流密度等)來進行調整。

於鈮質保護膜之成膜中，將各蒸發源之成膜速度(單位：nm/min)調整為所需之值。

【0067】 蒸發源 Y_2O_3 之成膜速度較佳為1 nm/min以上，更佳為1.5 nm/min以上，進而較佳為2 nm/min以上。

蒸發源 Y_2O_3 之成膜速度較佳為20 nm/min以下，更佳為15 nm/min以下，進而較佳為10 nm/min以下。

【0068】 《離子照射之條件》

離子槍14與基材5之距離較佳為700 mm以上，更佳為900 mm以上。另一方面，該距離較佳為1500 mm以下，更佳為1300 mm以下。

離子束之電流值較佳為1000 mA以上，更佳為1500 mA以上。另一方面，離子束電流值較佳為3000 mA以下，更佳為2500 mA以下。

【0069】 關於離子束電流密度，就使所獲得之鈮質保護膜變得更硬

之理由而言，較佳為 $40 \mu\text{A}/\text{cm}^2$ 以上，更佳為 $65 \mu\text{A}/\text{cm}^2$ 以上，進而較佳為 $75 \mu\text{A}/\text{cm}^2$ 以上，尤佳為 $77 \mu\text{A}/\text{cm}^2$ 以上。

另一方面，離子束電流密度較佳為 $140 \mu\text{A}/\text{cm}^2$ 以下，更佳為 $120 \mu\text{A}/\text{cm}^2$ 以下，進而較佳為 $100 \mu\text{A}/\text{cm}^2$ 以下。

【0070】 <基底層之形成>

於形成鈮質保護膜之前，較佳為於基材5之成膜面上形成上述基底層(例如基底層1、基底層2及基底層3)。

基底層係以與鈮質保護膜同樣之方式實施離子輔助蒸鍍而形成。

例如，於形成含有 Al_2O_3 之基底層之情形時，向坩堝12及坩堝13之一者或兩者中填充 Al_2O_3 作為蒸發源，並一面自離子槍14照射離子(離子束)，一面使蒸發源蒸發，而使其附著於基材5之成膜面上。

形成基底層時之條件依據形成鈮質保護膜時之條件。

【0071】 然而，基材有可能含有結晶水。

例如，若使氧化鋁(Al_2O_3)製基材自室溫開始升溫，則於 520°C 附近可觀測到由作為氧化鋁之低溫穩定相(例如軟水鋁石 γ 氧化鋁)之水合物所致之結晶水之產生。

若所形成之鈮質保護膜中含有由基材之結晶水所產生之水分，則易增加鈮質保護膜之氫原子數。

【0072】 因此，於使蒸發源 Y_2O_3 附著於基材之成膜面(即，形成鈮質保護膜)之前，於基材之成膜面上形成基底層。

藉此，基材之至少成膜面被覆蓋，故而所形成之鈮質保護膜中不易含有基材之結晶水，進而減少了鈮質保護膜之氫原子數，因此較佳。

【0073】 <基材之預加熱>

與基底層之形成同樣地，就鈮質保護膜中不易含有基材之結晶水之理由而言，較佳為於使蒸發源 Y_2O_3 附著於基材之成膜面上(即，形成鈮質保護膜)之前，將基材於高溫下進行加熱(預加熱)。

預加熱之溫度較佳為 $300^{\circ}C$ 以上，更佳為 $400^{\circ}C$ 以上，進而較佳為 $450^{\circ}C$ 以上，尤佳為 $500^{\circ}C$ 以上。

另一方面，預加熱之溫度例如為 $800^{\circ}C$ 以下，較佳為 $750^{\circ}C$ 以下，更佳為 $700^{\circ}C$ 以下。

【0074】 預加熱之時間較佳為60分鐘以上，更佳為120分鐘以上，進而較佳為240分鐘以上，尤佳為480分鐘以上。

另一方面，預加熱之時間較佳為1200分鐘以下，更佳為1000分鐘以下，進而較佳為800分鐘以下，尤佳為600分鐘以下。

【0075】 預加熱之氛圍例如為大氣氛圍。

實施例

【0076】 以下，例舉實施例對本發明具體地進行說明。但本發明並不限定於以下說明之實施例。

以下，例1～例27、例30～例31及例39～例42為實施例，例28～例29、例32～例33及例37～例38為比較例，例34～例36為參考例。

【0077】 <例1>

使用基於圖5說明之裝置，於下述表1所示之條件下製造鈮質保護膜(保護膜)。

【0078】 作為基材，使用含有氧化鋁(Al_2O_3)，且具有直徑(最大長度)為下述表1所示之值之成膜面的圓形之基材(厚度：10 mm)。

將該基材於保持於腔室內之支架上之狀態下，於大氣氛圍下進行預

加熱。將預加熱之溫度設為下述表1所示之溫度(單位：°C)，將預加熱之時間設為600分鐘。對於未對基材進行預加熱之情形，於預加熱之溫度一欄中記載「-」。

【0079】 繼而，於下述表1所示之製造條件下，於基材之成膜面形成下述表1所示之基底層及鈮質保護膜(保護膜)。

作為下述表1中未記載之製造條件，自離子槍照射氧(O)離子，將離子槍與基材之距離設為1100 mm，將離子束之電流值設為2000 mA。

【0080】 圖6係例1之鈮質保護膜之XRD圖案。

如圖6所示，可知，於例1之鈮質保護膜中，於28°附近優先配向有作為立方晶結構之最密排面之(222)面。

【0081】 使用SEM，以50000倍之倍率對例1之鈮質保護膜進行觀察。

圖7係例1之鈮質保護膜之表面SEM照片。圖8係例1之鈮質保護膜之截面SEM照片。

如圖7及圖8所示，可瞭解到，例1之鈮質保護膜非常緻密，且平滑性優異。又，亦可知粒徑均勻。

【0082】 <例2～例33>

於例2～例33中，自例1對1個或2個以上之條件進行變更。除此以外，與例1同樣地進行操作來製造鈮質保護膜(保護膜)。

概略而言，例如，如下所述。再者，於各例中，除了以下之記載以外，亦存在自例1進行變更之情形。

【0083】 於例2中，自例1對離子束電流密度進行變更。

於例3～例6中，自例1對基底層之層數及/或組成進行變更。

於例7～例10中，未形成基底層。

【0084】於例11～例20中，自例1對基材及/或基底層進行變更。再者，於例13中，使用市售品之鈉鈣玻璃作為基材(玻璃)。

於例15中，對含有鋁單晶之基材之一面側進行耐酸鋁處理，其後進行研磨處理，藉此製成含有 Al_2O_3 之基底層。於下述表1中，將該基底層記載為「耐酸鋁層」。

於例16中，使用草酸對鋁製基材之一面側進行陽極氧化，藉此製成含有 Al_2O_3 之基底層。於下述表1中，將該基底層記載為「陽極氧化層」。

【0085】於例21～例22中，自例1對保護膜之厚度進行變更。

於例23～例24中，自例1對成膜面之面積進行變更。

於例25～例29中，自例1對腔室內壓力進行變更。再者，例28之保護膜係非晶形(因此，於「配向度」一欄中記載「-」)。

於例30～例31中，自例1對成膜速度進行變更。

於例32～例33中，自例1對成膜面之表面粗糙度(Ra)進行變更。

【0086】<例34～例36>

於例34中，將藍寶石製成保護膜。

於例35中，將金屬鋁製成保護膜。

於例36中，將石英製成保護膜。

【0087】<例37～例38>

於例37中，使用IP法而非IAD法來形成 Y_2O_3 之保護膜。

於例38中，使用CVD法而非IAD法來形成 Y_2O_3 之保護膜。

【0088】<例39～例42>

於例39～例42中，除了未對基材進行預加熱以外，分別與例7、例

1、例3及例26同樣地進行操作來形成保護膜。

【0089】 <保護膜之物性>

關於各例之保護膜，基於上述方法求出氫原子數、維氏硬度、氣孔率、微晶尺寸、配向度、厚度、及壓縮應力。將結果示於下述表1中。

再者，關於壓縮應力，以負值之形式記載數值。

【0090】 <蝕刻量>

對各例之保護膜實施離子蝕刻及/或自由基蝕刻來對耐電漿性進行評估。

【0091】 具體而言，首先，對保護膜中之10 mm×5 mm之面進行鏡面加工，並於經鏡面加工之面(稱為「試驗面」)之一部分貼上Kapton膠帶以進行遮蔽。

繼而，使用CCP(Capacitively Coupled Plasma，電容耦合電漿)型之電漿蝕刻裝置，於壓力為10 Pa、射頻(RF，Radio Frequency)功率為600 W之條件下，於後述之氣體中進行放電，藉此生成電漿，實施將試驗面暴露於所生成之電漿中之試驗(暴露試驗)。

【0092】 於離子蝕刻中，使用四氟化碳氣體(流量：100 sccm)及氧氣(流量：100 sccm)實施放電(電漿之生成)，而於電漿中產生四氟化碳之離子。

於自由基蝕刻中，使用四氟化碳氣體(流量：100 sccm)、氫氣(流量：50 sccm)及氧氣(流量：100 sccm)實施放電(電漿之生成)，而於電漿中產生氟之自由基。

【0093】 將15分鐘之放電(電漿之生成)重複5次，實施合計150分鐘之暴露試驗。以此方式對試驗面之非遮蔽部進行蝕刻。

其後，使用觸針式表面形狀測定機(ULVAC公司製造，Dectak 150)對於試驗面之遮蔽部及非遮蔽部所產生之階差進行測定，藉此求出蝕刻量。將結果示於下述表1中。

再者，對於未實施離子蝕刻或自由基蝕刻之情形，於下述表1中記載「-」。

【0094】 蝕刻量(單位：nm)越小，可評估為耐電漿性越優異。

具體而言，若蝕刻量(離子蝕刻量、自由基蝕刻量)為200 nm以下，則可評估為耐電漿性優異。

【0095】 <外觀>

目視所形成之保護膜之外觀，確認有無龜裂(包括皺褶，以下相同)產生。

於下述表1中，對於產生了1.0 mm以上之龜裂之情形，記載「有」，對於產生了未達1.0 mm之龜裂之情形，記載「輕微」，對於未產生龜裂之情形，記載「無」。若為「輕微」或「無」，則可評估為外觀優異。

再者，對於「輕微」之情形，雖然保護膜之邊緣面產生了微細龜裂，但保護膜之中央部未產生龜裂。

【0096】

[表1]

表1(其1)

		例1	例2	例3	例4	例5	例6	例7	例8	例9	例10	例11	例12	例13	例14		
製造 條件	腔室內壓力[Pa]	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²	1×10 ⁻²		
	基材之溫度[°C]	300	300	300	300	300	300	300	300	300	300	300	300	270	300		
	Y ₂ O ₃ 蒸鍍源成膜速度 [nm/min]	3.42	3.42	3.42	3.42	3.42	3.42	3.42	3.42	3.42	3.42	3.42	3.42	6.78	3.42	3.42	
	離子束電流密度 [μA/cm ²]	80	70	80	80	80	80	80	80	80	80	80	80	80	80	80	
基材	素材	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	石英	石英	玻璃	Al	
	預加熱之溫度[°C]	550	550	550	550	550	550	550	550	550	550	550	550	550	550	550	
	成膜面	Ra[μm]	0.02	0.02	0.02	0.02	0.02	0.02	0.02	0.05	0.22	0.5	0.02	0.02	0.02	0.02	0.09
		面積[cm ²]	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2
最大長度[mm]		200	200	200	200	200	200	200	200	200	200	200	200	200	200	200	
基底 層	1	組成	Al ₂ O ₃	Al ₂ O ₃	SiO ₂	SiO ₂	SiO ₂	SiO ₂	-	-	-	-	SiO ₂	SiO ₂	SiO ₂	Al ₂ O ₃	
		厚度[μm]	1	1	0.5	0.5	0.5	0.5	0.5	-	-	-	-	0.5	0.5	0.5	1
	2	組成	-	-	Al ₂ O ₃ + SiO ₂	Al ₂ O ₃ + SiO ₂	ZrO ₂	MgO	-	-	-	-	-	Al ₂ O ₃ + SiO ₂	Al ₂ O ₃ + SiO ₂	Al ₂ O ₃ + SiO ₂	-
		厚度[μm]	-	-	1	1	1	1	-	-	-	-	-	1	1	1	-
	3	組成	-	-	-	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	-	-	-	-	-	-	-	Al ₂ O ₃	-
		厚度[μm]	-	-	-	1	1	1	-	-	-	-	-	-	-	1	-
保護 膜	氫原子數 [×10 ²¹ 個/cm ³]	1.9	2.0	1.9	1.8	2.1	2.1	2.8	2.6	2.8	2.6	1.5	1.7	1.6	2.1		
	維氏硬度[HV]	1482	902	1481	1322	1324	1326	1453	1426	1233	852	1412	873	1022	982		
	氣孔率[體積%]	0.04	0.28	0	0.06	0.05	0.07	0.41	0.01	0.19	0.49	0.01	0.23	0	0.16		
	微晶尺寸[nm]	7.9	5.2	8.3	8.2	8.8	8.4	8.3	10.5	11.3	11.2	9.1	9.6	12.2	11.9		
	配向度[%]	90.8	90.9	91.4	92.1	90.2	90.4	87.4	84.6	66.8	50.9	90.7	88.6	92.2	80.4		
	厚度[μm]	15.3	10.6	15.3	15.4	15.4	15.2	13.3	15.2	0.9	12.8	10.5	10.4	15.5	4.4		
	壓縮應力[MPa]	-1244	-942	-1246	-1241	-1240	-1233	-1152	-1171	-1127	-1085	-1213	-749	-767	-1043		
	離子蝕刻量[nm]	73	126	73	72	74	75	115	122	186	193	72	87	85	97		
	自由基蝕刻量[nm]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	
	外觀	無	無	無	無	無	無	無	無	無	無	無	無	無	無	無	

表1(其2)

製造條件	腔室內壓力[Pa]	例15	例16	例17	例18	例19	例20	例21	例22	例23	例24	例25	例26	例27	例28	
	基材之溫度[°C]	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-3}	1×10^{-4}	1×10^{-5}	1×10^{-6}	
	蒸鍍源成膜 Y ₂ O ₃ 速度 [nm/min]	300	300	300	300	300	300	300	300	300	300	300	300	300	300	
	離子束電流密度 [μA/cm ²]	2.1	3.42	2.1	2.1	2.1	2.1	2.1	2.1	2.1	2.1	1.9	2.1	2.5	4.0	
基材	素材	Al	Al	AlN	AlN	AlN	堇青石	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	
	預加熱之溫度[°C]	550	550	550	550	550	550	550	550	550	550	550	550	550	550	
	成膜面	Ra[μm]	0.03	0.09	0.03	0.05	0.1	0.02	0.02	0.02	0.02	0.02	0.11	0.11	0.19	0.02
		面積[cm ²]	314.2	314.2	314.2	314.2	314.2	9503.0	314.2	314.2	17670.9	9503.0	314.2	314.2	314.2	314.2
	最大長度 [mm]	200	200	200	200	200	1100	200	200	1500	1100	200	200	200	200	
基底層	1	組成	耐酸鋁膜層	陽極氧化層	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	SiO ₂	Al ₂ O ₃	-	Al ₂ O ₃	-	Al ₂ O ₃	Al ₂ O ₃
		厚度[μm]	1	1	1	1	1	1	1	1	1	-	1	-	1	1
	2	組成	-	Al ₂ O ₃	-	-	-	-	-	Al ₂ O ₃ + SiO ₂	-	-	-	-	-	-
		厚度[μm]	-	1	-	-	-	-	-	-	-	-	-	-	-	-
	3	組成	-	-	-	-	-	-	-	-	-	-	-	-	-	-
		厚度[μm]	-	-	-	-	-	-	-	-	-	-	-	-	-	-
保護膜	氫原子數[×10 ²¹ 個/cm ³]	2.1	2.2	2.0	2.0	2.0	0.2	0.8	2.1	2.1	2.6	1.2	2.6	1.5	2.2	
	維氏硬度[HV]	1322	1187	1267	1234	1189	1326	1330	1222	1315	1283	1250	1310	1364	420	
	氣孔率[體積%]	0.05	0.33	0.05	0.11	0.18	0.05	0.08	0.07	0.18	0.44	0.06	0.05	0.05	0	
	微晶尺寸[nm]	8.8	13.6	12.3	12.1	12.4	8.8	18.2	7.8	12.1	8.8	8.8	12	14	7.9	
	配向度[%]	88.2	79.6	84.9	80.1	74.8	84.8	82.7	95.2	88.9	87.9	78.4	77.5	67.3	-	
	厚度[μm]	15.2	11.1	10.3	10.2	10.3	15.3	204.1	1.4	10.4	10.4	15.2	15.2	15.4	12.4	
	壓縮應力[MPa]	-1216	-1173	-1091	-1044	-1032	-1211	-1442	-1034	-1275	-1422	-1275	-1688	-1620	-411	
	離子蝕刻量[nm]	77	83	69	69	73	75	65	70	66	103	71	106	69	234	
	自由基蝕刻量[nm]	-	-	95	97	102	94	97	94	97	121	82	89	86	-	
	外觀	無	無	無	無	無	無	無	無	無	無	輕微	無	無	無	有

表1(其3)

製造 條件		例29	例30	例31	例32	例33	例34	例35	例36	例37	例38	例39	例40	例41	例42	
	腔室內壓力[Pa]	7×10^{-2}	1×10^{-2}	1×10^{-3}	1×10^{-4}	1×10^{-5}	-	-	-	-	-	1×10^{-2}	1×10^{-2}	1×10^{-2}	1×10^{-4}	
	基材之溫度[°C]	300	300	300	300	300	-	-	-	-	-	300	300	300	300	
	Y ₂ O ₃ 蒸鍍源成膜速度[nm/min]	2.1	3.6	1.9	2.1	2.1	-	-	-	-	-	3.42	3.42	3.42	2.1	
	離子束電流密度[μA/cm ²]	70	80	80	85	80	-	-	-	-	-	80	80	80	80	
基材	素材	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	-	-	-	Al ₂ O ₃	石英	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	
	預加熱之溫度[°C]	550	550	550	550	550	-	-	-	550	550	-	-	-	-	
	成膜面	Ra[μm]	0.02	0.11	0.11	1.0	1.5	-	0.091	-	0.02	0.02	0.02	0.02	0.02	0.11
		面積[cm ²]	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2	314.2
最大長度[mm]		200	200	200	200	200	200	200	200	200	200	200	200	200	200	
基底 層	1	組成	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	Al ₂ O ₃	-	-	-	-	-	-	Al ₂ O ₃	SiO ₂	-
		厚度[μm]	1	1	1	1	1	-	-	-	-	-	-	1	0.5	-
	2	組成	-	-	-	-	-	-	-	-	-	-	-	-	Al ₂ O ₃ + SiO ₂	-
		厚度[μm]	-	-	-	-	-	-	-	-	-	-	-	-	1	-
	3	組成	-	-	-	-	-	-	-	-	-	-	-	-	-	-
		厚度[μm]	-	-	-	-	-	-	-	-	-	-	-	-	-	-
保護 膜	氫原子數[×10 ²¹ 個/cm ³]	3.0	2.4	1.9	2.2	2.1	-	-	-	5.2	6.7	4.4	3.2	3.1	3.9	
	維氏硬度[HV]	685	1145	1288	494	494	-	-	-	780	560	1410	1432	1429	1298	
	氣孔率[體積%]	1.2	0.05	0.05	1.57	1.57	0	0	0	0.21	0.87	0.38	0.09	0.08	0.09	
	微晶尺寸[nm]	10	8.8	8.8	11.2	11.8	-	-	-	7.1	7.9	8.5	7.8	8.4	11.6	
	配向度[%]	67.2	75.6	77.3	33.1	23.8	-	-	-	48.3	55.2	86.9	90.4	91.2	77.6	
	厚度[μm]	18.5	14.3	14.6	12.2	12.2	-	-	-	9.4	7.1	13.3	15.3	15.3	15.2	
	壓縮應力[MPa]	-587	-412	-1591	-1547	-1682	-	-	-	-1560	-569	-1139	-1239	-1244	-1567	
	離子蝕刻量[nm]	224	99	97	135	168	781	845	1620	247	256	174	139	131	178	
	自由基蝕刻量[nm]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	109
	外觀	無	無	輕微	有	有	-	-	-	-	無	有	無	無	無	無

【0097】 <評估結果總結>

如上述表1所示，可知，例1～例27及例30～例31之鈇質保護膜之耐電漿性及外觀優異。與此相對，例28～例29、例32～例33及例37～例38之鈇質保護膜之耐電漿性及外觀之至少任一者不充分。

【0098】 以下，對多個例進行解說。

例2：藉由減小離子束電流密度，降低了保護膜之壓縮應力。

例8～例10：隨著成膜面之表面粗糙度增大，保護膜之壓縮應力降低。

例12：由於提昇了成膜速度，因此離子照射之效果變小，使保護膜之壓縮應力降低。

例13：係使用鈉鈣玻璃作為基材之例，藉由降低基材之溫度，降低了保護膜之壓縮應力。

例26～例27：由於降低了成膜時之腔室內壓力，因此平均自由行程變長，使由照射離子與粒子(蒸發源)之碰撞所產生之動能增大，故而保護膜之壓縮應力增大。

例28：由於提昇了成膜速度，因此離子照射之效果變小，使保護膜之壓縮應力降低。

例29：藉由減小離子束電流密度，降低了保護膜之壓縮應力。

例30：由於降低了蒸鍍源之溫度，因此結晶生長變緩，降低了保護膜之壓縮應力。

例31：由於降低了成膜時之腔室內壓力，進而降低了成膜速度，因此離子照射之效果增大，使保護膜之壓縮應力增大。

例32～例33：由於降低了成膜時之腔室內壓力，因此平均自由行程

變長，使由照射離子與粒子(蒸發源)之碰撞所產生之動能增大，故而保護膜之壓縮應力增大。

例39～例42：由於未對基材進行預加熱，因此分別與對基材進行了預加熱之例7、例1、例3及例26相比，保護膜之氬原子數增大。

再者，將2022年8月19日提出申請之日本專利申請2022-131021號及2022年11月1日提出申請之日本專利申請2022-175428號之說明書、申請專利範圍、圖式及摘要之所有內容引用於此，並作為本發明之揭示引入。

【符號說明】

【0099】

- 1: 基底層
- 2: 基底層
- 3: 基底層
- 4: 鈮質保護膜
- 5: 基材
- 6: 構件
- 7: 成膜面
- 7a: 第一成膜面
- 7b: 第二成膜面
- 11: 腔室
- 12: 坩堝
- 13: 坩堝
- 14: 離子槍
- 15: 加熱器

16: 支持軸

17: 支架

18: 石英晶體式膜厚監視器

19: 石英晶體式膜厚監視器

D₁: 外徑

D₂: 內徑

t: 厚度

【發明申請專利範圍】

【請求項1】

一種鈮質保護膜，其含有氧化鈮，
氣孔率未達0.5體積%，
維氏硬度為800 HV以上。

【請求項2】

如請求項1之鈮質保護膜，其厚度為0.3 μm 以上。

【請求項3】

如請求項1之鈮質保護膜，其厚度為15 μm 以下。

【請求項4】

如請求項1之鈮質保護膜，其微晶尺寸為40 nm以下。

【請求項5】

如請求項1之鈮質保護膜，其微晶尺寸為6 nm以上。

【請求項6】

如請求項1之鈮質保護膜，其中 Y_2O_3 之(222)面之配向度為50%以上。

【請求項7】

如請求項1之鈮質保護膜，其中氫原子數為 5.0×10^{21} 個/ cm^3 以下。

【請求項8】

如請求項1之鈮質保護膜，其壓縮應力為100~1700 MPa。

【請求項9】

一種構件，其具有：基材、及

如請求項1至8中任一項之鈮質保護膜，該鈮質保護膜配置於上述基

材之表面即成膜面。

【請求項10】

如請求項9之構件，其中上述基材含有選自由碳、陶瓷及金屬所組成之群中之至少1種，

上述陶瓷係選自由玻璃、石英、氧化鋁、氮化鋁、堇青石、氧化鈮、碳化矽、Si含浸碳化矽、氮化矽、賽隆及氮氧化鋁所組成之群中之至少1種，

上述金屬係選自由鋁及含有鋁之合金所組成之群中之至少1種。

【請求項11】

如請求項9之構件，其中上述基材含有氧化鋁。

【請求項12】

如請求項9之構件，其中上述基材含有石英。

【請求項13】

如請求項9之構件，其中上述成膜面之表面粗糙度以算術平均粗糙度Ra計未達 $1.0\ \mu\text{m}$ 。

【請求項14】

如請求項9之構件，其中上述成膜面之表面粗糙度以算術平均粗糙度Ra計為 $0.01\ \mu\text{m}$ 以上。

【請求項15】

如請求項9之構件，其中上述成膜面之最大長度為 $30\ \text{mm}$ 以上。

【請求項16】

如請求項9之構件，其中於上述基材與上述鈮質保護膜之間具有1層以上之基底層，

上述基底層含有選自由 Al_2O_3 、 SiO_2 、 Y_2O_3 、 MgO 、 ZrO_2 、 La_2O_3 、 Nd_2O_3 、 Yb_2O_3 、 Eu_2O_3 及 Gd_2O_3 所組成之群中之至少1種氧化物。

【請求項17】

如請求項16之構件，其中於上述基材與上述鈮質保護膜之間具有2層以上之上述基底層，

上述氧化物於相鄰之上述基底層彼此之間互有不同。

【請求項18】

如請求項9之構件，其中上述基材具有對最大長度進行規定之第一成膜面、及與上述第一成膜面不同之第二成膜面作為上述成膜面，

上述第一成膜面與上述第二成膜面所成之角為 $20^\circ \sim 120^\circ$ ，

上述第二成膜面之面積相對於上述成膜面之總面積之比率為60%以下。

【請求項19】

如請求項9之構件，其係於電漿蝕刻裝置或電漿CVD裝置之內部使用。

【請求項20】

一種鈮質保護膜之製造方法，其係製造如請求項1至8中任一項鈮質保護膜之方法，於真空中，一面照射選自由氧、氫、氟、氮及氬所組成之群中之至少1種元素之離子，一面使蒸發源蒸發而附著於基材上，

並且使用 Y_2O_3 作為上述蒸發源。

【請求項21】

如請求項20之鈮質保護膜之製造方法，其中於使上述蒸發源附著於上述基材之前，

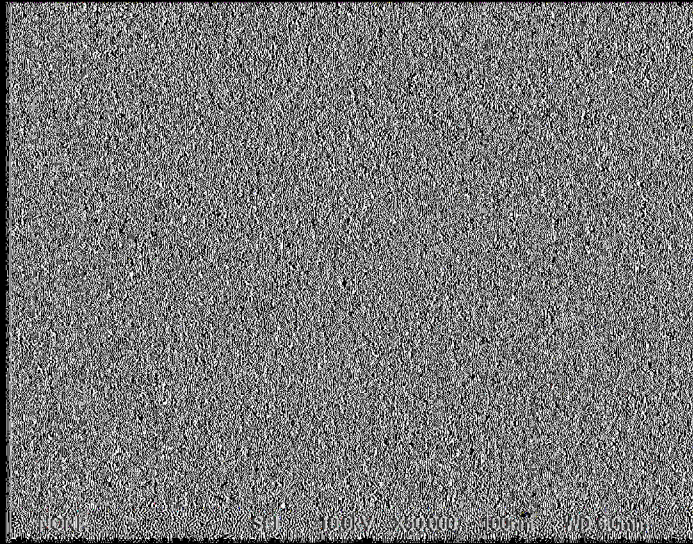
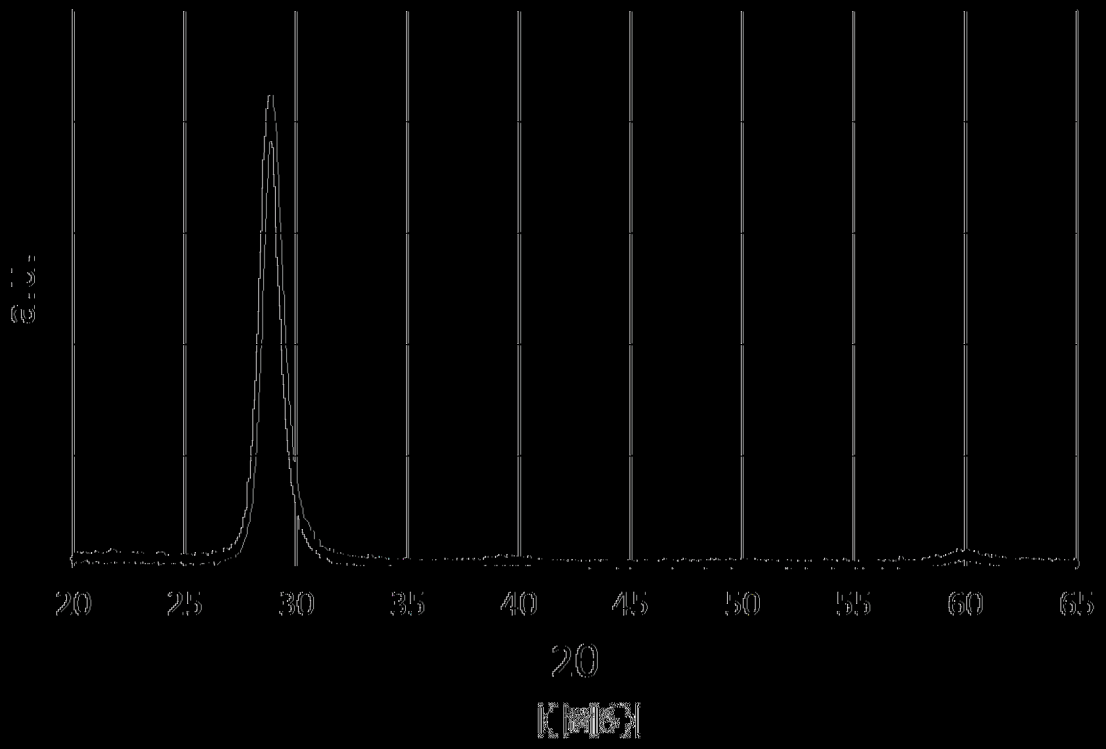
於300°C以上之溫度下對上述基材進行加熱。

【請求項22】

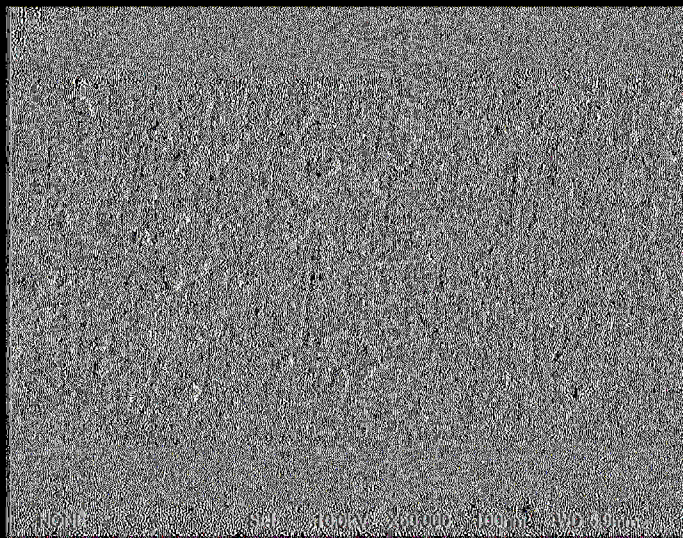
如請求項20之鈮質保護膜之製造方法，其中於使上述蒸發源附著於上述基材之前，

於上述基材之表面形成1層以上之基底層，

上述基底層含有選自由 Al_2O_3 、 SiO_2 、 Y_2O_3 、 MgO 、 ZrO_2 、 La_2O_3 、 Nd_2O_3 、 Yb_2O_3 、 Eu_2O_3 及 Gd_2O_3 所組成之群中之至少1種氧化物。



(a)



(b)