



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I490838 B

(45)公告日：中華民國 104 (2015) 年 07 月 01 日

(21)申請案號：102100476

(22)申請日：中華民國 102 (2013) 年 01 月 07 日

(51)Int. Cl. : G09G3/34 (2006.01)

G09G5/10 (2006.01)

G02F1/1343 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORPORATION (TW)

新竹市新竹科學工業園區力行二路 1 號

(72)發明人：范振峰 FAN, CHENFENG (TW)；葉昭緯 YEH, CHAOWEI (TW)；楊智翔 YANG,

CHIHHSIANG (TW)；廖乾煌 LIAO, CHIENHUANG (TW)；徐文浩 HSU,

WENHAO (TW)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

TW 200617859A

TW 200702860A

TW 201025274A

TW 201207511A

TW 201245823A

US 2011/0261306A1

審查人員：唐之凱

申請專利範圍項數：18 項 圖式數：14 共 65 頁

(54)名稱

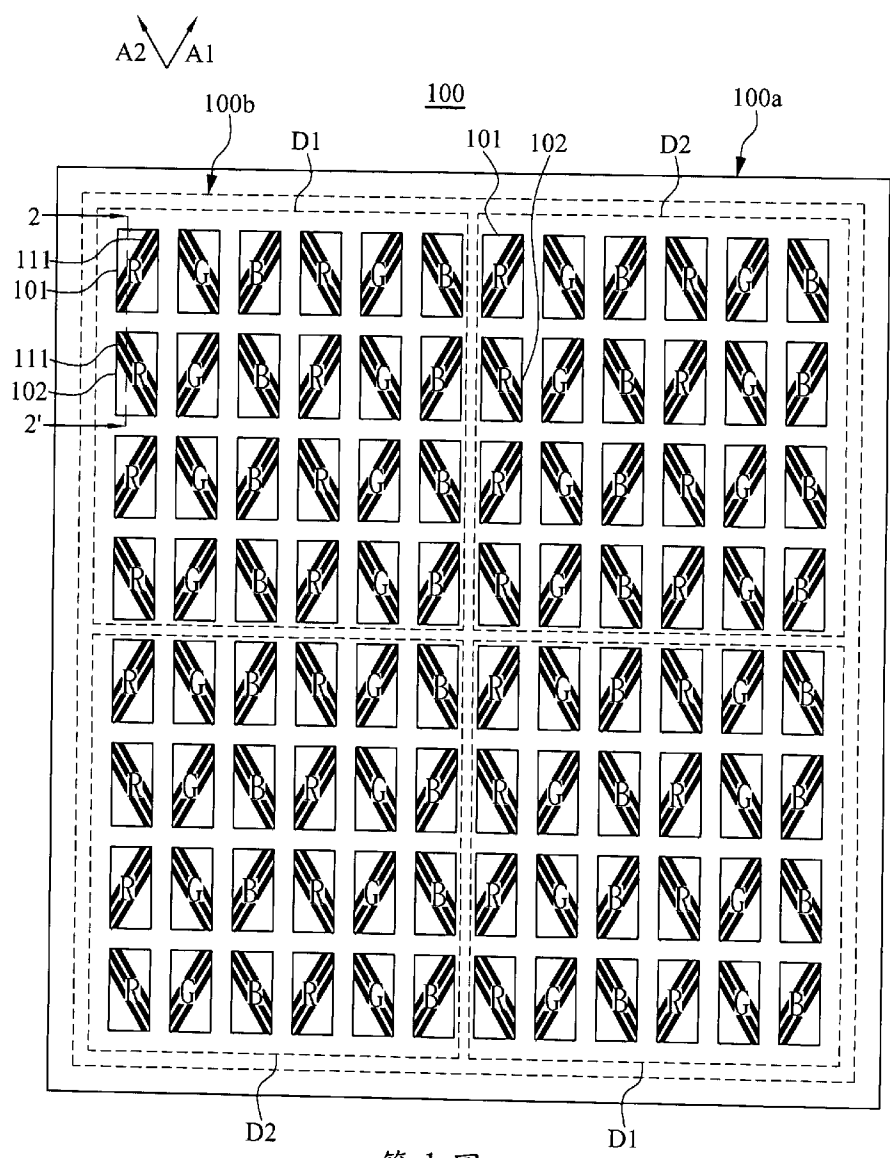
可調整視角之顯示裝置及其驅動方法

DISPLAY DEVICE WITH ADJUSTABLE VIEWING ANGLE AND METHOD FOR DRIVING THE SAME

(57)摘要

一種可調整視角之顯示裝置，包含由第一基板、第二基板與顯示介質層所構成的顯示面板、第一電極、第二電極以及第三電極。顯示面板中定義有數個次畫素。第一電極和第二電極設置於次畫素的第一基板上，第一電極與第二電極分隔設置。第三電極設置於第二基板上。當顯示裝置處於一窄視角模式時，第二電極與第三電極之間的電位差不為零，而且次畫素在零灰階下之第一電極與第二電極間的電位差不為零。在此亦揭露一種可調整視角之顯示裝置的驅動方法。

Disclosed herein is a display device with adjustable viewing angle. The display device includes a display panel composed of a first substrate, a second substrate and a display medium interposed therebetween, a first electrode, a second electrode and a third electrode. Pluralities of sub-pixels are defined in the display panel. The first and second electrodes are disposed on the first substrate with in the sub-pixels. The first electrode is spaced apart from the second electrode. The third electrode is disposed on the second substrate. When the display device is operated in a narrow viewing angle mode, there exists a non-zero electric potential difference between the second electrode and the third electrode, and when the sub-pixel is at zero gray level, the electric potential difference between the first electrode and the second electrode is not zero. A driving method for driving the display device is disclosed as well.



- 100 . . . 顯示裝置
- 100a . . . 面板
- 100b . . . 畫素陣列
- 101 . . . 第一次畫素
- 102 . . . 第二次畫素
- 111 . . . 第一電極
- D1 . . . 第一畫素區
- D2 . . . 第二畫素區
- A1 . . . 方向
- A2 . . . 方向
- 2-2' . . . 線段

第 1 圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 102100476

※申請日： 102. 1. 7

※IPC 分類： G09G 3/34 (2006.01)

G09G 5/10 (2006.01)

G02F 1/343 (2006.01)

一、發明名稱：(中文/英文)

(中文) 可調整視角之顯示裝置及其驅動方法

(英文) DISPLAY DEVICE WITH ADJUSTABLE VIEWING
ANGLE AND METHOD FOR DRIVING THE SAME

二、中文發明摘要：

一種可調整視角之顯示裝置，包含由第一基板、第二基板與顯示介質層所構成的顯示面板、第一電極、第二電極以及第三電極。顯示面板中定義有數個次畫素。第一電極和第二電極設置於次畫素的第一基板上，第一電極與第二電極分隔設置。第三電極設置於第二基板上。當顯示裝置處於一窄視角模式時，第二電極與第三電極之間的電位差不為零，而且次畫素在零灰階下之第一電極與第二電極間的電位差不為零。在此亦揭露一種可調整視角之顯示裝置的驅動方法。

三、英文發明摘要：

Disclosed herein is a display device with adjustable viewing angle. The display device includes a display panel composed of a first substrate, a second substrate and a display medium interposed therebetween, a first electrode, a second electrode and a third

electrode. Pluralities of sub-pixels are defined in the display panel. The first and second electrodes are disposed on the first substrate with in the sub-pixels. The first electrode is spaced apart from the second electrode. The third electrode is disposed on the second substrate. When the display device is operated in a narrow viewing angle mode, there exists a non-zero electric potential difference between the second electrode and the third electrode, and when the sub-pixel is at zero gray level, the electric potential difference between the first electrode and the second electrode is not zero. A driving method for driving the display device is disclosed as well.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100 顯示裝置

100a 面板

100b 畫素陣列

101 第一次畫素

102 第二次畫素

111 第一電極

D1 第一畫素區

D2 第二畫素區

A1 方向

A2 方向

2-2'線段

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種可調整視角之顯示裝置以及一種可調整視角之顯示裝置的驅動方法。

【先前技術】

一般而言，顯示器為了使畫面能提供給多個觀看者，通常具有廣視角的顯示效果，但在某些時候或場合，例如在閱讀機密資訊或輸入密碼時，廣視角的顯示效果卻容易使機密資訊被旁人所窺視而造成機密資訊外洩。因此，為了滿足提供給多個觀看者以及在公眾場合處理機密資訊的兩種不同需求，具有可切換廣視角顯示模式與窄視角顯示模式的可調整視角之顯示器逐漸成為顯示器市場的主流商品之一。

習知顯示器的防窺機制大致上可分為下列數種技術：

一、顯示器(顯示面板)外表面直接加裝防窺片：

一般防窺片主要是藉由抑制大視角的亮度，使側視的觀看者無法清楚的讀取所顯示的資訊，達到隱私保護的效果。雖然方法簡單，材料也容易取得，但因為屬於額外加上一片光學膜片，會影響原本正視時顯示器之光學特性及顯示品質，而且也需要手動切換防窺與否，造成使用者在使用上較不方便。

二、背光源控制：

利用原本出射光具有高度準直性的背光源，搭配一可

電壓控制的擴散片，例如高分子分散液晶膜(PDLC)，藉由關電壓時可電壓控制的擴散片會將準直光擴散，造成在側視時有光源出射，以提供廣視角顯示模式；開電壓時可電壓控制的擴散片不會對原本的準直光造成擴散的作用，以達成窄視角的顯示模式。此方法主要是藉由控制背光的出射角度，來調整側視的亮度，使側視的人無法讀取顯示資訊。在理想上雖可以完美的避免其他人員窺視資訊，且切換方便，但實際應用上因為光路控制不易，無法達成完全的準直光，雖然可以降低背光源在大視角的分布，但卻無法將大視角的亮度完全降至無法辨識，因此在防窺表現上無法得到令人滿意的效果。

三、外加視角控制模組單元：

在原本正常顯示的顯示模組(面板)上，再外加另一片視角控制模組(面板)，藉由電壓控制視角控制模組的開關來切換廣視角顯示模式與窄視角顯示模式。此方法在廣視角顯示模式時，不會對原本的影像顯示造成任何干擾或破壞，能保有原本影像的品質。而在窄視角顯示模式下，側視的亮度會被明顯的抑制，而使得側視的人不易判讀影像所顯示的訊息。但因為是由兩片模組所組成，整體重量及厚度皆增加一倍，相對上成本也大幅的提高。

由上述可知，習知顯示器的防窺技術在達到防窺效果的同時往往需要犧牲原有的部分特性，如顯示品質、光學特性、厚度以及重量等，因此習知防窺技術仍具有改善的空間。

【發明內容】

本發明係揭露一種可調整視角之顯示裝置，俾能在不增加成本與製程複雜度的前提下，改善顯示裝置在窄視角模式下的暗態漏光，從而提高顯示裝置在窄視角模式下的對比。

此可調整視角之顯示裝置，包含一顯示面板，其由第一基板、第二基板與非自發光顯示介質層所構成。第二基板與第一基板相對，非自發光顯示介質層夾設於第一基板與第二基板之間。顯示面板中定義有畫素陣列，畫素陣列具有至少一第一畫素區與至少一第二畫素區。第一畫素區與第二畫素區各自具有至少一第一次畫素與至少一第二次畫素。顯示裝置還包含第一電極、第二電極以及第三電極。第一電極設置於這些次畫素的第一基板上。第二電極設置於這些次畫素的第一基板上，位於這些次畫素的第一電極與位於這些次畫素的第二電極是分隔設置。第三電極設置於這些次畫素的第二基板上。當顯示裝置處於一窄視角模式時，位於上述這些次畫素的第二電極與第三電極之間的電位差不為零，而且這些次畫素在零灰階下之第一電極與第二電極間的電位差不為零。

根據本發明一實施方式，上述各該次畫素中該第一電極與該第二電極其中一者具有數個狹縫。

根據本發明一實施方式，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位大於該第二電極之電位。

根據本發明一實施方式，該第一電極與該第二電極間

的電位差為約 0.04 V 至約 1.04 V。

根據本發明一實施方式，該第一電極與該第二電極間的電位差為約 0.18 V 至約 1.9 V。

根據本發明一實施方式，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位小於該第二電極之電位。

根據本發明一實施方式，該第一電極與該第二電極間的電位差為約 -0.04 V 至約 -1.18 V。

根據本發明一實施方式，該第一電極與該第二電極間的電位差為約 -0.18 V 至約 -2.34V。

根據本發明一實施方式，該第二電極與該第三電極間的電位差為約 2V 至約 10 V。

本發明之另一態樣是提供一種可調整視角之顯示裝置的驅動方法，此方法包含以下步驟。首先，提供上述任一實施方式的顯示裝置。然後，分別提供第一電位、第二電位與第三電位給上述次畫素的第一電極、第二電極與第三電極。當顯示裝置處於一窄視角模式時，位於上述這些次畫素的第二電極與第三電極之間的電位差不為零，而且這些次畫素在零灰階下之第一電極與第二電極間的電位差不為零。

【實施方式】

為了使本揭示內容的敘述更加詳盡與完備，下文針對了本發明的實施態樣與具體實施例提出了說明性的描述；但這並非實施或運用本發明具體實施例的唯一形式。以下

所揭露的各實施例，在有益的情形下可相互組合或取代，也可在一實施例中附加其他的實施例，而無須進一步的記載或說明。

在以下描述中，將詳細敘述許多特定細節以使讀者能夠充分理解以下的實施例。然而，可在無此等特定細節之情況下實踐本發明之實施例。在其他情況下，為簡化圖式，熟知的結構與裝置僅示意性地繪示於圖中。

第 1 圖繪示本發明一實施方式之可調整視角之顯示裝置 100 的俯視示意圖。可調整視角之顯示裝置 100 包含顯示面板 100a。顯示面板 100a 上定義有畫素陣列 100b，畫素陣列 100b 包含至少一個第一畫素區 D1(zone)以及至少一個第二畫素區 D2(zone)。在一實施方式中，畫素陣列 100b 包含多數個第一畫素區 D1 以及多數個第二畫素區 D2。在一實例中，第一畫素區 D1 和第二畫素區 D2 交替配置在顯示面板 100a 上。第一畫素區 D1 包含至少一個第一次畫素 101 和至少一個第二次畫素 102。類似地，第二畫素區 D2 也包含至少一個第一次畫素 101 和至少一個第二次畫素 102。

第 2A 圖繪示第 1 圖中沿線段 2-2' 的剖面示意圖。顯示面板 100a 含第一基板 110、第二基板 120 以及非自發光顯示介質層 130。第一基板 110 與第二基板 120 相對設置，並且非自發光顯示介質層 130 夾設於第一基板 110 與第二基板 120 之間，而形成顯示面板 100a。非自發光顯示介質層 130 可包含液晶層、電泳層、電濕潤層、或其它合適的材料。本發明非自發光顯示介質層 130 包含液晶層為較佳

實施例。一般而言，顯示面板 100a 需要一具有數個顏色的彩色濾光層(未標示)，此彩色濾光層可設置於第一基板 110 或第二基板 120 上。

顯示裝置 100 還包含有第一電極 111、第二電極 112 和第三電極 123，如第 2A 圖所示。舉例而言，第一電極 111 設置在第一基板 110 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內。換言之，第一電極 111 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。第二電極 112 設置在第一基板 110 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內。換言之，第二電極 112 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。再者，位在上述(所有/該些)畫素區 D1、D2 中的上述(所有/該些)次畫素 101、102 的第一電極 111 與第二電極 112 是分隔設置。換言之，所有次畫素(101 與 102)內的第一電極 111 不會接觸所有次畫素(101 與 102)內的第二電極 112。第三電極 123 設置第二基板 120 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內，而所有次畫素(101 與 102)內的第三電極也不會接觸所有次畫素(101 與 102)內的第一電極 111 與第二電極 112。換言之，第三電極 123 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。因此，第三電極 123 係藉由非自發光顯示介質層 130 與第一電極 111 以及第二電極 112

分隔開來，且第三電極 123 不接觸第一電極 111 與第二電極 112，即非自發光顯示介質層 130 位於第三電極 123 與第一電極 111 以及第二電極 112 之間。

根據本發明的諸多實施方式，第一電極 111 與第二電極 112 的其中一者具有數個狹縫。具體而言，可以是第一電極 111 具有數個狹縫，或是第二電極 112 具有數個狹縫，或是第一電極 111 與第二電極 112 兩者都具有數個狹縫，較佳地，第一電極 111 中的每個狹縫會與第二電極 112 中的每個狹縫錯位排列(或稱為錯排設置)。在一實例中，如第 1 圖所示，第一次畫素 101 中的第一電極 111 具有數個狹縫(未標示)，且狹縫沿方向 A1 延伸。第二次畫素 101 中的第一電極 111 也具有數個狹縫圖案(未標示)，狹縫沿方向 A2 延伸。其中，方向 A1 不平行方向 A2，即方向 A1 與方向 A2 交錯。但從第 2A 圖中可以得知狹縫位於第一電極 111 或第二電極 112 之中。第一電極 111 和第二電極 112 可以有許多具體實施方式。第 2C 圖至第 2G 圖繪示本發明數個實施方式的第一電極 111 及/或第二電極 112 的俯視示意圖。在第 2C 圖中，第一電極 111 及/或第二電極 112 中的狹縫 114 朝一預定方向延伸。在第 2D 圖中，數個狹縫 114 形成在第一電極 111 及/或第二電極 112 中，且狹縫 114 的外觀呈現類似「V」的形狀。在第 2E 圖中，數個狹縫 114 形成在第一電極 111 及/或第二電極 112 中，這些狹縫 114 大致上互相平行，且該些狹縫沿著一具有斜率的預定方向延伸。在第 2F 圖中，數個狹縫 114a、114b 形成在第一電極 111 及/或第二電極 112 中，該些狹縫 114a 與該些狹縫

114b 分別沿著一具有斜率的預定方向延伸，且該些狹縫 114a 的延伸方向不同於該些狹縫 114b 的延伸方向以構成一類似「V」的形狀。其中，該些狹縫 114a 位於一沿著不具有斜率的預定方向延伸的額外狹縫(未標示)之第一側，該些狹縫 114b 位於該沿著不具有斜率的預定方向延伸的額外狹縫(未標示)之第二側，且第一側與第二側為相對側。在第 2G 圖中，第一電極 111 及/或第二電極 112 輪廓呈現類似「V」的形狀，數個狹縫 114a、114b 形成在第一電極 111 及/或第二電極 112 中，狹縫 114a 的延伸方向不同於狹縫 114b 的延伸方向以構成一類似「V」的形狀。在第 2H 圖中，數個第一電極 111 及/或數個第二電極 112 輪廓呈現類似「V」的形狀，且每個第一電極 111 及/或每個第二電極 112 會連接至一匯流電極(未標示)。

顯示裝置 100 具有可調整視角的功能。詳細而言，當第二電極 112 與第三電極 123 之間的電位差約為零時，顯示裝置 100 處於廣視角模式。當第二電極 112 與第三電極 123 間的電位差不為零時，顯示裝置 100 處於窄視角模式。在一實施方式中，第一電極 111 與第二電極 112 其中一者為畫素電極，而第一電極 111 與第二電極 112 其中另一者為可調整電位的電極，如共用電位、接地電位或遠小於畫素電極的電位。依照上述的實施方式，可有下列的設計方式，舉例而言，第一電極 111 係為畫素電極，則第二電極 112 係為可調整電位的電極，例如共用電位，此時，可稱為共用電極，而第三電極 123 係為預定電位的電極，例如：共用電位，此時，可稱為共用電極；或者是，第一電極 111

係為可調整電位的電極，例如共用電位，此時，可稱為共用電極，則第二電極 112 係為畫素電極，而第三電極 123 係為預定電位的電極，例如：共用電位，此時，可稱為共用電極；或者是，第一電極 111 係為畫素電極，第二電極 112 係為可調整電位的電極，例如遠小於畫素電極的電位，此時，可稱為另一畫素電極；或者是第一電極 111 係為可調整電位的電極，例如遠小於畫素電極的電位，此時，可稱為另一畫素電極，則第二電極 112 係為畫素電極。其中，決定第一電極 111 與第二電極 112 其中一者何者為畫素電極，係由第一電極 111 與第二電極 112 其中一者何者連接用以驅動非自發光顯示介質層的最主要電晶體來決定之。因此，若第一電極 111 與第二電極 112 其中一者係為畫素電極，而第一電極 111 與第二電極 112 其中另一者係為可調整電位電極，例如：共用電極，則第一電極 111 與第二電極 112 其中一個有連接電晶體，另一個電極就沒有連接電晶體；若第一電極 111 與第二電極 112 其中一者係為畫素電極，而第一電極 111 與第二電極 112 其中另一者係為可調整電位電極，例如：遠小於畫素電極的電位，可稱為另一畫素電極，則第一電極 111 與第二電極 112 其中一個連接至最主要的電晶體，而另一電極就連接至非主要的電晶體。從下文的諸多實施方式中可理解，本發明的第一、第二、第三電極並不限於上述型態。當欲使顯示裝置 100 呈現出廣視角的特性時，可提供實質上相同的電位至第二電極 112 及第三電極 123，例如同樣約為 5 伏特或 0 伏特，此時第二電極 112 與第三電極 123 之間的電位差約為零，讓顯示裝置 100 呈現出廣視角的顯示模式。當欲使顯示裝

置 100 呈現出窄視角的顯示模式時，可提供不同的電位至第二電極 112 及第三電極 123，例如第三電極 123 的電位約為 5 伏特，第二電極 112 的電位可約為 0 伏特或 10 伏特，讓第二電極 112 與第三電極 123 之間因有電位差而形成電場，使顯示裝置 100 操作於窄視角的顯示模式。在顯示介質層 130 為液晶分子的實施例中(本發明之顯示介質層 130 不限於液晶分子)，當顯示裝置 100 處於廣視角模式，其中的液晶分子的向位(orientation)大致上如第 2A 圖所示。當顯示裝置 100 處於窄視角模式，其中的液晶分子的向位(orientation)大致如第 2B 圖所示。因此，圖 2A 中廣視角模式的液晶分子 130 從第一基板 110 至第二基板 120 的向位及扭轉狀況完全不同於圖 2B 中窄視角模式的液晶分子 130 從第一基板 110 至第二基板 120 的向位及扭轉狀況。

根據本發明之實施方式，當顯示裝置 100 處於窄視角模式時，次畫素的第二電極 112 與第三電極 123 之間的電位差不為零，而且在窄視角模式時，次畫素在零灰階(L0)下，第一電極 111 與第二電極 112 之間的電位差也不為零。換言之，在窄視角模式下，次畫素在零灰階(L0)時，第一電極 111 與第二電極 112 之間存在不為零的電位差。其中，零灰階代表的顯示面板顯示黑畫面時。當顯示裝置 100 處於廣視角模式時，第二電極 112 與第三電極 123 間的電位差約為零，而且在廣視角模式時，次畫素在零灰階(L0)下，第一電極 111 與第二電極 112 間的電位差約為零。換言之，廣視角模式時，次畫素在零灰階(L0)下，第一電極 111、第二電極 112 及第三電極 123 的電位是實質上相同的電位，

例如都約為 0 伏特(voltage, V)、3 伏特、或 5 伏特等。在以下諸多實施方式及實施例中將更詳細敘述。

第一實施方式

第一實施方式之顯示裝置 100 的俯視圖及剖面圖分別如第 1 圖及第 2A 圖所示。在此實施方式中，第一電極 111 和第二電極 112 配置在第一基板 110 上。第一電極 111 與第二電極 112 其中一者具有數個狹縫。再者，依照上述所述，第一電極 111 與第二電極 112 其中一者係為畫素電極，而第一電極 111 與第二電極 112 其中另一者係為可調電位的電極，包含共用電位、接地、或遠小於畫素電極的電位。舉例而言，第一電極 111 為梳狀電極，並且作為上述每個次畫素的畫素電極。第二電極 112 為共用電極，係為整面的電極。於其它實施例中，第一電極 111 與第二電極皆為梳狀電極，且第一電極 111 與第二電極錯排設置(或稱為錯位排列)。第一電極 111 和第二電極 112 上下相間隔，即二者位於不同的水平面上，第一電極 111 和第二電極 112 實體上沒有接觸。介電層 116 夾設於第一電極 111 與第二電極 112 之間。也就是說，第一電極 111 和第二電極 112 其中一者位於介電層 116 上表面，第一電極 111 和第二電極 112 其中另一者位於介電層下表面。第三電極 123 配置在第二基板 120 上，第三電極 123 可稱為共用電極或對向電極。第三電極 123 上可選擇性配置且覆蓋有平坦層 126。本實施例，以平坦層 126 配置且覆蓋於第三電極 123 上為範例。第一電極 111 是位在第二電極 112 與第三電極 123

之間。再者，本實施例的第三電極 123 是以整片電極設置於所有的次畫素 101 及 102 中。於其它實施例中，第三電極 123 可分成第一部份(未標示)位於第一次畫素 101 的第二基板 120 上以及第二部份(未標示)位於第二次畫素 102 的第二基板 120 上，且第一部份與第二部份二者相間隔且實體上也沒有接觸。

在本實施方式中，當顯示裝置 100 處於窄視角模式時，次畫素在零灰階(L0)下，第一電極 111 之電位實質上大於第二電極 112 之電位。根據諸多實施例，第一電極 111 與第二電極 112 之間的電位差為約 0.04 V 至約 1.04 V，以下將詳述的此一特徵的技術功效。

一般情況下，顯示裝置 100 的次畫素欲顯示零灰階(亦即顯示資料的最小灰階)的資訊時，次畫素的畫素電極與共用電極之間的電位差約為 0 V。但是，在本實施方式的結構中，當顯示裝置 100 處於窄視角模式時，如果次畫素在零灰階下第一電極 111 與第二電極 112 之間的電位差為零，每個第一電極 111 的邊緣處發生漏光的現象，造成顯示裝置 100 的對比明顯下降。更具體的說，如果顯示裝置 100 在廣視角模式時的對比值約為 4100，則在窄視角模式時的對比值下降至約 1320。其中，對比值為於正視下的亮度值除以正視下的暗態亮度值，單位：無。第 3A 圖繪示本發明一比較例在窄視角模式下，當第一電極 111 與第二電極 112 之間的電位差為零時，第一電極 111 邊緣附近的等電位曲線圖。在此比較例中，第三電極 123 的電位約為 5 V，第一電極 111 與第二電極 112 的電位約為 0 V。因為

第三電極 123 與第二電極 112 之間的電位差不為零(約 5 V)，所以顯示裝置 100 處於窄視角模式。在第 3A 圖中可以發現，縱然第一電極 111 和第二電極 112 的電位都約為 0 V，但是在第一電極 111 的邊緣處的等電位線是崎嶇不平的(如第 3A 圖標示的 E1 及 E2 的位置)，也就是說在第一電極 111 的邊緣處的電場分佈並不是垂直於第一基板，並因此導致此處的液晶分子的向位與其他地方的液晶分子的向位不同。其中，圖 3A 的 Y 軸是指從最下層電極，例如第二電極 112，開始算至第三電極 123 之厚度數值(單位:微米(μm))。更具體地說，第一電極 111 的邊緣處的液晶分子呈現轉動偏折的現象，而造成次畫素在零灰階時，第一電極 111 的邊緣處發生正視漏光現象，從而造成顯示裝置 100 的對比值下降。第 3B 圖繪示此比較例之第一電極 111 的邊緣處的液晶層的穿透率曲線圖。第 3B 圖的縱座標為歸一化穿透率(亦即，以最大穿透率定義為 1，單位:無)，在第 3B 圖中可以觀察到，在第一電極 111 邊緣處的液晶層的歸一化穿透率出現最大值約為 0.26×10^{-2} ，所以造成次畫素的暗態漏光。

第 4 圖繪示上述比較例在窄視角模式時的電位對正視亮度的曲線圖。第 4 圖的縱座標為歸一化正視亮度(normalized brightness，單位:無)，橫座標為第一電極 111 的電位值(第二電極 112 的電位約為零)。在第 4 圖中，令人意外地發現，在第一電極 111 的電位約為 0.2 V 時，顯示裝置 100 呈現出最小的亮度。換言之，如果在零灰階時，讓次畫素的第一電極 111 的電位約為 0.2V，則可以改善次畫

素在零灰階下的正視漏光現象。

第 5A 圖繪示本發明一實施例在窄視角模式下，第一電極 111 邊緣附近的等電位曲線圖。其中，圖 5A 的 Y 軸是指從最下層電極，例如第二電極 112，開始算至第三電極 123 之厚度數值(單位:微米(μm))。在此實施例中，第一電極 111 的電位約為 0.2 V，第二電極 112 的電位約為 0 V，第三電極 123 的電位約為 5 V。在第 5A 圖中可以發現，雖然第一電極 111 與第二電極 112 之間存在電位差約為 0.2 V，但在第一電極 111 的邊緣處的等電位線是平坦(如第 5A 圖標示的 E1 及 E2 的位置)。也就是說，在第一電極 111 的邊緣處的電場分佈是垂直於第一基板。因此，能夠讓上述液晶分子在第一電極 111 邊緣處轉動偏折的現象獲得明顯改善。第 5B 圖繪示此實施例之液晶層的穿透率曲線圖。第 5B 圖的縱座標為歸一化穿透率(亦即，以最大穿透率定義為 1，單位:無)，在第 5B 圖中可以觀察到，在第一電極 111 的邊緣處液晶層的歸一化穿透率僅有約 0.5×10^{-5} 。換言之，在此實施例中，大幅改善次畫素的暗態正視漏光現象。

第 6A 圖繪示本發明一實施例在窄視角模式下，第一電極 111 邊緣附近的等電位曲線圖。在此實施例中，第一電極 111 的電位約為 0.4 V，第二電極 112 的電位約為 0 V，第三電極 123 的電位約為 5 V。在第 6A 圖中可以發現，當第一電極 111 與第二電極 112 之間存在電位差約為 0.4 V，第一電極 111 的邊緣處的等電位線是崎嶇不平的(如第 6A 圖標示的 E1 及 E2 的位置)。也就是說，如果在零灰階時，讓次畫素的第一電極 111 的電位約為 0.4V，次畫素在零灰

階下仍然發生漏光現象。第 6B 圖繪示此實施例之液晶層的穿透率曲線圖。第 6B 圖的縱座標為歸一化穿透率(亦即，以最大穿透率定義為 1，單位:無)，在第 6B 圖中可以觀察到，在第一電極 111 的邊緣處液晶層的歸一化穿透率約為 0.26×10^{-2} 。從第 3A 圖、第 3B 圖、第 5A 圖、第 5B 圖、第 6A 圖及第 6B 圖所觀察到的現象與第 4 圖的結果一致。換言之，在本實施方式中，第一電極 111 與第二電極 112 之間的電位差存在一個不為零的最佳值，能夠讓顯示裝置 100 的次畫素在零灰階下呈現最小的正視亮度(亦即，暗態正視亮度漏光最小)。上述第一電極 111 與第二電極 112 之間電位差的最佳值，在下文中稱為「最佳電位差」。其中，第一電極 111 當作畫素電極，第二電極 112 當作共用電極為範例。

經觀察，在窄視角模式時，第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})會影響「最佳電位差」， ΔV_{3-2} 係為第三電極 123 的電位減第二電極 112 的電位，單位:伏特(V)。面板 100a 的次畫素的結構參數也會影響「最佳電位差」。在本實施方式中，窄視角模式時，第二電極 112 與第三電極 123 之間的電位差為約 2 V 至約 10 V。

在以下表一中，彙整本實施方式中兩個實施例的最佳電位差(ΔV^*_{1-2})， ΔV^*_{1-2} 係為第一電極 111 的電位減去第二電極 112 的電位，單位:伏特(V)。在實施例 1 中，舉例而言：顯示介質層 130 為厚度約 3 微米(μm)的液晶層、平坦層 126 的厚度約為 2 微米(μm)，其介電係數約為 4.5(單位:無)、第一基板 110 上的保護層(未繪示)的厚度約為 0.6

微米(μm)，其介電係數約為 6.65(單位：無)。在實施例 2 中，舉例而言：顯示介質層 130 為厚度約 $4\ \mu\text{m}$ 的液晶層、平坦層 126 的厚度約為 $5\ \mu\text{m}$ ，其介電係數約為 2.5、第一基板 110 上的保護層(未繪示)的厚度約為 $0.2\ \mu\text{m}$ ，其介電係數約為 6.65。實施例 1 及實施例 2 的配向層(PI)的厚度為約 $0.04\ \mu\text{m}$ 至約 $0.1\ \mu\text{m}$ ，其介電係數約為 6。其中，配向膜係覆蓋於第一基板的第一電極 111 與第二電極 112 上與第二基板的第三電極 123 上。

表一

	實施例 1	實施例 2
ΔV_{3-2} (V)	ΔV^*_{1-2} (V)	ΔV^*_{1-2} (V)
3	0.04	0.23
4	0.05	0.34
5	0.06	0.46
6	0.08	0.58
7	0.10	0.70
8	0.10	0.82
9	0.12	0.92
10	0.14	1.04

在實施例 1 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2}) 約為 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 約為 0.04 V。當 ΔV_{3-2} 約為 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(Δ

V_{1-2}^*) 約為 0.14 V。

在實施例 2 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})約為 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*)約為 0.23 V。當 ΔV_{3-2} 約為 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*)約為 1.04 V。

第 7 圖繪示實施例 1 及實施例 2 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。第 7 圖中曲線 A 繪示實施例 1 的結果，曲線 B 繪示實施例 2 的結果。明顯地可以發現，最佳電位差(ΔV_{1-2}^*)隨著第三電極 123 與第二電極 112 間電位差(V_{3-2})的增加而增加，且大致為線性關係。實施例 1 和實施例 2 為兩個較常見的次畫素結構參數設計。當次畫素結構的液晶層的厚度為約 $3\ \mu\text{m}$ 至約 $4\ \mu\text{m}$ ，平坦層 126 的厚度為約 $2\ \mu\text{m}$ 至約 $5\ \mu\text{m}$ ，其介電係數為約 2.5 至約 4.5，第一基板 110 上的保護層(未繪示)的厚度為約 $0.2\ \mu\text{m}$ 至約 $0.6\ \mu\text{m}$ ，配向層(PI)的厚度為約 $0.04\ \mu\text{m}$ 至約 $0.1\ \mu\text{m}$ ，這個次畫素的最佳電位差(ΔV_{1-2}^*)會介於曲線 A 和曲線 B 之間。

換言之，在本實施方式中，當 ΔV_{3-2} 為約 3 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.04 V 至約 0.23 V。當 ΔV_{3-2} 為約 4 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.05 V 至約 0.34 V。當 ΔV_{3-2} 為約 5 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.06 V 至約 0.46 V。當 ΔV_{3-2} 為約 6 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.08 V 至約 0.58 V。當 ΔV_{3-2} 為約 7 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.1 V 至約 0.7 V。當 ΔV_{3-2} 為約 8 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.1 V 至約 0.82 V。當 ΔV_{3-2} 為約 9 V

時，最佳電位差(ΔV_{1-2}^*) 為約 0.12 V 至約 0.92 V。當 ΔV_{3-2} 為約 10 V 時，最佳電位差(ΔV_{1-2}^*) 為約 0.14 V 至約 1.04 V。

請回到第 4 圖，當第一電極 111 的電位大於約 0.2 V 時，顯示裝置 100 的亮度隨著第一電極 111 的電位增加而增加。因此，仍然可以藉由提供一個大於約 0.2 V 的電位給第一電極 111，而讓次畫素顯示出預設的亮度。具體而言，若非自發光顯示介質層 130 為操作電位約 5 V 的液晶材料，顯示裝置 100 在窄視角模式時，次畫素在 0 灰階(L0) 下，第一電極 111 與第二電極 112 間的最佳電位差為約 0.2 V；次畫素在 255 灰階(L255)下，第一電極 111 與第二電極 112 間的電位差為約 5 V。

第二實施方式

第二實施方式之顯示裝置的結構和第一實施方式相似，第二實施方式與第一實施方式不同之處在於，第二實施方式第二基板 120 上不存在平坦層 126(第 2A 圖參照)，且第一電極 111 當作畫素電極、第二電極 112 當作共用電極。在本實施方式中，第一電極 111 與第二電極 112 間的電位差為約 0.18 V 至約 1.9 V。

在以下表二中，彙整本實施方式中兩個實施例的最佳電位差(ΔV_{1-2}^*)。實施例 3 及實施例 4 的次畫素結構分別和實施例 1 及實施例 2 相同，除了實施例 3 及實施例 4 的次畫素結構不包含平坦層 126。其中， ΔV_{3-2} 是指第三電極 123 的電位減去第二電極 112 的電位，單位:伏特(V)，且 Δ

V_{1-2}^* 是指第一電極 111 的電位減去第二電極 112 的電位，單位：伏特(V)。

表二

	實施例 3	實施例 4
ΔV_{3-2} (V)	ΔV_{1-2}^* (V)	ΔV_{1-2}^* (V)
3	0.18	0.46
4	0.26	0.71
5	0.34	0.94
6	0.42	1.15
7	0.49	1.35
8	0.56	1.54
9	0.62	1.73
10	0.69	1.90

在實施例 3 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*) 為約 0.18 V。當 ΔV_{3-2} 為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*) 為約 0.69 V。在實施例 4 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*) 為約 0.46 V。當 ΔV_{3-2} 為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV_{1-2}^*) 為約 1.90 V。比較表一和表二的實施例可發

現，在相同的 ΔV_{3-2} 的條件下，實施例 3 及實施例 4 的最佳電位差 (ΔV_{1-2}^*) 分別大於實施例 1 及實施例 2 的最佳電位差 (ΔV_{1-2}^*)。換言之，當次畫素結構不包含平坦層 126 時，最佳電位差 (ΔV_{1-2}^*) 會增加。

第 8 圖繪示實施例 3 及實施例 4 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。第 8 圖中曲線 A 繪示實施例 3 的結果，曲線 B 繪示實施例 4 的結果。最佳電位差 (ΔV_{1-2}^*) 隨著第三電極 123 與第二電極 112 間電位差 (ΔV_{3-2}) 的增加而線性增加。當次畫素結構的液晶層的厚度為約 $3 \mu\text{m}$ 至約 $4 \mu\text{m}$ ，第一基板 110 上的保護層的厚度為約 $0.2 \mu\text{m}$ 至約 $0.6 \mu\text{m}$ ，配向層 (PI) 的厚度為約 $0.04 \mu\text{m}$ 至約 $0.1 \mu\text{m}$ ，最佳電位差 (ΔV_{1-2}^*) 介於曲線 A 和曲線 B 之間。

換言之，根據不同的次畫素的結構設計，會有不同的最佳電位差 (ΔV_{1-2}^*)。在本實施方式中，當 ΔV_{3-2} 為約 3 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.18-0.46 V。當 ΔV_{3-2} 為約 4 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.26 V 至約 0.71 V。當 ΔV_{3-2} 為約 5 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.34 V 至約 0.94 V。當 ΔV_{3-2} 為約 6 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.42 V 至約 1.15 V。當 ΔV_{3-2} 為約 7 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.49 V 至約 1.35 V。當 ΔV_{3-2} 為約 8 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.56 V 至約 1.54 V。當 ΔV_{3-2} 為約 9 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.62 V 至約 1.73 V。當 ΔV_{3-2} 為約 10 V 時，最佳電位差 (ΔV_{1-2}^*) 為約 0.69 V 至約 1.9 V。

第三實施方式

第 9 圖繪示第三實施方式之可調整視角之顯示裝置 200 的剖面示意圖。本實施方式的顯示裝置 200 與第 2A 圖繪示的顯示裝置 100 相似，兩者不同之處在於，第一電極 111 和第二電極 112 的位置及形狀。顯示裝置 200 的第一電極 111 當作畫素電極，且不具有狹縫。第二電極 112 當作具有狹縫圖案的可調整電位的電極，例如：共用電極。第二電極 112 配置在第一電極 111 與第三電極 123 之間。顯示裝置 200 的其他元件和特徵與第一實施方式相同。當顯示裝置 200 處於廣視角模式時，第二電極 112 與第三電極 123 間的電位差約為零，而且在廣視角模式時，次畫素在零灰階(L0)下，第一電極 111 與第二電極 112 間的電位差約為零。當顯示裝置 100 處於窄視角模式時，次畫素的第二電極 112 與第三電極 123 之間的電位差不為零，而且在窄視角模式時，次畫素在零灰階(L0)下，第一電極 111 與第二電極 112 之間的電位差不為零。換言之，在窄視角模式下，次畫素在零灰階時，第一電極 111 與第二電極 112 之間存在不為零的電位差。

在本實施方式中，當顯示裝置 200 處於該窄視角模式時，次畫素在零灰階下之第一電極 111 之電位實質上小於第二電極 112 之電位。具體而言，第一電極 111 與第二電極 112 間的電位差為約-0.04 V 至約-1.18 V。其中 ΔV_{1-2}^* 係為第一電極 111 的電位減第二電極 112 之電位，單位：伏特(V)，而 ΔV_{3-2} 係為第三電極 123 的電位減第二電極 112 之電位，單位：伏特(V)。

在以下表三中，彙整本實施方式中兩個實施例的最佳電位差(ΔV^*_{1-2})。實施例 5 的次畫素結構與上述實施例 1 中所述的相同。實施例 6 的次畫素結構與上述實施例 2 中所述的相同。

表三

	實施例 5	實施例 6
ΔV_{3-2} (V)	ΔV^*_{1-2} (V)	ΔV^*_{1-2} (V)
3	-0.04	-0.26
4	-0.05	-0.39
5	-0.06	-0.52
6	-0.08	-0.66
7	-0.10	-0.79
8	-0.11	-0.92
9	-0.12	-1.05
10	-0.14	-1.18

在實施例 5 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約 -0.04 V。當 ΔV_{3-2} 為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約 -0.14 V。在實施例 6 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約 -0.26 V。當 ΔV_{3-2}

為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約 -1.18 V。

在結構上，雖然本實施方式的顯示裝置 200 與第一實施方式的顯示裝置 100 相似，但是第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2})卻完全不同。當顯示裝置 200 處於該窄視角模式時，次畫素在零灰階下之，第一電極 111 的電位必須小於第二電極 112 的電位，才能發現最佳電位差(ΔV^*_{1-2})。當次畫素為零灰階時，讓第一電極 111 與第二電極 112 的電位差為最佳電位差(ΔV^*_{1-2})，使次畫素呈現最小的正視亮度(亦即最小的暗態正視漏光)。

第 10 圖繪示實施例 5 及實施例 6 的 ΔV_{3-2} 和 ΔV^*_{1-2} 的關係曲線圖。第 10 圖中曲線 A 繪示實施例 5 的結果，曲線 B 繪示實施例 6 的結果。如上所述，根據不同的次畫素的結構設計，會有不同的最佳電位差(ΔV^*_{1-2})。在本實施方式中，當 ΔV_{3-2} 為約 3 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.04 V 至約 -0.26 V。當 ΔV_{3-2} 為約 4 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.05 V 至約 -0.39 V。當 ΔV_{3-2} 為約 5 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.06 V 至約 -0.52 V。當 ΔV_{3-2} 為約 6 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.08 V 至約 -0.66 V。當 ΔV_{3-2} 為約 7 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.10 V 至約 -0.79 V。當 ΔV_{3-2} 為約 8 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.11 V 至約 -0.92 V。當 ΔV_{3-2} 為約 9 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.12 V 至約 -1.05 V。當 ΔV_{3-2} 為約 10 V 時，最佳電位差(ΔV^*_{1-2}) 為約 -0.14 V 至約 -1.18 V。

第四實施方式

第四實施方式之顯示裝置的結構和第三實施方式相似，兩者不同之處在於，本實施方式不包含第二基板 120 上的平坦層 126(參照第 9 圖)。在本實施方式中，第一電極 111 與第二電極 112 間的電位差為約-0.18 V 至約-2.34V(第一電極 111 的電位減第二電極 112 的電位)。其中，第一電極 111 當作畫素電極，且不具有狹縫。第二電極 112 當作具有狹縫圖案的可調整電位的電極，例如：共用電極。

在以下表四中，彙整本實施方式中兩個實施例的最佳電位差(ΔV^*_{1-2})。實施例 7 及實施例 8 的次畫素結構分別和實施例 5 及實施例 6 相同，除了實施例 7 及實施例 8 的次畫素結構不包含平坦層 126。其中， ΔV_{3-2} 是指第三電極 123 的電位減去第二電極 112 的電位，單位:伏特(V)，且 ΔV^*_{1-2} 是指第一電極 111 的電位減去第二電極 112 的電位，單位:伏特(V)。

表四

	實施例 7	實施例 8
ΔV_{3-2} (V)	ΔV^*_{1-2} (V)	ΔV^*_{1-2} (V)
3	-0.18	-0.64
4	-0.28	-0.95
5	-0.37	-1.22
6	-0.45	-1.47
7	-0.52	-1.70

8	-0.59	-1.92
9	-0.65	-2.13
10	-0.72	-2.34

在實施例 7 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約-0.18 V。當 ΔV_{3-2} 為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約-0.72 V。在實施例 8 中，當第三電極 123 與第二電極 112 之間的電位差(ΔV_{3-2})為約 3 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約-0.64 V。當 ΔV_{3-2} 為約 10 V 時，第一電極 111 與第二電極 112 間的最佳電位差(ΔV^*_{1-2}) 為約-2.34 V。

第 11 圖繪示實施例 7 及實施例 8 的 ΔV_{3-2} 和 ΔV^*_{1-2} 的關係曲線圖。第 11 圖中曲線 A 繪示實施例 5 的結果，曲線 B 繪示實施例 6 的結果。如上所述，根據不同的次畫素的結構設計，會有不同的最佳電位差(ΔV^*_{1-2})。在本實施方式中，當 ΔV_{3-2} 為約 3 V 時，最佳電位差(ΔV^*_{1-2}) 為約-0.18 V 至約-0.64 V。當 ΔV_{3-2} 為約 4 V 時，最佳電位差(ΔV^*_{1-2}) 為約-0.28 V 至約-0.95 V。當 ΔV_{3-2} 為約 5 V 時，最佳電位差(ΔV^*_{1-2})為約-0.37 V 至約-1.22 V。當 ΔV_{3-2} 為約 6 V 時，最佳電位差(ΔV^*_{1-2})為約-0.45 V 至約-1.47 V。當 ΔV_{3-2} 為約 7 V 時，最佳電位差(ΔV^*_{1-2}) 為約-0.52 V 至約-1.70 V。當 ΔV_{3-2} 為約 8 V 時，最佳電位差(ΔV^*_{1-2}) 為約-0.59 V 至約-1.92 V。當 ΔV_{3-2} 為約 9 V 時，最佳電位差(ΔV^*_{1-2})為約-0.65 V 至約-2.13 V。當 ΔV_{3-2} 為約 10 V 時，最佳電位差(Δ

$V_{1,2}^*$) 為約-0.72 V 至約-2.34 V。

第五實施方式

第 12A 圖繪示第五實施方式之可調整視角之顯示裝置 300 的剖面示意圖。本實施方式的顯示裝置 300 與第 2A 圖繪示的顯示裝置 100 相似，兩者不同之處在於，第一電極 111 和第二電極 112 的位置及形狀。顯示裝置 300 的第一電極 111 具有狹縫圖案，第二電極 112 也具有狹縫圖案。第一電極 111 與第二電極 112 錯排設置(或稱為錯位排列)。其中，第一電極 111 與第二電極 112 皆設置於介電層 116 的同一表面上，即第一電極 111 與第二電極 112 皆設置於同一水平面上。第一電極 111 與第二電極 112 其中一者當作畫素電極，第一電極 111 與第二電極 112 其中另一者當作可調整電位的電極，例如：共用電位、接地電位、或遠小畫素電極的電位，本發明的實施例，係以第一電極 111 當作畫素電極，第二電極 112 當作可調整電位的電極，例如：共用電位，可稱為共用電極為範例。於其它實施例中，第一電極 111 可調整電位的電極，例如：共用電位，可稱為共用電極，且第二電極 112 當作畫素電極，而其它的設計方式，請查看第一實施方式。本實施方式之顯示裝置 300 的其他元件和特徵與第一實施方式相同。在非自發光顯示介質層 130 係為液晶分子的實施例中(本發明之非自發光顯示介質層 130 不限於液晶分子)，當顯示裝置 300 處於廣視角模式，其中的液晶分子的向位(orientation)大致如第 12A 圖所示。當顯示裝置 100 處於窄視角模式，其中的液晶分

子的向位(orientation)大致如第 12B 圖所示。因此，圖 12A 中廣視角模式的液晶分子 130 從第一基板 110 至第二基板 120 的向位及扭轉狀況完全不同於圖 12B 中窄視角模式的液晶分子 130 從第一基板 110 至第二基板 120 的向位及扭轉狀況。在本實施方式中，第一電極 111 與第二電極 112 間的最佳電位差為約 0.22 V 至約 1.2 V。

第 13 圖繪示本實施方式的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。在本實施方式中，舉例而言：顯示介質層 130 為厚度約 3.6 微米(μm)的液晶層、平坦層 126 的厚度為約 3 μm ，其介電係數為約 3.5(單位：無)、第一基板 110 上的保護層(未繪示)的厚度為約 0.4 μm ，其介電係數為約 6.65(單位：無)。在本實施方式中，當 ΔV_{3-2} 為約 2 V 至約 9 V 時， ΔV_{1-2}^* 為約 0.22 V 至約 1.2 V。

本發明之另一態樣是提供一種可調整視角之顯示裝置的驅動方法，此方法包含以下步驟。

首先，提供上述任一實施方式或實施例的顯示裝置。具體而言，顯示裝置包含一顯示面板 100a，其由第一基板 110、第二基板 120 與非自發光顯示介質層 130 所構成。第二基板 120 與第一基板 110 相對，非自發光顯示介質層 130 夾設於第一基板 110 與第二基板 120 之間。顯示面板 100a 中定義有畫素陣列 100b，其中畫素陣列 100b 具有至少一第一畫素區 D1 與至少一第二畫素區 D2。第一畫素區 D1 與第二畫素區 D2 分別具有至少一第一次畫素與至少一第二次畫素。顯示裝置還包含第一電極 111、第二電極 112 以及第三電極 123。舉例而言，第一電極 111 設置在第一基

板 110 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內。換言之，第一電極 111 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。第二電極 112 設置在第一基板 110 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內。換言之，第二電極 112 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。再者，位在上述(所有/該些)畫素區 D1、D2 中的上述(所有/該些)次畫素 101、102 的第一電極 111 與第二電極 112 是分隔設置。換言之，所有次畫素(101 與 102)內的第一電極 111 不會接觸所有次畫素(101 與 102)內的第二電極 112。第三電極 123 設置第二基板 120 上，並且是配置在第一畫素區 D1 及第二畫素區 D2 中的第一次畫素 101 和第二次畫素 102 內，而所有次畫素(101 與 102)內的第三電極也不會接觸所有次畫素(101 與 102)內的第一電極 111 與第二電極 112。換言之，第三電極 123 設置在上述(所有/該些)畫素區 D1 與畫素區 D2 中的上述(所有/該些)次畫素 101 和次畫素 102 內。因此，第三電極 123 係藉由非自發光顯示介質層 130 與第一電極 111 以及第二電極 112 分隔開來，且第三電極 123 不接觸第一電極 111 與第二電極 112，即非自發光顯示介質層 130 位於第三電極 123 與第一電極 111 以及第二電極 112 之間。其中，第一電極 111 與第二電極 112 其中一者當作畫素電極，第一電極 111 與第二電極 112 其中另一者當作可調整電位的電極，例如：共用電位、接地電位或遠小於畫素電極的電位，其相關設置方式，請查

看上述的實施方式所描述的內容。

然後，分別提供一第一電位、一第二電位與一第三電位於上述次畫素的第一電極 111、第二電極 112 與第三電極 123。當顯示裝置 100 處於一窄視角模式時，位於上述這些次畫素的第二電極 112 與第三電極 123 之間的電位差不為零，而且這些次畫素在零灰階下之第一電極 111 與第二電極 112 間的電位差不為零。再者， ΔV_{3-2} 和 ΔV_{1-2}^* 的相關描述或曲線，請查看上述各實施例方式所示，再此不再贅述。其中， ΔV_{3-2} 係指第三電極 123 的電位減去第二電極 112 的電位， ΔV_{1-2}^* 係指第一電極 111 的電位減去第二電極 112 的電位。

以下提供本發明一實施方式之電性分析模型，以使本發明所屬技術領域中具有通常知識者能更瞭解本發明的技術內容。下文揭露之分析方式、物理原理及計算式，不應以任何方式解釋為本發明之限制。以下以第 14 圖繪示之顯示裝置 400 作為電性分析的例子。第 14 圖繪示之顯示裝置 400 與顯示裝置 100 類似，兩者不同之處在於，顯示裝置 400 還包含配向層 113 以及配向層 128。配向層 113 覆蓋介電層 116 以及所有的第一電極 111，配向層 128 覆蓋平坦層 126。在以下的電性分析中，以第一電極 111 當作畫素電極，以第二電極 112 當作第一基板 110 上的共用電極，以第三電極 123 當作第二基板 120 上的共用電極為範例。

在第 14 圖中標示路徑 C 上，亦即路徑 C 上不存在第一電極 111，可以得到以下方程式(1)：

$$\Delta V_{Tcom-Bcom} = I^* \cdot (Z_{OC} + Z_{PI_Top} + Z_{LC} + Z_{PI_Bottom} + Z_{PV}) ;$$

$$I^* = \frac{\Delta V_{Tcom-Bcom}}{(Z_{OC} + Z_{PI_Top} + Z_{LC} + Z_{PI_Bottom} + Z_{PV})} \quad (1)$$

其中

$\Delta V_{Tcom-Bcom}$ 表示第三電極 123 的電位 V_{Tcom} 減第二電極 112 的電位 V_{Bcom} ，亦即 $\Delta V_{Tcom-Bcom} = V_{Tcom} - V_{Bcom}$ ，單位：伏特(V)；

I^* 表示由第三電極 123 經過路徑 C 至第二電極 112 的電流(單位：安培(ampere, A))；

Z_{OC} 表示平坦層 126 的阻抗(electrical impedance, 單位：歐姆(ohmic, Ω))；

Z_{PI_Top} 表示配向層 128 的阻抗；

Z_{LC} 表示在路徑 C 上顯示介質層 130 的阻抗；

Z_{PI_Bottom} 表示路徑 C 上配向層 113 的阻抗；

Z_{PV} 表示介電層 116 的阻抗。

在第 14 圖中，位置 B1 是位在配向層 113 上。相對於介電層 116，位置 B2 與位置 B1 是位在相同的高度上。當第 14 圖中標示位置 B1 的電位等於第 14 圖中標示位置 B2 的電位時，表示位置 B1 和位置 B2 在相同的等電位曲線上，此時可讓顯示裝置 400 呈現最小的正視暗態漏光，因此得到以下方程式(2)：

$$V_{PI_Bottom} - V_{Bcom} = V^* - V_{Bcom} \quad (2)$$

其中

V_{PI_Bottom} 表示第 14 圖中標示位置 B1 的配向層 113 的電位，單位：伏特(V)；

V_{Bcom} 表示第二電極 112 的電位；

V^* 表示第 14 圖中標示位置 B2 的電位。

方程式(2)中的 $(V^* - V_{Bcom})$ 利用以下方程式(3)來表示：

$$V^* - V_{Bcom} = I^* \cdot (Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV}) \quad (3)$$

其中 $(Z_{LC(V^*-PI_Bottom^*)})$ 表示位置 B2 至其下的配向層 113 之間的液晶層的阻抗。

由方程式(1)、方程式(2)及方程式(3)得到以下方程式(4):

$$\begin{aligned} V_{PI_Bottom} - V_{Bcom} &= V^* - V_{Bcom} = I^* \cdot (Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV}) \\ &= \frac{\Delta V_{Tcom-Bcom} \cdot (Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV})}{(Z_{OC} + Z_{PI_Top} + Z_{LC} + Z_{PI_Bottom^*} + Z_{PV})} \\ V_{PI_Bottom} &= V_{Bcom} + \frac{\Delta V_{Tcom-Bcom} \cdot (Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV})}{(Z_{OC} + Z_{PI_Top} + Z_{LC} + Z_{PI_Bottom^*} + Z_{PV})} \end{aligned} \quad (4)$$

另外，在第 14 圖中標示路徑 D 上，得到以下方程式(5):

$$\Delta V_{Tcom-PI_Bottom} \equiv V_{Tcom} - V_{PI_Bottom} = I \cdot (Z_{OC} + Z_{PI_Top} + Z_{LC}) \quad (5)$$

其中

V_{Tcom} 表示第三電極 123 的電位；

V_{PI_Bottom} 表示第 14 圖中標示位置 B1 的配向層 113 的電位，其與方程式(2)相同；

$\Delta V_{Tcom-PI_Bottom}$ 定義為 $(V_{Tcom} - V_{PI_Bottom})$ ；

I 表示由第三電極 123 經過路徑 D 至第一電極 111 的電流；

Z_{LC} 表示在路徑 D 上顯示介質層 130 的阻抗。

將方程式(4)的 V_{PI_Bottom} 帶入方程式(5)得到以下方程

式(6)：

$$I = \frac{\Delta V_{Tcom-Bcom}}{(Z_{OC} + Z_{PI_Top} + Z_{LC})} \left[1 - \frac{(Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV})}{(Z_{OC} + Z_{PI_Top} + Z_{LC^*} + Z_{PI_Bottom^*} + Z_{PV})} \right] \quad (6)$$

另外，在第 14 圖中標示路徑 D 上，還可以得到以下方程式(7)：

$$\Delta V_{Tcom-px} \equiv V_{Tcom} - V_{px} = I \cdot (Z_{OC} + Z_{LC} + Z_{PI_Top} + Z_{PI_Bottom}) \quad (7)$$

其中

V_{px} 表示第一電極 111 的電位；

Z_{PI_Bottom} 表示路徑 D 上配向層 113 的阻抗。

由將方程式(6)代入方程式(7)得到以下方程式(8)：

$$V_{px} = V_{Tcom} - \frac{(V_{Tcom} - V_{Bcom}) \cdot (Z_{OC} + Z_{LC} + Z_{PI_Top} + Z_{PI_Bottom})}{(Z_{OC} + Z_{PI_Top} + Z_{LC})} \left[1 - \frac{(Z_{LC(V^*-PI_Bottom^*)} + Z_{PI_Bottom^*} + Z_{PV})}{(Z_{OC} + Z_{PI_Top} + Z_{LC^*} + Z_{PI_Bottom^*} + Z_{PV})} \right] \quad (8)$$

將方程式(8)中各層別的阻抗 Z_{OC} 、 Z_{LC} 、 Z_{PI_Top} 、 Z_{PI_Bottom} 、 $Z_{LC(V^*-PI_Bottom^*)}$ 、 $Z_{PI_Bottom^*}$ 、 Z_{PV} 、以及 Z_{LC^*} 以各層別的電容值 C (單位：法拉 (farad, F)) 表示，亦即 $Z = \frac{1}{(j\omega C)}$ ，其中 j 為虛數單位、 ω 為頻率 (單位：赫茲 (hertz, Hz))，而得到以下方程式(9)：

$$V_{px} = V_{Tcom} - \frac{(V_{Tcom} - V_{Bcom}) \cdot (C_{OC}^{-1} + C_{LC}^{-1} + C_{PI_Top}^{-1} + C_{PI_Bottom}^{-1})}{(C_{OC}^{-1} + C_{PI_Top}^{-1} + C_{LC}^{-1})} \left[1 - \frac{(C_{LC(V^*-PI_Bottom^*)}^{-1} + C_{PI_Bottom^*}^{-1} + C_{PV}^{-1})}{(C_{OC}^{-1} + C_{PI_Top}^{-1} + C_{LC^*}^{-1} + C_{PI_Bottom^*}^{-1} + C_{PV}^{-1})} \right] \quad (9)$$

方程式(9)可以改寫成以下方程式(10)：

$$V_{px} = V_{Tcom} - \Delta V_{Tcom-Bcom} \times a \times b \quad (10)$$

其中

$$a = \frac{(C_{OC}^{-1} + C_{LC}^{-1} + C_{PI_Top}^{-1} + C_{PI_Bottom}^{-1})}{(C_{OC}^{-1} + C_{PI_Top}^{-1} + C_{LC}^{-1})}$$

$$b = 1 - \frac{(C_{LC(V^*-PI_Bottom^*)}^{-1} + C_{PI_Bottom^*}^{-1} + C_{PV}^{-1})}{(C_{OC}^{-1} + C_{PI_Top}^{-1} + C_{LC^*}^{-1} + C_{PI_Bottom^*}^{-1} + C_{PV}^{-1})}$$

根據方程式(10)，第一電極 111 的電位 V_{px} 與 $\Delta V_{Tcom-Bcom}$ 有關，方程式(10)中參數 a 及 b 僅和畫素的結構有關。由方程式(10)計算得到的 V_{px} 與前文第一實施方式至第四實施方式中的實施例 1 至實施例 8 的實驗結果相符。

本發明上述實施例與實施方式，係以畫素陣列 100b 包含至少一個第一畫素區 D1(zone)以及至少一個第二畫素區 D2(zone)為實施方式。於其它實施例中，畫素陣列 100b 也可僅包含至少一個第一畫素區 D1(zone)或至少一個第二畫素區 D2(zone)。而畫素區 D1 或畫素區 D2 的電極、電位差及狹縫等等的相關描述，可參閱上述，在此不再贅述。

雖然本發明已以實施方式揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之說明如下：

第 1 圖繪示本發明一實施方式之可調整視角之顯示裝置的俯視示意圖。

第 2A 圖繪示第 1 圖中沿線段 2-2' 的剖面示意圖。

第 2B 圖繪示可調整視角之顯示裝置於窄視角模式下液晶配向的示意圖。

第 2C 圖至第 2H 圖繪示本發明數個實施方式的第一電極及/或第二電極的俯視示意圖。

第 3A 圖繪示本發明一比較例在窄視角模式下，第一電極邊緣附近的等電位曲線圖。

第 3B 圖繪示本發明一比較例之液晶層的穿透率曲線圖。

第 4 圖繪示本發明一比較例的電壓對亮度的曲線圖。

第 5A 圖繪示本發明一實施例在窄視角模式下，第一電極邊緣附近的等電位曲線圖。

第 5B 圖繪示本發明一實施例之液晶層的穿透率曲線圖。

第 6A 圖繪示本發明一實施例在窄視角模式下，第一電極邊緣附近的等電位曲線圖。

第 6B 圖繪示本發明一實施例之液晶層的穿透率曲線圖。

第 7 圖繪示本發明實施例 1 及實施例 2 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。

第 8 圖繪示本發明實施例 3 及實施例 4 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。

第 9 圖繪示本發明另一實施方式之可調整視角之顯示裝置的剖面示意圖。

第 10 圖繪示本發明實施例 5 及實施例 6 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。

第 11 圖繪示本發明實施例 7 及實施例 8 的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。

第 12A 及 12B 圖繪示本發明再一實施方式之可調整視角之顯示裝置的剖面示意圖。

第 13 圖繪示本發明再一實施方式的 ΔV_{3-2} 和 ΔV_{1-2}^* 的關係曲線圖。

第 14 圖繪示本發明一實施方式之可調整視角之顯示裝置的剖面示意圖。

【主要元件符號說明】

100 顯示裝置	123 第三電極
100a 面板	126 平坦層
100b 畫素陣列	128 配向層 130 顯示介質層
101 第一次畫素	D1 第一畫素區
102 第二次畫素	D2 第二畫素區
110 第一基板	200 顯示裝置
111 第一電極	300 顯示裝置
112 第二電極	400 顯示裝置
113 配向層	2-2' 線段
114、114a、114b 狹縫	A1 方向
116 介電層	A2 方向
120 第二基板	C、D 路徑

B1、B2 位置

E1、E2 位置



七、申請專利範圍：

1. 一種可調整視角之顯示裝置，包含：

一第一基板；

一與該第一基板相對的該第二基板；

一非自發光顯示介質層夾設於該第一基板與該第二基板之間以構成一顯示面板；

一畫素陣列定義於該顯示面板中，其中該畫素陣列至少具有一第一畫素區(zone)與一第二畫素區(zone)，該第一與該第二畫素區分別至少具有一第一次畫素與一第二次畫素；

一第一電極，設置於上述該些畫素區中上述該些次畫素的該第一基板上；

一第二電極，設置於上述該些畫素區中上述該些次畫素的該第一基板上，其中，位於該些畫素區中上述該些次畫素的該第一電極係與位於該些畫素區中上述該些次畫素的該第二電極分隔設置；以及

一第三電極，設置於上述該些畫素區中上述該些次畫素的該第二基板上；其中

當該顯示裝置處於一窄視角模式時，位於上述該些畫素區中上述該些次畫素的該第二電極與該第三電極間的電位差不為零，且位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極與該第二電極間的電位差不為零。

2. 如請求項 1 所述的顯示裝置，其中，上述各該次畫素中該第一電極與該第二電極其中一者具有數個狹縫。

3. 如請求項 1 所述的顯示裝置，其中，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位大於該第二電極之電位。

4. 如請求項 3 所述之顯示裝置，其中該第一電極與該第二電極間的電位差為約 0.04 V 至約 1.04 V。

5. 如請求項 3 所述之顯示裝置，其中該第一電極與該第二電極間的電位差為約 0.18 V 至約 1.9 V。

6. 如請求項 1 所述的顯示裝置，其中，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位小於該第二電極之電位。

7. 如請求項 6 所述之顯示裝置，其中該第一電極與該第二電極間的電位差為約 -0.04 V 至約 -1.18 V。

8. 如請求項 6 所述之顯示裝置，其中該第一電極與該第二電極間的電位差為約 -0.18 V 至約 -2.34 V。

9. 如請求項 1 所述之顯示裝置，其中該第二電極與該第三電極間的電位差為約 3V 至約 10 V。

10. 一種可調整視角之顯示裝置的驅動方法，該方法包含：

提供一顯示裝置，包含：

一第一基板；

一與該第一基板相對的該第二基板；

一非自發光顯示介質層夾設於該第一基板與該第二基板之間以構成一顯示面板；

一畫素陣列定義於該顯示面板中，其中該畫素陣列至少具有一第一畫素區(zone)與一第二畫素區(zone)，該第一與該第二畫素區分別至少具有一第一次畫素與一第二次畫素；

一第一電極，設置於上述該些畫素區中上述該些次畫素的該第一基板上；

一第二電極，設置於上述該些畫素區中上述該些次畫素的該第一基板上，其中，位於該些畫素區中上述該些次畫素的該第一電極係與位於該些畫素區中上述該些次畫素的該第二電極分隔設置；以及

一第三電極，設置於上述該些畫素區中上述該些次畫素的該第二基板上；以及

分別提供一第一電位、一第二電位與一第三電位於上述該些畫素區中上述該些次畫素的該第一電極、該第二電極與該第三電極，其中

當該顯示裝置處於一窄視角模式時，位於上述該些畫素區中上述該些次畫素的該第二電極與該第三電極間的電位差不為零，且位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極與該第二電極間的電位差不為零。

11. 如請求項 10 所述的驅動方法，其中，上述各該次畫素中該第一電極與該第二電極其中一者具有數個狹縫。

12. 如請求項 10 所述的驅動方法，其中，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位大於該第二電極之電位。

13. 如請求項 12 所述之驅動方法，其中該第一電位與該第二電位間的電位差為約 0.04 V 至約 1.04 V。

14. 如請求項 12 所述之驅動方法，其中該第一電位與該第二電位間的電位差為約 0.18 V 至約 1.9 V。

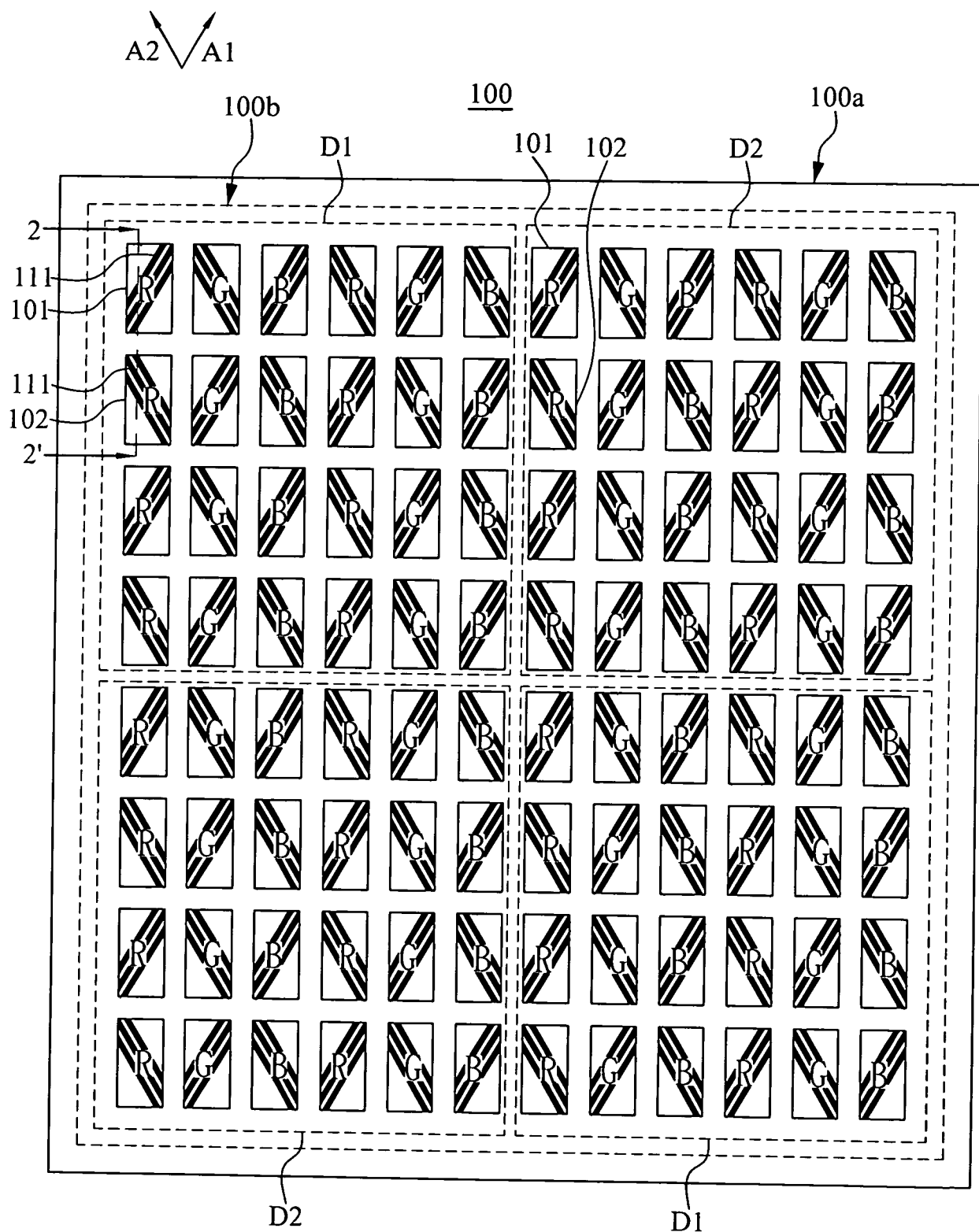
15. 如請求項 10 所述的驅動方法，其中，當該顯示裝置處於該窄視角模式時，位於上述該些畫素區中上述該些次畫素在零灰階下之該第一電極之電位小於該第二電極之電位。

16. 如請求項 15 所述之驅動方法，其中該第一電位與該第二電位間的電位差為約-0.04 V 至約-1.18 V。

17. 如請求項 15 所述之驅動方法，其中該第一電位與該第二電位間的電位差為約-0.18 V 至約-2.34 V。

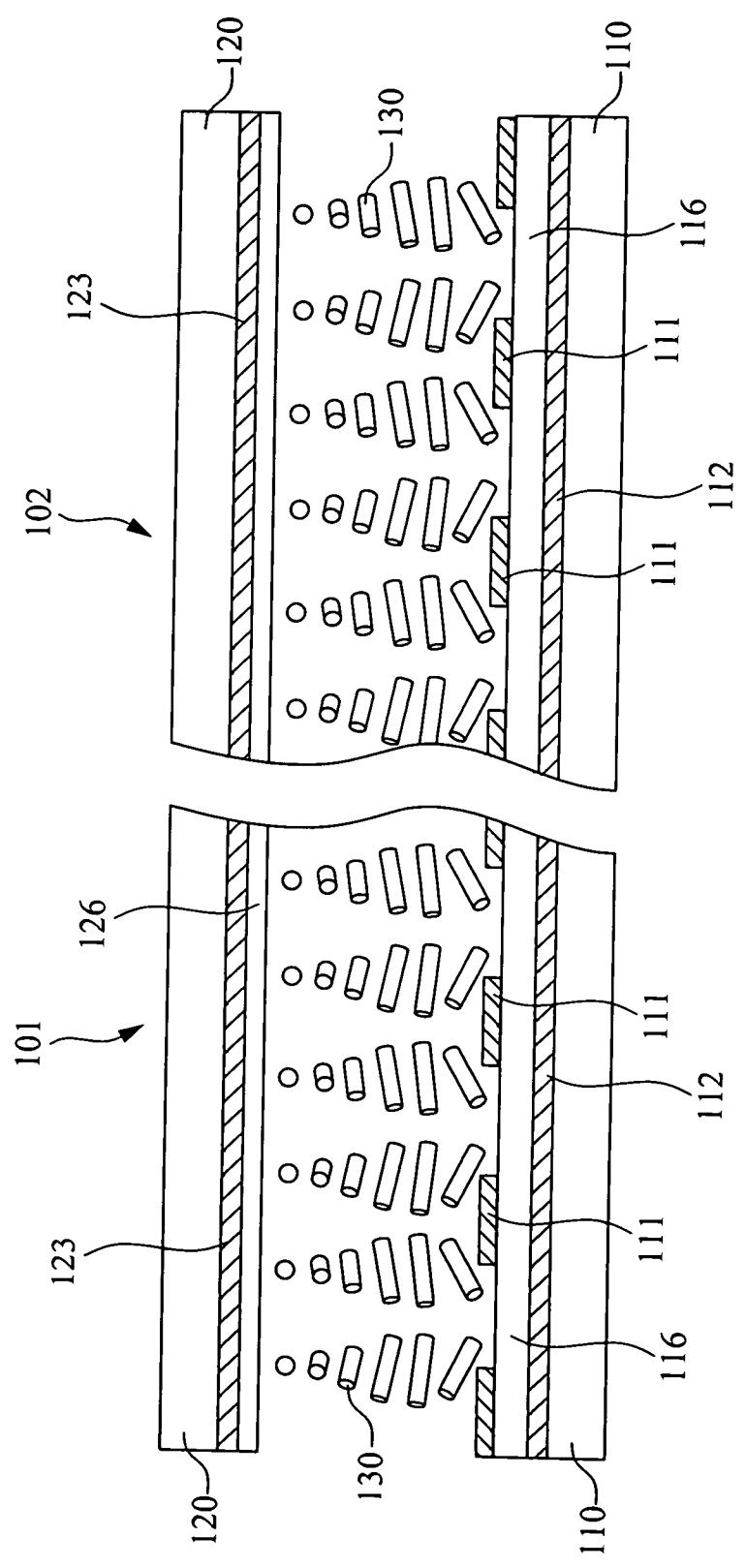
18. 如請求項 10 所述之驅動方法，其中該第二電極與該第三電極間的電位差為約 3V 至約 10 V。

八、圖式：



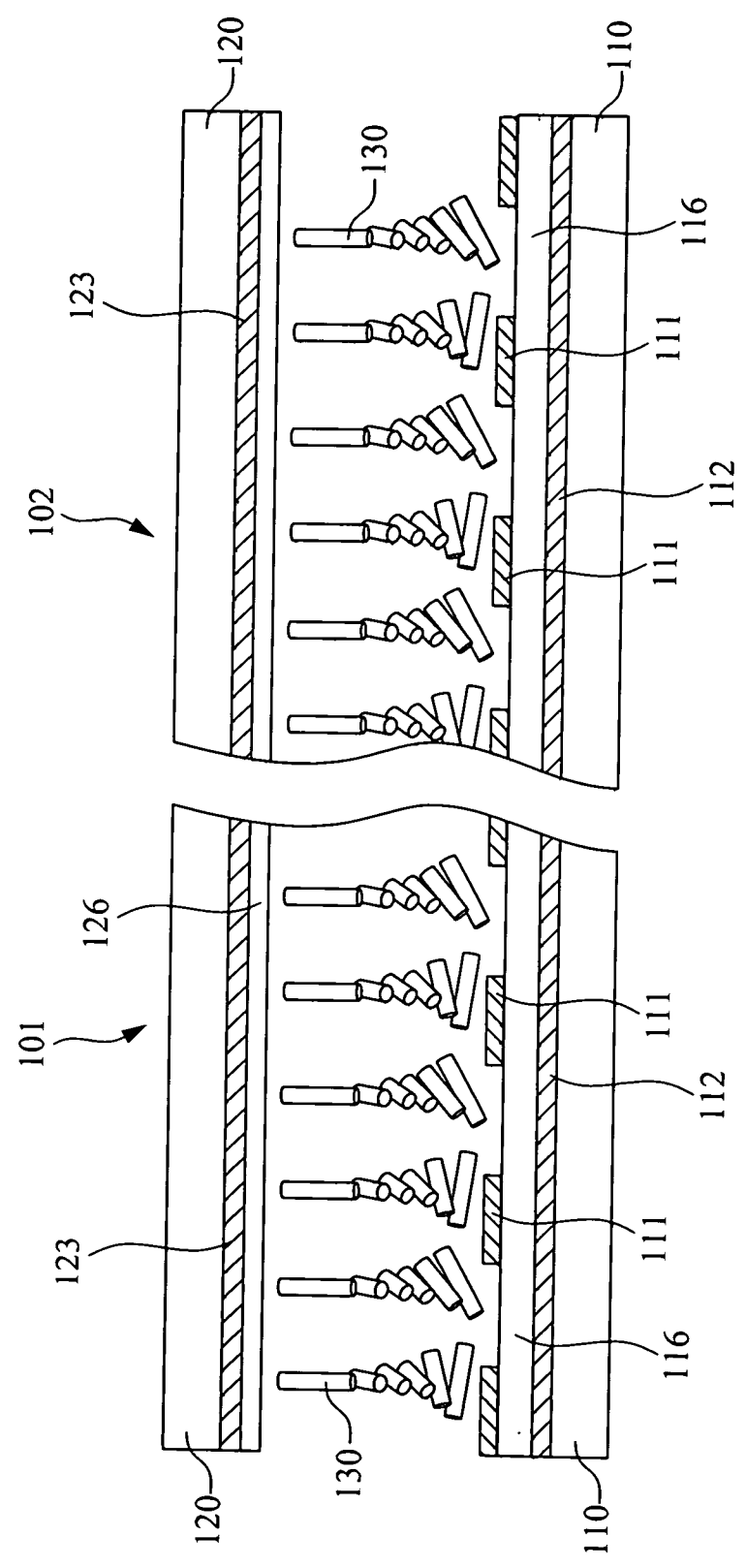
第 1 圖

100

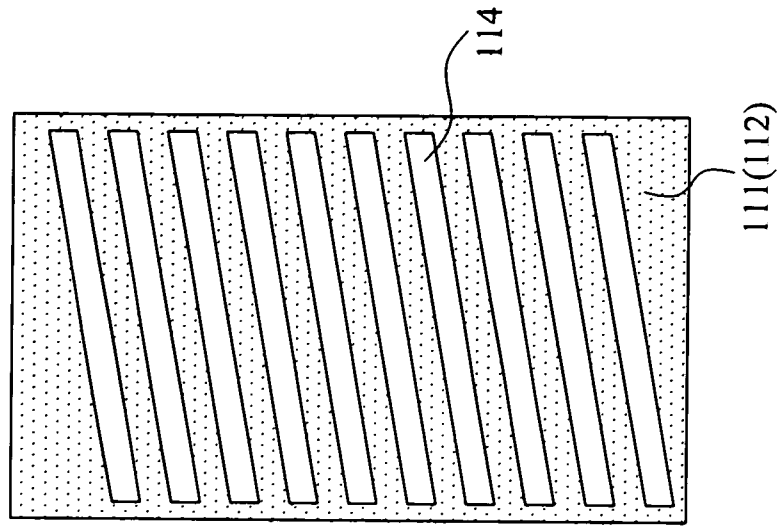


第 2A 圖

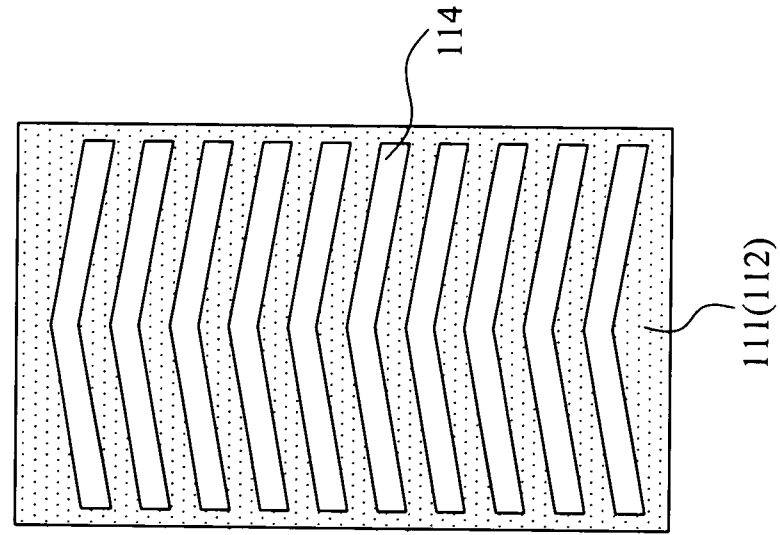
100



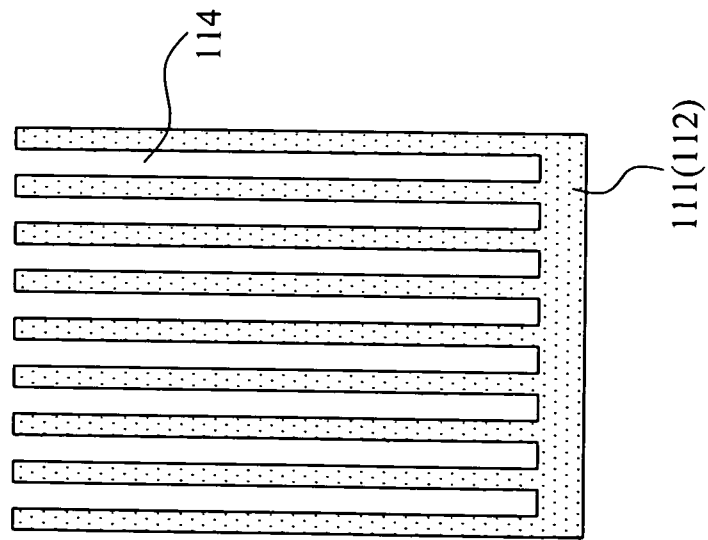
第 2B 圖



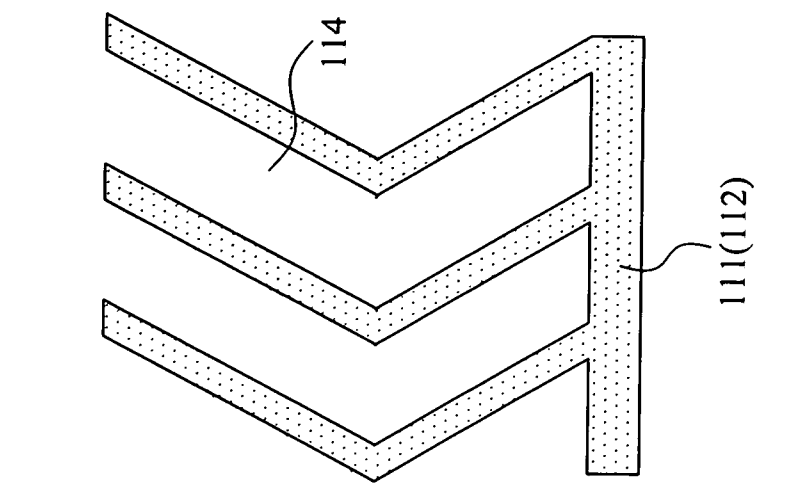
第 2E 圖



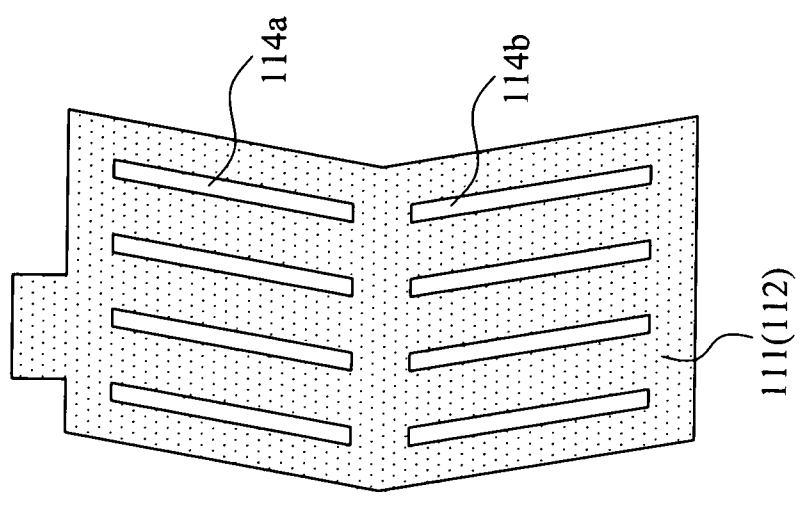
第 2D 圖



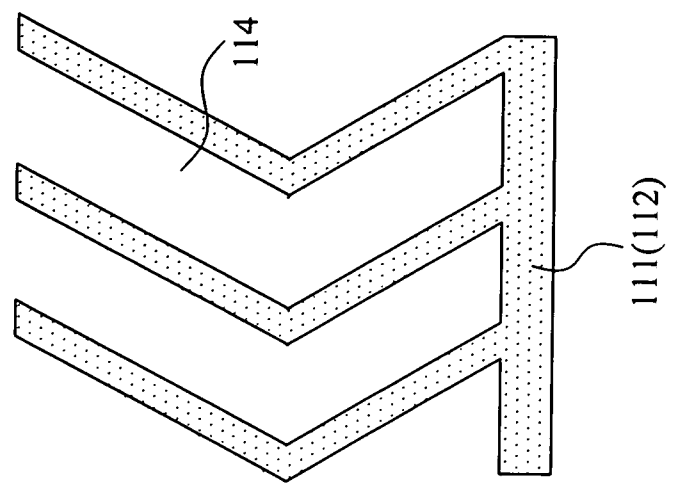
第 2C 圖



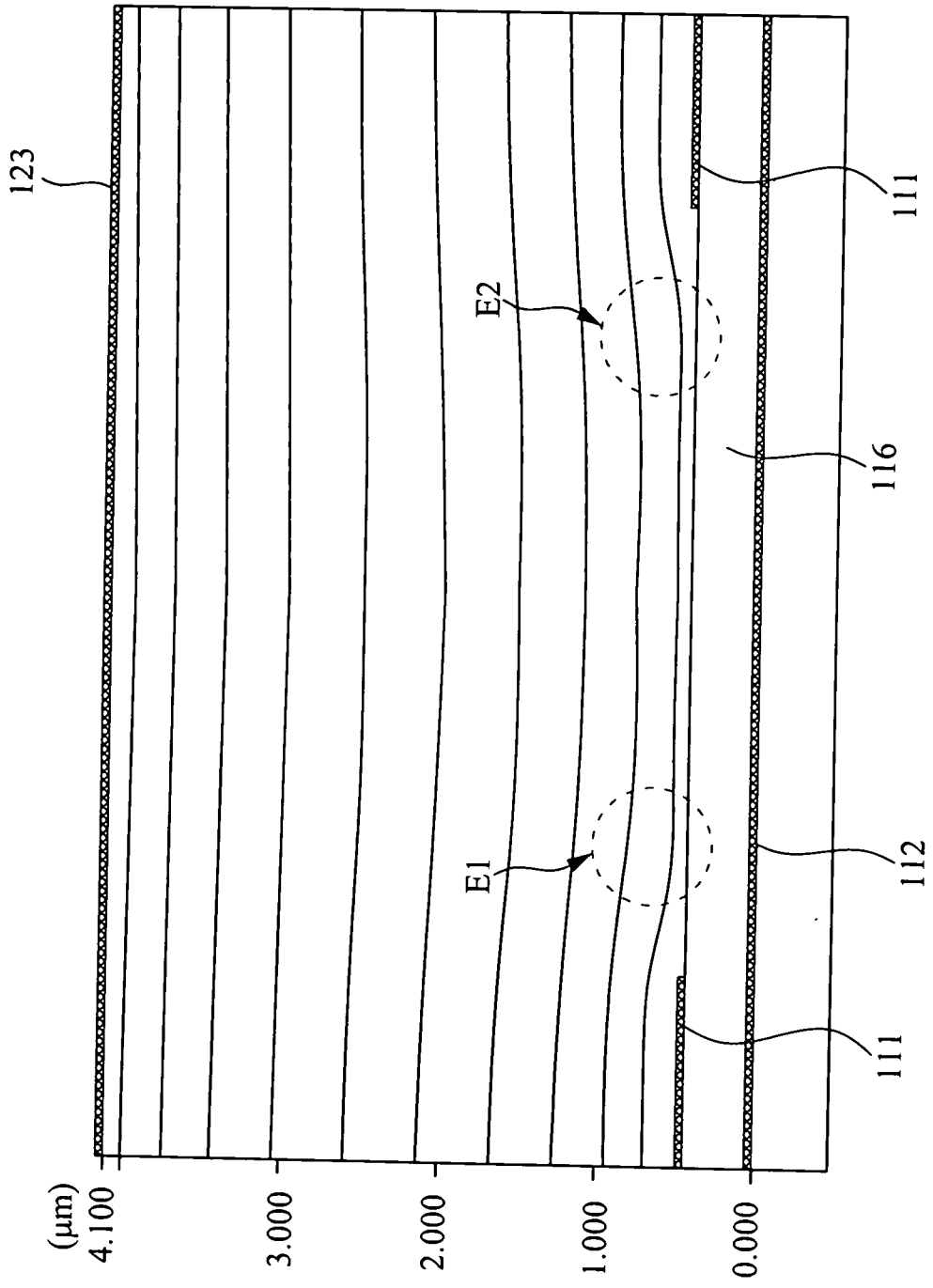
第 2G 圖



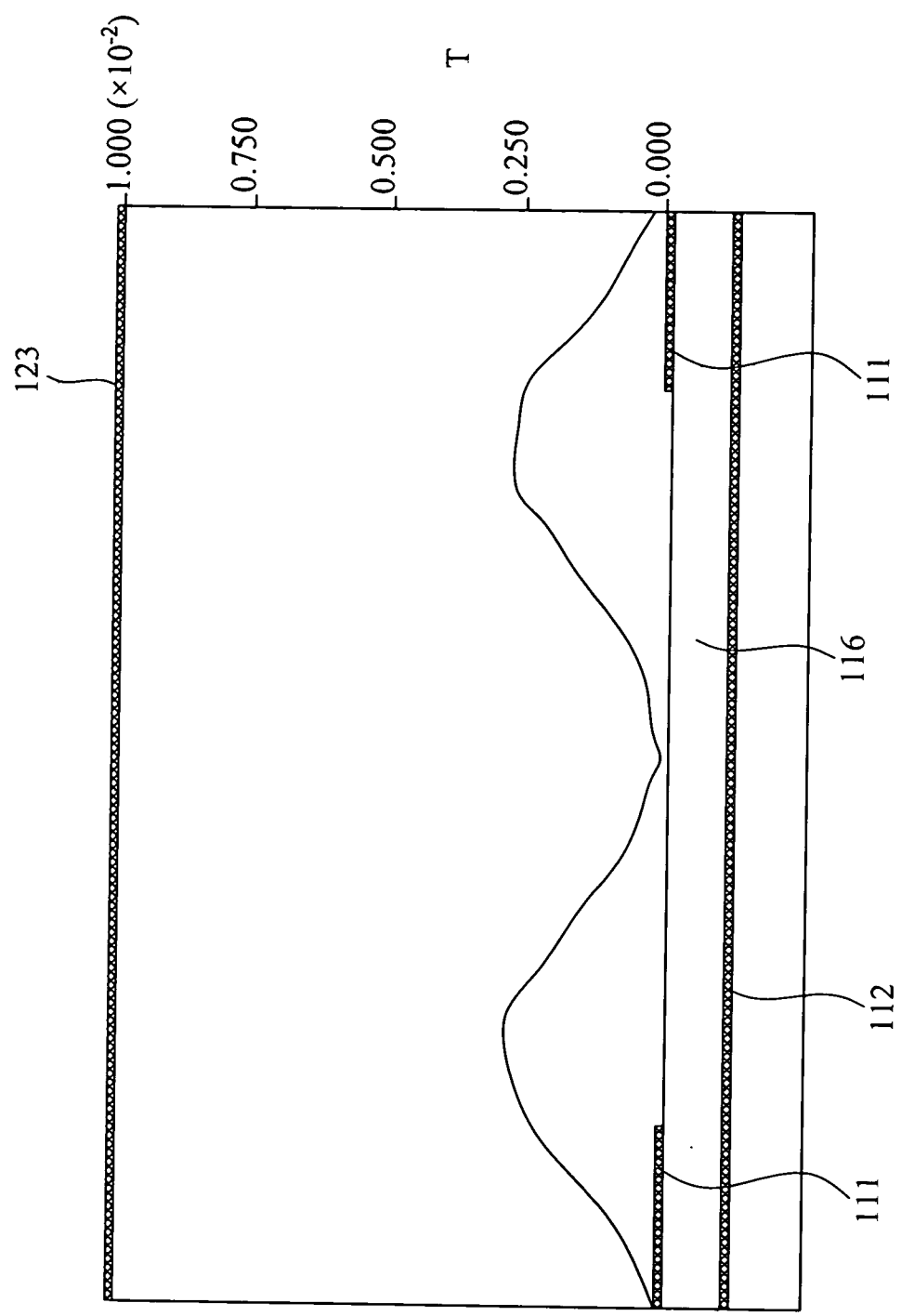
第 2F 圖



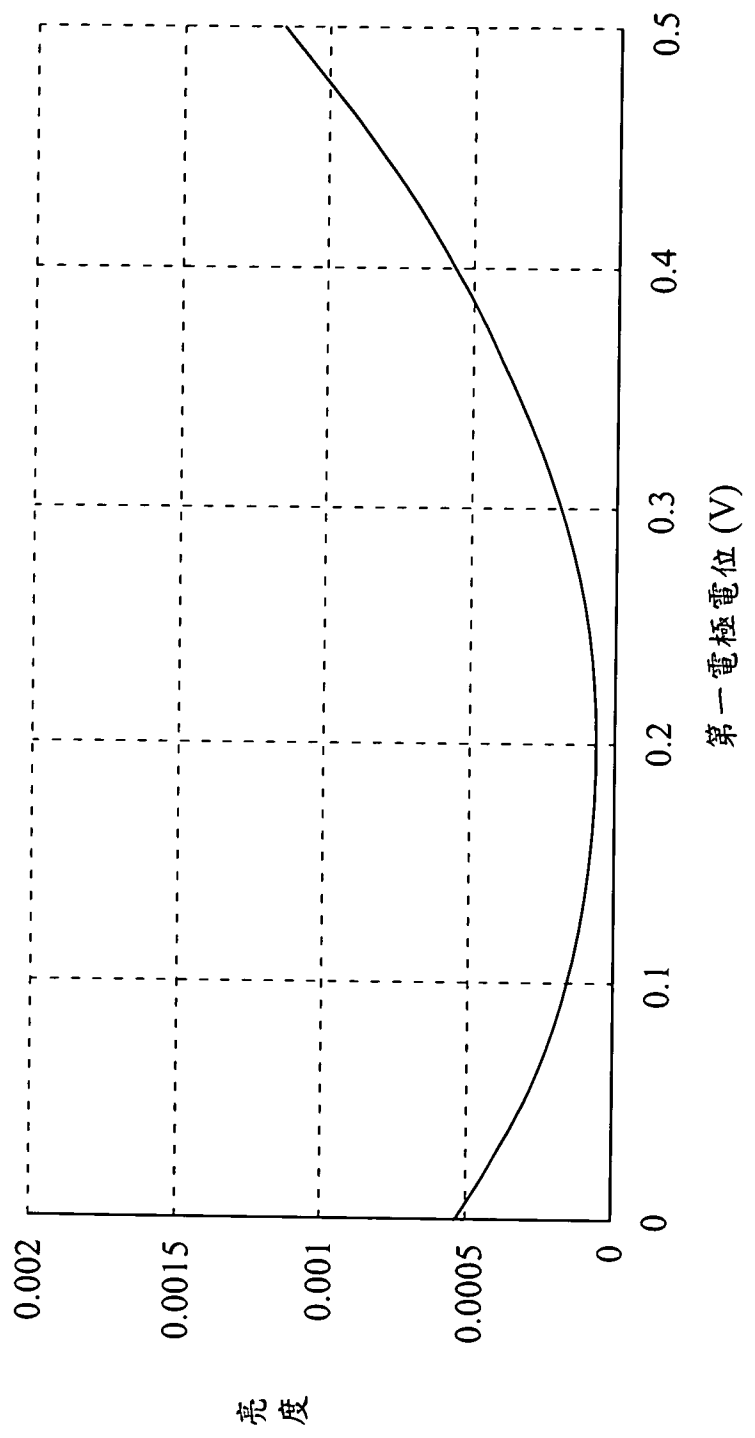
第 2H 圖



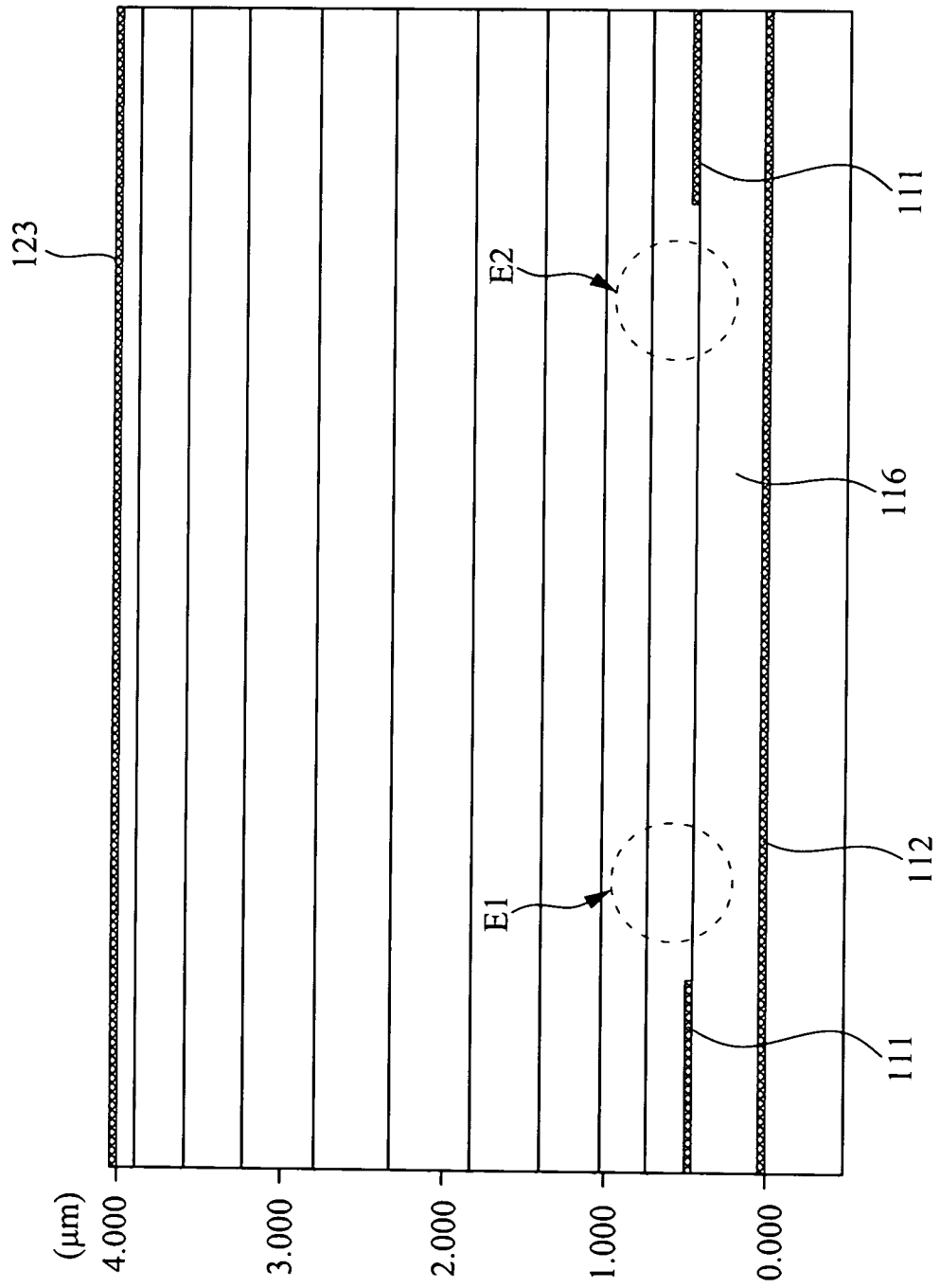
第 3A 圖



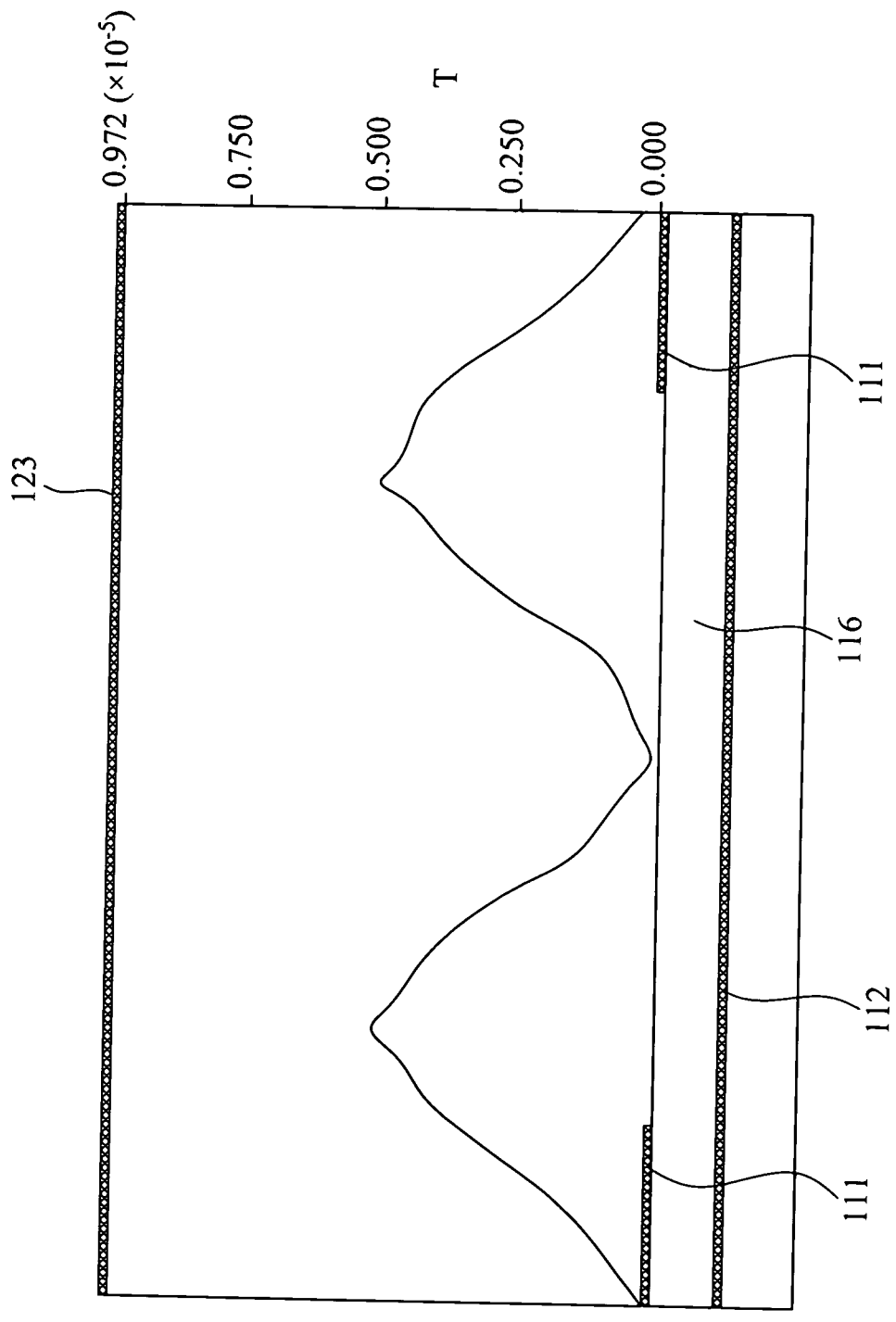
第 3B 圖



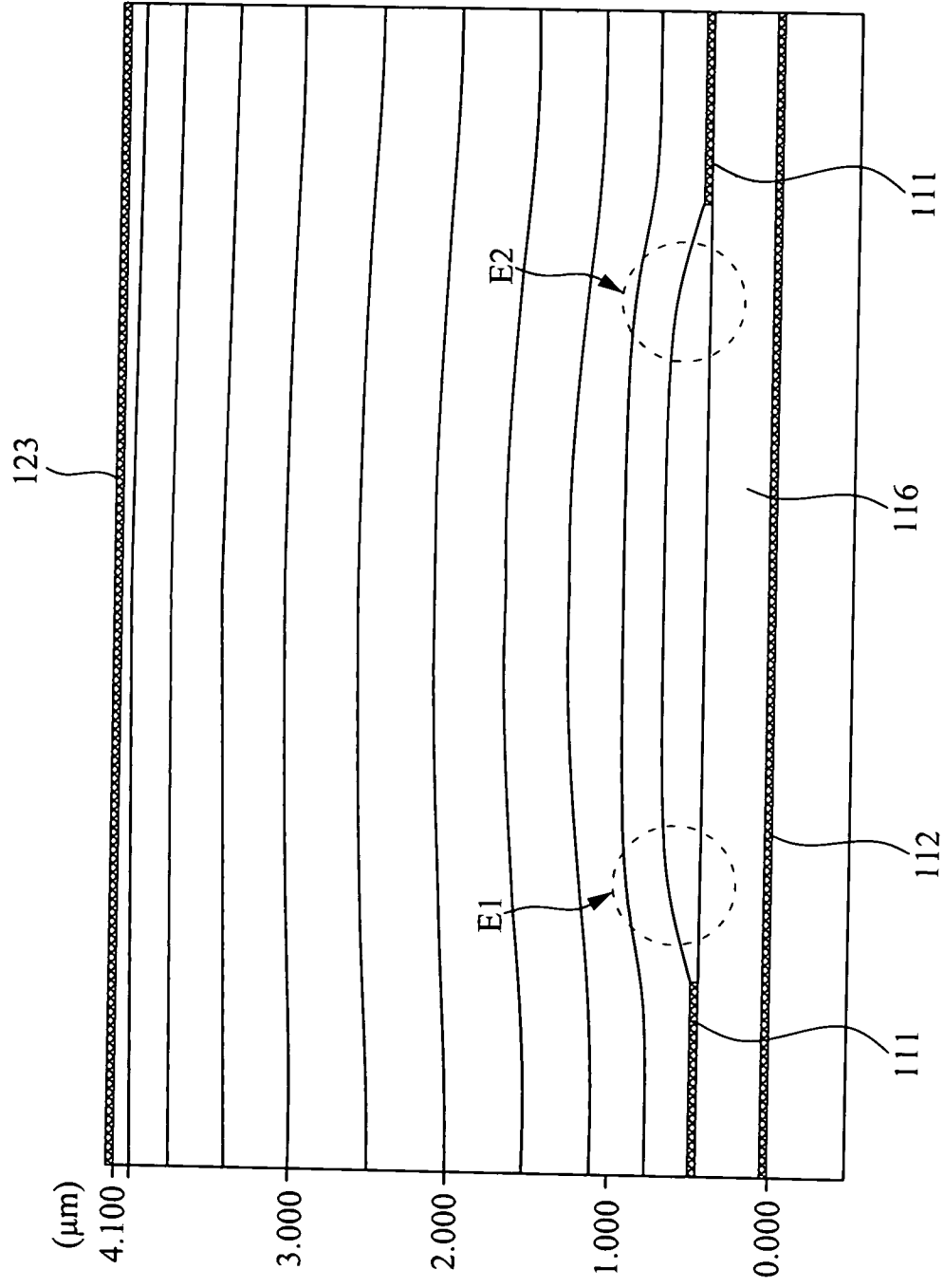
第 4 圖



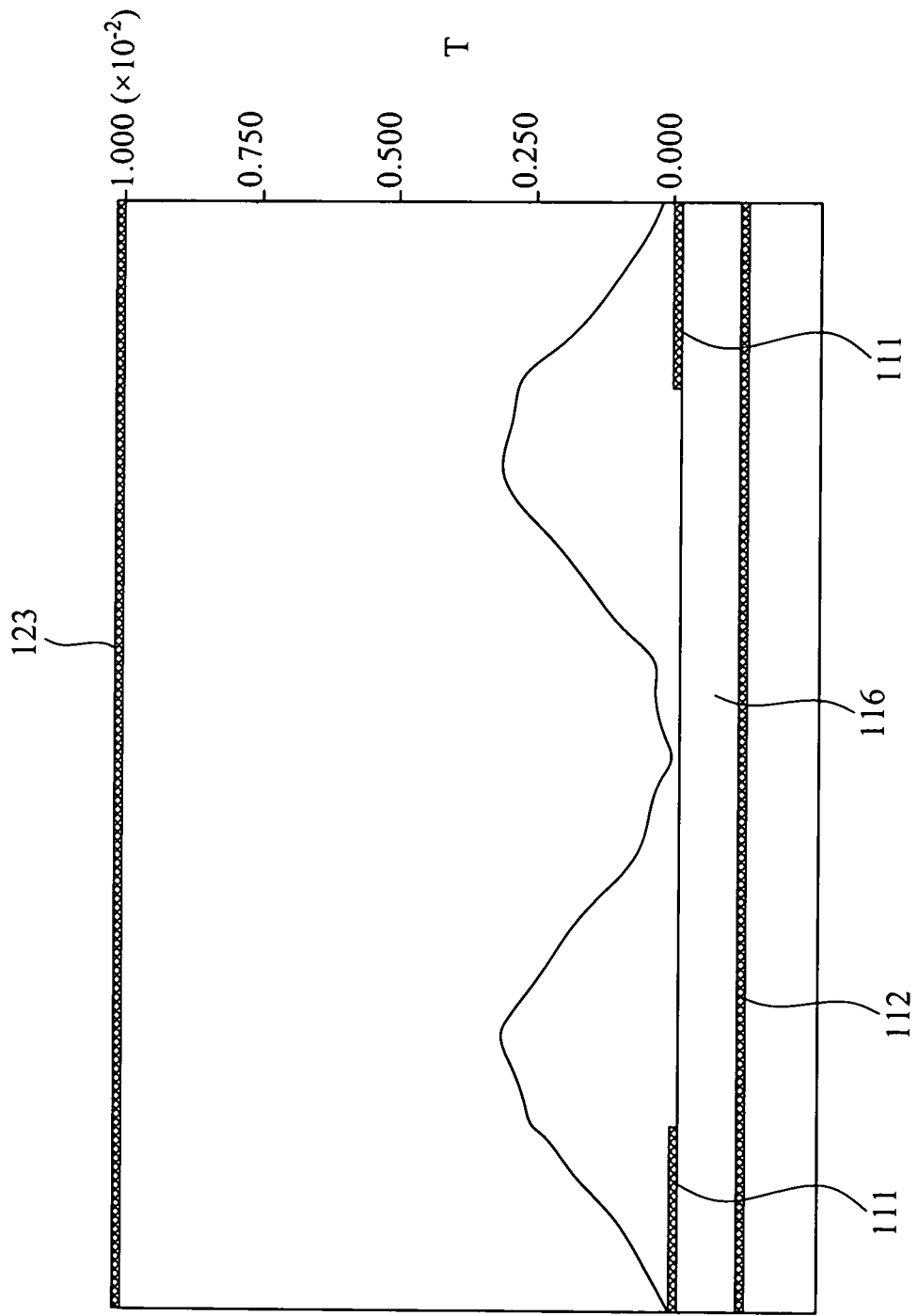
第 5A 圖



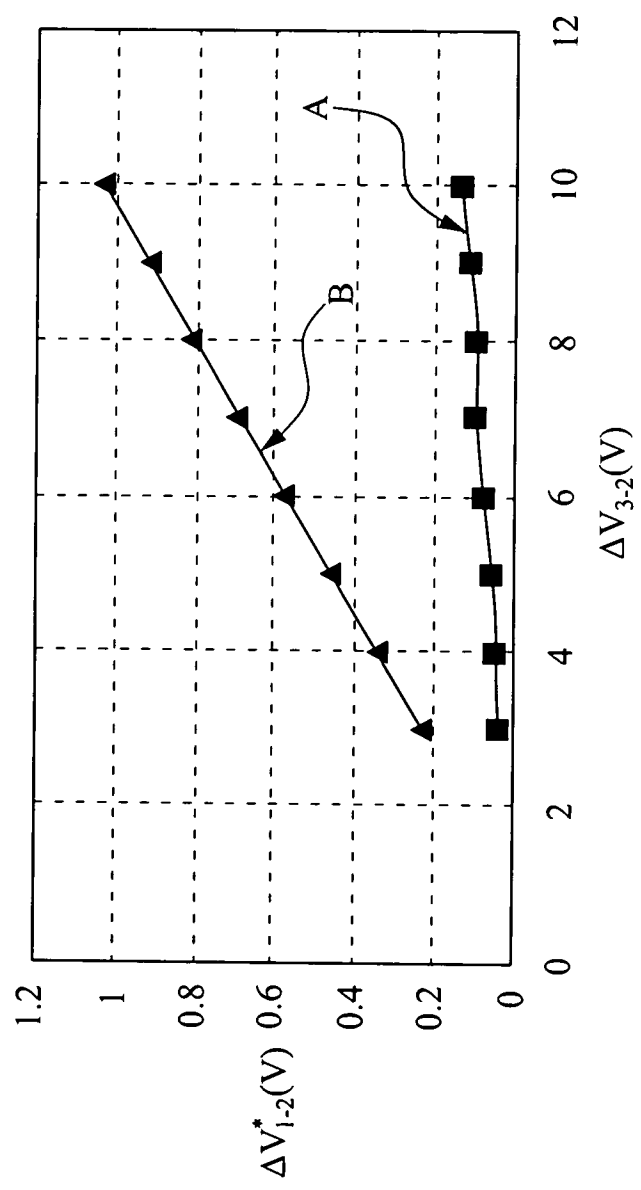
第 5B 圖



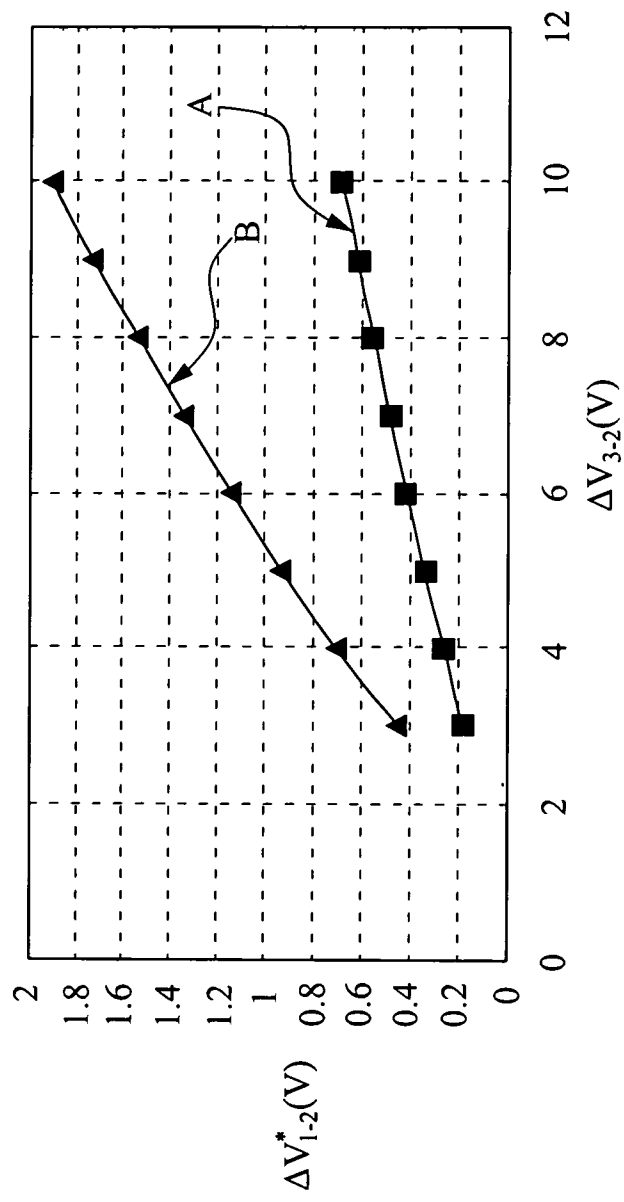
第 6A 圖



第 6B 圖

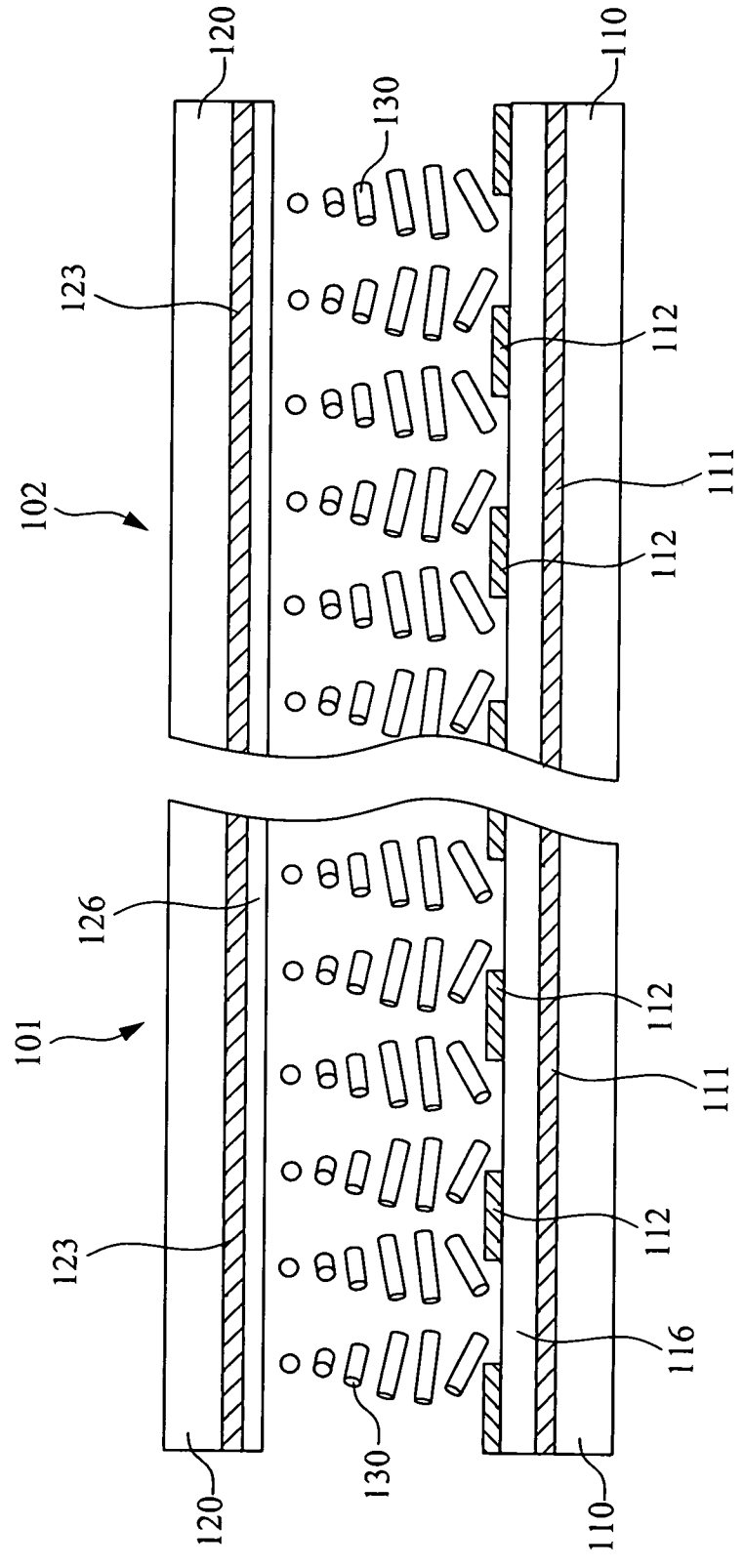


第 7 圖

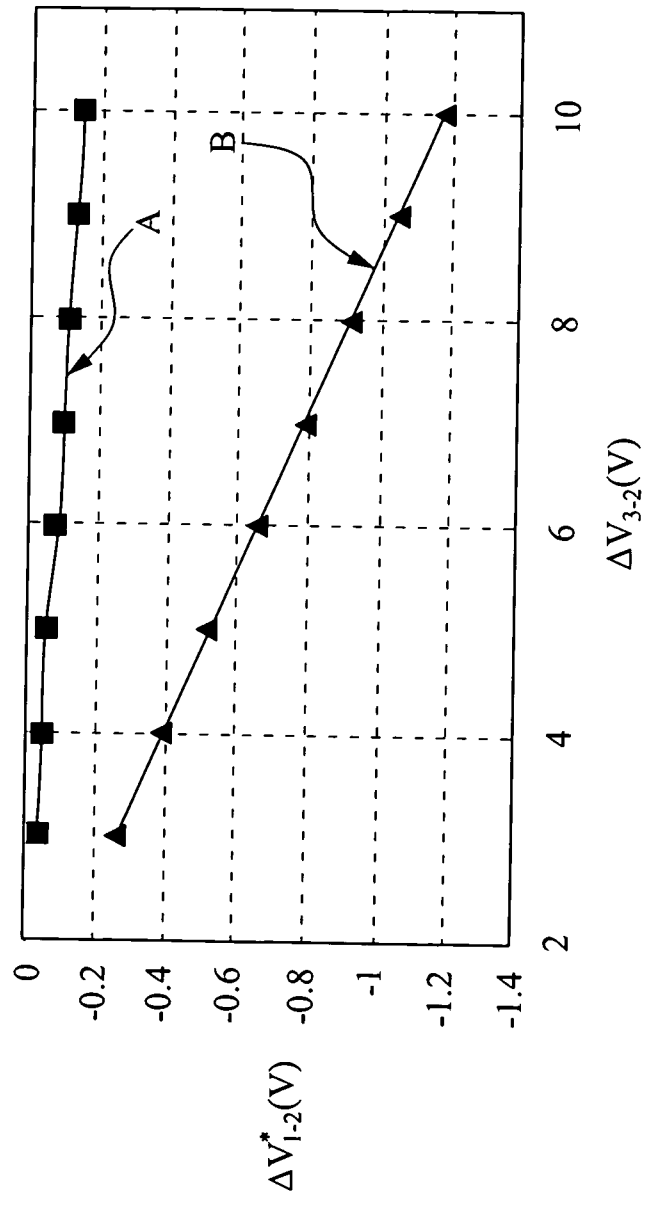


第 8 圖

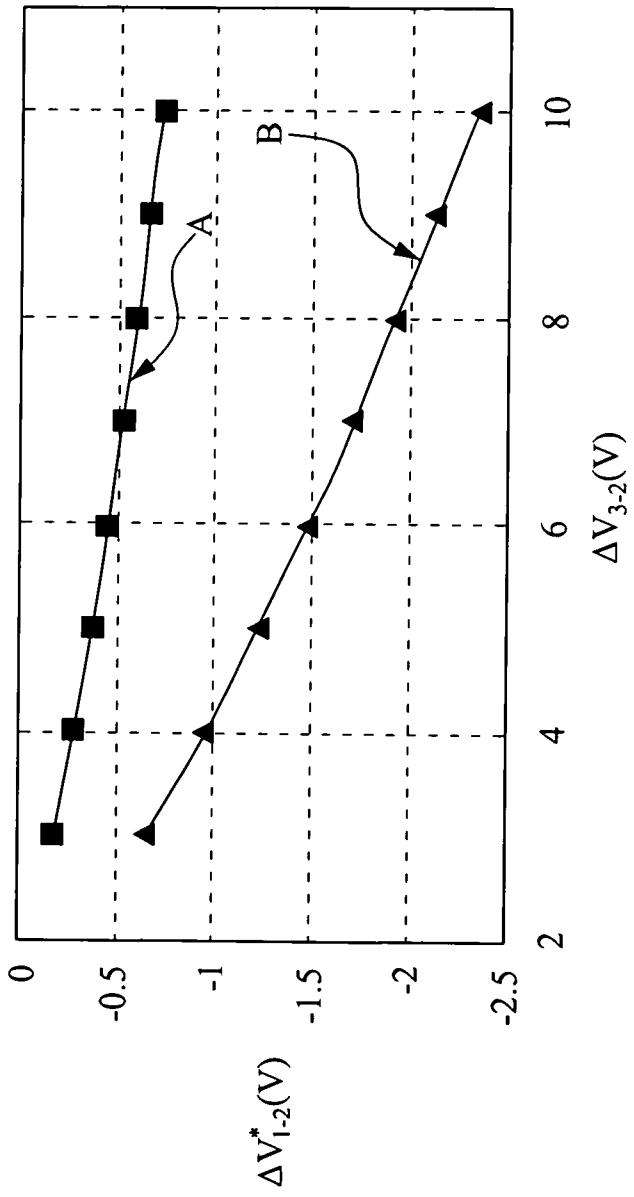
200



第 9 圖

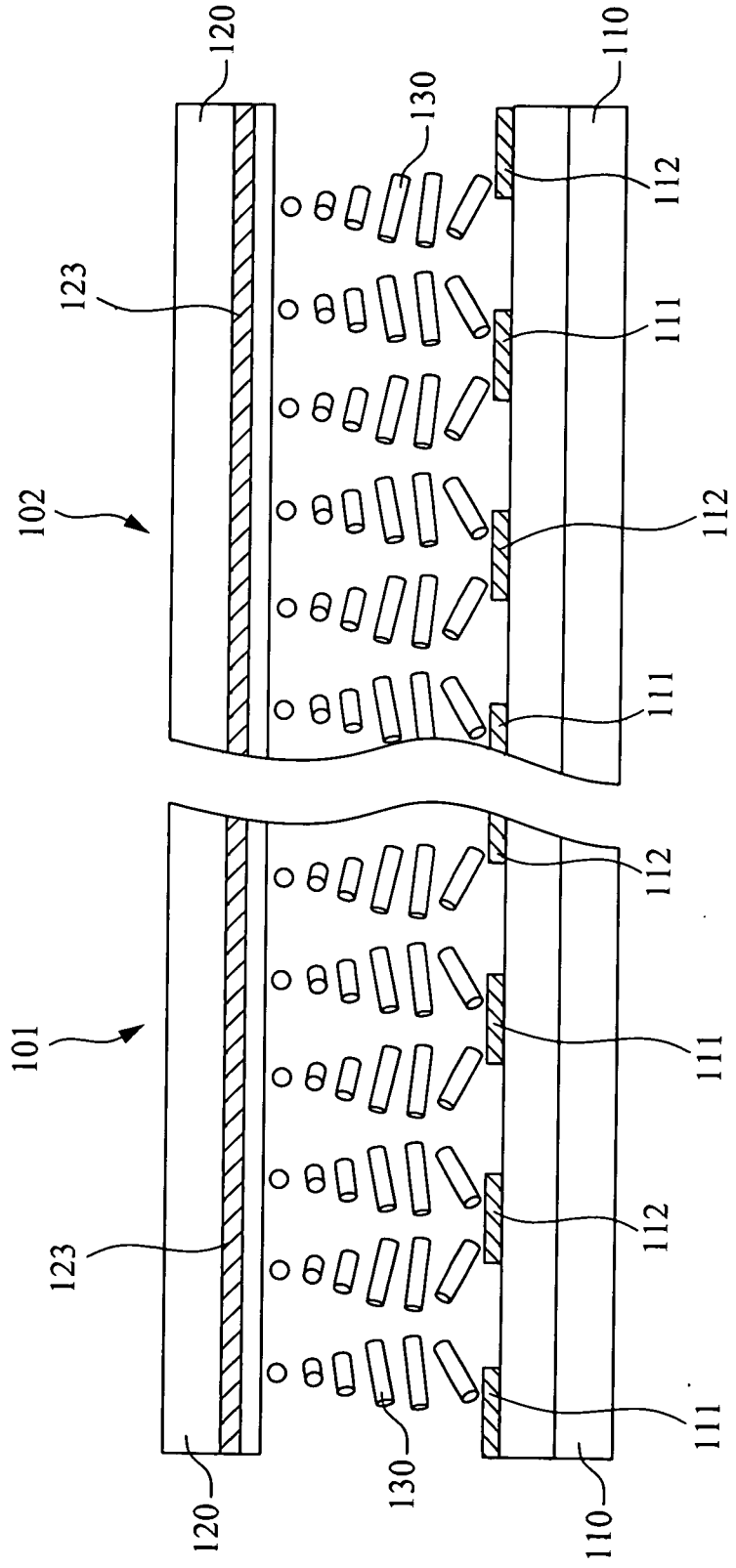


第 10 圖

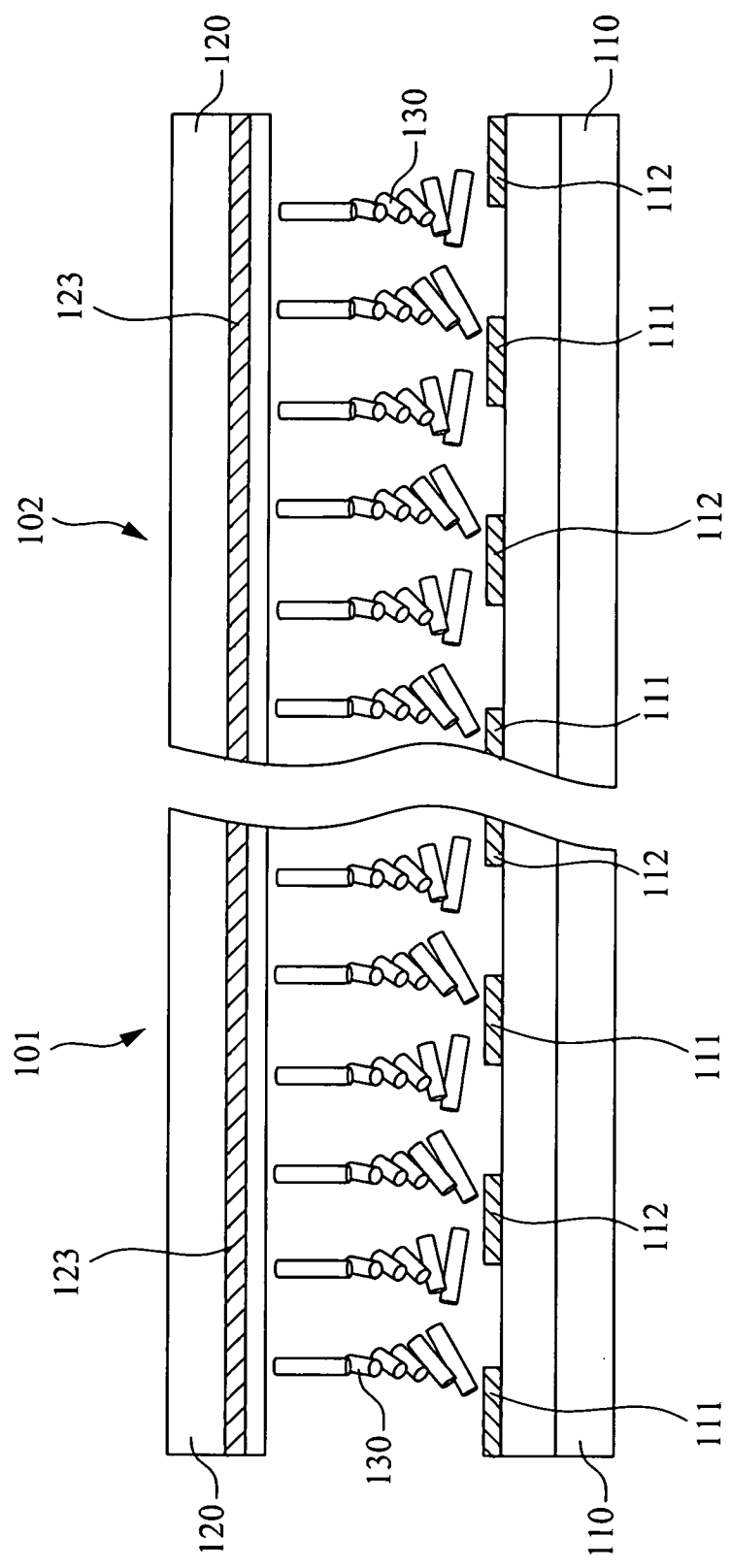


第 11 圖

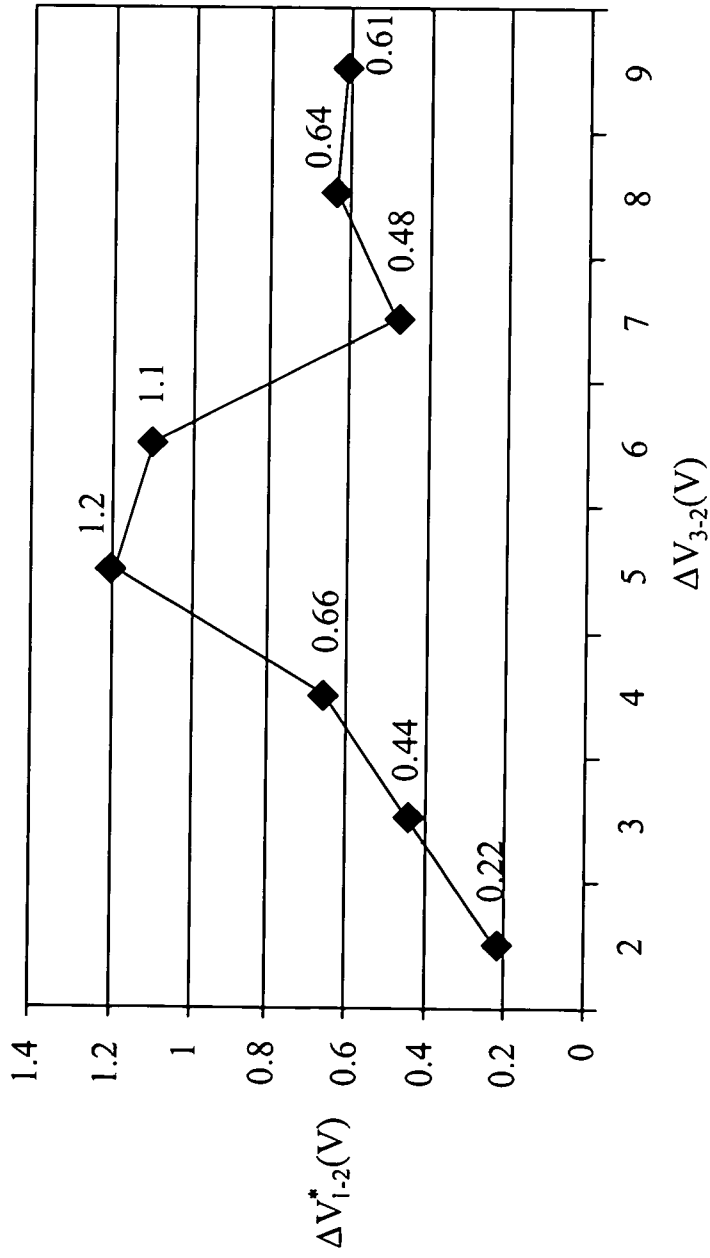
300



第 12A 圖

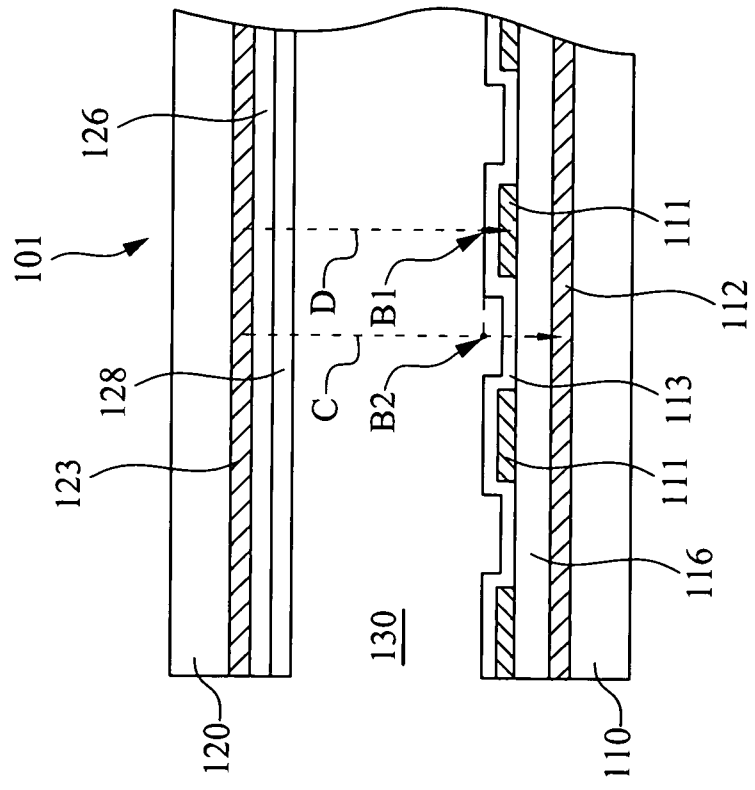


第 12B 圖



第 13 圖

400



第 14 圖