

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2023 年 3 月 2 日 (02.03.2023)



(10) 国际公布号  
**WO 2023/024136 A1**

(51) 国际专利分类号:  
**H01L 27/32** (2006.01)

(21) 国际申请号: PCT/CN2021/116072

(22) 国际申请日: 2021 年 9 月 1 日 (01.09.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:  
202110996827.2 2021 年 8 月 27 日 (27.08.2021) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 肖翔 (XIAO, Xiang); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) Title: DISPLAY PANEL

(54) 发明名称: 显示面板

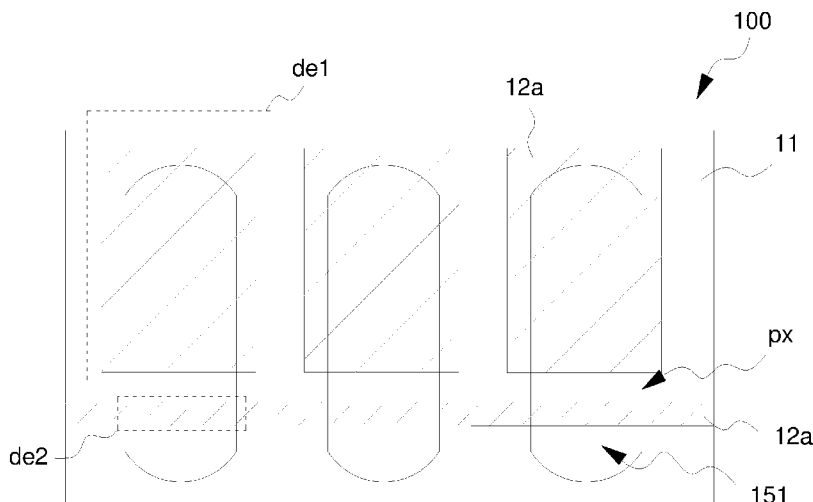


图 1

(57) Abstract: A display panel (100): a thin film transistor layer (12) comprises first stacked structures (de1) and second stacked structures (de2); the first stacked structures (de1) and the second stacked structures (de2) are arranged corresponding to the same openings (151); the first stacked structures (de1) comprise a conductive layer (12a) and an insulating layer (12b); the second stacked structures (de2) comprise a compensation layer (12c) and the insulating layer (12b); the number of layers of the conductive layer (12a) of the first stacked structures (de1) is greater than the number of layers of the conductive layer (12a) of the second stacked structures (de2); the compensation layer (12c) is used for increasing the height of the second stacked structures (de2); and a planar layer (13) covers the thin film transistor layer (12).

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

**(57) 摘要：**一种显示面板(100)，薄膜晶体管层(12)包括第一堆叠结构(de1)和第二堆叠结构(de2)，第一堆叠结构(de1)和第二堆叠结构(de2)对应于同一开口(151)设置，第一堆叠结构(de1)包括导电层(12a)和绝缘层(12b)，第二堆叠结构(de2)包括补偿层(12c)和绝缘层(12b)，第一堆叠结构(de1)的导电层(12a)的层数大于第二堆叠结构(de2)的导电层(12a)的层数；补偿层(12c)用于增高第二堆叠结构(de2)的高度；平坦层(13)覆盖薄膜晶体管层(12)。

## 显示面板

### 技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种显示面板。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode, OLED)具有自发光性、应答应速度快、广视角等特点，应用前景广阔。对于蒸镀主动式有机发光二极管(Active-matrix Organic Light Emitting Diode, AMOLED)来讲，蒸镀材料到达像素区膜厚均匀性好，对像素区基底平坦度的要求相对较松，而喷墨印刷(Ink Jet Printing, IJP)工艺的AMOLED的墨水打印到像素区是流动的，墨水铺展性的主要影响因素之一是像素区基底的平坦度，要求整个像素区最大段差越小越好，超过该规格时墨水的铺展性不均，则烘干后膜厚不均，最终影响发光效果，因此IJP-AMOLED的平坦化层的平坦能力有了更苛刻的要求。

[0003] 在对现有技术的研究和实践过程中，本申请的发明人发现，平坦化层是有机感光材料，目前的应对方案是平坦化层的加厚，段差越大需要越厚的平坦化层，所以存在的问题及可能的风险：1、平坦化层的一次平坦化能力是有限的，即当基底段差达到一定程度，平坦化层已经增加至很厚，但平坦度依然不能达到要求；2、平坦化层都有开孔设计，开孔过深对后续的薄膜沉积有影响，比如爬坡断线等不良。

[0004] 综上所述，现有技术的喷墨打印制程中，平坦化层难以达到制备需求的平整度，整个像素区最大段差较大，墨水的铺展性不均匀，烘干后的发光层膜厚不均匀，进而影响OLED显示面板的显示效果。

### 发明概述

### 技术问题

[0005] 本申请实施例提供一种显示面板，可以降低所述发光层膜厚不均匀的风险。

### 问题的解决方案

### 技术解决方案

- [0006] 本申请实施例提供一种显示面板，所述显示面板包括多个像素区，其包括：
- [0007] 基板；
- [0008] 薄膜晶体管层，所述薄膜晶体管层设置在所述基板上，所述薄膜晶体管层包括第一堆叠结构和第二堆叠结构，所述第一堆叠结构和所述第二堆叠结构均对应设置于同一所述像素区，所述第一堆叠结构包括多层异层设置的导电层和多层绝缘层，所述第二堆叠结构包括补偿层和多层所述绝缘层，所述第一堆叠结构的导电层的层数大于所述第二堆叠结构的导电层的层数；所述第一堆叠结构的高度大于或等于所述第二堆叠结构的高度，所述补偿层用于增高所述第二堆叠结构的高度；
- [0009] 平坦层，所述平坦层覆盖所述薄膜晶体管层，所述平坦层远离所述基板的表面为平坦面；
- [0010] 电极层，所述电极层设置在所述平坦层上；
- [0011] 像素定义层，所述像素定义层设置在所述电极层上，所述像素定义层包括多个开口，一所述开口对应设置在一所述像素区，所述第一堆叠结构和所述第二堆叠结构对应同一所述开口设置；以及
- [0012] 发光层，所述发光层设置在所述开口内。
- [0013] 可选的，在本申请的一些实施例中，所述第一堆叠结构远离所述基板的一面与所述第二堆叠结构远离所述基板的一面齐平。
- [0014] 可选的，在本申请的一些实施例中，所述平坦层远离所述基板的表面对应于所述像素区的部分为平坦面。
- [0015] 可选的，在本申请的一些实施例中，所述薄膜晶体管层还包括多层堆叠设置在所述基板上的绝缘层，所述导电层设置在相邻的两层所述绝缘层之间；
- [0016] 在所述第二堆叠结构的堆叠的方向上，所述补偿层设置在所述基板上的任意位置。
- [0017] 可选的，在本申请的一些实施例中，所述补偿层具有多个，在所述第二堆叠结构的堆叠的方向上，多个所述补偿层相互异层设置。
- [0018] 可选的，在本申请的一些实施例中，所述第二堆叠结构还包括至少一所述导电层。

- [0019] 可选的，在本申请的一些实施例中，所述第二堆叠结构包括第一补偿结构和第二补偿结构，所述第一补偿结构包括第一补偿层和多层所述绝缘层；所述第二补偿结构包括第二补偿层和多层所述绝缘层，所述第二补偿结构的所述导电层的层数小于所述第一补偿结构的所述导电层的层数；
- [0020] 在所述第一补偿结构的堆叠的方向上，所述第一补偿层设置在所述基板上的任意位置；
- [0021] 在所述第二补偿结构的堆叠的方向上，所述第二补偿层设置在所述基板上的任意位置。
- [0022] 可选的，在本申请的一些实施例中，所述第一补偿层和所述第二补偿层相连。
- [0023] 可选的，在本申请的一些实施例中，所述第一补偿层的厚度小于第二补偿层的厚度。
- [0024] 可选的，在本申请的一些实施例中，所述薄膜晶体管层还包括对应所述开口设置于的第三堆叠结构，在同一所述开口的区域中，所述第三堆叠结构位于所述第二堆叠结构的一侧，所述第三堆叠结构包括所述第二补偿层和至少一所述导电层，所述第二堆叠结构的导电层的层数大于所述第三堆叠结构的导电层的层数；
- [0025] 在所述第三堆叠结构的堆叠的方向上，所述第三补偿层设置在所述基板上的任意位置。
- [0026] 可选的，在本申请的一些实施例中，所述第一堆叠结构远离所述基板的一面、所述第二堆叠结构远离所述基板的一面以及所述第三堆叠结构远离所述基板的一面齐平设置。
- [0027] 可选的，在本申请的一些实施例中，多层所述导电层包括第一导电层、第二导电层和第三导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层和第三绝缘层；
- [0028] 所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构；所述第二堆叠结构由所述补偿层、所述第一绝缘层、所述第二导电层的部分、所述第二绝缘层和所述第三绝缘层堆叠形成。

- [0029] 可选的，在本申请的一些实施例中，所述补偿层的厚度等于或小于所述第一导电层和所述第三导电层的厚度之和。
- [0030] 可选的，在本申请的一些实施例中，多层所述导电层包括第一导电层、第二导电层、第三导电层和第四导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层；
- [0031] 所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第四导电层的部分、所述第四绝缘层、所述第二导电层的部分、所述第二绝缘层、第三导电层的部分和所述第三绝缘层依次堆叠形成的薄膜晶体管结构；所述第二堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述补偿层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构。
- [0032] 可选的，在本申请的一些实施例中，多层所述导电层包括第一导电层、第二导电层、第三导电层和第四导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层；
- [0033] 所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第四导电层的部分、所述第四绝缘层、所述第二导电层的部分、所述第二绝缘层、第三导电层的部分和所述第三绝缘层依次堆叠形成的薄膜晶体管结构；所述第二堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述补偿层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构；所述第三堆叠结构由所述第三补偿层、所述第一绝缘层、所述第二导电层的部分、所述第二绝缘层和所述第三绝缘层堆叠形成。
- [0034] 可选的，在本申请的一些实施例中，所述第三补偿层的厚度大于或等于所述第四绝缘层和所述第四导电层厚度之和。
- [0035] 相应的，本申请实施例还涉及一种显示面板，包括多个像素区，其中，所述显示面板包括：
- [0036] 基板；
- [0037] 薄膜晶体管层，所述薄膜晶体管层设置在所述基板上，所述薄膜晶体管层包括第一堆叠结构和第二堆叠结构，所述第一堆叠结构包括多层异层设置的导电层

和多层绝缘层，所述第二堆叠结构包括补偿层和多层所述绝缘层，所述第一堆叠结构的导电层的层数大于所述第二堆叠结构的导电层的层数；所述第一堆叠结构的高度大于或等于所述第二堆叠结构的高度，所述补偿层用于增高所述第二堆叠结构的高度；

[0038] 平坦层，所述平坦层覆盖所述薄膜晶体管层；

[0039] 电极层，所述电极层设置在所述平坦层上；

[0040] 像素定义层，所述像素定义层设置在所述电极层上，所述像素定义层包括多个开口，一所述开口对应设置在一所述像素区，所述第一堆叠结构和所述第二堆叠结构对应同一所述开口设置；以及

[0041] 发光层，所述发光层设置在所述开口内；

[0042] 所述第一堆叠结构远离所述基板的一面与所述第二堆叠结构远离所述基板的一面齐平；所述平坦层远离所述基板的表面对应于所述像素区的部分为平坦面。

[0043] 可选的，在本申请的一些实施例中，在所述第二堆叠结构的堆叠的方向上，所述补偿层设置在所述基板上的任意位置。

[0044] 可选的，在本申请的一些实施例中，所述补偿层具有多个，在所述第二堆叠结构的堆叠的方向上，多个所述补偿层相互异层设置。

[0045] 可选的，在本申请的一些实施例中，所述第二堆叠结构还包括至少一所述导电层。

## 发明的有益效果

### 有益效果

[0046] 本申请实施例的显示面板，包括依次设置的基板、薄膜晶体管层、平坦层、电极层、像素定义层和发光层；薄膜晶体管层包括第一堆叠结构和第二堆叠结构，第一堆叠结构和所述第二堆叠结构均对应设置于同一像素区，第一堆叠结构包括多层异层设置的导电层和绝缘层，第二堆叠结构包括补偿层和多层绝缘层，第一堆叠结构的导电层的层数大于第二堆叠结构的导电层的层数；补偿层用于增高所述第二堆叠结构的高度；平坦层覆盖薄膜晶体管层。本实施例的显示面板通过在第二堆叠结构增设补偿层以降低第一堆叠结构和第二堆叠结构的高度差，使得平坦层能平坦化第一堆叠结构和第二堆叠结构，至少为发光层的形

成提供一个相对平坦的基准面，进而降低发光层的膜厚不均匀的风险。

## 对附图的简要说明

### 附图说明

[0047] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0048] 图1是本申请第一实施例提供的显示面板的俯视结构示意图；

[0049] 图2是本申请第一实施例提供的显示面板的第一种剖视结构示意图；

[0050] 图3是本申请第一实施例提供的显示面板的第二种视结构示意图；

[0051] 图4是本申请第一实施例提供的显示面板的第三种视结构示意图；

[0052] 图5是本申请第一实施例提供的显示面板的第四种视结构示意图；

[0053] 图6是本申请第二实施例提供的显示面板的俯视结构示意图；

[0054] 图7是本申请第二实施例提供的显示面板的剖视结构示意图；

[0055] 图8是本申请第三实施例提供的显示面板的俯视结构示意图；

[0056] 图9是本申请第三实施例提供的显示面板的剖视结构示意图；

[0057] 图10是本申请第四实施例提供的显示面板的俯视结构示意图。

## 发明实施例

### 本发明的实施方式

[0058] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。此外，应当理解的是，此处所描述的具体实施方式仅用于说明和解释本申请，并不用于限制本申请。在本申请中，在未作相反说明的情况下，使用的方位词如“上”和“下”通常是指装置实际使用或工作状态下的上和下，具体为附图中的图面方向；而“内”和“外”则是针对装置的轮廓而言的。

[0059] 本申请实施例提供一种显示面板，下文进行详细说明。需说明的是，以下实施

例的描述顺序不作为对实施例优选顺序的限定。

- [0060] 请参照图1和图2，本申请实施例提供一种显示面板100，显示面板100包括多个像素区px。显示面板100包括基板11、薄膜晶体管层12、平坦层13、电极层14、像素定义层15和发光层16。
- [0061] 薄膜晶体管层12设置在基板11上。薄膜晶体管层12包括第一堆叠结构de1和第二堆叠结构de2，第一堆叠结构de1和第二堆叠结构de2均对应设置于同一像素区px。第一堆叠结构de1包括多层异层设置的导电层12a和多层绝缘层12b。第二堆叠结构de2包括补偿层12c和多层绝缘层12b。第一堆叠结构de1的导电层12a的层数大于第二堆叠结构de2的导电层12a的层数。第一堆叠结构de1的高度h1大于或等于第二堆叠结构de2的高度h2。补偿层12c用于增高第二堆叠结构de2的高度。
- [0062] 平坦层13覆盖薄膜晶体管层12。电极层14设置在平坦层13上。像素定义层15设置在电极层14上。像素定义层15包括多个开口151，一开口151对应设置在一像素区px。发光层16设置在开口151内。第一堆叠结构de1和第二堆叠结构de2对应同一开口151设置。
- [0063] 本第一实施例的显示面板100通过在第二堆叠结构de2增设补偿层12c以降低现有技术中第一堆叠结构和第二堆叠结构的高度差，使得平坦层13能平坦化第一堆叠结构de1和第二堆叠结构de2，至少为发光层16的形成提供一个相对平坦的基准面，进而降低发光层16的膜厚不均匀的风险。
- [0064] 可选的，平坦层13远离基板11的表面对应于像素区px的部分为平坦面。这样的设置为发光层16的形成提供一个平坦的基准面，进一步降低发光层16的膜厚不均匀的风险。
- [0065] 可选的，基板11可为硬性基板或者柔性衬底。基板11的材质包括玻璃、蓝宝石、硅、二氧化硅、聚乙烯、聚丙烯、聚苯乙烯、聚乳酸、聚对苯二甲酸乙二醇酯、聚酰亚胺或聚氨酯中的一种。
- [0066] 可选的，补偿层12c的材料可以是金属材料也可以是无机或有机材料，比如氧化硅、氮化硅、树脂、铜或合金等。
- [0067] 可选的，平坦层13的材料可以是有机透明膜层，比如透明光刻胶，环氧树脂、聚酰亚胺、聚乙烯醇、聚甲基丙烯酸甲酯、聚苯乙烯等。

- [0068] 可选的，显示面板100还包括另一电极层，另一电极层设置在发光层16上。其中，两个电极层中，一个为阳极，另一个为阴极。
- [0069] 请参照图2，可选的，第一堆叠结构de1远离基板11的一面a1与第二堆叠结构de2远离基板11的一面a2齐平。这样的设置使得第一堆叠结构de1和第二堆叠结构de2等高，便于平坦层13进行平坦化处理。
- [0070] 可选的，在一些实施例中，第一堆叠结构de1的面a1和第二堆叠结构de2的面a2也可以存在一定的高度差，只要平坦层13能够平坦第一堆叠结构de1和第二堆叠结构de2后，形成相对平坦的基准面即可。
- [0071] 可选的，薄膜晶体管层12还包括多层堆叠设置在基板11上的绝缘层12b，导电层12a设置在相邻的两层所述绝缘层12b之间。
- [0072] 在第二堆叠结构de2的堆叠的方向上，补偿层12c设置在基板11上的任意位置。
- [0073] 比如，可选的，多层导电层12a包括第一导电层121、第二导电层122和第三导电层123。多个绝缘层12b包括第一绝缘层124、第二绝缘层125和第三绝缘层126。
- [0074] 可选的，第二堆叠结构de2还包括至少一导电层12a。第二堆叠结构de2由导电层12a和多层绝缘层12c堆叠形成。
- [0075] 可选的，补偿层12c延伸至第二堆叠结构de2的边界处，以补偿第一堆叠结构de1和第二堆叠结构de2之间区域的高度。
- [0076] 可选的，补偿层12c的厚度大于第一导电层121的厚度。
- [0077] 如图2所示，可选的，第一堆叠结构de1由第一导电层121的部分、第一绝缘层124、第二导电层122的部分、第二绝缘层125、第三导电层123的部分和第三绝缘层126依次堆叠形成的电容结构。
- [0078] 第二堆叠结构由补偿层12c、第一绝缘层124、第二导电层122的部分、第二绝缘层125和第三绝缘层126堆叠形成。也就是说，补偿层12c与第一导电层121同层设置。
- [0079] 其中第一导电层121是遮光金属层。补偿层12c的材质与第一导电层121的材质一样，也可以是不同。第二导电层122包括第一电极1221和走线1222。第三导电层123包括第二电极1231。第一导电层121连接第二电极1231。

- [0080] 第一导电层121、第一电极1221和第二电极1231处于第一堆叠结构de1。走线1222处于第二堆叠结构de2。
- [0081] 可选的，补偿层12c的厚度等于或略小于第一导电层121和第三导电层的厚度之和。
- [0082] 可选的，在一些实施例中，也可以将第二堆叠结构de2的第二导电层122的部分替换为第三导电层123的部分，也即调整了走线1222的层级位置。
- [0083] 在一些实施例中，第一堆叠结构de1也可以有两层导电层12a和两层绝缘层12b堆叠形成，而第二堆叠结构de2由一层导电层12a和两层绝缘层12b堆叠形成；比如薄膜晶体管层为底栅型薄膜晶体管层时。
- [0084] 请参照图3，可选的，在本第一实施例的另一结构中，第一堆叠结构de1由第一导电层121的部分、第一绝缘层124、第二导电层122的部分、第二绝缘层125、第三导电层123的部分和第三绝缘层126依次堆叠形成的电容结构。
- [0085] 第二堆叠结构de2由第一绝缘层124、第二导电层122的部分、补偿层12c、第二绝缘层125和第三绝缘层126堆叠形成。也就是说，补偿层12c设置在第二导电层122和第二绝缘层125之间。
- [0086] 当然，补偿层12c也可以设置在第二绝缘层125和第三绝缘层126之间，或设置在第三绝缘层126上。
- [0087] 请参照图4，可选的，在本第一实施例的再一结构中，补偿层12c具有多个，在第二堆叠结构de2的堆叠的方向上，多个补偿层12c相互异层设置。
- [0088] 比如一补偿层12c与第一导电层121同层设置，一补偿层12c与第三导电层123同层设置。采用多个补偿层12c的设置起到逐步增高的效果，便于后续制程的成膜。
- [0089] 在一些实施例中，第二堆叠结构de2也可以是由补偿层12c和多层绝缘层12b堆叠形成。也就是说，第二堆叠结构de2没有导电层12a。
- [0090] 请参照图5，本第一实施例的显示面板100的又一种结构中，第二堆叠结构de2包括第一补偿结构d01和第二补偿结构d02，第一补偿结构d01包括第一补偿层12c1和多层绝缘层12c。第二补偿结构d02包括第二补偿层12c2和多层绝缘层12c。第二补偿结构d02的导电层12a的层数小于第一补偿结构d01的导电层12a的层数。

- 。
- [0091] 在第一补偿结构d01的堆叠的方向上，第一补偿层12c1设置在基板11上的任意位置。
- [0092] 在第二补偿结构d02的堆叠的方向上，第二补偿层12c2设置在基板11上的任意位置。
- [0093] 第一补偿结构d01由第一绝缘层124、第二导电层122的部分、第一补偿层12c1、第二绝缘层125和第三绝缘层126堆叠形成。也就是说，第一补偿层12c1与第一导电层121同层设置。
- [0094] 第二补偿结构d02由第二补偿层12c2、第一绝缘层124、第二绝缘层125和第三绝缘层126堆叠形成。
- [0095] 可选的，第一补偿层12c1和第二补偿层12c2相连，且为一体成型结构，也可以各自是独立结构。采用第一补偿层12c1和第二补偿层12c2相连且一体成型结构，不但节省了一道光罩制程，而且降低了第一补偿结构d01和第二补偿结构d02之间存在陡坡的风险。
- [0096] 可选的，第一补偿层12c1的厚度小于第二补偿层12c2的厚度，以减少第一补偿结构d01和第二补偿结构d02的高度差。
- [0097] 在一些实施例中，第一补偿层12c1的厚度和第二补偿层12c2的厚度也可以相等。
- 。
- [0098] 可选的，第一补偿结构d01远离基板11的一面与第二补偿结构d02远离基板11的一面齐平设置。这样的设置便于形成具有平坦面的平坦层13。
- [0099] 请参照图6和图7，本第二实施例的显示面板200与第一实施例的显示面板100的不同之处在于，多层导电层12a包括第一导电层121、第二导电层122、第三导电层123和第四导电层127，多个绝缘层12b包括第一绝缘层124、第二绝缘层125、第三绝缘层126和第四绝缘层128。
- [0100] 第一堆叠结构de1由第一导电层121的部分、第一绝缘层124、第四导电层127的部分、第四绝缘层128、第二导电层122的部分、第二绝缘层125、第三导电层123的部分和第三绝缘层126依次堆叠形成的薄膜晶体管结构。
- [0101] 第二堆叠结构de2由第一导电层121的部分、第一绝缘层124、补偿层12c、第二

导电层122的部分、第二绝缘层125、第三导电层123的部分和第三绝缘层126依次堆叠形成的电容结构。

[0102] 其中，第四导电层的材料可以是半导体材料。

[0103] 也就是说，第二实施例的显示面板200和第一实施例的显示面板100的不同之处在于第一堆叠结构de1和第二堆叠结构de2的不同。

[0104] 可选的，补偿层12c沿着至第一堆叠结构de1的边界处，以补偿第一堆叠结构de1和第二堆叠结构de2之间区域的高度。

[0105] 需要说明的是，本第二实施例的显示面板200以第一实施例的显示面板100的第一种剖视结构为对比例进行说明，但不限于此，比如也可以以第二种、第三种或第四种剖视结构为对比例。

[0106] 可选的，本第二实施例的显示面板200可以是顶发光架构，也即电极层14具有反光性能。

[0107] 请参照图8和图9，本第三实施例的显示面板300与第二实施例的显示面板200的不同之处在于：

[0108] 薄膜晶体管层12还包括对应开口151设置的第三堆叠结构de3。在同一开口151的区域中，第三堆叠结构de3位于第二堆叠结构de2的一侧。第三堆叠结构de3包括第三补偿层12c2和至少一导电层12a。第一堆叠结构de1的导电层12a的层数大于第三堆叠结构de3的导电层12a的层数。

[0109] 在第三堆叠结构de3的堆叠的方向上，第三补偿层12c3设置在基板11上的任意位置。

[0110] 本第三实施例的显示面板300采用补偿层12c垫高第二堆叠结构de2，采用第三补偿层12c3垫高第三堆叠结构de3，从而弥补了二者与第一堆叠结构de1的高度差，便于后续形成较为平坦或平坦的平坦层13。

[0111] 可选的，第三补偿层也可以被定义为垫高层，用于垫高第三堆叠结构de3的高度。

[0112] 可选的，补偿层12c和第三补偿层12c3同层设置。这样的设置以弥补第二堆叠结构de2和第三堆叠结构de3之间的高度差，且节省制程步骤。

[0113] 可选的，第三补偿层12c3的厚度大于补偿层12c的厚度。这样的设置以弥补第

二堆叠结构de2和第三堆叠结构de3的高度差。

[0114] 可选的，第三补偿层12c3的厚度大于或等于第四绝缘层128和第四导电层127厚度之和。

[0115] 可选的，第一堆叠结构de1远离基板11的一面a1、第二堆叠结构de2远离基板的一面a2以及第三堆叠结构de3远离基板11的一面a3齐平设置。这样的设置更便于平坦层13形成平坦面。

[0116] 可选的，第一堆叠结构de1为薄膜晶体管结构，第二堆叠结构de2为电容结构，第三堆叠结构de3为单一走线堆叠结构。

[0117] 可选的，在第二实施例的显示面板400的基础上，第三堆叠结构de3由第一绝缘层124、第三补偿层12c3、第二导电层122的部分、第二绝缘层125和第三绝缘层126堆叠形成。

[0118] 请参照图10，本第四实施例的显示面板400与第三实施例的显示面板300的不同之处在于：在第三实施例的显示面板300的基础上，薄膜晶体管层12包括至少两个第三堆叠结构de3。本第四实施例的显示面板400以两个第三堆叠结构de3为例进行说明，但不限于此。

[0119] 其中两个第三堆叠结构de3中的导电层12a异层设置，比如一个第三堆叠结构de3的导电层12a是第二导电层122，另一个第三堆叠结构de3的导电层12a是第三导电层123。

[0120] 其中第四实施例中的第一堆叠结构de1和第二堆叠结构de2与第三实施例中的第一堆叠结构de1和第二堆叠结构de2的结构相同或相似。

[0121] 本申请实施例的显示面板，包括依次设置的基板、薄膜晶体管层、平坦层、电极层、像素定义层和发光层；薄膜晶体管层包括第一堆叠结构和第二堆叠结构，第一堆叠结构和所述第二堆叠结构均对应设置于同一像素区，第一堆叠结构包括多层异层设置的导电层，第二堆叠结构包括补偿层和至少一导电层，第一堆叠结构的导电层的层数大于第二堆叠结构的导电层的层数；补偿层用于增高所述第二堆叠结构的高度；平坦层覆盖薄膜晶体管层，平坦层远离所述基板的表面为平坦面。本实施例的显示面板通过在第二堆叠结构增设补偿层以降低第一堆叠结构和第二堆叠结构的高度差，使得平坦层能平坦化第一堆叠结构和第

二堆叠结构，为发光层的形成提供一个平坦的基准面，进而降低发光层的膜厚不均匀的风险。

[0122] 以上对本申请实施例所提供的一种显示面板进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的方法及其核心思想；同时，对于本领域的技术人员，依据本申请的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本申请的限制。

## 权利要求书

- [权利要求 1] 一种显示面板，包括多个像素区，其中，所述显示面板包括：  
基板；  
薄膜晶体管层，所述薄膜晶体管层设置在所述基板上，所述薄膜晶体管层包括第一堆叠结构和第二堆叠结构，所述第一堆叠结构包括多层异层设置的导电层和多层绝缘层，所述第二堆叠结构包括补偿层和多层所述绝缘层，所述第一堆叠结构的导电层的层数大于所述第二堆叠结构的导电层的层数；所述第一堆叠结构的高度大于或等于所述第二堆叠结构的高度，所述补偿层用于增高所述第二堆叠结构的高度；  
平坦层，所述平坦层覆盖所述薄膜晶体管层；  
电极层，所述电极层设置在所述平坦层上；  
像素定义层，所述像素定义层设置在所述电极层上，所述像素定义层包括多个开口，一所述开口对应设置在一所述像素区，所述第一堆叠结构和所述第二堆叠结构对应同一所述开口设置；以及  
发光层，所述发光层设置在所述开口内。
- [权利要求 2] 根据权利要求1所述的显示面板，其中，所述第一堆叠结构远离所述基板的一面与所述第二堆叠结构远离所述基板的一面齐平。
- [权利要求 3] 根据权利要求1所述的显示面板，其中，所述平坦层远离所述基板的表面对应于所述像素区的部分为平坦面。
- [权利要求 4] 根据权利要求1所述的显示面板，其中，在所述第二堆叠结构的堆叠的方向上，所述补偿层设置在所述基板上的任意位置。
- [权利要求 5] 根据权利要求4所述的显示面板，其中，所述补偿层具有多个，在所述第二堆叠结构的堆叠的方向上，多个所述补偿层相互异层设置。
- [权利要求 6] 根据权利要求1所述的显示面板，其中，所述第二堆叠结构还包括至少一所述导电层。
- [权利要求 7] 根据权利要求6所述的显示面板，其中，所述第二堆叠结构包括第一补偿结构和第二补偿结构，所述第一补偿结构包括第一补偿层和多层所述绝缘层；所述第二补偿结构包括第二补偿层和多层所述绝缘层，

所述第二补偿结构的所述导电层的层数小于所述第一补偿结构的所述导电层的层数；

在所述第一补偿结构的堆叠的方向上，所述第一补偿层设置在所述基板上的任意位置；

在所述第二补偿结构的堆叠的方向上，所述第二补偿层设置在所述基板上的任意位置。

[权利要求 8] 根据权利要求7所述的显示面板，其中，所述第一补偿层和所述第二补偿层相连。

[权利要求 9] 根据权利要求7所述的显示面板，其中，所述第一补偿层的厚度小于第二补偿层的厚度。

[权利要求 10] 根据权利要求6所述的显示面板，其中，所述薄膜晶体管层还包括对应所述开口设置于的第三堆叠结构，在同一所述开口的区域中，所述第三堆叠结构位于所述第二堆叠结构的一侧，所述第三堆叠结构包括第三补偿层和至少一所述导电层，所述第一堆叠结构的所述导电层的层数大于所述第三堆叠结构的导电层的层数；  
在所述第三堆叠结构的堆叠方向上，所述第三补偿层设置在所述基板上的任意位置。

[权利要求 11] 根据权利要求10所述的显示面板，其中，所述第一堆叠结构远离所述基板的一面、所述第二堆叠结构远离所述基板的一面以及所述第三堆叠结构远离所述基板的一面齐平设置。

[权利要求 12] 根据权利要求4所述的显示面板，其中，多层所述导电层包括第一导电层、第二导电层和第三导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层和第三绝缘层；

所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构；所述第二堆叠结构由所述补偿层、所述第一绝缘层、所述第二导电层的部分、所述第二绝缘层和所述第三绝缘层堆叠形成。

- [权利要求 13] 根据权利要求12所述的显示面板，其中，所述补偿层的厚度等于或小于所述第一导电层和所述第三导电层的厚度之和。
- [权利要求 14] 根据权利要求4所述的显示面板，其中，多层所述导电层包括第一导电层、第二导电层、第三导电层和第四导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层；  
所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第四导电层的部分、所述第四绝缘层、所述第二导电层的部分、所述第二绝缘层、第三导电层的部分和所述第三绝缘层依次堆叠形成的薄膜晶体管结构；所述第二堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述补偿层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构。
- [权利要求 15] 根据权利要求10所述的显示面板，其中，多层所述导电层包括第一导电层、第二导电层、第三导电层和第四导电层，多个所述绝缘层包括第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层；  
所述第一堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述第四导电层的部分、所述第四绝缘层、所述第二导电层的部分、所述第二绝缘层、第三导电层的部分和所述第三绝缘层依次堆叠形成的薄膜晶体管结构；所述第二堆叠结构由所述第一导电层的部分、所述第一绝缘层、所述补偿层、所述第二导电层的部分、所述第二绝缘层、所述第三导电层的部分和所述第三绝缘层依次堆叠形成的电容结构；  
所述第三堆叠结构由所述第一绝缘层、所述第三补偿层、所述第二导电层的部分、所述第二绝缘层和所述第三绝缘层堆叠形成。
- [权利要求 16] 根据权利要求15所述的显示面板，其中，所述第三补偿层的厚度大于或等于所述第四绝缘层和所述第四导电层厚度之和。
- [权利要求 17] 一种显示面板，包括多个像素区，其中，所述显示面板包括：  
基板；  
薄膜晶体管层，所述薄膜晶体管层设置在所述基板上，所述薄膜晶体管层包括第一堆叠结构和第二堆叠结构，所述第一堆叠结构包括多层

异层设置的导电层和多层绝缘层，所述第二堆叠结构包括补偿层和多层所述绝缘层，所述第一堆叠结构的导电层的层数大于所述第二堆叠结构的导电层的层数；所述第一堆叠结构的高度大于或等于所述第二堆叠结构的高度，所述补偿层用于增高所述第二堆叠结构的高度；平坦层，所述平坦层覆盖所述薄膜晶体管层；电极层，所述电极层设置在所述平坦层上；像素定义层，所述像素定义层设置在所述电极层上，所述像素定义层包括多个开口，一所述开口对应设置在一所述像素区，所述第一堆叠结构和所述第二堆叠结构对应同一所述开口设置；以及发光层，所述发光层设置在所述开口内；所述第一堆叠结构远离所述基板的一面与所述第二堆叠结构远离所述基板的一面齐平；所述平坦层远离所述基板的表面对应于所述像素区的部分为平坦面。

- [权利要求 18] 根据权利要求17所述的显示面板，其中，在所述第二堆叠结构的堆叠的方向上，所述补偿层设置在所述基板上的任意位置。
- [权利要求 19] 根据权利要求18所述的显示面板，其中，所述补偿层具有多个，在所述第二堆叠结构的堆叠的方向上，多个所述补偿层相互异层设置。
- [权利要求 20] 根据权利要求17所述的显示面板，其中，所述第二堆叠结构还包括至少一所述导电层。

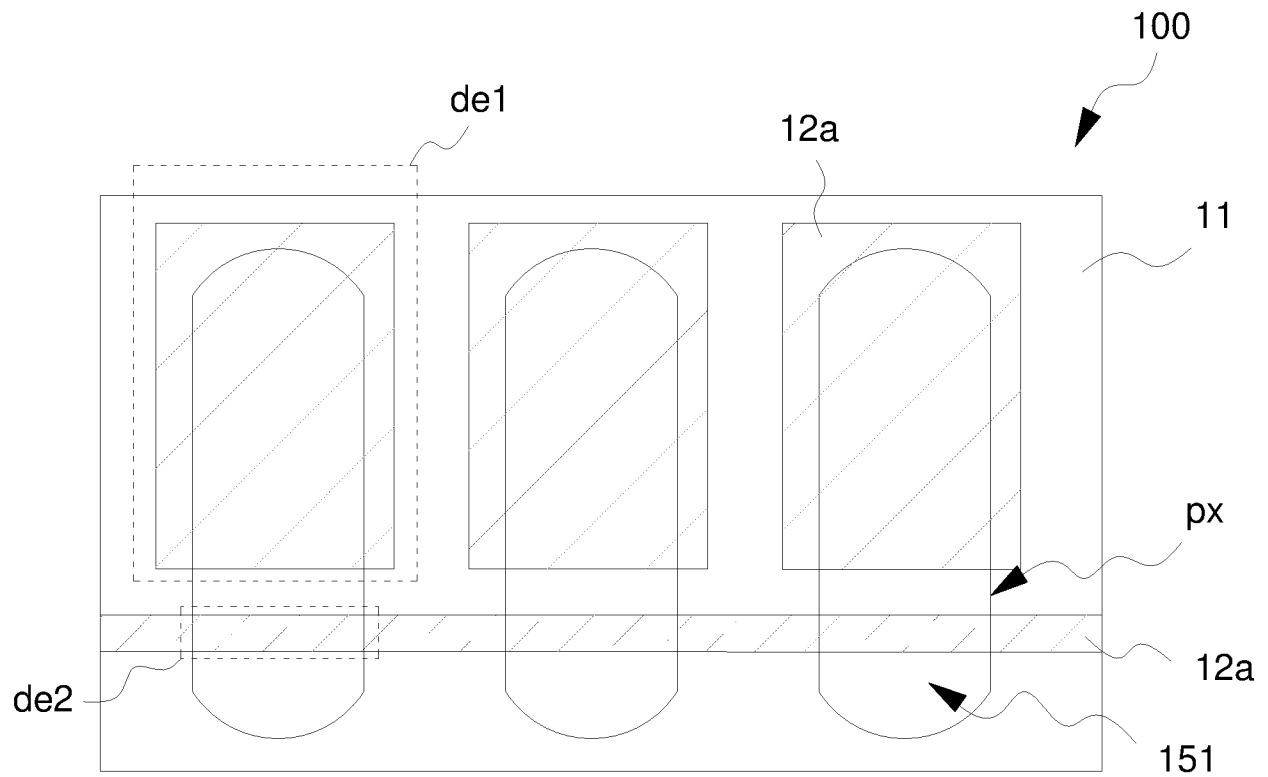


图 1

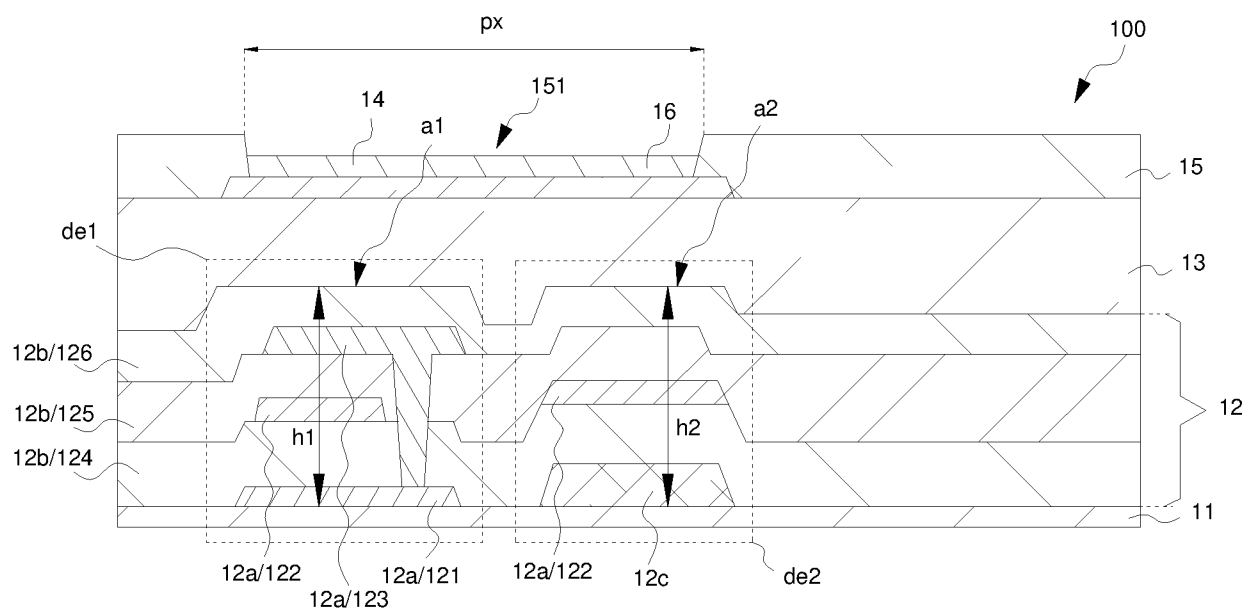


图 2

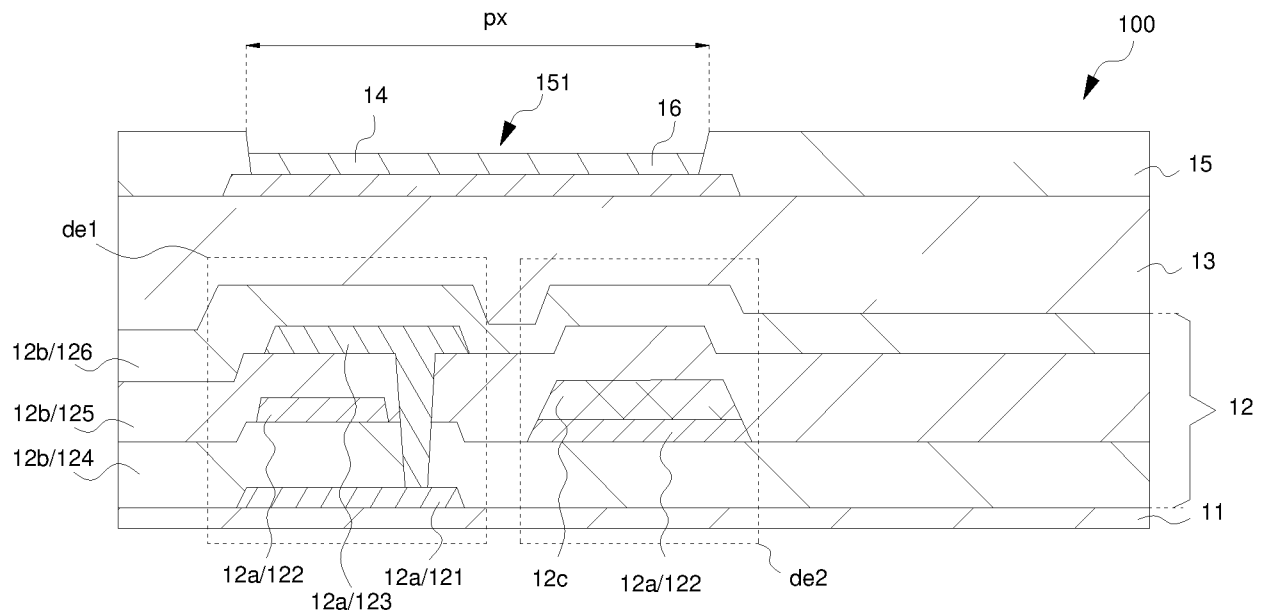


图 3

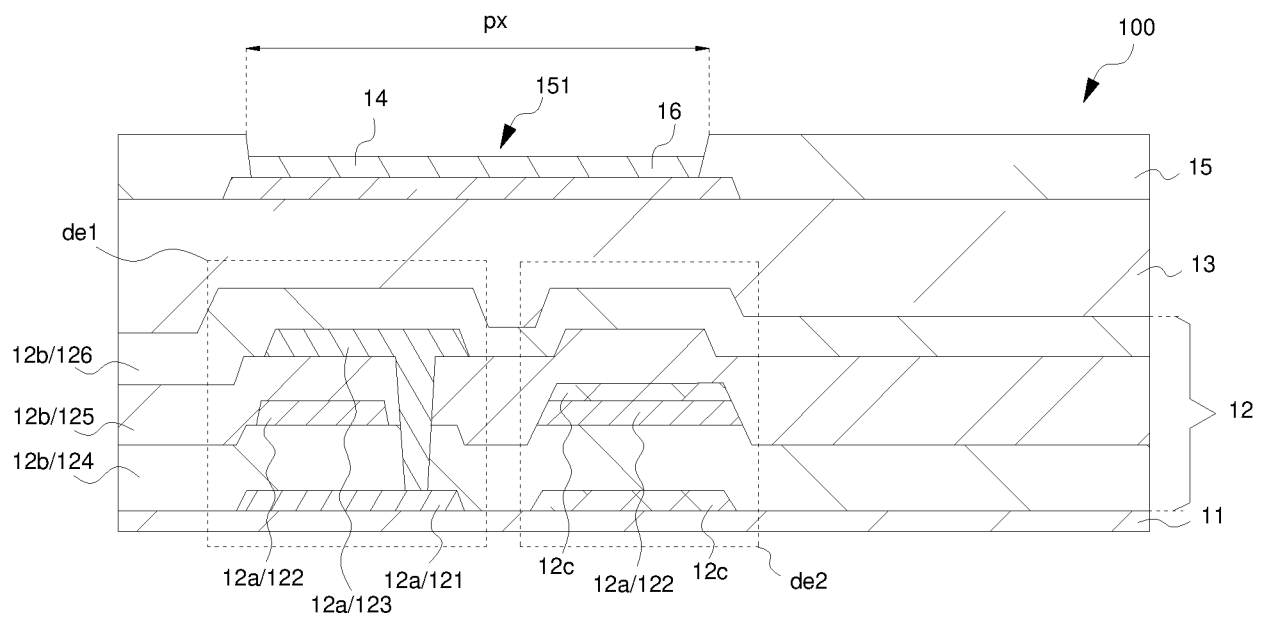


图 4

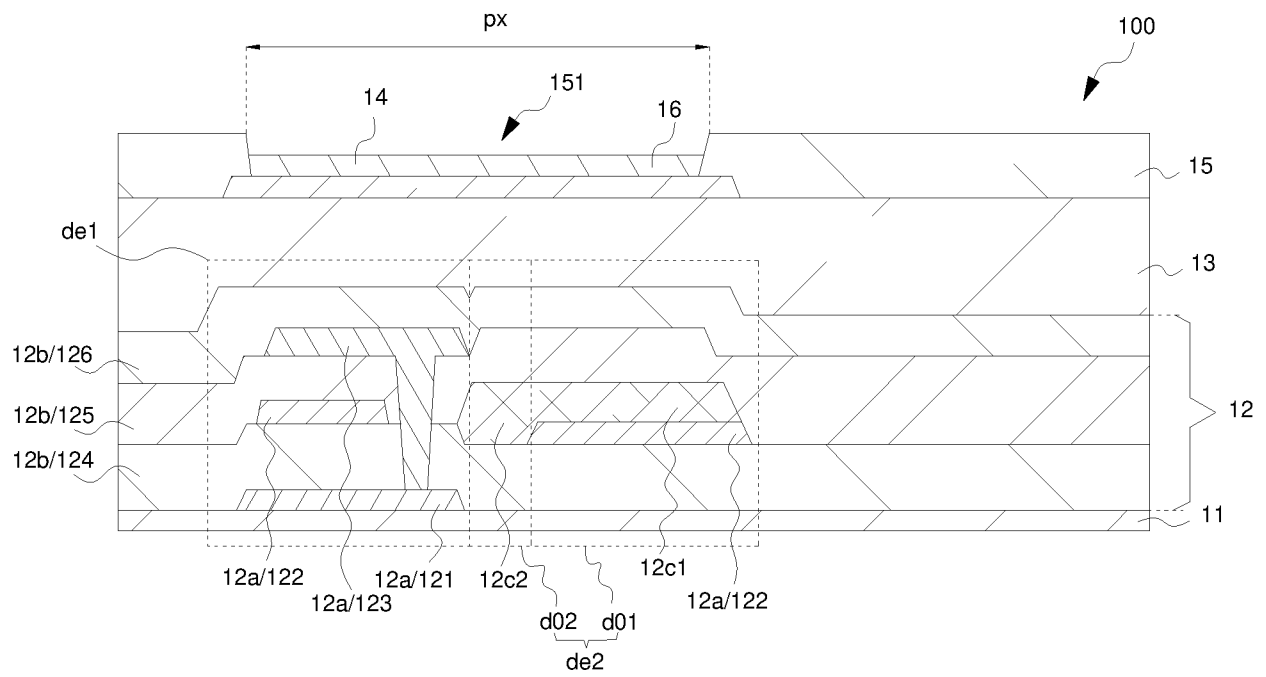


图 5

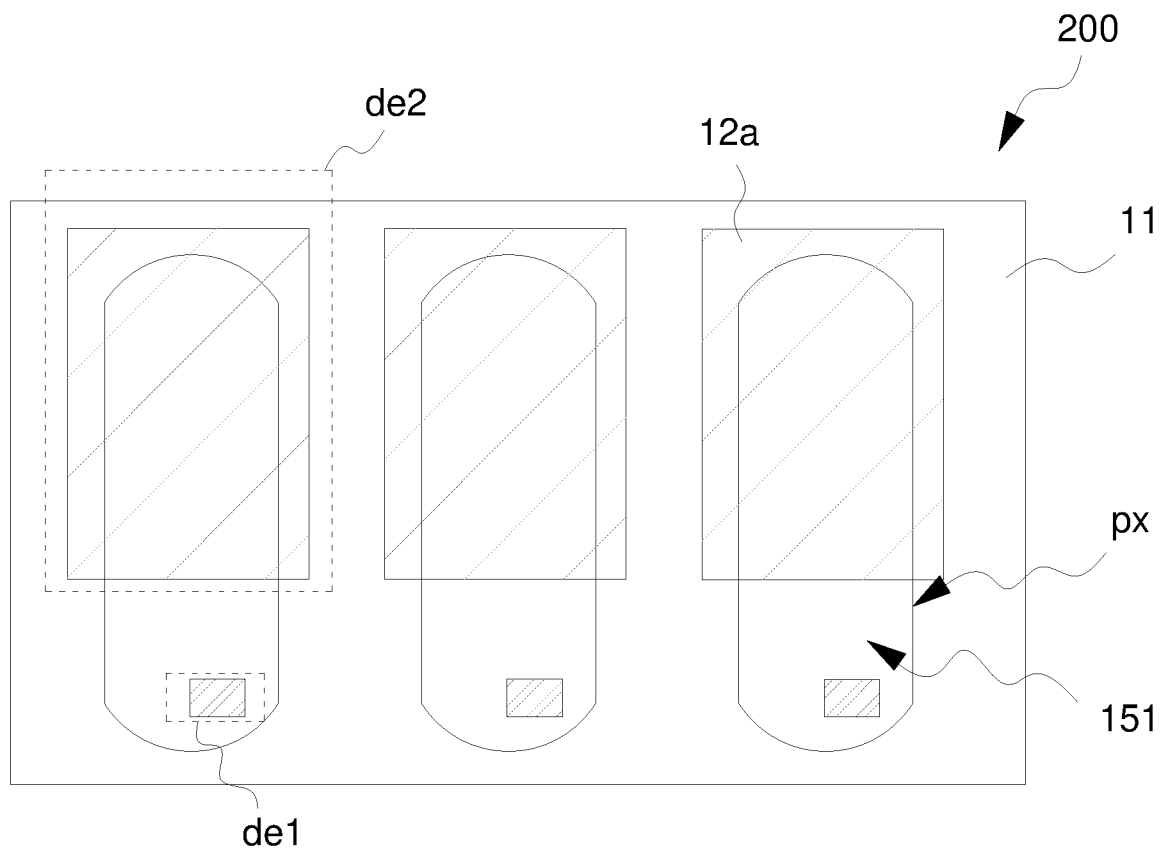


图 6

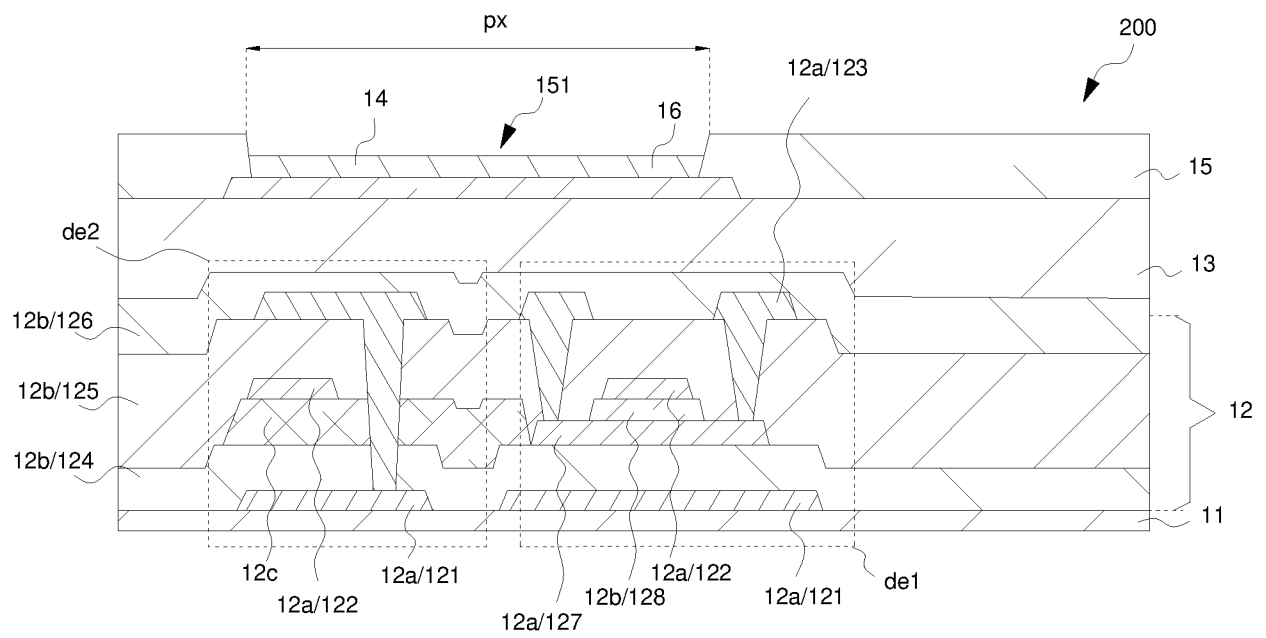


图 7

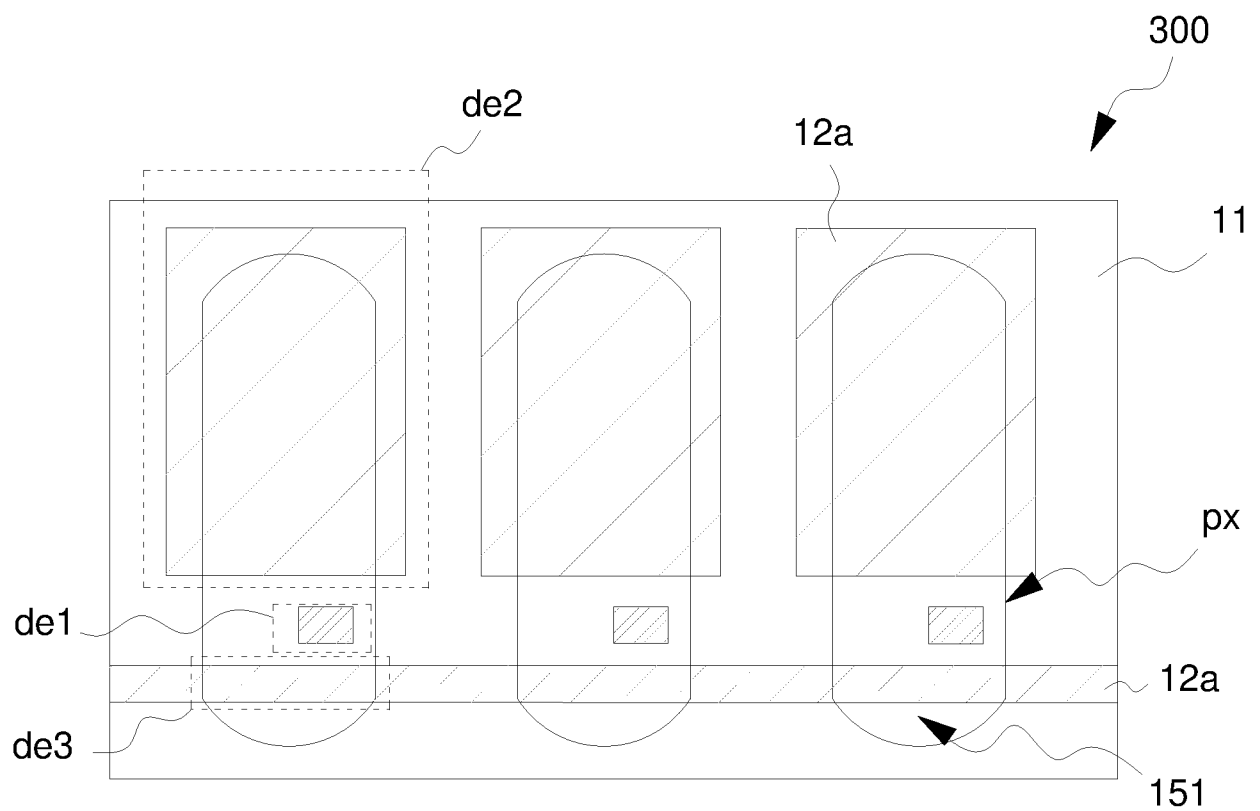


图 8

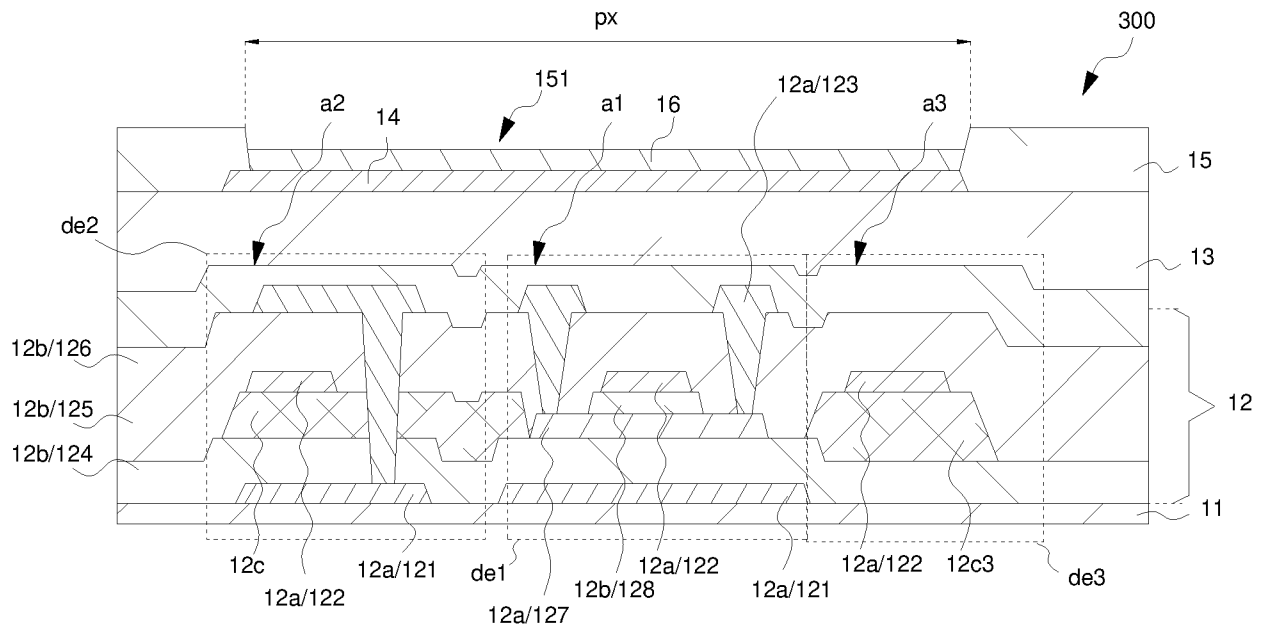


图 9

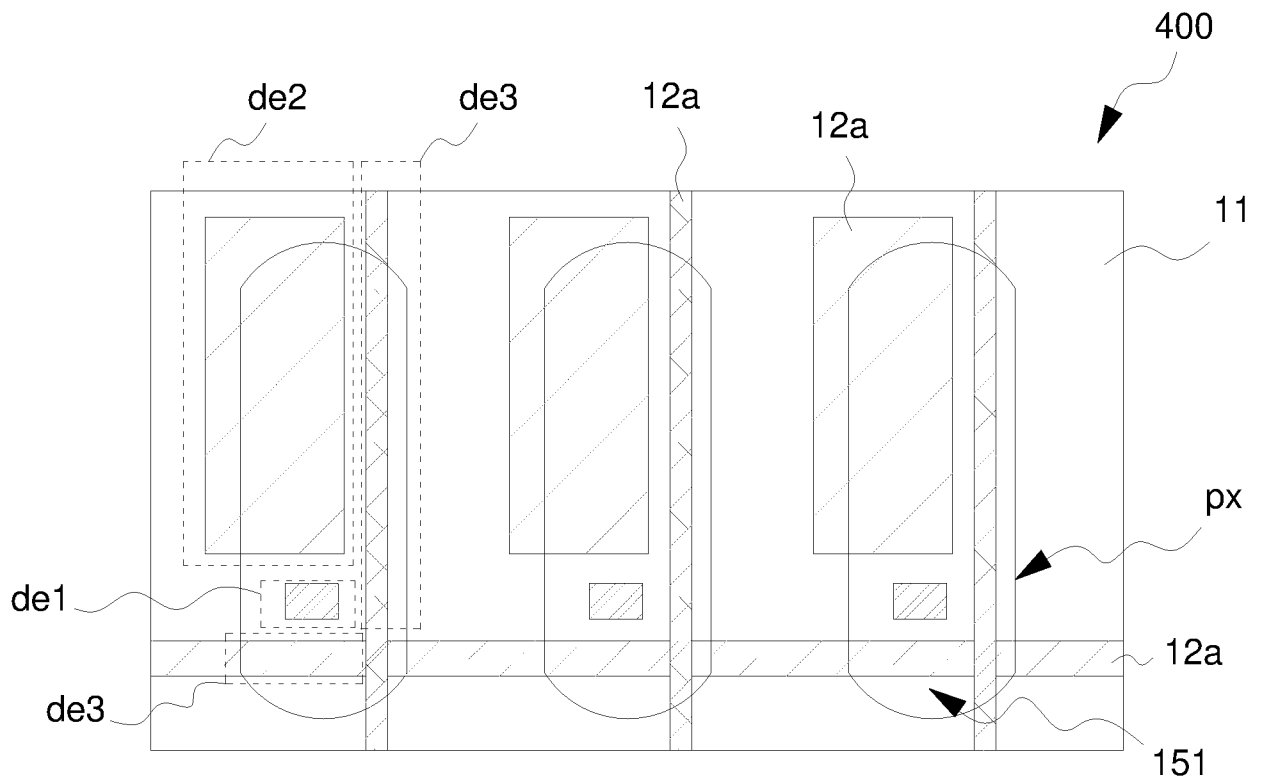


图 10

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/116072

**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 喷墨印刷, 段差, 平坦层, 垫厚, 垫高, 厚度, 增厚, 高度, 等高, 齐平, 平齐, 增高, 垫层, 层叠, 开口, 补偿, 薄膜晶体管, 电极, 导电, 走线, 电容, Ink, jet, IJP, TFT, planar+, layer, thickness

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                               | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X         | CN 111146215 A (BOE TECHNOLOGY GROUP CO., LTD.) 12 May 2020 (2020-05-12)<br>description, paragraphs [0036]-[0077], and figures 2-7J              | 1-20                  |
| A         | CN 113097223 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 09 July 2021 (2021-07-09)<br>entire document     | 1-20                  |
| A         | CN 111987136 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 24 November 2020 (2020-11-24)<br>entire document | 1-20                  |
| A         | CN 107068719 A (BOE TECHNOLOGY GROUP CO., LTD.) 18 August 2017 (2017-08-18)<br>entire document                                                   | 1-20                  |
| A         | CN 112018159 A (BOE TECHNOLOGY GROUP CO., LTD.) 01 December 2020 (2020-12-01)<br>entire document                                                 | 1-20                  |
| A         | EP 3806151 A1 (IMEC VZW et al.) 14 April 2021 (2021-04-14)<br>entire document                                                                    | 1-20                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 May 2022

Date of mailing of the international search report

26 May 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing  
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2021/116072**

| Patent document<br>cited in search report |           |    | Publication date<br>(day/month/year) | Patent family member(s) |            |    | Publication date<br>(day/month/year) |
|-------------------------------------------|-----------|----|--------------------------------------|-------------------------|------------|----|--------------------------------------|
| CN                                        | 111146215 | A  | 12 May 2020                          | None                    |            |    |                                      |
| CN                                        | 113097223 | A  | 09 July 2021                         | None                    |            |    |                                      |
| CN                                        | 111987136 | A  | 24 November 2020                     | None                    |            |    |                                      |
| CN                                        | 107068719 | A  | 18 August 2017                       | WO                      | 2018192433 | A1 | 25 October 2018                      |
|                                           |           |    |                                      | US                      | 2019245018 | A1 | 08 August 2019                       |
|                                           |           |    |                                      | CN                      | 107068719  | B  | 30 July 2019                         |
|                                           |           |    |                                      | US                      | 10943964   | B2 | 09 March 2021                        |
| CN                                        | 112018159 | A  | 01 December 2020                     | None                    |            |    |                                      |
| EP                                        | 3806151   | A1 | 14 April 2021                        | None                    |            |    |                                      |

## 国际检索报告

国际申请号

PCT/CN2021/116072

## A. 主题的分类

H01L 27/32 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

## B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, CNKI, WPI, EPDOC: 喷墨印刷, 段差, 平坦层, 垫厚, 垫高, 厚度, 增厚, 高度, 等高, 齐平, 平齐, 增高, 垫层, 层叠, 开口, 补偿, 薄膜晶体管, 电极, 导电, 走线, 电容, Ink, jet, IJP, TFT, planar+, layer, thickness

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                      | 相关的权利要求 |
|------|----------------------------------------------------------------------------------------|---------|
| X    | CN 111146215 A (京东方科技集团股份有限公司) 2020年5月12日 (2020 - 05 - 12)<br>说明书第[0036]-[0077]段、图2-7J | 1-20    |
| A    | CN 113097223 A (深圳市华星光电半导体显示技术有限公司) 2021年7月9日 (2021 - 07 - 09)<br>全文                   | 1-20    |
| A    | CN 111987136 A (深圳市华星光电半导体显示技术有限公司) 2020年11月24日 (2020 - 11 - 24)<br>全文                 | 1-20    |
| A    | CN 107068719 A (京东方科技集团股份有限公司) 2017年8月18日 (2017 - 08 - 18)<br>全文                       | 1-20    |
| A    | CN 112018159 A (京东方科技集团股份有限公司) 2020年12月1日 (2020 - 12 - 01)<br>全文                       | 1-20    |
| A    | EP 3806151 A1 (IMEC VZW 等) 2021年4月14日 (2021 - 04 - 14)<br>全文                           | 1-20    |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

\* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2022年5月5日

国际检索报告邮寄日期

2022年5月26日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

葛佳佳

电话号码 86-(10)-53962382

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2021/116072

| 检索报告引用的专利文件 |           |    | 公布日<br>(年/月/日) | 同族专利 |            |    | 公布日<br>(年/月/日) |
|-------------|-----------|----|----------------|------|------------|----|----------------|
| CN          | 111146215 | A  | 2020年5月12日     | 无    |            |    |                |
| CN          | 113097223 | A  | 2021年7月9日      | 无    |            |    |                |
| CN          | 111987136 | A  | 2020年11月24日    | 无    |            |    |                |
| CN          | 107068719 | A  | 2017年8月18日     | WO   | 2018192433 | A1 | 2018年10月25日    |
|             |           |    |                | US   | 2019245018 | A1 | 2019年8月8日      |
|             |           |    |                | CN   | 107068719  | B  | 2019年7月30日     |
|             |           |    |                | US   | 10943964   | B2 | 2021年3月9日      |
| CN          | 112018159 | A  | 2020年12月1日     | 无    |            |    |                |
| EP          | 3806151   | A1 | 2021年4月14日     | 无    |            |    |                |