

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年5月2日(02.05.2024)

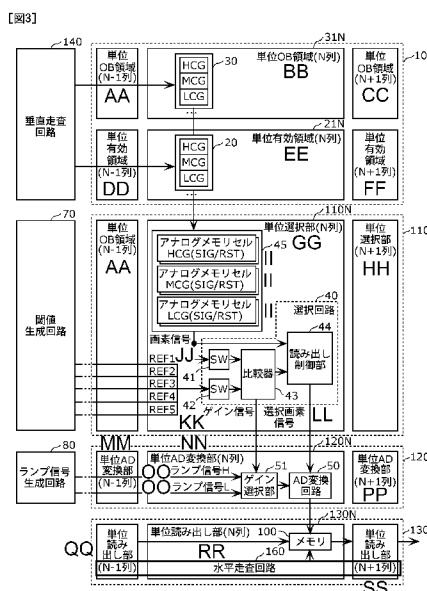


(10) 国際公開番号
WO 2024/090366 A1

- (51) 国際特許分類:
H04N 25/63 (2023.01) *H04N 25/581* (2023.01)
- (21) 国際出願番号: PCT/JP2023/038133
- (22) 国際出願日: 2023年10月23日(23.10.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-171596 2022年10月26日(26.10.2022) JP
- (71) 出願人: ヌ ヴ オ ト ン テ ク ノ ロ ジ ー ジ ャ
パン株式会社 (NUVOTON TECHNOLOGY
CORPORATION JAPAN) [JP/JP]; 〒6178520 京
都府長岡京市神足焼町1番地 Kyoto (JP).
- (72) 発明者: 松 浦 睦 (MATSUURA, Mutsumi). 渡
邊 研 二 (WATANABE, Kenji). 阿 部 豊
(ABE, Yutaka).
- (74) 代理人: 新 居 広 守, 外 (NII, Hiromori et al.);
〒5320011 大阪府大阪市淀川区西中島5丁
目3番10号イトーピア新大阪ビル6階新
居国際特許事務所内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: IMAGING DEVICE

(54) 発明の名称: 撮像装置



- 40 Selection circuit
43 Comparator
44 Readout control unit
50 AD conversion circuit
51 Gain selection unit
70 Threshold value generation circuit
80 Ramp signal generation circuit
100 Memory
140 Vertical scanning circuit
160 Horizontal scanning circuit
AA Single OB area (N-1 rows)
BB Single OB area (N rows)
CC Single OB area (N+1 rows)
DD Single effective area (N-1 rows)
EE Single effective area (N rows)
FF Single effective area (N+1 rows)
GG Single selection unit (N rows)
HH Single selection unit (N+1 rows)
II Analog memory cell
JJ Pixel signals
KK Gain signals
LL Selected pixel signal
MM Single AD conversion unit (N-1 rows)
NN Single AD conversion unit (N rows)
OO Ramp signal
PP Single AD conversion unit (N+1 rows)
QQ Single readout unit (N-1 rows)
RR Single readout unit (N rows)
SS Single readout unit (N+1 rows)

(57) Abstract: An imaging device (1) comprises an effective area pixel (20) that outputs N pixel signals that have different gains, N × M optical black pixels (30) that output dark current pixel signals, a selection circuit (40) that selects one of the N pixel signals and specifies one of M gains, an AD conversion circuit (50) that performs an AD conversion on the pixel signal selected by the selection circuit (40) on the basis of the gain specified by the selection circuit (40), and a dark current calculation circuit (60) that calculates N×M dark current component signals on the basis of the dark current pixel

LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

signals outputted by the $N \times M$ optical black pixels (30) and feeds the dark current component signals back to at least one of the selection circuit (40) and the AD conversion circuit (50).

(57) 要約: 撮像装置 (1) は、互いにゲインが異なる N 個の画素信号を出力する有効領域画素 (20) と、暗電流画素信号を出力する $N \times M$ 個のオプティカルブラック画素 (30) と、 N 個の画素信号のうちの 1 個を選択すると共に、 M 個のゲインのうちの 1 個を特定する選択回路 (40) と、選択回路 (40) により特定されたゲインに基づいて、選択回路 (40) により選択された画素信号を AD 変換する AD 変換回路 (50) と、 $N \times M$ 個のオプティカルブラック画素 (30) が出力する暗電流画素信号に基づいて、 $N \times M$ 個の暗電流成分信号を算出して、選択回路 (40) と AD 変換回路 (50) との少なくとも一方にフィードバックする暗電流算出回路 (60) と、を備える。

明 細 書

発明の名称：撮像装置

技術分野

[0001] 画像を撮像する撮像装置に関し、特に、選択式HDR（High Dynamic Range）方式を用いて画像を撮像する撮像装置に関する。

背景技術

[0002] 従来、選択式HDR方式を用いて画像を撮像する撮像装置が知られている。

先行技術文献

特許文献

[0003] 特許文献1：特開2020-57886号公報

特許文献2：特開2018-50234号公報

特許文献3：国際公開第2019/017217号

発明の概要

発明が解決しようとする課題

[0004] 選択式HDR方式を用いて画像を撮像する撮像装置において、撮像する画像の高画質化が望まれる。

[0005] そこで、本開示は、高画質な画像を撮像することができる撮像装置を提供することを目的とする。

課題を解決するための手段

[0006] 本開示の一態様に係る撮像装置は、受光する画素であって、受光量に応じた電荷を生成し、生成した電荷および暗電流成分により生じた電荷の電荷量に応じた、互いにゲインが異なる N （ N は2以上の整数）個の画素信号を出力する有効領域画素と、受光しない画素であって、暗電流成分により生じた電荷の電荷量に応じた暗電流画素信号を出力する $N \times M$ （ M は2以上の整数）個のオプティカルブラック画素と、を有する画素部と、前記 N 個の画素信号のうちの少なくとも1個の画素信号に基づいて、前記 N 個の画素信号のう

ちの1個を選択して、選択した選択画素信号を出力すると共に、M個のゲインのうちの1個のゲインを特定するゲイン信号を生成して出力する選択回路と、前記ゲイン信号が特定するゲインに基づいて、前記選択画素信号をA/D変換して、A/D変換したデジタル画素信号を出力し、さらに、前記N×M個のオプティカルブラック画素から出力されたN×M個の暗電流画素信号のそれぞれを、当該暗電流画素信号を出力したオプティカルブラック画素に固定のゲインに基づいてA/D変換して、A/D変換したN×M個の暗電流デジタル画素信号を出力するA/D変換回路と、前記N×M個の暗電流デジタル画素信号に基づいて、前記N×M個のオプティカルブラック画素それぞれにおけるN×M個の暗電流成分信号を算出して、前記選択回路および前記A/D変換回路のうちの少なくとも一方にフィードバックする暗電流算出回路と、を備え、前記N×M個のオプティカルブラック画素は、前記N個の画素信号のそれぞれに対応するゲインの暗電流画素信号を出力するN個のオプティカルブラック画素それぞれをM個含むことで構成される。

発明の効果

[0007] 本開示の一態様に係る撮像装置によると、高画質な画像を撮像することができる。

図面の簡単な説明

[0008] [図1]図1は、実施の形態に係る撮像装置の構成を示す模式図である。

[図2]図2は、実施の形態に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図3]図3は、実施の形態に係る選択部と、実施の形態に係るA/D変換部と、実施の形態に係る読み出し部との構成を示す模式図である。

[図4]図4は、実施の形態に係る撮像装置の主要な構成要素のそれぞれが行う主要な動作を説明するための模式図である。

[図5]図5は、実施の形態に係るA/D変換回路が選択画素信号をA/D変換する様子を示す模式図である。

[図6]図6は、比較例に係るHDR処理回路がゲイン比の調整を行う様子の一

例を示す模式図である。

[図7]図7は、実施の形態に係るH D R処理回路がゲイン比の調整を行う様子の一例を示す模式図である。

[図8]図8は、ランプ信号Hを用いてA D変換を行うことで得られたデジタル画素信号と、ランプ信号Lを用いてA D変換を行うことで得られたデジタル画素信号と、の間に、黒レベルが合うように調整されている様子を示す模式図である。

[図9]図9は、実施の形態に係る閾値生成回路が閾値を算出する様子を示す模式図である。

[図10]図10は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図11]図11は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図12]図12は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図13]図13は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図14]図14は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

[図15]図15は、変形例に係る画素部における、有効領域画素とオプティカルブラック画素との配置の一例を示す模式図である。

発明を実施するための形態

[0009] (本開示の一態様を得るに至った経緯)

発明者らは、選択式H D R方式を用いて画像を撮像する撮像装置の開発を行っている。発明者らは、この開発を通じて、選択式H D R方式を用いて画像を撮像する撮像装置において、互いに異なるゲインの複数の画素信号を出力する画素を採用する場合に、撮像する画像の高画質化を阻害する要因として、以下の2つの阻害要因が存在することを見出した。

[0010] 阻害要因 1：画素が蓄積する電荷には、受光量に応じて生成する電荷と、暗電流成分により生じる電荷とが含まれる。このため、画素が、電荷量に応じた互いにゲインが異なる第 1 の画素信号と第 2 の画素信号とを出力する場合において、これら第 1 の画素信号および第 2 の画素信号に対して A/D 変換を行うときに、単純にそのゲイン比に比例して、第 1 の画素信号により示される電荷量と、第 2 の画素信号により示される電荷量と、を調整して A/D 変換を行ってしまうと、暗電流成分により生じる電荷の電荷量もそのゲイン比に比例して調整されてしまうこととなる。このため、A/D 変換後のデジタル信号における第 1 の画素信号と第 2 の画素信号との間での、受光量に応じて生成する電荷の電荷量のリニアリティを保つことができなくなる。これにより、A/D 変換に利用する画素信号を、第 1 の画素信号から第 2 の画素信号へと切り替える切り替えポイントにおいて、A/D 変換後のデジタル信号における輝度段差が生じてしまう。

[0011] 阻害要因 2：撮像する画像を高画質化するためには、画素が、電荷量に応じた互いにゲインが異なる第 1 の画素信号と第 2 の画素信号とを出力する場合において、より S/N 比の優れた方の画素信号を A/D 変換に利用することが望まれる。従来、A/D 変換に利用する画素信号を、第 1 の画素信号から第 2 の画素信号へと切り替えるための切り替えポイントは、暗電流成分を含む画素信号に基づいて定められている。このため、より S/N 比の優れた方の画素信号を A/D 変換に利用するという観点に立つ場合において、A/D 変換に利用する画素信号を、第 1 の画素信号から第 2 の画素信号への切り替えが、画素信号に含まれる暗電流成分の分だけ早くなってしまう。すなわち、A/D 変換に利用する画素信号の切り替えを、より S/N 比の優れた方の画素信号を A/D 変換に利用するという観点において適切に行うことができていない。

[0012] 発明者らは、これら阻害要因 1 と阻害要因 2 のうちの少なくとも一方の阻害要因を克服することができれば、高画質な画像を撮影することができる撮像装置を実現できるとの考えの基、さらに、鋭意、実験、検討を重ねた。その結果、発明者らは、下記本開示の一態様に係る撮像装置に想到した。

[0013] 本開示の一態様に係る撮像装置は、受光する画素であって、受光量に応じた電荷を生成し、生成した電荷および暗電流成分により生じた電荷の電荷量に応じた、互いにゲインが異なる N （ N は2以上の整数）個の画素信号を出力する有効領域画素と、受光しない画素であって、暗電流成分により生じた電荷の電荷量に応じた暗電流画素信号を出力する $N \times M$ （ M は2以上の整数）個のオプティカルブラック画素と、を有する画素部と、前記 N 個の画素信号のうちの少なくとも1個の画素信号に基づいて、前記 N 個の画素信号のうちの1個を選択して、選択した選択画素信号を出力すると共に、 M 個のゲインのうちの1個のゲインを特定するゲイン信号を生成して出力する選択回路と、前記ゲイン信号が特定するゲインに基づいて、前記選択画素信号をAD変換して、AD変換したデジタル画素信号を出力し、さらに、前記 $N \times M$ 個のオプティカルブラック画素から出力された $N \times M$ 個の暗電流画素信号のそれぞれを、当該暗電流画素信号を出力したオプティカルブラック画素に固定のゲインに基づいてAD変換して、AD変換した $N \times M$ 個の暗電流デジタル画素信号を出力するAD変換回路と、前記 $N \times M$ 個の暗電流デジタル画素信号に基づいて、前記 $N \times M$ 個のオプティカルブラック画素それぞれにおける $N \times M$ 個の暗電流成分信号を算出して、前記選択回路および前記AD変換回路のうちの少なくとも一方にフィードバックする暗電流算出回路と、を備え、前記 $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のそれぞれに対応するゲインの暗電流画素信号を出力する N 個のオプティカルブラック画素それぞれを M 個含むことで構成される。

[0014] 上記構成の撮像装置によると、 N 個の画素信号と M 個のゲインとの組み合わせのそれぞれに対応する $N \times M$ 個のオプティカルブラック画素を用いて、これら組み合わせのそれぞれに対応する $N \times M$ 個の暗電流成分信号が算出される。そして、算出された $N \times M$ 個の暗電流成分信号が、AD変換回路と選択回路とのうちの少なくとも一方にフィードバックされる。

[0015] このため、AD変換回路が、フィードバックされた $N \times M$ 個の暗電流成分信号を利用して上記輝度段差を抑制するようにAD変換を行うことで、上記

阻害要因 1 を克服することができる、すなわち、上記輝度段差を抑制するように A/D 変換を行うことができるようになる、または／および、選択回路が、フィードバックされた $N \times M$ 個の暗電流成分信号を利用して、A/D 変換回路のフルレンジを、画素が蓄積する電荷のうちの、受光量に応じて生成する電荷の電荷量の A/D 変換だけが利用することができるように、 N 個の画素信号のうちの 1 個を選択すると共に、 M 個のゲインのうちの 1 個のゲインを特定するゲイン信号を生成して出力することで、上記阻害要因 2 を克服することができる、すなわち、A/D 変換に利用する画素信号の切り替えを、より S/N 比の優れた方の画素信号を A/D 変換に利用するという観点において適切に行うことができるようになる。

[0016] したがって、上記構成の撮像装置によると、高画質な画像を撮像することができる撮像装置が提供される。

[0017] また、前記暗電流算出回路は、前記 $N \times M$ 個の暗電流成分信号を少なくとも前記 A/D 変換回路にフィードバックし、前記 A/D 変換回路は、前記 M 個のゲインのうちの第 1 のゲインに基づいて第 1 の選択画素信号を A/D 変換して、A/D 変換した第 1 のデジタル画素信号を出力する場合に、前記第 1 の選択画素信号が示す値から、前記 $N \times M$ 個の暗電流成分信号のうちの、前記第 1 のゲインおよび前記第 1 の選択画素信号に対応する 1 個の暗電流成分信号が示す値だけ減算された値を示す前記デジタル画素信号を出力するとしてもよい。

[0018] これにより、A/D 変換回路は、第 1 の選択画素信号が示す値から、 $N \times M$ 個の暗電流成分信号のうちの、第 1 のゲインおよび第 1 の選択画素信号に対応する 1 個の暗電流成分信号が示す値だけ減算された値を示すデジタル画素信号を出力するように第 1 の選択信号を A/D 変換することで、上記輝度段差を抑制するように A/D 変換を行うことができる。

[0019] また、前記暗電流算出回路は、前記 $N \times M$ 個の暗電流成分信号を少なくとも前記選択回路にフィードバックし、前記選択回路は、前記 $N \times M$ 個の暗電流成分信号に基づいて生成された少なくとも $N \times M - 1$ 個の閾値のうちの少

なくとも1個と、前記少なくとも1個の画素信号と、を比較し、比較した結果に基づいて、前記N個の画素信号のうちの1個を選択すると共に、前記ゲイン信号を生成するとしてもよい。

[0020] これにより、選択回路は、少なくとも1個の画素信号と、 $N \times M$ 個の暗電流成分信号に基づいて生成された少なくとも $N \times M - 1$ 個の閾値と、を比較した比較結果に基づいて、N個の画素信号のうちの1個を選択すると共に、ゲイン信号を生成することで、AD変換に利用する画素信号の切り替えを、よりSN比の優れた方の画素信号をAD変換に利用するという観点において適切に行うことができるようになる。

[0021] また、前記画素部が有する前記有効領域画素、および、前記 $N \times M$ 個のオプティカルブラック画素のそれぞれは複数であり、前記画素部において、前記複数の有効領域画素は、行方向および列方向に行列状に並んで配置され、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記有効領域画素が配置される領域の外側において、前記行方向に並んで配置されとしてもよい。

[0022] これにより、比較的容易に制御することができるようになる。また、これにより、回路を簡素化することができる。

[0023] また、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、互いに等しい形状の領域に、前記列方向において順不同に繰り返し配置されとしてもよい。

[0024] これにより、垂直方向シェーディングの影響を抑制することができる。

[0025] また、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記M個の

ゲインそれぞれに応じた形状の領域に、前記列方向において順不同に繰り返し配置されるときともよい。

[0026] これにより、M個の互いに異なるゲイン間における暗電流信号成分のノイズバラツキを抑制することができる。

[0027] また、前記画素部が有する前記有効領域画素、および、前記 $N \times M$ 個のオプティカルブラック画素のそれぞれは複数であり、前記画素部において、前記複数の有効領域画素は、行方向および列方向に行列状に並んで配置され、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記有効領域画素が配置される領域の外側において、前記列方向に並んで配置されるときともよい。

[0028] これにより、1つの列に多数の同一のゲインのオプティカルブラック画素を配置することができる。

[0029] また、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、互いに等しい形状の領域に、前記行方向において順不同に繰り返し配置されるときともよい。

[0030] これにより、水平方向シェーディングの影響を抑制することができる。

[0031] また、前記複数の $N \times M$ 個のオプティカルブラック画素は、前記N個の画素信号のうちの同一の画素信号に対応し、かつ、前記M個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記M個のゲインそれぞれに応じた形状の領域に、前記行方向において順不同に繰り返し配置されるときともよい。

[0032] これにより、M個の互いに異なるゲイン間における暗電流信号成分のノイズバラツキを抑制することができる。

[0033] 以下、本開示の一態様に係る撮像装置の具体例について、図面を参照しな

から説明する。ここで示す実施の形態は、いずれも本開示の一具体例を示すものである。従って、以下の実施の形態で示される数値、形状、構成要素、構成要素の配置および接続形態、ならびに、ステップ（工程）およびステップの順序等は、一例であって本開示を限定する趣旨ではない。また、各図は、模式図であり、必ずしも厳密に図示されたものではない。各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略または簡略化する。

[0034] （実施の形態）

<構成>

図1は、実施の形態に係る撮像装置1の構成を示すブロック図である。

[0035] 図1に示すように、撮像装置1は、画素部10と、選択部110と、AD変換部120と、読み出し部130と、ロジック部90と、垂直走査回路140と、閾値生成回路70と、ランプ信号生成回路80と、タイミング制御部150と、を備える。

[0036] 画素部10は、受光する画素であって、受光量に応じた電荷を生成し、生成した電荷および暗電流成分により生じた電荷の電荷量に応じた、互いにゲインが異なる N （ N は2以上の整数）個の画素信号を出力する有効領域画素20と、受光しない画素であって、暗電流成分により生じた電荷の電荷量に応じた暗電流画素信号を出力する $N \times M$ （ M は2以上の整数）個のオプティカルブラック画素30（本明細書および図面において、「オプティカルブラック」との用語に替えて略称「OB」との用語を用いることもある）と、を有する。

[0037] ここで、 M は、後述するAD変換回路50がAD変換する際に選択的に利用可能な、1個の画素信号に対応するランプ信号の数である。

[0038] 本実施の形態では、一例として、 N が3で、 M が2であるとして説明するが、 N は2以上の整数であれば、必ずしも3に限定される例に限定される必要はなく、また、 M は2以上の整数であれば、必ずしも2に限定される例に限定される必要はない。

[0039] 図1に示すように、画素部10は、複数の有効領域画素20を有する。画素部10において、複数の有効領域画素20は、有効領域21において、行方向および列方向に行列状に並んで配置される。行列状に並んで配置される複数の有効領域画素20は、列毎に共通の読み出し線に接続され、出力する互いにゲインが異なるN個（ここでは3個）の画素信号が、接続される読み出し線を通して列方向に読み出される。本明細書および図面において、有効領域21において行列状に並んで配置された有効領域画素20のことを、画素アレイとも称する。

[0040] 有効領域画素20は、前述したように、互いにゲインが異なるN個（ここでは3個）の画素信号を出力する。より具体的には、有効領域画素20は、高ゲイン画素信号（本明細書および図面において、「高ゲイン」との用語に替えて略称「HCG」との用語を用いることもある）と、中ゲイン画素信号（本明細書および図面において、「中ゲイン」との用語に替えて略称「MCG」との用語を用いることもある）と、低ゲイン画素信号（以下「低ゲイン」との用語に替えて略称「LCG」との用語を用いることもある）との3個の画素信号を出力する。

[0041] 高ゲイン画素信号と、中ゲイン画素信号と、低ゲイン画素信号との3個の画素信号を出力する画素の構成は、例えば、既存の画素の同様の構成であるとしてもよい。図1に示すように、画素部10は、複数のオプティカルブラック画素30を有する。

[0042] 図2は、画素部10における、複数の有効領域画素20と、複数のオプティカルブラック画素30との配置の一例を示す模式図である。

[0043] 図2に示すように、オプティカルブラック画素30には、有効領域画素20が出力するHCG画素信号と同様のゲインの暗電流画素信号を出力するM種類（ここでは2種類）の、高ゲインー高ゲインオプティカルブラック画素30HCGH（本明細書および図面において、「高ゲインー高ゲイン」との用語に替えて略称「HCGH」との用語を用いることもある）、および、高ゲインー低ゲインオプティカルブラック画素30HCL（本明細書および

図面において、「高ゲインー低ゲイン」との用語に替えて略称「H C G L」との用語を用いることもある）と、有効領域画素20が出力するM C G画素信号と同様のゲインの暗電流画素信号を出力するM種類（ここでは2種類）の、中ゲインー高ゲインオプティカルブラック画素30 M C G H（本明細書および図面において、「中ゲインー高ゲイン」との用語に替えて略称「M C G H」との用語を用いることもある）、および、中ゲインー低ゲインオプティカルブラック画素30 M C G L（本明細書および図面において、「中ゲインー低ゲイン」との用語に替えて略称「M C G L」との用語を用いることもある）と、有効領域画素20が出力するL C G画素信号と同様のゲインの暗電流画素信号を出力するM種類（ここでは2種類）の、低ゲインー高ゲインオプティカルブラック画素30 L C G H（本明細書および図面において、「低ゲインー高ゲイン」との用語に替えて略称「L C G H」との用語を用いることもある）、および、低ゲインー低ゲインオプティカルブラック画素30 L C G L（本明細書および図面において、「低ゲインー低ゲイン」との用語に替えて略称「L C G L」との用語を用いることもある）と、の計6種類存在する。

[0044] 上記6種類のオプティカルブラック画素30は、有効領域画素20に対して、受光しないように、遮光膜で覆われて構成される。

[0045] 上記6種類のオプティカルブラック画素30のうち、H C G Hオプティカルブラック画素30 H C G H、および、H C G Lオプティカルブラック画素30 H C G Lは、遮光膜で覆われている構成に加えて、さらに、有効領域画素20に対して、H C G画素信号のみを出力するように、例えば、固定の制御信号が入力されて構成されとしてもよい。

[0046] また、上記6種類のオプティカルブラック画素30のうち、M C G Hオプティカルブラック画素30 M C G H、および、M C G Lオプティカルブラック画素30 M C G Lは、遮光膜で覆われている構成に加えて、さらに、有効領域画素20に対して、M C G画素信号のみを出力するように、例えば、固定の制御信号が入力されて構成されとしてもよい。

- [0047] また、上記6種類のオプティカルブラック画素30のうち、LCGHオプティカルブラック画素30LCGH、および、LCGLオプティカルブラック画素30LCGLは、遮光膜で覆われている構成に加えて、さらに、有効領域画素20に対して、LCG画素信号のみを出力するように、例えば、固定の制御信号が入力されて構成されとしてもよい。
- [0048] 図1および図2に示すように、画素アレイにおける有効領域画素20の各列の並びに、上記6種類のオプティカルブラック画素30の各種類が1以上配置される。
- [0049] 各列の並びに配置された複数のオプティカルブラック画素30は、画素アレイの列毎の読み出し線に共通に接続され、出力する暗電流画素信号が、接続される読み出し線を通して列方向に読み出される。
- [0050] 図2に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素部10における、有効領域画素20が配置される有効領域21の外側のOB領域31において、画素アレイにおける行方向に平行な6つの領域、ここでは、HCGH用OB領域226、HCL用OB領域225、MCGH用OB領域224、MCL用OB領域223、LCGH用OB領域222、および、LCGL用OB領域221の6つの領域それぞれに配置される。
- [0051] すなわち、図2に示すように、上記6種類のオプティカルブラック画素30の各列は、画素アレイの行方向に並んで配置される。
- [0052] 図3は、選択部110と、AD変換部120と、読み出し部130と、の構成を示す模式図である。
- [0053] 図3に示すように、選択部110は、画素アレイにおける有効領域画素20の各列に並ぶ単位選択部110Nが、画素アレイの列の数だけ、画素アレイの行方向に並んで構成される。
- [0054] 図3に示すように、単位選択部110Nは、一時記憶部45と、選択回路40と、を有する。
- [0055] 一時記憶部45は、有効領域画素20から読み出し線を通して読み出され

た、HCG画素信号と、MCG画素信号と、LCG画素信号と、を一時的に記憶する。

[0056] 図3に示すように、一時記憶部45は、例えば、リセット時に出力された、HCG画素信号と、MCG画素信号と、LCG画素信号と、を記憶するための3個のアナログメモリセルと、撮像時に出力された、HCG画素信号と、MCG画素信号と、LCG画素信号と、を記憶するための3個のアナログメモリセルと、の6個のアナログメモリセルを含んで構成されるとしてもよい。

[0057] ここでは、一時記憶部45は、オプティカルブラック画素30から出力された暗電流画素信号を記憶するためのメモリセルを有さないとして説明する。この場合、オプティカルブラック画素30から出力された暗電流画素信号は、一時記憶部45により一時的に記憶されることなく、直接後述の選択回路40に伝えられる。

[0058] なお、本明細書において、リセット時に出力された各画素信号の取り扱いについては、必要以上に説明が煩雑になってしまうことを避けるために、その詳細な説明を省略しているが、リセット時に出力された各画素信号は、公知の相関2重サンプリング(CDS)方式によるリセットノイズの除去に利用される。

[0059] 選択回路40は、選択スイッチ41と、選択スイッチ42と、比較器43と、読み出し制御部44と、を有する。

[0060] 選択スイッチ41は、一時記憶部45が一時的に記憶する、HCG画素信号、MCG画素信号、および、LCG画素信号の中から1つを選択して、比較器43に出力する。

[0061] 選択スイッチ42は、後述する閾値生成回路70により生成された $N \times M - 1$ 個(ここでは5個)の閾値、閾値REF1、閾値REF2、閾値REF3、閾値REF4、および、閾値REF5の中から1個を選択して比較器43に出力する。

[0062] 比較器43は、選択スイッチ41により選択された画素信号の電圧と、選

択スイッチ42により選択された閾値と、を比較して、対応する有効領域画素20に対して、 $N \times M$ 個（ここでは6個）の判定ゲインのうちの1つのいずれであるか判定するとともに、 M 個のゲイン（ここでは、ハイゲイン（「Hゲイン」とも称する）とローゲイン（「Lゲイン」とも称する）との2個のゲイン）のうちの1個のゲインを特定するゲイン信号を生成して後述のゲイン選択部51に出力する。

[0063] より具体的には、比較器43は、最初に、（1）HCG画素信号の電圧と、閾値REF1と、を比較して、HCG画素信号の電圧が閾値REF1以下である場合、対応する有効領域画素20に対して、判定ゲインHCGHであると判定するとともに、Hゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0064] 比較器43は、HCG画素信号の電圧が閾値REF1以下でない場合、さらに、（2）HCG画素信号の電圧と、閾値REF2と、を比較して、HCG画素信号の電圧が閾値REF2以下であれば、対応する有効領域画素20に対して、判定ゲインHCTLであると判定するとともに、Lゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0065] 比較器43は、HCG画素信号の電圧が閾値REF2以下でない場合、さらに、（3）MCG画素信号の電圧と、閾値REF3と、を比較して、MCG画素信号の電圧が閾値REF3以下である場合、対応する有効領域画素20に対して、判定ゲインMCGHであると判定するとともに、Hゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0066] 比較器43は、MCG画素信号の電圧が閾値REF3以下でない場合、さらに、（4）MCG画素信号の電圧と、閾値REF4と、を比較して、MCG画素信号の電圧が閾値REF4以下であれば、対応する有効領域画素20に対して、判定ゲインMCTLであると判定するとともに、Lゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0067] 比較器43は、MCG画素信号の電圧が閾値REF4以下でない場合、さらに、（5）LCG画素信号の電圧と、閾値REF5と、を比較して、LC

G画素信号の電圧が閾値REF5以下である場合、対応する有効領域画素20に対して、判定ゲインLCGHであると判定するとともに、Hゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0068] 比較器43は、MCG画素信号の電圧が閾値REF5以下でない場合、対応する有効領域画素20に対して、判定ゲインLCGLであると判定するとともに、Lゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0069] 読み出し制御部44は、(1)比較器43が判定ゲインHCGHであると判定した場合、および、判定ゲインHCLLであると判定した場合、一時記憶部45が記憶するHCG画素信号を選択して、選択した選択画素信号を後述のAD変換回路50に出力し、(2)比較器43が判定ゲインMCGHであると判定した場合、および、判定ゲインMCLLであると判定した場合、一時記憶部45が記憶するMCG画素信号を選択して、選択した選択画素信号を後述のAD変換回路50に出力し、(3)比較器43が判定ゲインLCGHであると判定した場合、および、判定ゲインLCGLであると判定した場合、一時記憶部45が記憶するLCG画素信号を選択して、選択した選択画素信号を後述のAD変換回路50に出力する。

[0070] このように、選択回路40は、N個（ここでは3個）の画素信号のうちの少なくとも1個の画素信号に基づいて、N個（ここでは3個）の画素信号のうちの1個を選択して、選択した選択画素信号を出力すると共に、M個（ここでは2個）のゲインのうちの1個のゲインを特定するゲイン信号を生成して出力する。

[0071] また、読み出し制御部44は、オプティカルブラック画素30から出力されるオプティカルブラック画素30毎に固定のゲインの暗電流画素信号を読み出して、読み出した暗電流画素信号をAD変換回路50に出力する。

[0072] 図4は、撮像装置1の主要な構成要素のそれぞれが行う主要な動作を説明するための模式図である。

[0073] 図4に示すように、上述した通り、選択回路40は、有効領域画素20が

出力する N 個（ここでは3個）の画素信号の中から、閾値生成回路70により生成された $N \times M - 1$ 個（ここでは5個）の閾値により、1個の画素信号を選択して、選択した選択画素信号をAD変換回路50に出力するとともに、 M 個（ここでは2個）のゲインの内の1個のゲインを特定するゲイン信号を生成してゲイン選択部51に出力する。

[0074] さらに、図4に示すように、上述した通り、選択回路40は、オプティカルブラック画素30から出力されるオプティカルブラック画素30毎に固定のゲインの暗電流画素信号を読み出して、読み出した暗電流画素信号をAD変換回路50に出力する。

[0075] 再び図3に戻って、撮像装置1の構成についての説明を続ける。

[0076] 図3に示すように、AD変換部120は、画素アレイにおける有効領域画素20の各列に並ぶ単位AD変換部120Nが、画素アレイの列の数だけ、画素アレイの行方向に並んで構成される。

[0077] 図3に示すように、単位AD変換部120Nは、ゲイン選択部51と、AD変換回路50と、を有する。

[0078] ゲイン選択部51は、後述のランプ信号生成回路80により生成された M 個（ここでは、ランプ信号Hとランプ信号Lとの2個）のランプ信号の中から1個を選択して、AD変換回路50に出力する。

[0079] より具体的には、ゲイン選択部51は、選択回路40から判定ゲインHCGHであると判定された場合に、ランプ信号生成回路80により生成されたランプ信号Hを選択して、選択したランプ信号HをAD変換回路50に出力し、選択回路40から判定ゲインHCGLであると判定された場合に、ランプ信号生成回路80により生成されたランプ信号Lを選択して、選択したランプ信号LをAD変換回路50に出力する。

[0080] また、ゲイン選択部51は、選択回路40から判定ゲインMCGHであると判定された場合に、ランプ信号生成回路80により生成されたランプ信号Hを選択して、選択したランプ信号HをAD変換回路50に出力し、選択回路40から判定ゲインMCGLであると判定された場合に、ランプ信号生成

回路 80 により生成されたランプ信号 L を選択して、選択したランプ信号 L を A/D 変換回路 50 に出力する。

[0081] また、ゲイン選択部 51 は、選択回路 40 から判定ゲイン LCGH であると判定された場合に、ランプ信号生成回路 80 により生成されたランプ信号 H を選択して、選択したランプ信号 H を A/D 変換回路 50 に出力し、選択回路 40 から判定ゲイン LCGL であると判定された場合に、ランプ信号生成回路 80 により生成されたランプ信号 L を選択して、選択したランプ信号 L を A/D 変換回路 50 に出力する。

[0082] A/D 変換回路 50 は、ゲイン選択部 51 から出力されたランプ信号を用いて、選択回路 40 から出力された選択画素信号を A/D 変換して、A/D 変換したデジタル画素信号を出力する。すなわち、A/D 変換回路 50 は、ゲイン信号が特定するゲインに基づいて、選択画素信号を A/D 変換して、A/D 変換したデジタル画素信号を出力する。

[0083] 図 5 は、選択回路 40 から、選択画素信号として HCG 画素信号が出力された場合、すなわち、判定ゲイン HCGH であるまたは判定ゲイン HCTL であると判定された場合において、A/D 変換回路 50 が、選択画素信号を A/D 変換する様子を示す模式図である。

[0084] ここでは、図 5 を用いて、選択回路 40 から、選択画素信号として HCG 画素信号が出力された場合を例に挙げて説明するが、選択回路 40 から、選択画素信号として MCG 画素信号が出力された場合、および、選択画素信号として LCG 画素信号が出力された場合も、HCG 画素信号等を MCG 画素信号等に読み替える、および、HCG 画素信号等を LCG 画素信号等に読み替える場合と同様であるため、ここではこれらの説明を省略する。

[0085] 図 5 に示すように、ランプ信号 H は、撮像時の A/D 変換において、閾値 REF1 により上限が定められる電圧範囲が、A/D 変換回路 50 のフルレンジ（例えば 12 ビット）に割り当てることができるランプ信号、すなわち、ランプ信号の最大値が閾値 REF1 となるランプ信号となっている。

[0086] また、ランプ信号 L は、撮像時の A/D 変換において、閾値 REF2 により

上限が定められる電圧範囲が、A D変換回路50のフルレンジ（例えば12ビット）に割り当てることができるランプ信号、すなわち、ランプ信号の最大値が閾値REF2となるランプ信号となっている。

[0087] さらに、図5に示すように、ランプ信号Hは、撮影時のA D変換におけるランプ波形が、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がHCGH暗電流成分信号だけオフセット減算された波形となっており、ランプ信号Lは、撮影時のA D変換におけるランプ波形が、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がHCL暗電流成分信号だけオフセット減算された波形となっている。

[0088] これにより、A D変換回路50は、HCG画素信号から暗電流成分が減算された、すなわち、HCG画素信号のうちの、受光量に応じて生成された電荷成分の値をA D変換したデジタル画素信号を出力する。

[0089] HCGH暗電流成分信号、HCL暗電流成分信号、MCGH暗電流成分信号、MCL暗電流成分信号、LCGH暗電流成分信号、および、LCL暗電流成分信号の6個の暗電流成分信号は、後述の暗電流算出回路60により算出される。これら6個の暗電流成分信号の算出方法については、後述する。

[0090] なお、ここでは、A D変換回路50は、撮影時のA D変換におけるランプ波形が、リセット時におけるランプ波形に対して、ランプ開始時点の電圧が暗電流成分信号だけ減算された波形のランプ波形を利用してA D変換を行うことで、画素信号のうちの、受光量に応じて生成された電荷成分の値をA D変換したデジタル画素信号を出力するとして説明したが、他の構成例として、A D変換回路50は、撮影時のA D変換におけるランプ波形が、リセット時におけるランプ波形に対して、ランプ開始時点の電圧が暗電流成分信号だけ減算されていない波形のランプ波形を利用してA D変換を行い、A D変換後のデジタル信号値から、暗電流成分信号だけ減算することで、画素信号のうちの、受光量に応じて生成された電荷成分の値をA D変換したデジタル画素信号を出力する構成であってもよい。

- [0091] 図5に示すように、AD変換回路50は、HCG画素信号の電圧が閾値REF1以下である場合、AD変換回路50のフルレンジを、閾値REF1以下の電圧範囲に割り当ててHCG画素信号のAD変換を行い、HCG画素信号の電圧が閾値REF1よりも大きく、閾値REF2以下である場合、AD変換回路50のフルレンジを、閾値REF2以下の電圧範囲に割り当ててHCG画素信号のAD変換を行う。
- [0092] これにより、例えば、AD変換回路50のフルレンジが12ビットである場合において、閾値REF1と閾値REF2との差が12dBであるときに、AD変換回路50は、AD変換の分解能を、疑似的に14ビットに向上させることができる。
- [0093] さらに、AD変換回路50は、選択回路40から出力された暗電流画素信号を、その暗電流画素信号を出力したオプティカルブラック画素30に固定のランプ信号を用いてAD変換して、AD変換した暗電流デジタル画素信号を出力する。
- [0094] より具体的には、AD変換回路50は、選択回路40から出力された暗電流画素信号が、(1) HCGH用OB領域226に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、HCGHオプティカルブラック画素30HCGHが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインHCGHであると判定する場合においてAD変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がHCGH暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素信号をAD変換し、(2) HCL用OB領域225に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、HCLオプティカルブラック画素30HCLが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインHCLであると判定する場合においてAD変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がHCL暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素

信号をA/D変換し、(3) MCGH用OB領域224に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、MCGHオプティカルブラック画素30 MCGHが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインMCGHであると判定する場合においてA/D変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がMCGH暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素信号をA/D変換し、(4) MCG L用OB領域223に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、MCG Lオプティカルブラック画素30 MCG Lが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインMCG Lであると判定する場合においてA/D変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がMCG L暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素信号をA/D変換し、(5) LCGH用OB領域222に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、LCGHオプティカルブラック画素30 LCGHが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインLCGHであると判定する場合においてA/D変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がLCGH暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素信号をA/D変換し、(6) LCG L用OB領域221に配置されたオプティカルブラック画素30が出力したものである場合、すなわち、LCG Lオプティカルブラック画素30 LCG Lが出力したものである場合には、比較器43が有効領域画素20に対して判定ゲインLCG Lであると判定する場合においてA/D変換に用いるランプ信号と同じ傾きのランプ信号であって、ランプ開始時点の電圧がLCG L暗電流成分信号だけオフセット減算されていないランプ信号を用いてその暗電流画素信号をA/D変換する。

[0095] 図4に示すように、上述した通り、ゲイン選択部51は、選択回路40か

ら出力された選択画素信号に対応する２個のランプ信号のうちから、選択回路４０から出力されたゲイン信号が特定するゲインのランプ信号を１個選択してＡＤ変換回路５０に出力する。

[0096] 図４に示すように、上述した通り、ＡＤ変換回路５０は、ゲイン選択部５１から出力されたランプ信号を用いて、選択回路４０から出力された選択画素信号をＡＤ変換して、ＡＤ変換したデジタル画素信号を出力する。

[0097] さらに、図４に示すように、上述した通り、ＡＤ変換回路５０は、選択回路４０から出力された暗電流画素信号を、その暗電流画素信号を出力したオプティカルブラック画素３０に固定のランプ信号を用いてＡＤ変換して、ＡＤ変換した暗電流デジタル画素信号を出力する。

[0098] 再び図３に戻って、撮像装置１の構成についての説明を続ける。

[0099] 図３に示すように、読み出し部１３０は、画素アレイにおける有効領域画素２０の各列に並ぶ単位読み出し部１３０Ｎが、画素アレイの列の数だけ、画素アレイの行方向に並んで構成される。

[0100] 図３に示すように、単位読み出し部１３０Ｎは、メモリ１００と、各単位読み出し部１３０Ｎで共通の水平走査回路１６０の一部と、を有する。

[0101] メモリ１００は、列方向に出力された、および、列方向に出力された、デジタル画素信号または暗電流デジタル画素信号を記憶し、記憶するデジタル画素信号または暗電流デジタル画素信号を、行方向に出力する。

[0102] 水平走査回路１６０は、各単位読み出し部１３０Ｎのメモリ１００が記憶するデジタル画素信号または暗電流デジタル画素信号を、行方向における隣のメモリ１００側へシフト動作させるように出力させて、読み出し部１３０から、行単位で、デジタル画素信号または暗電流デジタル画素信号を、ロジック部９０にシリアルに出力させる。

[0103] 再び図１に戻って、撮像装置１の構成についての説明を続ける。

[0104] 図１に示すように、ロジック部９０は、暗電流算出回路６０と、ＨＤＲ処理回路９１と、を有する。

[0105] 暗電流算出回路６０は、読み出し部１３０から出力される、デジタル画素

信号または暗電流デジタル画素信号のうちの暗電流デジタル画素信号に基づいて、暗電流成分信号を生成する。

[0106] より具体的には、暗電流算出回路60は、 $N \times M$ 個（ここでは6個）の暗電流デジタル画素信号に基づいて、 $N \times M$ 個（ここで6個）のオプティカルブラック画素30それぞれにおける $N \times M$ 個（ここでは6個）の暗電流成分信号を算出する。

[0107] この際、暗電流算出回路60は、（1）画素部10が備える1個以上のHC GHオプティカルブラック画素30HC GHのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、HC GHオプティカルブラック画素30HC GHに対応するHC GH暗電流成分信号として算出し、（2）画素部10が備える1個以上のHC GLオプティカルブラック画素30HC GLのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、HC GLオプティカルブラック画素30HC GLに対応するHC GL暗電流成分信号として算出し、（3）画素部10が備える1個以上のMC GHオプティカルブラック画素30MC GHのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、MC GHオプティカルブラック画素30MC GHに対応するMC GH暗電流成分信号として算出し、（4）画素部10が備える1個以上のMC GLオプティカルブラック画素30MC GLのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、MC GLオプティカルブラック画素30MC GLに対応するMC GL暗電流成分信号として算出し、（5）画素部10が備える1個以上のLC GHオプティカルブラック画素30LC GHのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、LC GHオプティカルブラック画素30LC GHに対応するLC GH暗電流成分信号として算出し、（6）画素部10が備える1個以上のLC GLオプティカルブラック画素30LC GLのそれぞれに対応する1個以上の暗電流デジタル画素信号の示す値の加算平均値を、LC GLオプティカルブラック画素30LC GLに対応するLC GL暗電流成分信号として算出する

。

[0108] 暗電流算出回路60は、これら算出した暗電流成分信号を、閾値生成回路70と、ランプ信号生成回路80とに出力する。これにより、暗電流算出回路60は、これら算出した暗電流成分信号を、選択回路40と、AD変換回路50とにフィードバックする。

[0109] HDR処理回路91は、読み出し部130から出力される、デジタル画素信号または暗電流デジタル画素信号のうちのデジタル画素信号に基づいて、選択式HDR方式を用いて画像を生成する。

[0110] HDR処理回路91は、選択式HDR方式を用いる画素の生成において、HCG画素信号に対応するデジタル画素信号（本明細書および図面において、「HCGデジタル画素信号」とも称する）と、MCG画素信号に対応するデジタル画素信号（本明細書および図面において、「MCGデジタル画素信号」とも称する）と、LCG画素信号に対応するデジタル画素信号（本明細書および図面において、「LCGデジタル画素信号」とも称する）と、に対して、HCG画素信号と、MCG画素信号と、LCG画素信号とのゲイン比に比例した係数を乗じることでゲイン比を調整して、ゲイン比の調整後のデジタル画素信号を用いて、画像を生成する。

[0111] 以下、HDR処理回路91が行う上記ゲイン比の調整について、図面を用いて説明する。

[0112] 図6は、AD変換回路50から、画素信号から暗電流成分が減算されていない画素信号の値、すなわち、暗電流成分を含む画素信号の値をAD変換したデジタル画素信号が出力されると仮定した場合において、HDR処理回路91が上記ゲイン比の調整を行う様子の一例を示す模式図である。本明細書および図面において、上記仮定下におけるHDR処理回路91のことを、「比較例に係るHDR処理回路」とも称する。

[0113] 図7は、AD変換回路50から、画素信号から暗電流成分が減算された画素信号の値、すなわち、暗電流成分を含まない画素信号の値をAD変換したデジタル画素信号が出力される場合、すなわち、AD変換回路50から、A

D変換回路50が本来行う動作の通りに動作した結果としてのデジタル画素信号が出力される場合において、HDR処理回路91が上記ゲイン比の調整を行う様子の一例を示す模式図である。

[0114] 図6および図7は、HCGデジタル画素信号およびMCGデジタル画素信号について記載した図となっているが、LCGデジタル画素信号も、HCGデジタル画素信号およびMCGデジタル画素信号と同様である。このため、以下では、HCGデジタル画素信号およびMCGデジタル画素信号を用いて説明するが、LCGデジタル画素信号についても同様のことが言える。

[0115] 図6に示すように、デジタル画素信号に暗電流成分が含まれている場合には、HCG画素信号とMCG画素信号とのゲイン比をMGCデジタル画素信号に乗じることでゲイン比の調整を行うと、そのMCGデジタル信号に含まれている暗電流成分まで、そのゲイン比に比例して調整されてしまうこととなる。

[0116] このため、図6に示すように、ゲイン比調整後のHCGデジタル画素信号とMCGデジタル画素信号との間での、受光量に応じて生成する電荷の電荷量のリニアリティを保つことができなくなる。

[0117] これにより、図6に示すように、ゲイン比調整後のHCGデジタル画素信号からMCGデジタル画素信号へと切り替える切り替えポイントにおいて、輝度段差が生じてしまう。

[0118] これに対して、図7に示すように、デジタル画素信号に暗電流成分が含まれていない場合には、すなわち、AD変換回路50から、AD変換回路50が本来行う動作の通りに動作した結果としてのデジタル画素信号が出力される場合には、HCG画素信号とMCG画素信号とのゲイン比をMGCデジタル画素信号に乗じることでゲイン比の調整を行っても、ゲイン比調整後のHCGデジタル画素信号とMCGデジタル画素信号との間での、受光量に応じて生成する電荷の電荷量のリニアリティを保つことができる。

[0119] これにより、図7に示すように、ゲイン比調整後のHCGデジタル画素信号からMCGデジタル画素信号へと切り替える切り替えポイントにおいて、

輝度段差が生じない。

[0120] さらに、HDR処理回路91は、選択式HDR方式を用いる画素の生成において、AD変換回路50がランプ信号Hを用いてAD変換を行うことで得られたデジタル画素信号と、ランプ信号Lを用いてAD変換を行うことで得られたデジタル画素信号との間で、黒レベルが合うように調整されたデジタル画素信号を用いて、画像の生成を行う。

[0121] 図8は、AD変換回路50がランプ信号Hを用いてAD変換を行うことで得られたデジタル画素信号と、ランプ信号Lを用いてAD変換を行うことで得られたデジタル画素信号と、の間で、黒レベルが合うように調整されている様子を示す模式図である。

[0122] 前述したように、AD変換回路50が、画素信号に対してAD変換してデジタル画素信号を出力する際に利用するランプ信号Hおよびランプ信号Lのランプ波形は、リセット時におけるランプ波形に対して、ランプ開始時点の電圧が暗電流成分信号だけオフセット減算された波形となっている（例えば、図5等参照）。

[0123] このため、図8に示すように、HDR処理回路91は、AD変換回路50がランプ信号Hを用いてAD変換を行うことで得られたデジタル画素信号と、ランプ信号Lを用いてAD変換を行うことで得られたデジタル画素信号と、の間で、黒レベルが合うように調整されたデジタル画素信号を用いて、画像の生成を行う。

[0124] 再び図1に戻って、撮像装置1の構成についての説明を続ける。

[0125] ランプ信号生成回路80は、暗電流算出回路60により生成された $N \times M$ 個（ここでは6個）の暗電流成分信号に基づいて、AD変換回路50がAD変換の際に利用するM個（ここでは2個）のランプ信号を生成する。

[0126] より具体的には、ランプ信号生成回路80は、選択回路40から、選択画素信号としてHCG画素信号が出力された場合には、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がHCG暗電流成分信号だけオフセット減算されたランプ信号Hと、リセット時におけるランプ波形に対し

て、ランプ開始時点の電圧がH C G L暗電流成分信号だけオフセット減算されたランプ信号Lと、を生成し、選択回路40から、選択画素信号としてM C G画素信号が出力された場合には、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がM C G H暗電流成分信号だけオフセット減算されたランプ信号Hと、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がM C G L暗電流成分信号だけオフセット減算されたランプ信号Lと、を生成し、選択回路40から、選択画素信号としてL C G画素信号が出力された場合には、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がL C G H暗電流成分信号だけオフセット減算されたランプ信号Hと、リセット時におけるランプ波形に対して、ランプ開始時点の電圧がL C G L暗電流成分信号だけオフセット減算されたランプ信号Lと、を生成する。

[0127] 図4に示すように、上述した通り、ランプ信号生成回路80は、暗電流成分信号に基づいてランプ信号Hとランプ信号Lとの2つのランプ信号を生成して、ゲイン選択部51に出力する。

[0128] 再び図1に戻って、撮像装置1の構成についての説明を続ける。

[0129] 閾値生成回路70は、暗電流算出回路60により生成された $N \times M$ 個（ここでは6個）の暗電流成分信号に基づいて、 $N \times M - 1$ 個（ここでは5個）の閾値を生成する。

[0130] これらの閾値は、有効領域画素20に対して、判定ゲインH C G H、判定ゲインH C G L、判定ゲインM C G H、判定ゲインM C G L、判定ゲインL C G H、および、判定ゲインL C G Lのうちのいずれか1つであると判定するために利用する閾値である。

[0131] より具体的には、閾値生成回路70は、選択回路40が、有効領域画素20に対して、判定ゲインH C G Hであるか、それ以外の判定ゲインであるかの判定する際に利用する閾値R E F 1と、判定ゲインH C G H、または、判定ゲインH C G Lであるか、それ以外の判定ゲインであるかの判定する際に利用する閾値R E F 2と、判定ゲインH C G H、判定ゲインH C G L、また

は、判定ゲインMCGHであるか、それ以外の判定ゲインであるかの判定する際に利用する閾値REF3と、判定ゲインHCGH、判定ゲインHCGL、判定ゲインMCGH、または、判定ゲインMCGLであるか、それ以外の判定ゲインであるかの判定する際に利用する閾値REF4と、判定ゲインHCGH、判定ゲインHCGL、判定ゲインMCGH、判定ゲインMCGL、または、判定ゲインLCGHであるか、それ以外の判定ゲインであるかの判定する際に利用する閾値REF5と、を生成する。

[0132] 図4に示すように、閾値生成回路70は、画素信号に暗電流成分が含まれている状態において、有効領域画素20に対して、判定ゲインHCGH、判定ゲインHCGL、判定ゲインMCGH、判定ゲインMCGL、判定ゲインLCGH、および、判定ゲインLCGLのうちのいずれか1つであると判定するために利用する $N \times M - 1$ 個（ここでは5個）の基礎閾値（基礎閾値REF1__o、基礎閾値REF2__o、基礎閾値REF3__o、基礎閾値REF4__o、基礎閾値REF5__o）を記憶する基準閾値記憶テーブル71を有する。

[0133] そして、閾値生成回路70は、基礎閾値REF1__oに対して、HCGH暗電流成分信号を加算して、閾値REF1を算出し、基礎閾値REF2__oに対して、HCGL暗電流成分信号を加算して、閾値REF2を算出し、基礎閾値REF3__oに対して、MCGH暗電流成分信号を加算して、閾値REF3を算出し、基礎閾値REF4__oに対して、MCGL暗電流成分信号を加算して、閾値REF4を算出し、基礎閾値REF5__oに対して、LCGH暗電流成分信号を加算して、閾値REF5を算出する。

[0134] 図9は、閾値生成回路70が、基礎閾値REF1__o、基礎閾値REF2__o、基礎閾値REF3__o、基礎閾値REF4__o、および、基礎閾値REF5__oのそれぞれから、閾値REF1、閾値REF2、閾値REF3、閾値REF4、および、閾値REF5のそれぞれを算出する様子を示す模式図である。

[0135] 図9に示すように、閾値REF2の値は、基礎閾値REF2__oの値より

も、H C G L 暗電流成分信号の分だけ大きくなる。これにより、A D 変換回路 5 0 が A D 変換に利用する画素信号を、より S N 比の優れた H C G 画素信号から、より S N 比の劣った M C G 画素信号へと切り替える切り替えポイントである H C G 画素信号の電圧値は、基礎閾値 R E F 2 $_\circ$ から閾値 R E F 2 へと、基礎閾値 R E F 2 $_\circ$ - 基礎閾値 R E F 2 の値分だけ大きくなる。すなわち、この電圧範囲の画素信号として、より S N 比の優れた H C G 画素信号が選択されることとなる。

[0136] また、閾値 R E F 4 の値は、基礎閾値 R E F 4 $_\circ$ の値よりも、M C G L 暗電流成分信号の分だけ大きくなる。これにより、A D 変換回路 5 0 が A D 変換に利用する画素信号を、より S N 比の優れた M C G 画素信号から、より S N 比の劣った L C G 画素信号へと切り替える切り替えポイントである M C G 画素信号の電圧値は、基礎閾値 R E F 4 $_\circ$ から閾値 R E F 4 へと、基礎閾値 R E F 4 $_\circ$ - 基礎閾値 R E F 4 の値分だけ大きくなる。すなわち、この電圧範囲の画素信号として、より S N 比の優れた M C G 画素信号が選択されることとなる。

[0137] 図 4 に示すように、上述した通り、閾値生成回路 7 0 は、暗電流成分信号に基づいて、暗電流成分信号を反映した 5 つの閾値である閾値 R E F 1、閾値 R E F 2、閾値 R E F 3、閾値 R E F 4、および、閾値 R E F 5 を生成して、選択回路 4 0 に出力する。

[0138] 再び図 1 に戻って、撮像装置 1 の構成についての説明を続ける。

[0139] タイミング制御部 1 5 0 は、撮像装置 1 を構成する各構成要素の動作タイミングを制御する。

[0140] <考察>

上記構成の撮像装置 1 によると、上述した通り、N 個（ここでは 3 個）の画素信号と M 個（ここでは 2 個）のゲインとの組み合わせのそれぞれに対応する N × M 個（ここでは 6 個）のオプティカルブラック画素 3 0 を用いて、これら組み合わせのそれぞれに対応する N × M 個（ここでは 6 個）の暗電流成分信号が算出される。そして、算出された N × M 個（ここでは 6 個）の暗

電流成分信号が、A D変換回路50と選択回路40とにフィードバックされる。

[0141] このため、A D変換回路50が、A D変換に利用する画素信号を切り替える切り替えポイントにおいて生じ得るA D変換後のデジタル信号における輝度段差を抑制するように、A D変換を行うことができるようになる、および、選択回路40が、A D変換に利用する画素信号の切り替えを、よりS N比の優れた方の画素信号をA D変換に利用するという観点において適切に行うことができる。

[0142] したがって、上記構成の撮像装置1によると、高画質な画像を撮像することができる。

[0143] (補足)

以上のように、本出願において開示する技術の例示として、実施の形態に基づいて説明した。しかしながら、本開示は、この実施の形態に限定されるものではない。本開示の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したものや、異なる実施の形態または変形例における構成要素を組み合わせて構築される形態も、本開示の1つまたは複数の態様の範囲内に含まれてもよい。

[0144] (1) 実施の形態において、6種類のオプティカルブラック画素30の各種類は、図2に示すように、画素部10における、有効領域画素20が配置される有効領域21の外側のOB領域31において、画素アレイにおける行方向に平行な6つの領域、ここでは、HCGH用OB領域226、HCL用OB領域225、MCGH用OB領域224、MCL用OB領域223、LCGH用OB領域222、および、LCL用OB領域221の6つの領域それぞれに配置されるときとして説明した。すなわち、図2に示すように、6種類のオプティカルブラック画素30の各列は、画素アレイの行方向に並んで配置されるときとして説明した。

[0145] これにより、比較的容易に制御することができるようになる。また、これにより、回路を簡素化することができる。

- [0146] これに対して、6種類のオプティカルブラック画素30の各種類は、図2に示す通りに配置される構成例に限定される必要はない。
- [0147] 一例として、6種類のオプティカルブラック画素30の各種類は、図10に示すように、画素部10Aにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Aにおいて、画素アレイにおける行方向に平行な6つの領域、ここでは、HCGH用OB領域226A、HCTL用OB領域225A、MCGH用OB領域224A、MCTL用OB領域223A、LCGH用OB領域222A、および、LCTL用OB領域221Aの6つの領域それぞれに配置されるところとしてもよい。すなわち、図10に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素アレイの行方向に、種類ごとに1列に並んで配置されるところとしてもよい。
- [0148] 別の一例として、6種類のオプティカルブラック画素30の各種類は、図11に示すように、画素部10Bにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Bにおいて、画素アレイにおける行方向に平行な12以上の6の整数倍の領域、ここでは、HCGH用OB領域226B1および226B2、HCTL用OB領域225B1および225B2、MCGH用OB領域224B1および224B2、MCTL用OB領域223B1および223B2、LCGH用OB領域222B1および222B2、ならびに、LCTL用OB領域221B1および221B2の12の領域それぞれに配置されてもよい。すなわち、図11に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素アレイの行方向に並んで配置され、かつ、互いに等しい形状の領域に、画素アレイの列方向において順不同に繰り返し配置されるところとしてもよい。
- [0149] これにより、画素アレイの列方向におけるシェーディング、すなわち、垂直方向シェーディングがあった場合であっても、各種類のオプティカルブラック画素30の加算平均値のバラツキが一定に保たれるため、垂直方向シェーディングの影響を抑制することができる。
- [0150] 別の一例として、6種類のオプティカルブラック画素30の各種類は、図

12に示すように、画素部10Cにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Cにおいて、画素アレイにおける行方向に平行な12以上の6の整数倍の領域、ここでは、HCGH用OB領域226C1および226C2、HCL用OB領域225C1および225C2、MCGH用OB領域224C1および224C2、MCL用OB領域223C1および223C2、LCGH用OB領域222C1および222C2、ならびに、LCL用OB領域221C1および221C2の12の領域それぞれに配置されてもよい。すなわち、図12に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素アレイの行方向に並んで配置され、かつ、M個（ここでは2個）のゲインそれぞれに応じた形状の領域に、画素アレイの列方向において順不同に繰り返し配置されるとしてもよい。

[0151] これにより、例えば、M個（ここでは2個）の互いに異なるゲインにおいて、より大きいゲインの種類のオプティカルブラック画素30をより大きな領域に配置して、すなわち、より大きいゲインの種類のオプティカルブラック画素30の方をより多く配置して、より大きいゲインの種類のオプティカルブラック画素30に対応する暗電流成分信号の算出に利用するオプティカルブラック画素30の数をより多くすることで、M個（ここでは2個）の互いに異なるゲイン間における暗電流信号成分のノイズバラツキを抑制することができる。

[0152] 別の一例として、6種類のオプティカルブラック画素30の各種類は、図13に示すように、画素部10Dにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Dにおいて、画素アレイにおける列方向に平行な6つの領域、ここでは、HCGH用OB領域226D、HCL用OB領域225D、MCGH用OB領域224D、MCL用OB領域223D、LCGH用OB領域222D、および、LCL用OB領域221Dの6つの領域それぞれに配置されるとしてもよい。すなわち、図13に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素アレイ

イの列方向に並んで配置されとしてもよい。

[0153] これにより、1つの列に多数の同一のゲインのオプティカルブラック画素30を配置することができる。

[0154] 別の一例として、6種類のオプティカルブラック画素30の各種類は、図14に示すように、画素部10Eにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Eにおいて、画素アレイにおける行方向に平行な12以上の6の整数倍の領域、ここでは、HCGH用OB領域226E1および226E2、HCL用OB領域225E1および225E2、MCGH用OB領域224E1および224E2、MCL用OB領域223E1および223E2、LCGH用OB領域222E1および222E2、ならびに、LCL用OB領域221E1および221E2の12の領域それぞれに配置されてもよい。すなわち、図14に示すように、上記6種類のオプティカルブラック画素30の各種類は、画素アレイの列方向に並んで配置され、かつ、互いに等しい形状の領域に、画素アレイの行方向において順不同に繰り返し配置されとしてもよい。

[0155] これにより、画素アレイの行方向におけるシェーディング、すなわち、水平方向シェーディングがあった場合であっても、各種類のオプティカルブラック画素30の加算平均値のバラツキが一定に保たれるため、水平方向シェーディングの影響を抑制することができる。

[0156] 別の一例として、6種類のオプティカルブラック画素30の各種類は、図15に示すように、画素部10Fにおける、有効領域画素20が配置される有効領域21の外側のOB領域31Fにおいて、画素アレイにおける列方向に平行な12以上の6の整数倍の領域、ここでは、HCGH用OB領域226F1および226F2、HCL用OB領域225F1および225F2、MCGH用OB領域224F1および224F2、MCL用OB領域223F1および223F2、LCGH用OB領域222F1および222F2、ならびに、LCL用OB領域221F1および221F2の12の領域それぞれに配置されてもよい。すなわち、図15に示すように、上記6種

類のオプティカルブラック画素30の各種類は、画素アレイの列方向に並んで配置され、かつ、M個（ここでは2個）のゲインそれぞれに応じた形状の領域に、画素アレイの行方向において順不同に繰り返し配置されるとしてもよい。

[0157] これにより、例えば、M個（ここでは2個）の互いに異なるゲインにおいて、より大きいゲインの種類のオプティカルブラック画素30をより大きな領域に配置して、すなわち、より大きいゲインの種類のオプティカルブラック画素30の方をより多く配置して、より大きいゲインの種類のオプティカルブラック画素30に対応する暗電流成分信号の算出に利用するオプティカルブラック画素30の数をより多くすることで、M個（ここでは2個）の互いに異なるゲイン間における暗電流信号成分のノイズバラツキを抑制することができる。

[0158] （2）実施の形態において、暗電流算出回路60は、算出した暗電流成分信号を、選択回路40と、AD変換回路50とにフィードバックする構成であるとして説明した。これに対して、他の構成例として、暗電流算出回路60は、算出した暗電流成分信号を、選択回路40にフィードバックする一方で、AD変換回路50にはフィードバックしない構成であってもよいし、さらに他の構成例として、暗電流算出回路60は、算出した暗電流成分信号を、AD変換回路50にフィードバックする一方で、選択回路40にはフィードバックしない構成であってもよい。

[0159] （3）本開示の包括的または具体的な態様は、システム、装置、集積回路等で実現されてもよい。また、システム、装置、集積回路等の任意な組み合わせで実現されてもよい。

産業上の利用可能性

[0160] 本開示は、画像を撮像する撮像装置等に広く利用可能である。

符号の説明

[0161] 1 撮像装置

10、10A、10B、10C、10D、10E、10F 画素部

- 2 0 有効領域画素
- 2 1 有効領域
- 2 1 N 単位有効領域
- 3 0 オプティカルブラック画素
- 3 0 L C G L L C G L オプティカルブラック画素
- 3 0 L C G H L C G H オプティカルブラック画素
- 3 0 M C G L M C G L オプティカルブラック画素
- 3 0 M C G H M C G H オプティカルブラック画素
- 3 0 H C G L H C G L オプティカルブラック画素
- 3 0 H C G H H C G H オプティカルブラック画素
- 3 1、3 1 A、3 1 B、3 1 C、3 1 D、3 1 E、3 1 F O B 領域
- 3 1 N 単位 O B 領域
- 4 0 選択回路
- 4 1、4 2 選択スイッチ
- 4 3 比較器
- 4 4 読み出し制御部
- 4 5 一時記憶部
- 5 0 A D 変換回路
- 5 1 ゲイン選択部
- 6 0 暗電流算出回路
- 7 0 閾値生成回路
- 7 1 基準閾値記憶テーブル
- 8 0 ランプ信号生成回路
- 9 0 ロジック部
- 9 1 H D R 処理回路
- 1 0 0 メモリ
- 1 1 0 選択部
- 1 1 0 N 単位選択部

1 2 0 A D 変換部

1 2 0 N 単位 A D 変換部

1 3 0 読み出し部

1 3 0 N 単位読み出し部

1 4 0 垂直走査回路

1 5 0 タイミング制御部

1 6 0 水平走査回路

2 2 1、2 2 1 A、2 2 1 B 1、2 2 1 B 2、2 2 1 C 1、2 2 1 C 2、
2 2 1 D、2 2 1 E 1、2 2 1 E 2、2 2 1 F 1、2 2 1 F 2 L C G L 用
O B 領域

2 2 2、2 2 2 A、2 2 2 B 1、2 2 2 B 2、2 2 2 C 1、2 2 2 C 2、
2 2 2 D、2 2 2 E 1、2 2 2 E 2、2 2 2 F 1、2 2 2 F 2 L C G H 用
O B 領域

2 2 3、2 2 3 A、2 2 3 B 1、2 2 3 B 2、2 2 3 C 1、2 2 3 C 2、
2 2 3 D、2 2 3 E 1、2 2 3 E 2、2 2 3 F 1、2 2 3 F 2 M C G L 用
O B 領域

2 2 4、2 2 4 A、2 2 4 B 1、2 2 4 B 2、2 2 4 C 1、2 2 4 C 2、
2 2 4 D、2 2 4 E 1、2 2 4 E 2、2 2 4 F 1、2 2 4 F 2 M C G H 用
O B 領域

2 2 5、2 2 5 A、2 2 5 B 1、2 2 5 B 2、2 2 5 C 1、2 2 5 C 2、
2 2 5 D、2 2 5 E 1、2 2 5 E 2、2 2 5 F 1、2 2 5 F 2 H C G L 用
O B 領域

2 2 6、2 2 6 A、2 2 6 B 1、2 2 6 B 2、2 2 6 C 1、2 2 6 C 2、
2 2 6 D、2 2 6 E 1、2 2 6 E 2、2 2 6 F 1、2 2 6 F 2 H C G H 用
O B 領域

請求の範囲

[請求項1]

受光する画素であって、受光量に応じた電荷を生成し、生成した電荷および暗電流成分により生じた電荷の電荷量に応じた、互いにゲインが異なる N (N は2以上の整数)個の画素信号を出力する有効領域画素と、受光しない画素であって、暗電流成分により生じた電荷の電荷量に応じた暗電流画素信号を出力する $N \times M$ (M は2以上の整数)個のオプティカルブラック画素と、を有する画素部と、

前記 N 個の画素信号のうちの少なくとも1個の画素信号に基づいて、前記 N 個の画素信号のうちの1個を選択して、選択した選択画素信号を出力すると共に、 M 個のゲインのうちの1個のゲインを特定するゲイン信号を生成して出力する選択回路と、

前記ゲイン信号が特定するゲインに基づいて、前記選択画素信号をA/D変換して、A/D変換したデジタル画素信号を出力し、さらに、前記 $N \times M$ 個のオプティカルブラック画素から出力された $N \times M$ 個の暗電流画素信号のそれぞれを、当該暗電流画素信号を出力したオプティカルブラック画素に固定のゲインに基づいてA/D変換して、A/D変換した $N \times M$ 個の暗電流デジタル画素信号を出力するA/D変換回路と、

前記 $N \times M$ 個の暗電流デジタル画素信号に基づいて、前記 $N \times M$ 個のオプティカルブラック画素それぞれにおける $N \times M$ 個の暗電流成分信号を算出して、前記選択回路および前記A/D変換回路のうちの少なくとも一方にフィードバックする暗電流算出回路と、を備え、

前記 $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のそれぞれに対応するゲインの暗電流画素信号を出力する N 個のオプティカルブラック画素それぞれを M 個含むことで構成される

撮像装置。

[請求項2]

前記暗電流算出回路は、前記 $N \times M$ 個の暗電流成分信号を少なくとも前記A/D変換回路にフィードバックし、

前記A/D変換回路は、前記 M 個のゲインのうちの第1のゲインに基

づいて第1の選択画素信号をAD変換して、AD変換した第1のデジタル画素信号を出力する場合に、前記第1の選択画素信号が示す値から、前記 $N \times M$ 個の暗電流成分信号のうちの、前記第1のゲインおよび前記第1の選択画素信号に対応する1個の暗電流成分信号が示す値だけ減算された値を示す前記デジタル画素信号を出力する

請求項1に記載の撮像装置。

[請求項3] 前記暗電流算出回路は、前記 $N \times M$ 個の暗電流成分信号を少なくとも前記選択回路にフィードバックし、

前記選択回路は、前記 $N \times M$ 個の暗電流成分信号に基づいて生成された少なくとも $N \times M - 1$ 個の閾値のうちの少なくとも1個と、前記少なくとも1個の画素信号と、を比較し、比較した結果に基づいて、前記 N 個の画素信号のうちの1個を選択すると共に、前記ゲイン信号を生成する

請求項1に記載の撮像装置。

[請求項4] 前記画素部が有する前記有効領域画素、および、前記 $N \times M$ 個のオプティカルブラック画素のそれぞれは複数であり、

前記画素部において、

前記複数の有効領域画素は、行方向および列方向に行列状に並んで配置され、

前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記有効領域画素が配置される領域の外側において、前記行方向に並んで配置される

請求項1から請求項3のいずれか1項に記載の撮像装置。

[請求項5] 前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に

、互いに等しい形状の領域に、前記列方向において順不同に繰り返し配置される

請求項 4 に記載の撮像装置。

[請求項6] 前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記 M 個のゲインそれぞれに応じた形状の領域に、前記列方向において順不同に繰り返し配置される

請求項 4 に記載の撮像装置。

[請求項7] 前記画素部が有する前記有効領域画素、および、前記 $N \times M$ 個のオプティカルブラック画素のそれぞれは複数であり、

前記画素部において、

前記複数の有効領域画素は、行方向および列方向に行列状に並んで配置され、

前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記有効領域画素が配置される領域の外側において、前記列方向に並んで配置される

請求項 1 から請求項 3 のいずれか 1 項に記載の撮像装置。

[請求項8] 前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインのうちの同一のゲインに対応する複数のオプティカルブラック画素毎に、互いに等しい形状の領域に、前記行方向において順不同に繰り返し配置される

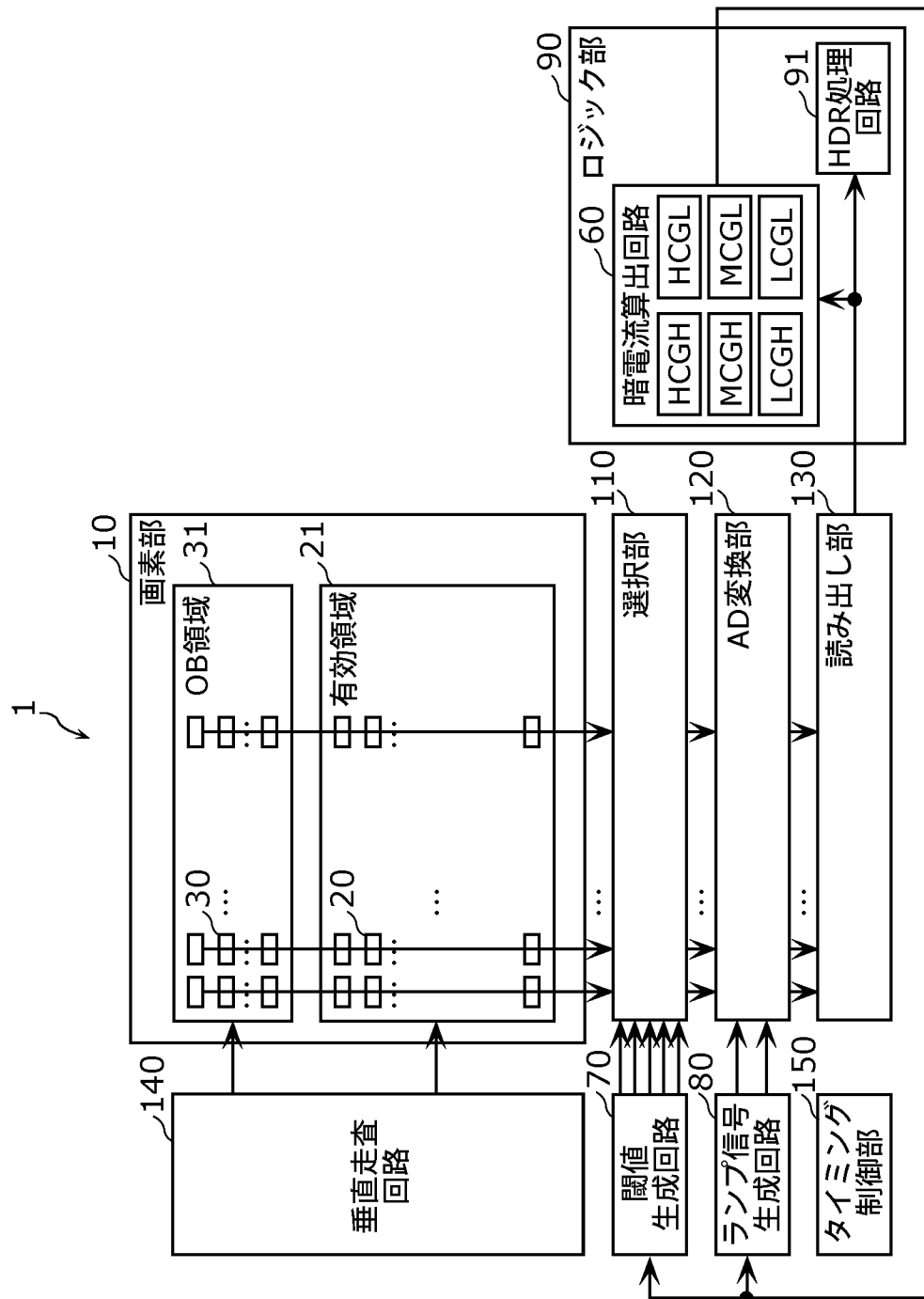
請求項 7 に記載の撮像装置。

[請求項9] 前記複数の $N \times M$ 個のオプティカルブラック画素は、前記 N 個の画素信号のうちの同一の画素信号に対応し、かつ、前記 M 個のゲインの

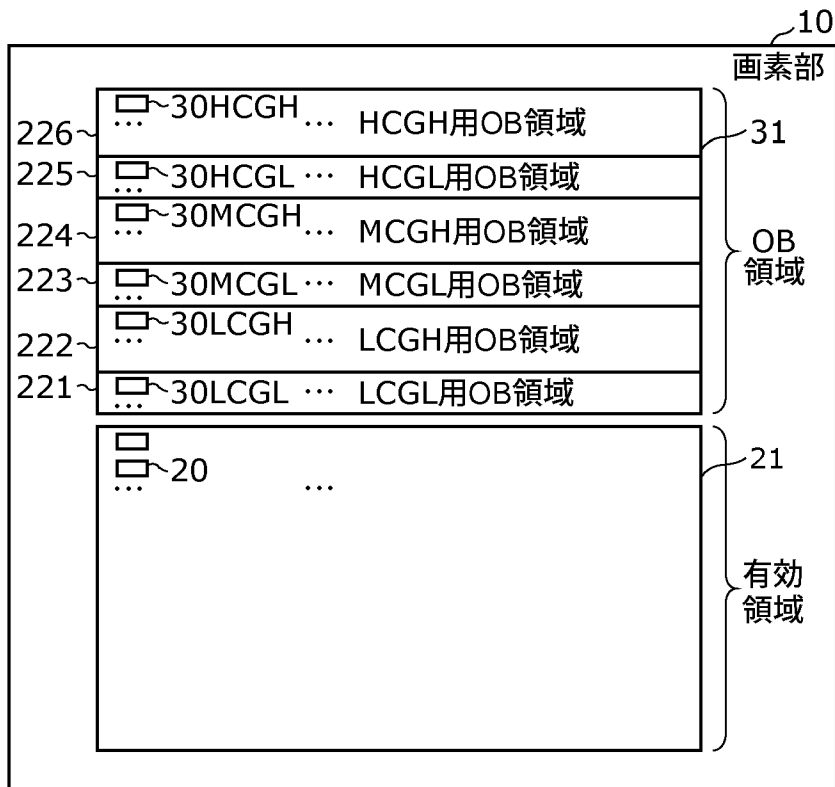
うちの同一のゲインに対応する複数のオプティカルブラック画素毎に、前記M個のゲインそれぞれに応じた形状の領域に、前記行方向において順不同に繰り返し配置される

請求項7に記載の撮像装置。

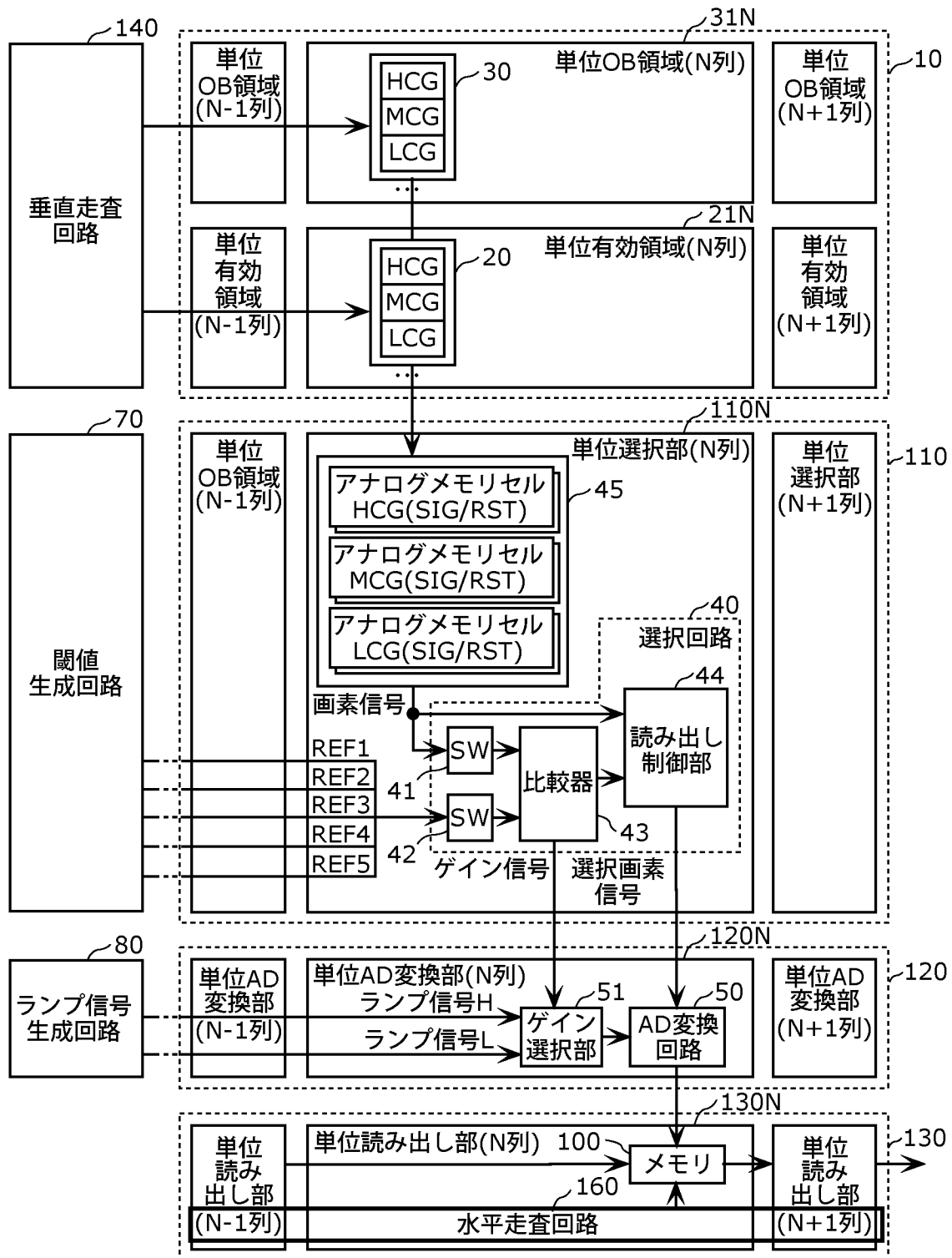
[図1]



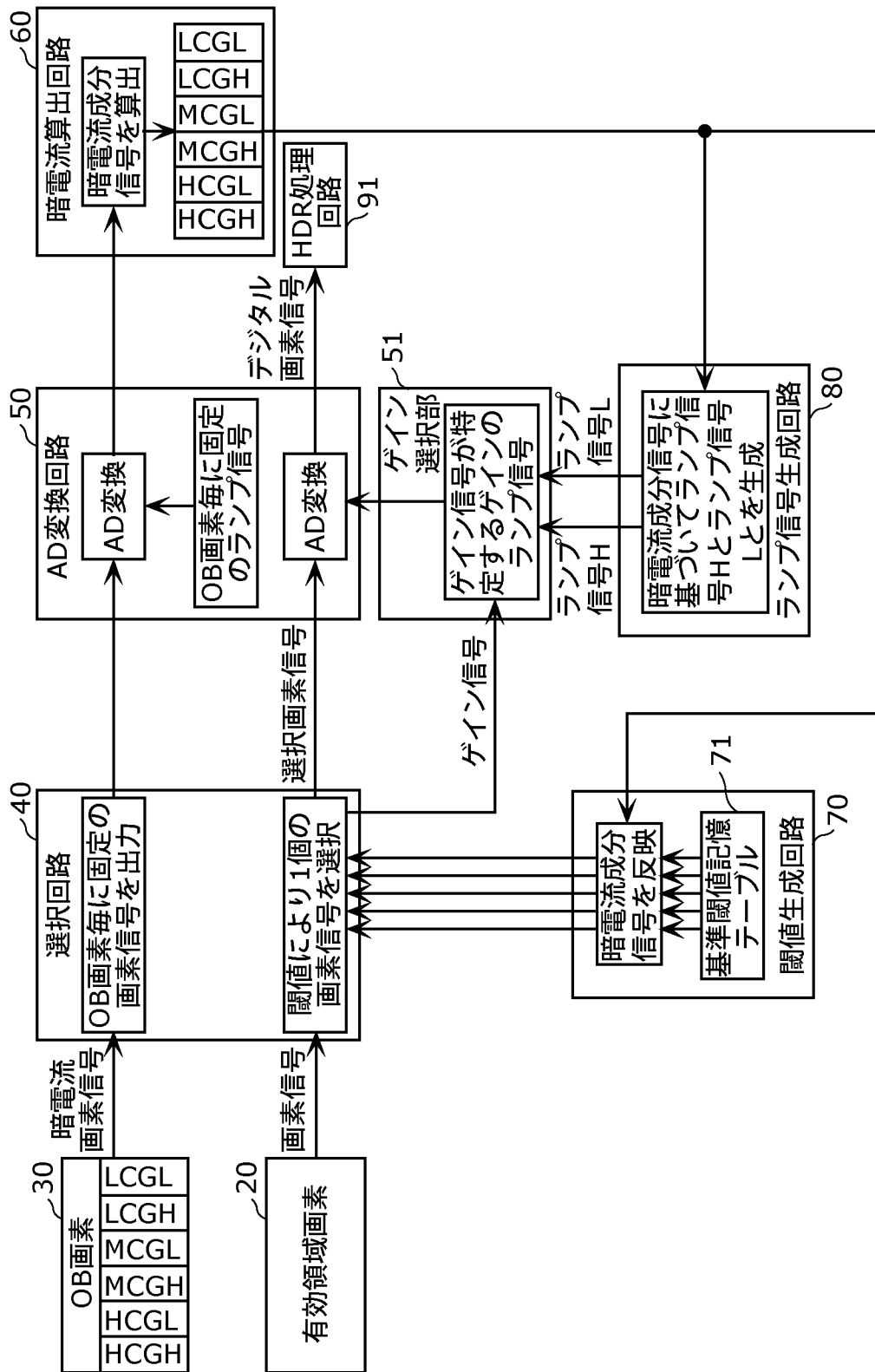
[図2]



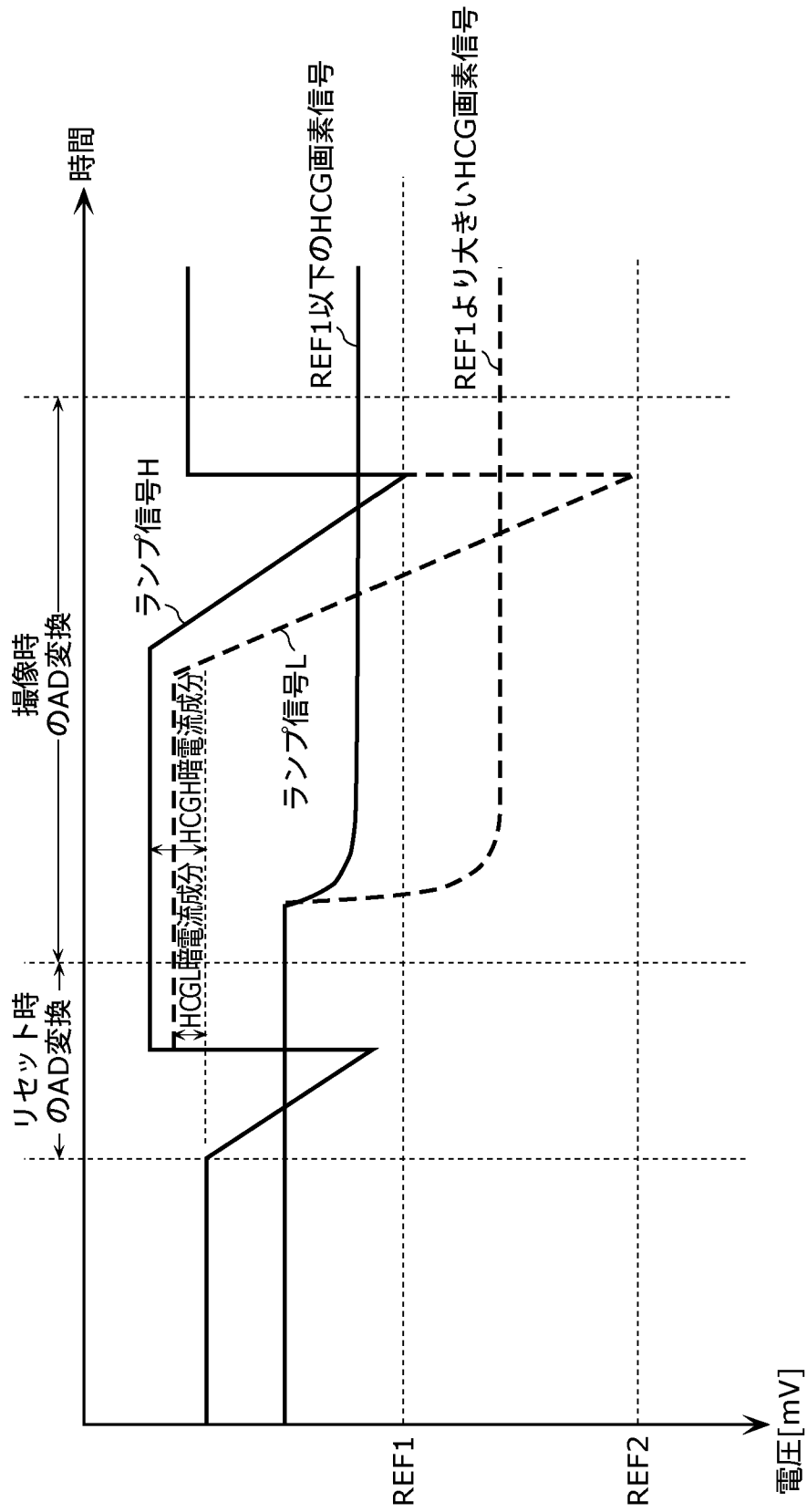
[図3]



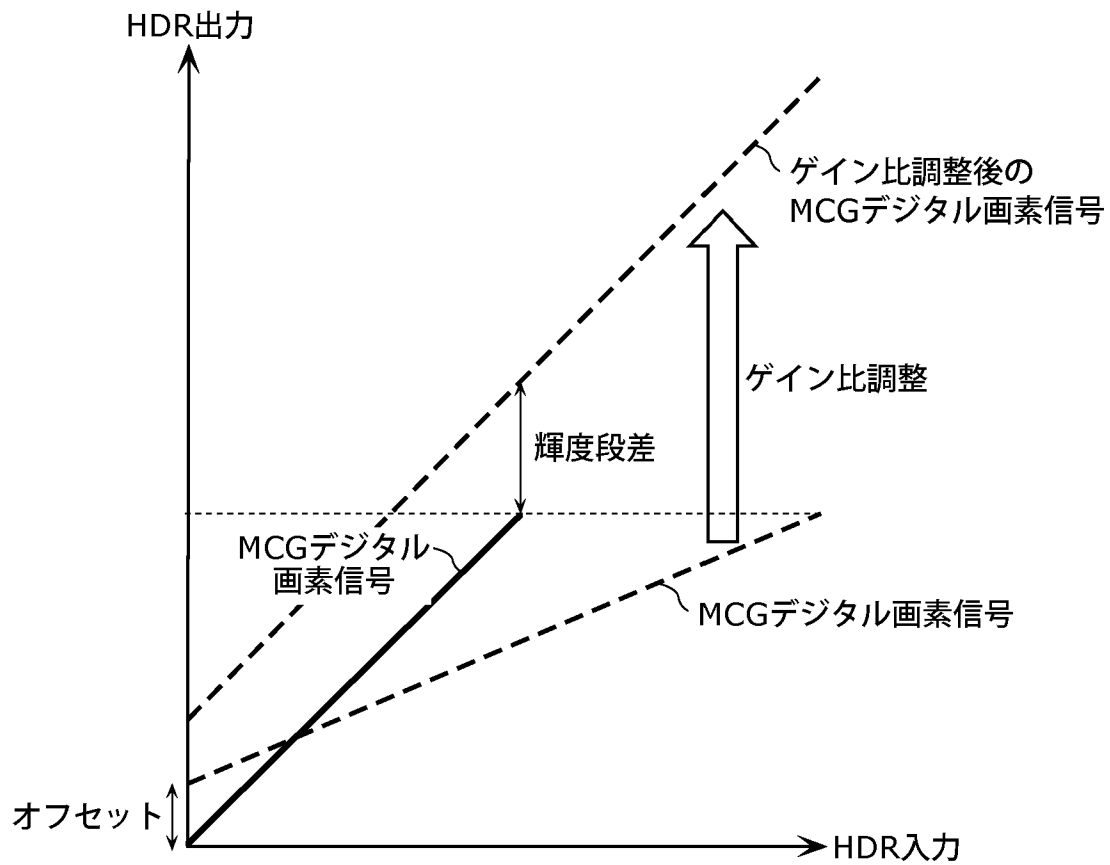
[図4]



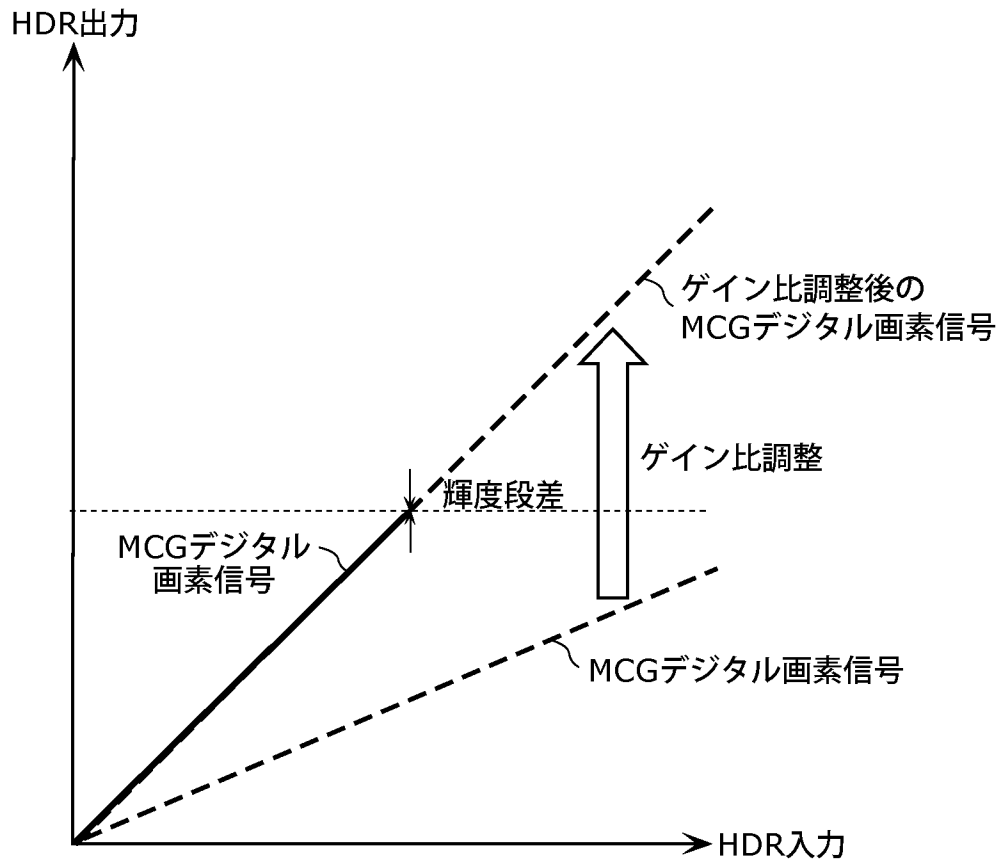
[図5]



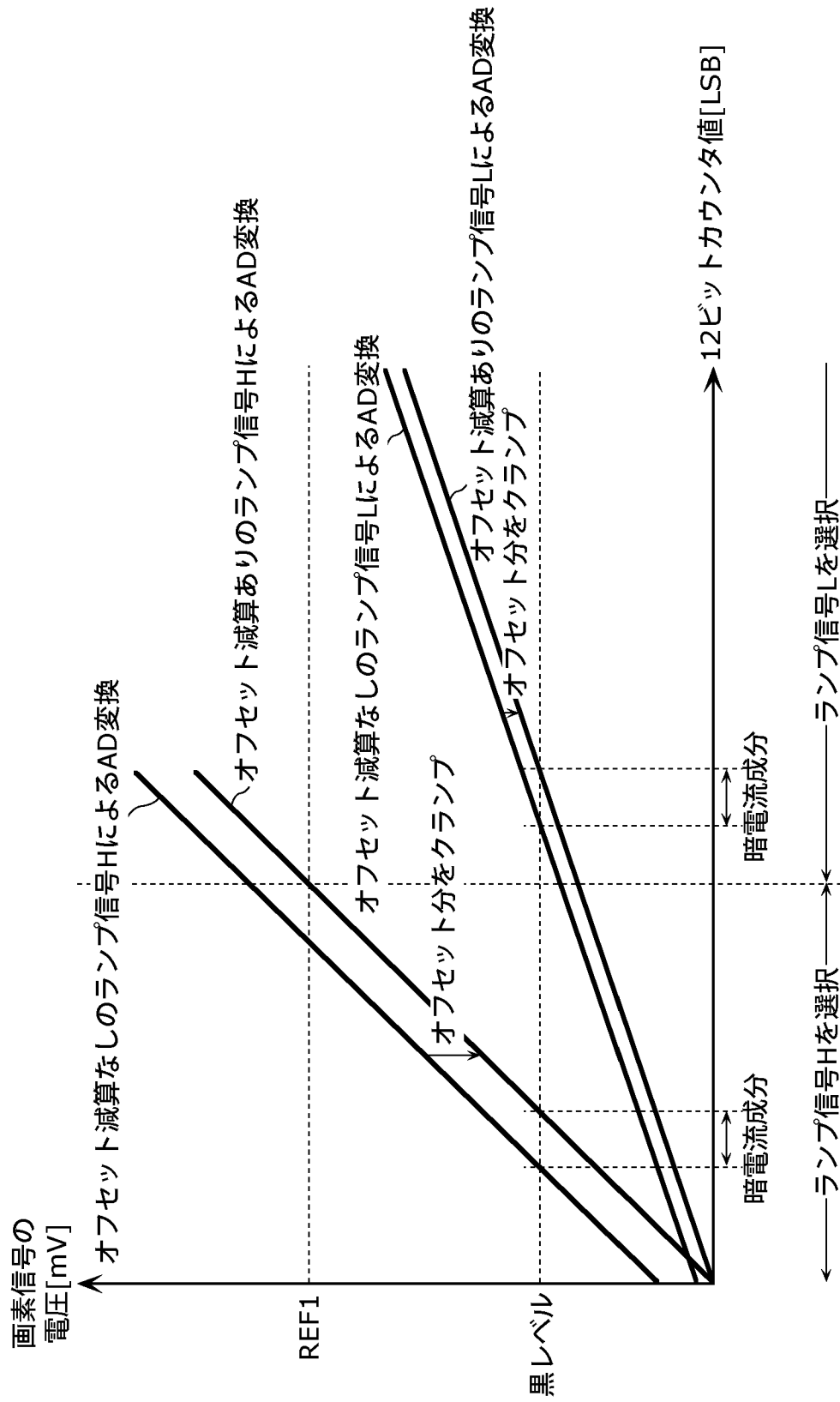
[図6]



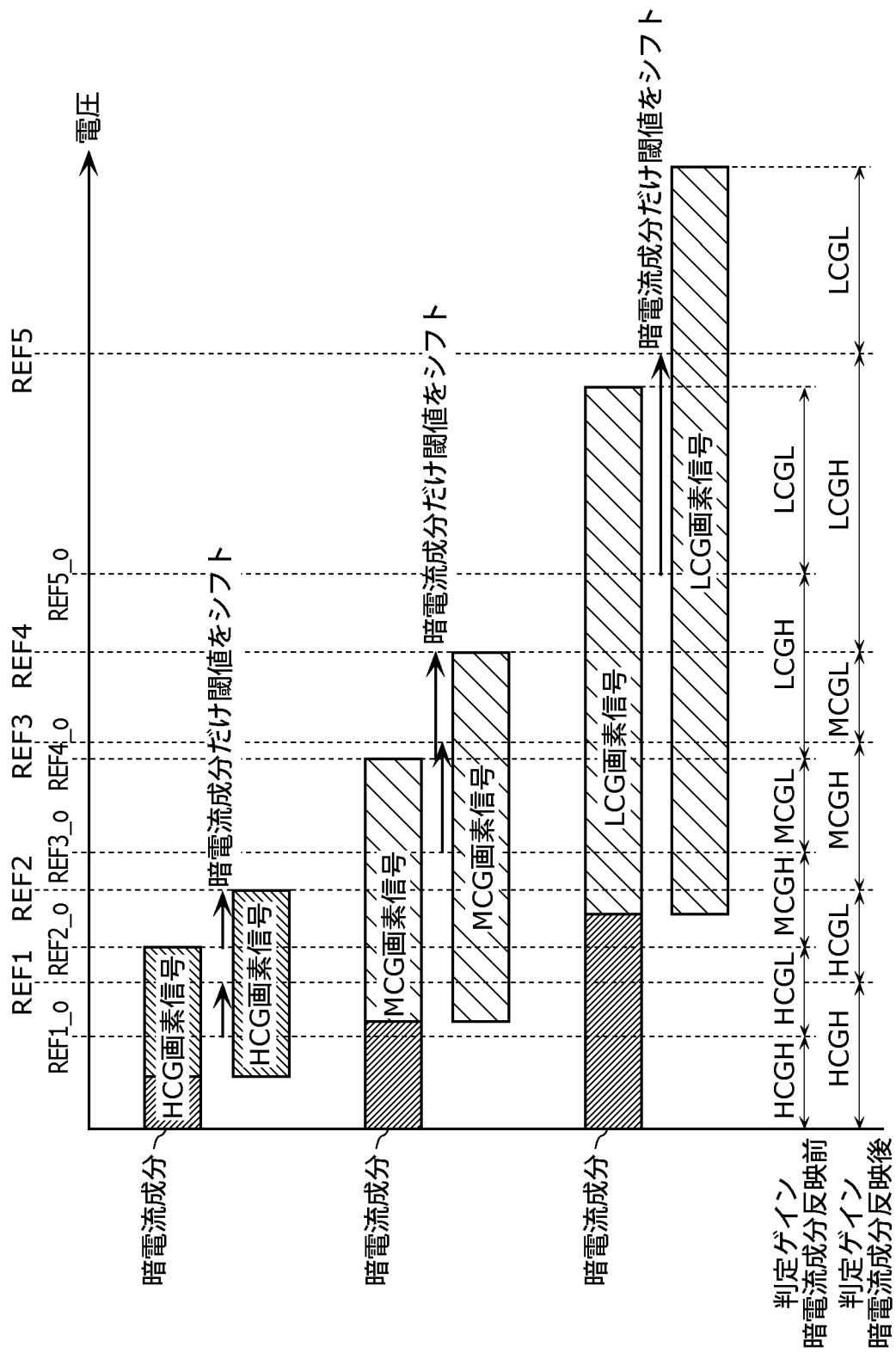
[図7]



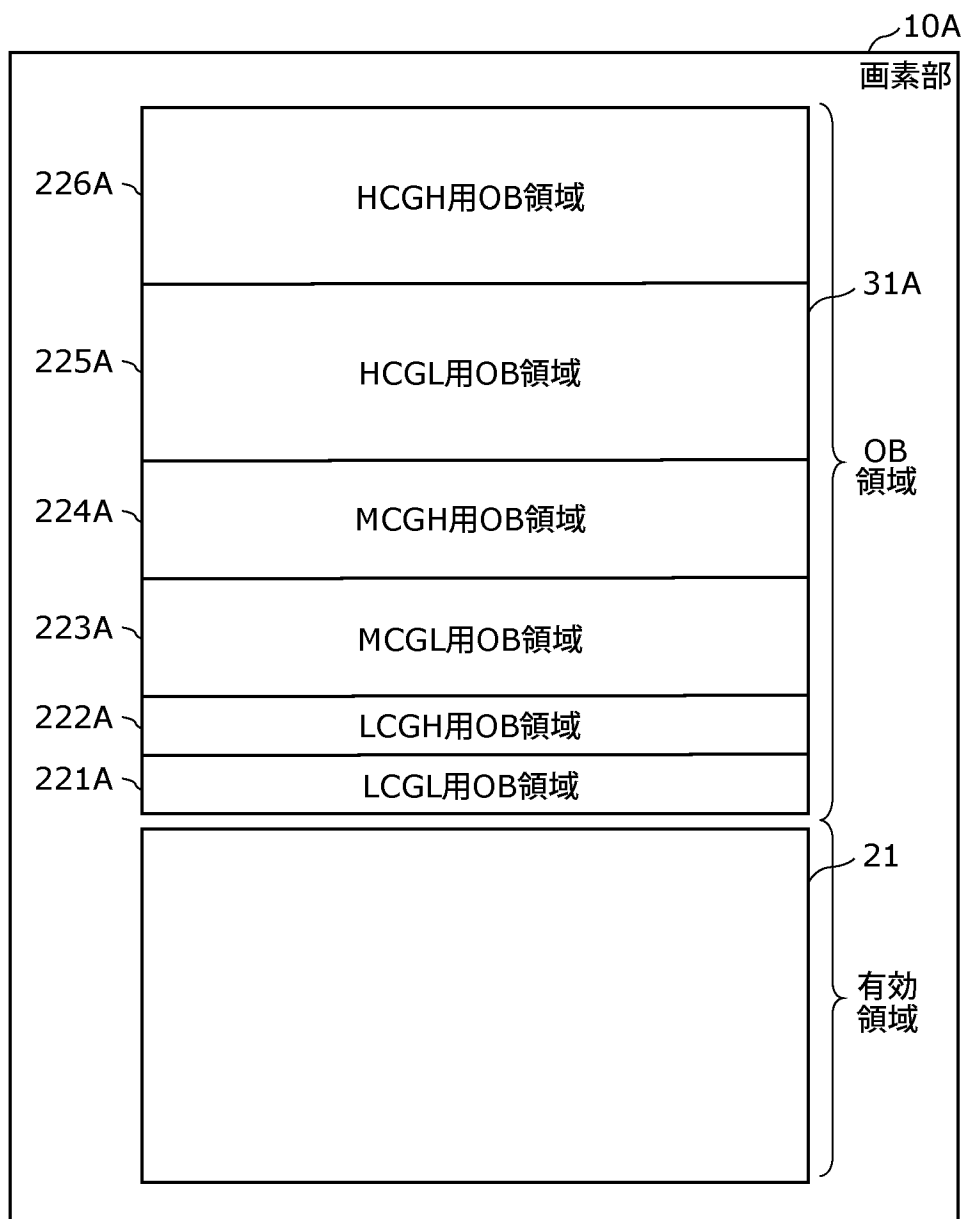
[図8]

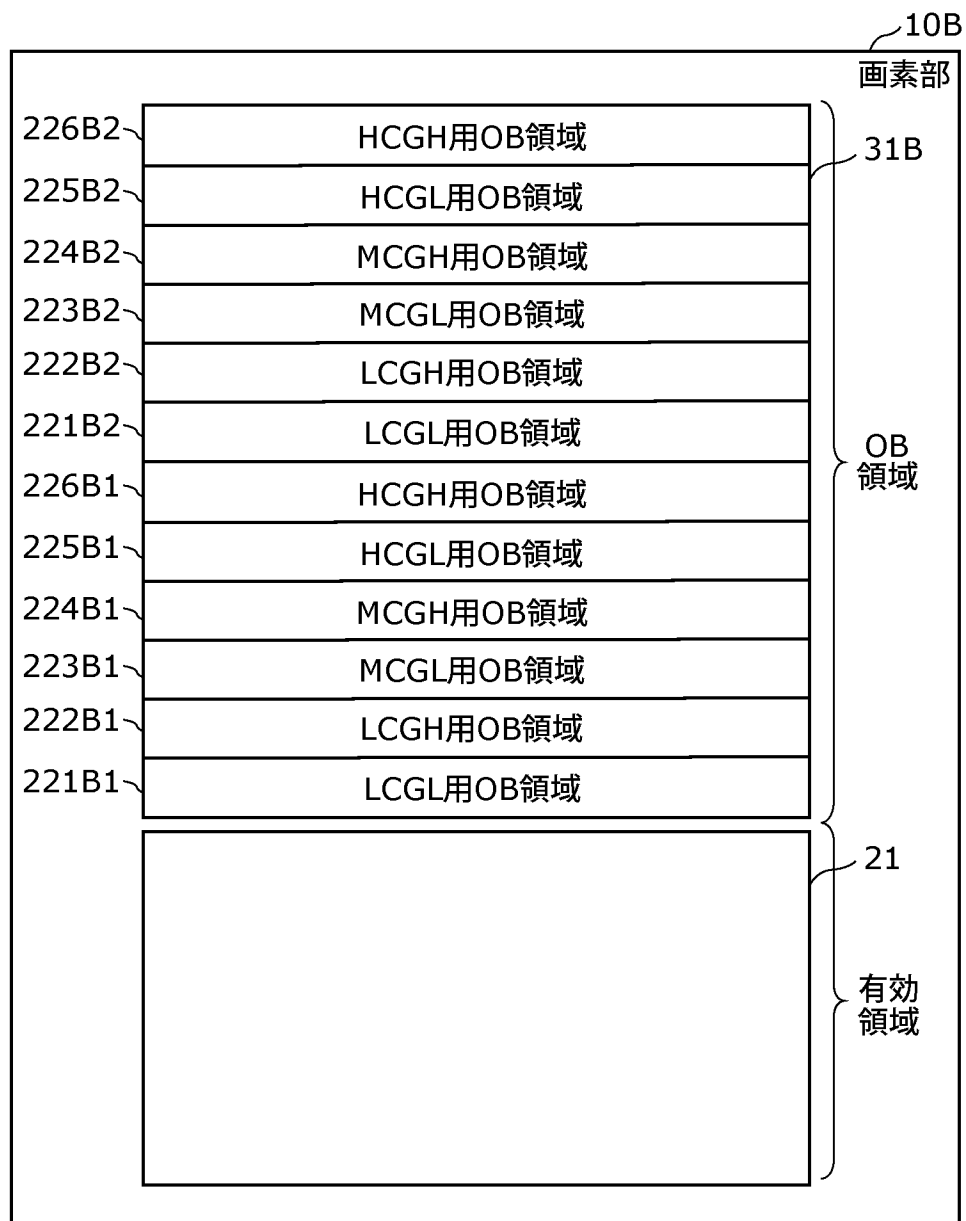


[図9]

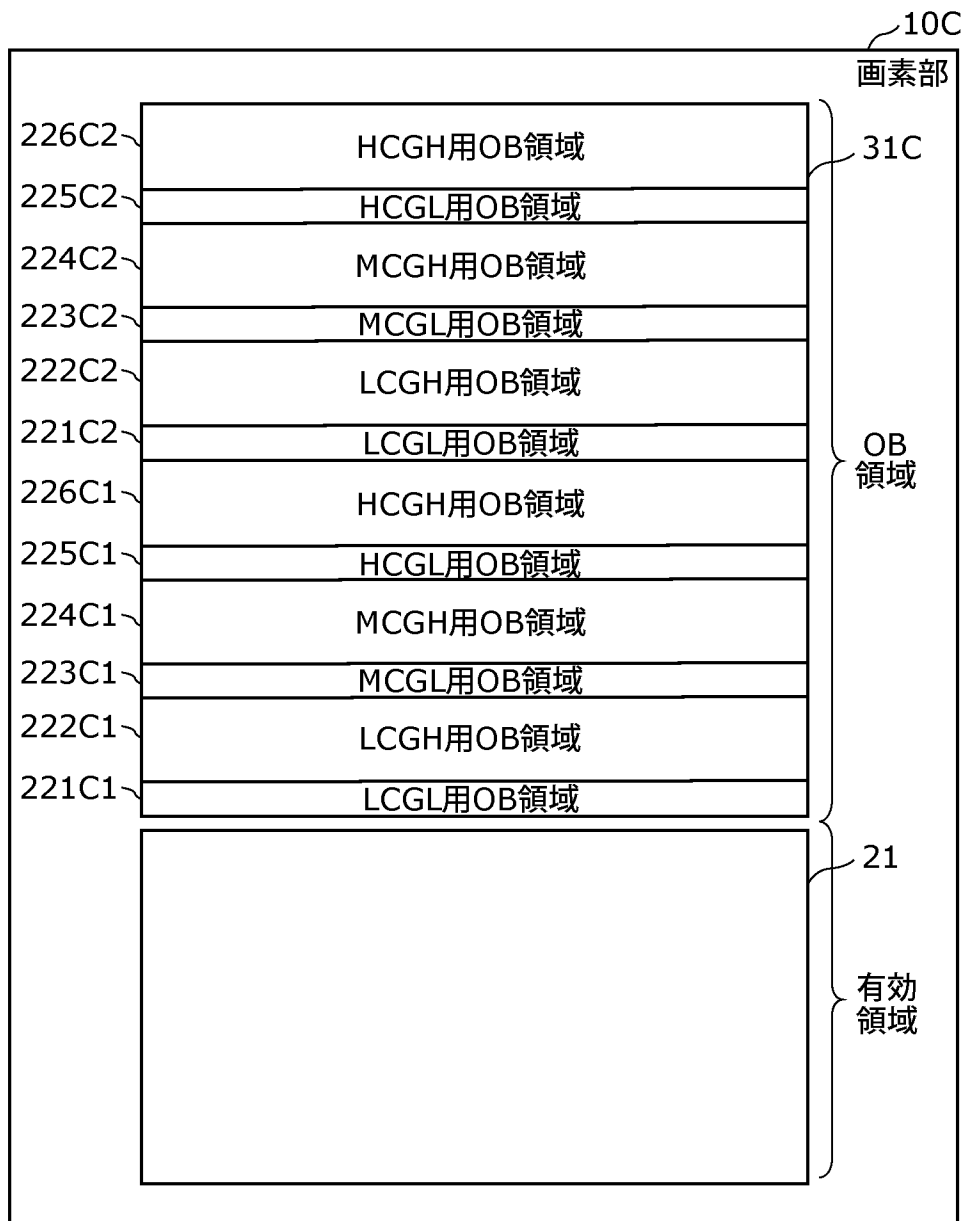


[図10]

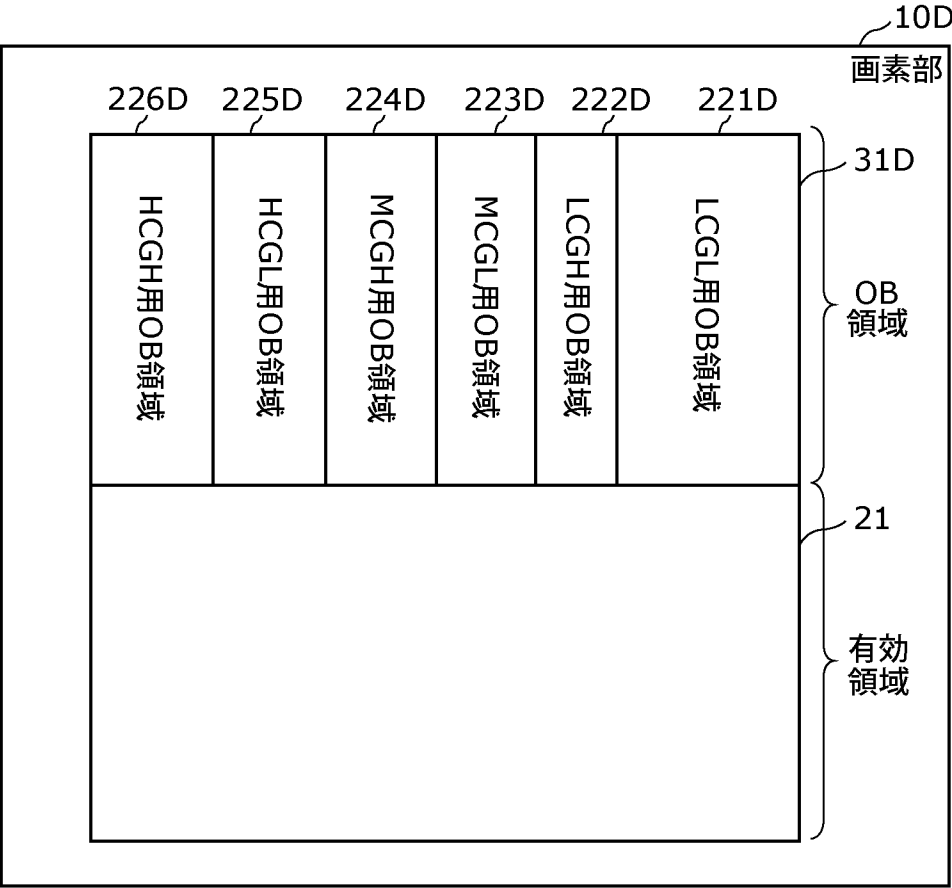




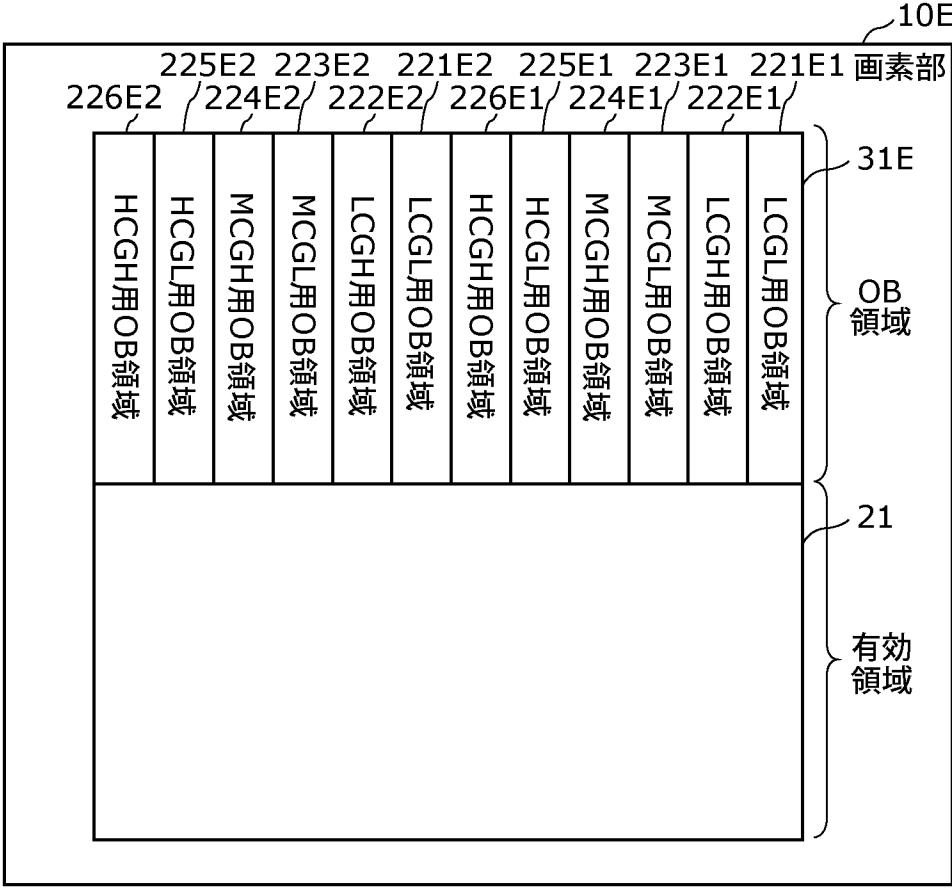
[図12]



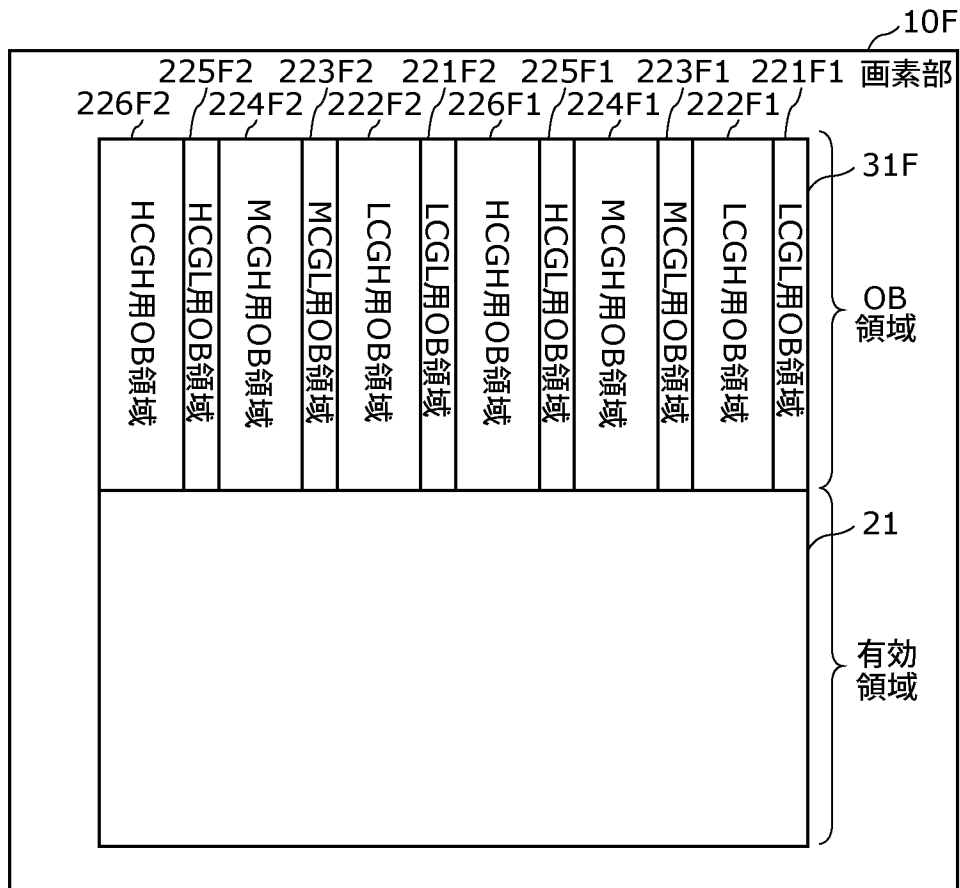
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/038133

A. CLASSIFICATION OF SUBJECT MATTER**H04N 25/63**(2023.01)i; **H04N 25/581**(2023.01)i

FI: H04N25/63; H04N25/581

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N25/63; H04N25/581

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-57886 A (CANON KABUSHIKI KAISHA) 09 April 2020 (2020-04-09) entire text, all drawings	1-9
A	JP 2018-50234 A (CANON KABUSHIKI KAISHA) 29 March 2018 (2018-03-29) entire text, all drawings	1-9
A	JP 2020-170923 A (CANON KABUSHIKI KAISHA) 15 October 2020 (2020-10-15) entire text, all drawings	1-9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

22 December 2023

Date of mailing of the international search report

09 January 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/038133

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-57886	A	09 April 2020	(Family: none)	
JP	2018-50234	A	29 March 2018	(Family: none)	
JP	2020-170923	A	15 October 2020	US 2020/0322560 A1	
				entire text, all drawings	
				CN 111800591 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H04N 25/63(2023.01)i; H04N 25/581(2023.01)i

FI: H04N25/63; H04N25/581

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H04N25/63; H04N25/581

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2023年

日本国実用新案登録公報

1996 - 2023年

日本国登録実用新案公報

1994 - 2023年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2020-57886 A（キヤノン株式会社）09.04.2020（2020 - 04 - 09） 全文, 全図	1-9
A	JP 2018-50234 A（キヤノン株式会社）29.03.2018（2018 - 03 - 29） 全文, 全図	1-9
A	JP 2020-170923 A（キヤノン株式会社）15.10.2020（2020 - 10 - 15） 全文, 全図	1-9

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

22. 12. 2023

国際調査報告の発送日

09. 01. 2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

橘 高志 5V 8391

電話番号 03-3581-1101 内線 3571

様式 PCT/ISA/210（第2ページ）（2015年1月）

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/038133

引用文献			公表日	パテントファミリー文献	公表日
JP	2020-57886	A	09.04.2020	(ファミリーなし)	
JP	2018-50234	A	29.03.2018	(ファミリーなし)	
JP	2020-170923	A	15.10.2020	US 2020/0322560 A1	
				全文, 全図	
				CN 111800591 A	