

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成16年10月28日(2004.10.28)

【公表番号】特表2000-516008(P2000-516008A)

【公表日】平成12年11月28日(2000.11.28)

【出願番号】特願平9-524423

【国際特許分類第7版】

G 1 1 C 11/419

G 1 1 C 7/00

【F I】

G 1 1 C 11/34 3 1 1

G 1 1 C 7/00 3 0 1 B

【手続補正書】

【提出日】平成15年10月23日(2003.10.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

## 手 続 補 正 書

平成 15 年 10 月 23 日

特許庁長官 殿

1. 事件の表示 平成 9 年特許願第 524423 号

2. 補正をする者

事件との関係 特許出願人

住 所 アメリカ合衆国、カリフォルニア州、ミルピタス、

マッカーシー ブルバード 1551

名 称 エルエスアイ ロジック コーポレーション

3. 代理人

〒170-0013 電話 03 (5956) 7220

住 所 東京都豊島区東池袋 1 丁目 20 番 2 号

池袋ホワイトハウスビル 816 号

氏 名 (8197) 弁理士 吉 田 豊



4. 補正対象書類名

明細書



5. 補正対象項目名

好ましい実施の形態の詳細な説明

6. 補正の内容

- (1) 明細書第 8 頁第 23 行の「を受けて  $WL_0 - WL_{i-1}$  信号のうち一つのみが発生し、メモリセル 110 の対する行が」を『を受けて  $WL_0 - WL_{i-1}$  信号のうち一つのみが発生し、コアメモリセル 110 の対する行が』と補正する。
- (2) 明細書第 9 頁第 16 行の「」を含んでいる。実際、ダミーセル 114 はデータ

を送出しないことを除いて、コ』を『) を含んでいる。実際、ダミーメモリセル 114 はデータを送出しないことを除いて、コ』と補正する。

(3) 明細書第 9 頁第 20 行の「さらに固定メモリセル 116 とダミーセル 118 とはすべて、ダミー列で BL<sub>D</sub>,BLN』を『さらに固定メモリセル 116 とダミーメモリセル 118 とはすべて、ダミー列で BL<sub>D</sub>,BLN』と補正する。

(4) 明細書第 9 頁第 25 行の「るのである。ダミーセル 118 はコアセル 110 と同様に構成されていることが好ま』を『のである。ダミーメモリセル 118 はコアメモリセル 110 と同様に構成されていることが好ま』と補正する。

(5) 明細書第 12 頁第 8 行の「せず) の行が BL<sub>j</sub>,BLN<sub>j</sub> ビット線にデータを送出し、データはアクセスされたメ』を『せず) の行が BL<sub>j</sub>,BLN<sub>j</sub> ビット線にデータを送出し、データはアクセスされたコアメ』と補正する。

(6) 明細書第 17 頁第 19 行の「全に導通し始め、トランジスタ 216, 220 を介してロジック低レベルに SAOUT 信号』を『全に導通し始め、CMOS トランジスタ 216, 220 を介してロジック低レベルに SAOUT 信号』と補正する。

(7) 明細書第 22 頁第 21 行の「レイ 108 のメモリアクセスの終了を示す前に確実に安定化する。第一にダミー行』を『アレイ 108 のメモリアクセスの終了を示す前に確実に安定化する。第一にダミー行』と補正する。