



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 697 29 347 T2** 2009.09.24

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 0 813 345 B1**

(21) Deutsches Aktenzeichen: **697 29 347.5**

(96) Europäisches Aktenzeichen: **97 303 986.0**

(96) Europäischer Anmeldetag: **09.06.1997**

(97) Erstveröffentlichung durch das EPA: **17.12.1997**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **02.06.2004**

(47) Veröffentlichungstag im Patentblatt: **24.09.2009**

(51) Int Cl.⁸: **H04N 5/455 (2006.01)**
H03D 3/00 (2006.01)

(30) Unionspriorität:

9620984 12.06.1996 KR

(73) Patentinhaber:

**Samsung Electronics Co., Ltd., Suwon, Kyonggi,
KR**

(74) Vertreter:

**Grünecker, Kinkeldey, Stockmair &
Schwanhäusser, 80802 München**

(84) Benannte Vertragsstaaten:

DE, ES, GB

(72) Erfinder:

Han, Dong-seok, Dongan-gu, Kyungki-do, KR

(54) Bezeichnung: **Vorrichtung und Verfahren zur digitalen Demodulation**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft einen Empfänger zum Empfangen eines hochauflösenden Signals und im Besonderen einen digitalen Demodulator für einen Empfänger für hochauflösendes Fernsehen (hier nachfolgend als HDTV bezeichnet) und ein Verfahren dafür.

[0002] Seit Beginn des Schwarzweißfernsehens und des Farbfernsehens gab es einen fortwährenden Trend zur Entwicklung von Fernsehgeräten, die realistischer und größer sind und eine bessere Auflösung haben. Entsprechend wurde in den USA das Grand Alliance-(GA)-HDTV-System vorgelegt, bei dem ein Restseitenband-(VSB)-Modulationsverfahren als ein Modulationsverfahren des GA-HDTV übernommen wird. Entsprechend werden, da der HDTV-Übertragungsstandard der USA als ein 8-VSB-Modulationsverfahren bestimmt wurde, in naher Zukunft HDTV-Sendungen verwirklicht.

[0003] Unterdessen wird die Demodulation eines bestehenden GA-HDTV-Empfängers unter Verwendung eines analogen Demodulationsverfahrens durchgeführt. Nach analoger Demodulation eines Empfangssignals wird digitale Signalverarbeitung zum Wiederherstellen des ursprünglichen Signals durchgeführt.

[0004] [Fig. 1](#) ist ein Blockdiagramm eines herkömmlichen GA-HDTV-Empfängers unter Verwendung eines Achtstufen-VSB-Modulationsverfahrens. Bezugnehmend auf [Fig. 1](#) wird ein empfangenes Radiofrequenz-Signal (RF) als ein Zwischenfrequenz-Signal (ZF) durch Doppelumwandlung von einem Doppelumwandlungs-Tuner (**102**) ausgegeben. Das heißt, ein Synthesizer (**104**) stellt eine erste lokale Oszillations-Frequenz (LO) an den Doppelumwandlungs-Tuner (**102**) gemäß Kanaleinstellung bereit. Ein erster Mischer (nicht gezeigt) in dem Doppelumwandlungs-Tuner (**102**) mischt das empfangene RF-Signal mit der ersten lokalen Oszillations-Frequenz (LO), um dadurch ein erstes ZF-Signal einer vorgegebenen Frequenz (920 MHz) auszugeben, und passt dann ständig die Amplitude des ersten ZF-Signals nach einem automatischen Verstärkungsregelungssignal (hier nachfolgend als AGC bezeichnet) an, das von einem AGC-Generator (**138**) erzeugt wird. Zu dieser Zeit wird die Kanaleinstellung durch einen Mikroprozessor (nicht gezeigt) geregelt. Das automatisch verstärkungsgeregelte erste ZF-Signal wird mit einer zweiten LO-Frequenz, die durch einen Frequenz- und Phasenregelschleifenkreis (FPLL) (**111**) geregelt wird, in einem zweiten Mischer (nicht gezeigt) des Doppelumwandlungs-Tuners (**102**) gemischt und als ein zweites ZF-Signal einer gewünschten vorgegebenen Frequenz (44 MHz) ausgegeben.

[0005] Der Doppelumwandlungs-Tuner (**102**) gibt nicht genau nur HDTV-Signale mit einem 6-MHz-Band weiter, sondern gibt auch Gleichkanalsignale weiter, da seine Filtereigenschaften nicht perfekt sind. Die Gleichkanalsignale verursachen Interferenz mit Signalen eines gewünschten Kanals. Entsprechend durchläuft, um das vorgenannte Problem zu lösen, der Ausgang des Doppelumwandlungs-Tuners (**102**) einen akustischen Oberflächenwellenfilter (SAW) (**106**) entsprechend einem Bandpassfilter mit einer Bandbreite von exakt 6 MHz.

[0006] Ein ZF-Verstärker (**108**) zum ständigen Halten des Pegels eines Eingangssignals eines Analog-Digital-Wandlers (A/D) (**132**) regelt die Amplitude des ZF-Signals, das durch das SAW-Filter (**106**) gegangen ist, entsprechend dem AGC-Signal, das von dem AGC-Generator (**138**) erzeugt wurde.

[0007] Ein Multiplizierer (**110**) multipliziert das ZF-Signal von 6 MHz Bandbreite, das durch das SAW-Filter (**106**) gegangen ist, mit einem sinusförmigen Wellensignal, das von einem Phasenschieber (**114**) ausgegeben wurde, der eine feste dritte LO-Frequenz empfängt, die von einem lokalen Oszillator (**112**) erzeugt wird, wodurch ein zu einem Basisband demoduliertes Signal ausgegeben wird. Hier entspricht der erste Multiplizierer (**110**) einem dritten Mischer, und die feste dritte LO-Frequenz ist 46,69 MHz entsprechend einer Pilotfrequenz.

[0008] Ein erstes Tiefpassfilter (LPF) (**116**) entfernt eine nach Demodulation erzeugte harmonische Komponente zweiter Ordnung und leitet nur Basisbandsignale weiter. Das erste LPF (**116**) gibt ein I-Signal auf einer phasengleichen Achse aus. Hier werden, wenn Frequenznachregelung (AFC) während der Frequenzfassung durchgeführt wird, ein I-Signal, ein Q-Signal auf einer Phasenverschiebungsachse und ein Pilotsignal sämtlich verwendet. Bei anderen Datenverarbeitungsblöcken eines Empfängers wird jedoch nur das I-Signal verwendet.

[0009] Das heißt, dass ein Frequenznachregelungs-Tiefpassfilter (AFC-LPF) (**118**) Überlagerungssignale ausgibt, die durch einen Frequenzunterschied zwischen dem Ausgang eines internen spannungsgesteuerten Oszillators (VCO) und eingegebenen Pilotsignalen erzeugt werden. Entsprechend wird die Radiofrequenz durch das AFC-LPF (**118**) nahezu entfernt, während nur die Pilotüberlagerungsfrequenz bleibt.

[0010] Ein Begrenzer (**120**) gibt „+1“ aus, wenn der Ausgang des AFC-LPF (**118**) größer als „0“ ist, und gibt ansonsten „-1“ aus. Auf diese Weise wird das Pilotüberlagerungssignal auf ein Signal ± 1 mit einer konstanten Amplitude (± 1) begrenzt.

[0011] Unterdessen multipliziert ein zweiter Multipli-

zierer (122) das von dem ZF-Verstärker (108) ausgegebene ZF-Signal mit der festen dritten LO-Frequenz, die von dem lokalen Oszillator (112) ausgegeben wurde, wodurch ein Signal Q auf einer Phasenverschiebungsachse ausgegeben wird.

[0012] Ein zweites LPF (124) entfernt eine harmonische Komponente zweiter Ordnung von dem Ausgang des zweiten Multiplizierers (122) auf dieselbe Weise wie die des ersten LPF (116) und gibt nur das Q-Signal mit einem Basisband weiter. Ein dritter Multiplizierer (126) multipliziert den Ausgang des Begrenzers (120) mit dem Ausgang des zweiten LPF (124). Auf diese Weise treibt das Ergebnis der Multiplikation ein Phasennachregelungs-Tiefpassfilter (APC-LPF) (128) an.

[0013] Das APC-LPF (128) gibt ein „Gleichstromsignal“ aus und treibt einen VCO (130) entsprechend dem Gleichstromsignal an. Das heißt, dass das von dem APC-LPF (128) ausgegebene Gleichstromsignal zu dem Doppelumwandlungs-Tuner (102) zurückgeführt wird, um den oben beschriebenen Frequenzunterschied zu reduzieren, und die zweite LO-Frequenz regelt.

[0014] Wenn die Frequenz durch Wiederholen solcher Operationen gerastet ist, gibt der Begrenzer (120) entweder „-1“ oder „+1“ aus. Zu diesem Zeitpunkt rastet der dritte Multiplizierer (126) den Ausgang des zweiten Begrenzers (120) in die Phase der dritten festen LO-Frequenz, die durch das zweite LPF (124) ausgegeben wird. Durch einen solchen Regelprozess werden Phasenfehler einer Trägerfrequenz in einer Basisbandfrequenz „0“.

[0015] Unterdessen tastet ein A/D-Wandler (132) den Ausgang des FPLL-Kreises (111) anhand eines Symboltaktsignals ab, das von einem Symboltaktwiederhersteller (134) wiederhergestellt wurde, und wandelt ihn zu Digitaldaten um. Der Symboltaktwiederhersteller (134) erzeugt ein Symboltaktsignal und ein Operationstaktsignal des gesamten Systems durch Vorhersage eines Abtastzeitpunktes eines Analog-Digital-Wandlers (A/D) (132). Ein Synchronsignaldetektor (136) erfasst eine Vielfalt von Synchronsignalen unter Verwendung des Ausgangssignals des A/D-Wandlers (110) und gibt ein für jeden Abschnitt notwendiges Synchronsignal an einen HDTV-Signalprozessor (142) aus und erfasst ein Datensegment-Synchronsignal und gibt das Ergebnis an den AGC-Generator (138) aus. Der AGC-Generator (138) erzeugt ein AGC-Signal entsprechend der Amplitude des Datensegment-Synchronsignals und wendet das Ergebnis auf den Doppelumwandlungs-Tuner (102) und den ZF-Verstärker (108) an.

[0016] Ein Gleichstromentferner (140) entfernt eine Gleichstromkomponente, die durch die nichtlineare Kennlinie des A/D-Wandlers (132) erzeugt wurde.

Ein HDTV-Signalprozessor (142) verarbeitet den Ausgang des Gleichstromentferners (142) und stellt das Ergebnis als das ursprüngliche Signal wieder her.

[0017] Wie in [Fig. 1](#) beschrieben wird, stellt der FPLL-Kreis (111) als ein analoger Demodulator eines HDTV-Empfängers ein Hindernis für die Miniaturisierung eines Systems dar. Wenn also ein digitaler Demodulator anstatt des analogen Demodulators verwirklicht wird, kann die gesamte Signalverarbeitung eines Empfängers digitalisiert werden. In diesem Fall ist es einfach, einen Demodulator unter Verwendung eines einzelnen ASIC-Chips zu entwickeln, und es können niedrige Kosten für Empfänger und einheitliche Leistung davon sichergestellt werden.

[0018] Da jedoch der herkömmliche digitale Demodulator ein ZF-Signal von 44 MHz direkt abtastet, sollte er eine Frequenz als Abtastfrequenz nutzen, die doppelt so groß wie die ZF-Signalfrequenz (44 MHz) oder größer ist. Entsprechend ist ein Hochgeschwindigkeits-A/D-Wandler erforderlich, was zur Folge hat, dass die Kosten steigen.

[0019] Im Hinblick auf die Lösung oder Reduzierung der vorgenannten Probleme, ist es eine Aufgabe von bevorzugten Ausführungen der vorliegenden Erfindung, einen digitalen Demodulator zum Digitalisieren der Verarbeitung von allen empfangenen Signalen unter Verwendung eines langsamen A/D-Wandlers in einem Empfänger zum Empfangen eines hochauflösenden Signals bereitzustellen.

[0020] Eine weitere Aufgabe von Ausführungen der vorliegenden Erfindung besteht darin, ein Demodulationsverfahren zum Digitalisieren der Demodulationsverarbeitung von empfangenen Signalen in einem Empfänger zum Empfangen eines hochauflösenden Signals bereitzustellen.

[0021] Nach einem ersten Aspekt der Erfindung wird ein digitaler Demodulator bereitgestellt zum Beseitigen von Frequenz- und Phasenfehlern, die in einem digitalen Signal vorhanden sind, und zum Umwandeln des digitalen Signals, aus dem die Fehler entfernt worden sind, in ein Basisbandsignal zur Verwendung in einem Empfänger zum Empfangen eines hochauflösenden Signals, wobei der digitale Demodulator umfasst:

- einen Phasentrenner, der das digitale Signal in ein erstes Signal mit einer Realzahlkomponente und ein zweites Signal mit einer imaginären Komponente teilt;
- einen komplexen Multiplizierer, der das erste und das zweite Signal mit einem ersten bzw. zweiten Phasensignal multipliziert, die vorgegebene Frequenzen haben, und ein erstes und ein zweites Basisbandsignal ausgibt;
- einen Frequenzdiskriminator, der das erste Ba-

sisbandsignal empfängt und einen Frequenzversatz erfasst;

- einen Phasendetektor, der das Ausgangssignal des Frequenzdiskriminators mit dem zweiten Basisbandsignal multipliziert und einen Phasenversatz gegenüber dem multiplizierten Ausgang erfasst, um das Ausgangssignal des Phasentrenners in die Phase des zweiten Basisbandsignals zu rasten; und
- einen digitalen Oszillator, der in ein Pilotsignal einer vorgegebenen Frequenz entsprechend dem Ausgangssignal des Phasendetektors oszilliert und das erste und das zweite Phasensignal erzeugt.

[0022] Vorzugsweise umfasst der digitale Oszillator einen numerisch gesteuerten Oszillator (NCO).

[0023] Vorzugsweise sind das erste und das zweite Signal ein I-Signal (phasengleich) bzw. ein Q-Signal (phasenverschoben).

[0024] Das Pilotsignal mit einer vorgegebenen Frequenz ist vorzugsweise ein Pilottonsignal mit 3,65 MHz.

[0025] Vorzugsweise sind das erste und das zweite Phasensignal ein Sinus- bzw. ein Kosinuswellensignal, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

[0026] Das Pilottonsignal kann in einem Niederfrequenzband vorgegebener hochauflösender Signalbänder positioniert werden.

[0027] Der Frequenzdiskriminator kann umfassen:

- ein Frequenznachregelungs-Tiefpassfilter (AFC-LPF), das ein Überlagerungssignal ausgibt, das durch einen Frequenzunterschied zwischen dem Ausgang eines intern installierten spannungsgesteuerten Oszillators und dem Pilotsignal erzeugt wird, das von dem komplexen Multiplizierer ausgegeben wird; und
- einen Begrenzer, der das von dem AFC-LPF ausgegebene Überlagerungssignal auf ein Signal mit einer konstanten Amplitude begrenzt.

[0028] Vorzugsweise umfasst der Phasendetektor:

- einen Multiplizierer, der das Ausgangssignal des Frequenzdiskriminators mit dem zweiten Basisbandsignal multipliziert; und
- ein Phasennachregelungs-Tiefpassfilter (APC-LPF), das das Ausgangssignal des Multiplizierers in ein Gleichstromsignal umwandelt.

[0029] Nach einem zweiten Aspekt der Erfindung wird ein Empfänger zum Empfangen eines hochauflösenden Signals bereitgestellt, der umfasst:

- einen Tuner, der ein hochauflösendes Signal eines Radiofrequenzbandes (RF) in ein Zwischen-

frequenz-Signal (ZF) umwandelt;

- einen Analog-Digital-(A/D)-Wandler, der das ZF-Signal entsprechend einem Abtasttaktsignal mit einer Frequenz, die ein vorgegebenes Vielfaches der Übertragungsrate des hochauflösenden Signals und niedriger als die ZF-Frequenz ist, in ein digitales ZF-Signal umwandelt; und
- einen digitalen Demodulator, der Frequenz- und Phasenfehler, die in dem digitalen ZF-Signal vorhanden sind, entfernt und das digitale ZF-Signal, aus dem Fehler entfernt worden sind, in ein Basisbandsignal umwandelt,

wobei der digitale Demodulator einen digitalen Demodulator nach dem ersten Aspekt umfasst.

[0030] Vorzugsweise wird das Pilotsignal von einem Tuner so geregelt, dass das Pilotsignal in einem Niederfrequenzband der vorgegebenen hochauflösenden Signalbänder positioniert werden kann.

[0031] Nach einem dritten Aspekt der Erfindung wird ein digitales Demodulationsverfahren zum Demodulieren eines digitalen Signals in ein Basisbandsignal bereitgestellt, wobei das digitale Demodulationsverfahren die folgenden Schritte umfasst:

- a) Ausgeben des digitalen Signals als erstes und zweites Signal, die eine Realzahlkomponente bzw. eine imaginäre Komponente haben;
- b) Multiplizieren des ersten und des zweiten Signals mit einem ersten bzw. einem zweiten Phasensignal, die vorgegebene Frequenzen haben, und Ausgeben eines ersten und eines zweiten Basisbandsignals;
- c) Empfangen des ersten Basisbandsignals und Erfassen eines Frequenzversatzes;
- d) Multiplizieren des zweiten Basisbandsignals mit dem erfassten Frequenzversatz und Erfassen eines Phasenversatzes aus dem multiplizierten Signal; und
- e) Erzeugen des ersten und des zweiten Phasensignals, die eine vorgegebene Frequenz eines Pilotsignals haben, um den erfassten Frequenz- und Phasenversatz auszugleichen, und Zurückführen des Ergebnisses zu dem Schritt b).

[0032] Vorzugsweise sind das erste und das zweite Signal ein I-Signal (phasengleich) bzw. ein Q-Signal (phasenverschoben).

[0033] Das erste und das zweite Phasensignal sind ein Sinus- bzw. ein Kosinuswellensignal, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

[0034] Ein anderer Aspekt der Erfindung umfasst ein Verfahren zum Empfangen eines hochauflösenden Signals, das die folgenden Schritte umfasst:

- a) Umwandeln eines empfangenen hochauflösenden Signals im Radiofrequenz-Band (RF) in ein Zwischenfrequenz-Signal (ZF);

- b) Abtasten des ZF-Signals auf eine Frequenz, die ein vorgegebenes Vielfaches der Übertragungsrate und niedriger als die ZF-Frequenz ist, und Umwandeln des Ergebnisses in ein digitales ZF-Signal; und
- c) Demodulieren des digitalen ZF-Signals zu einem Basisbandsignal,

wobei der Schritt c) die folgenden Teilschritte umfasst:

- c1) Ausgeben des digitalen ZF-Signals als erstes und zweites Signal, die eine Realzahlkomponente bzw. eine imaginäre Komponente haben;
- c2) Multiplizieren des ersten und des zweiten Signals mit einem ersten bzw. einem zweiten Phasensignal, die vorgegebene Frequenzen haben, und Ausgeben eines ersten und eines zweiten Basisbandsignals;
- c3) Erfassen eines Frequenzversatzes aus dem ersten Basisbandsignal;
- c4) Multiplizieren des zweiten Basisbandsignals mit einem erfassten Frequenzversatz und Erfassen eines Phasenversatzes aus dem multiplizierten Signal; und
- c5) Erzeugen des ersten und des zweiten Phasensignals, die eine vorgegebene Frequenz eines Pilotsignals haben, um den erfassten Frequenz- und Phasenversatz auszugleichen, und Zurückführen des Ergebnisses zu dem Schritt c2).

[0035] Das erste und das zweite Signal können ein I-Signal (phasengleich) bzw. ein Q-Signal (phasenverschoben) sein.

[0036] Das erste und das zweite Phasensignal können ein Sinus- bzw. ein Kosinuswellensignal sein, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

[0037] Zum besseren Verständnis der Erfindung und zum Darstellen, wie Ausführungen derselben zur Ausführung gebracht werden können, erfolgt nun in beispielhafter Form der Bezug auf die begleitenden grafischen Zeichnungen, bei denen:

[0038] [Fig. 1](#) ein Blockdiagramm eines Empfängers für hochauflösendes Fernsehen (HDTV) nach einem GA-VSB-Verfahren ist;

[0039] [Fig. 2](#) ein Blockdiagramm eines HDTV-Empfängers ist, auf den die vorliegende Erfindung angewendet wird;

[0040] [Fig. 3a](#) eine Spektraldarstellung ist, die die Frequenz eines Ausgangssignals des in [Fig. 1](#) gezeigten Doppelumwandlungs-Tuners zeigt;

[0041] [Fig. 3b](#) eine Spektraldarstellung ist, die die Frequenz eines Ausgangssignals des in [Fig. 2](#) gezeigten Doppelumwandlungs-Tuners zeigt;

[0042] [Fig. 3c](#) eine Spektraldarstellung ist, die die Frequenz des Ausgangssignals des Doppelumwandlungs-Tuners zeigt, das durch den in [Fig. 2](#) gezeigten A/D-Wandler abgetastet wurde;

[0043] [Fig. 4](#) ein ausführliches Schaltbild des in [Fig. 2](#) gezeigten digitalen Demodulators ist;

[0044] [Fig. 5a](#) eine Spektraldarstellung ist, die die Frequenz eines Ausgangssignals des in [Fig. 4](#) gezeigten Phasentrenners zeigt;

[0045] [Fig. 5b](#) eine Spektraldarstellung ist, die die Frequenz eines Ausgangssignals des in [Fig. 4](#) gezeigten komplexen Multiplizierers zeigt; und

[0046] [Fig. 5c](#) eine Spektraldarstellung ist, die die Frequenz eines demodulierten Signals zeigt.

[0047] Bezugnehmend auf [Fig. 2](#) wird ein HDTV-Signal über eine Antenne empfangen. Ein RF-Signal des HDTV-Signals, das von einem Doppelumwandlungs-Tuner (202) empfangen wurde, wird mit einer ersten LO-Frequenz gemischt, wodurch ein erstes ZF-Signal mit einer vorgegebenen Frequenz (920 MHz) ausgegeben wird. Die Amplitude des ersten ZF-Signals wird ständig anhand eines AGC-Signals geregelt, das von einem AGC-Generator (220) erzeugt wird. Das verstärkungsgeregelte ZF-Signal wird mit einer zweiten LO-Frequenz gemischt und zu einem ZF-Bandsignal von 44 MHz umgewandelt.

[0048] Ein in [Fig. 1](#) gezeigter Doppelumwandlungs-Tuner (102) empfängt die erste LO-Frequenz gemäß der Kanalwahl durch einen ungezeigten Mikroprozessor und den Synthesizer (104) und eine zweite lokale Oszillationsfrequenz von dem VCO (130) des FPLL-Kreises (111) entsprechend einem analogen Demodulator. Bei dem in [Fig. 2](#) gezeigten Doppelumwandlungs-Tuner (202) wird jedoch eine erste LO-Frequenz im Bezug auf jeden Kanal direkt durch einen Mikroprozessor (204) geregelt, und eine zweite LO-Frequenz wird zu einer vorgegebenen festen Frequenz.

[0049] Der Doppelumwandlungs-Tuner (202) gibt ein Signal mit einer Bandbreite, die etwas größer als die gewünschte Bandbreite ist, weiter, so dass außerdem ein Gleichkanalsignal ausgegeben wird, was zu einer herabgesetzten Leistung des Empfängers führt. Daher dient ein SAW-Filter (206) als Bandpassfilter mit einer ausgezeichneten Begrenzungseigenschaft zum Entfernen des weitergegebenen Gleichkanalsignals.

[0050] Ein ZF-Verstärker (208) gibt ein Signal, das durch das SAW-Filter (206) gegangen ist, als ein Signal mit einer konstanten Amplitude aus, gemäß dem AGC-Signal, das von einem AGC-Generator (220) erzeugt wurde.

[0051] Die Abtastfrequenz eines A/D-Wandlers (210) zum Umwandeln des Ausgangssignals des ZF-Verstärkers (208) zu einem digitalen Signal ist 21,52 MHz, was dem Doppelten der Übertragungsrate (10,76 MHz) eines HDTV-Signals entspricht. Der Abtastzeitpunkt wird durch einen Symboltaktwiederhersteller (216) bestimmt. Somit nutzt die vorliegende Erfindung eine Frequenz, die dem Doppelten der Übertragungsrate entspricht, ohne ein vorgegebenes Vielfaches der ZF-Frequenz als die Abtastfrequenz zu verwenden, so dass ein langsamer A/D-Wandler verwendet werden kann.

[0052] Ein Gleichstromentferner (212) entfernt eine Gleichstromkomponente, die durch die nichtlineare Kennlinie des A/D-Wandlers (210) erzeugt wurde, da die Gleichstromkomponente unvorteilhaft als Interferenzgeräusch im Bezug auf ein tatsächliches Signal nach Abschluss der Demodulation auftritt. Ein digitaler Demodulator (214) entfernt unter Verwendung eines digitalen ZF-Signals Frequenz- und Phasenfehler, die in einem empfangenen Signal vorhanden sind, und wandelt das Ergebnis zu einem Basisbandsignal um, das von einem HDTV-Signalprozessor (222) verarbeitet werden kann.

[0053] Ein Symboltaktwiederhersteller (216) stellt ein Symboltaktsignal von dem Ausgang des digitalen Demodulators (214) wieder her, um dadurch den Abtastpunkt des A/D-Wandlers (210) vorherzusagen. Ein Synchronsignal-detektor (218) erfasst verschiedene Synchronsignale unter Verwendung des Ausgangs des digitalen Demodulators (214) und gibt die für jeden Abschnitt notwendigen Synchronsignale an einen HDTV-Signalprozessor (222) aus und erfasst ein Datensegment-Synchronsignal. Der AGC-Generator (220) erzeugt ein AGC-Signal entsprechend der Amplitude des Datensegment-Synchronsignals und wendet es auf den Doppelumwandlungs-Tuner (202) an.

[0054] Wie wohlbekannt ist, kann der HDTV-Signalprozessor (222) aus einem NTSC-Entfernungsfilter zum Verhindern der Verschlechterung eines HDTV-Signals, das durch ein NTSC-Signal unter einer Gleichkanalbedingung, bei der das HDTV-Signal und das NTSC-Signal zeitgleich gesendet werden, verursacht wurde, einem Entzerrer zum Entfernen von Mehrweggeräusch, das erzeugt wird, während ein Übertragungssignal durch einen Übertragungskanal geleitet wird, einem Phasenverfolgungsschleifenkreis (PTL) zum Entfernen von Phasengeräusch (Phasenfehlern), die nicht durch einen digitalen Demodulator (214) entfernt wurden, einem Trellis-Decoder zum Zerteilen und Faltungsdecodieren des Ausgangs des PTL-Kreises, um den Ausgang davon vor Burst-Interferenz wie Impulsgeräusch oder NTSC-Gleichkanalinterferenz zu schützen, einem Deinterleaver zum Deinterleaven des Ausgangs des Trellis-Decoders, einem Reed-Solomon-Decoder (R/S)

zum Korrigieren von Fehlern der deinterleaveten Daten unter Verwendung einer Parität und einem De-Randomizer zum Ausgeben der fehlerbereinigten Daten als einen Pseudozufallsfolgen-Code (PRS) bestehen.

[0055] Gleichzeitig zeigt [Fig. 3A](#) das Frequenzspektrum eines ausgegebenen Signals des in [Fig. 1](#) gezeigten Doppelumwandlungs-Tuners (102), und [Fig. 3B](#) zeigt das Frequenzspektrum des Ausgangssignals des in [Fig. 2](#) gezeigten Doppelumwandlungs-Tuners (202).

[0056] Der von der vorliegenden Erfindung vorgelegte Doppelumwandlungs-Tuner (202) wird dadurch charakterisiert, dass er veranlasst, dass ein Pilottonsignal eines empfangenen HDTV-Signals, wie in [Fig. 3B](#) gezeigt, in einem Niederfrequenzabschnitt in einem Signalband von 6 MHz positioniert wird. Dies kann einfach verwirklicht werden, wenn eine zweite feste LO-Frequenz eines lokalen Oszillators in dem Doppelumwandlungs-Tuner (202) durch den Mikroprozessor (204) verändert wird.

[0057] Das heißt, dass nur, wenn die Ausgangsspektrumskennlinie des Tuners (202) dieselbe wie die in [Fig. 3B](#) gezeigte ist, Aliasing nicht eintritt, obwohl die Abtastrate des A/D-Wandlers (210) auf 21,52 MHz eingestellt ist. Ist die Ausgangsspektrumskennlinie des Tuners (202) dieselbe wie die in [Fig. 3A](#) gezeigte, kann das Abtasten eines ZF-Signals nicht auf 21,52 MHz eingestellt werden.

[0058] [Fig. 3C](#) zeigt ein Frequenzspektrum, wenn ein ZF-Bandsignal von 44 MHz, das der Ausgang des in [Fig. 2](#) gezeigten Doppelumwandlungs-Tuner (202) ist, mit einer Symbolrate einer Frequenz (21,52 MHz) entsprechend der doppelten Übertragungsrate abgetastet wird. Das heißt, gemäß [Fig. 3C](#), wenn der Ausgang des Doppelumwandlungs-Tuners (202) mit einer Symbolratenfrequenz (21,52 MHz), die das Doppelte der Übertragungsrate ist, abgetastet wird, werden mehrere Signalspektren über das gesamte Frequenzband kopiert, das auf Abtasttheorie basiert.

[0059] Daher wandelt der digitale Demodulator (214) ein A/D-gewandeltes empfangenes Signal zu einem Basisbandsignal um, da das Vorhergehende nicht das Letztere ist, und verfolgt Frequenz- und Phasenversatz, der durch den Doppelumwandlungs-Tuner (202) erzeugt wird.

[0060] [Fig. 4](#) zeigt ein ausführliches Schaltbild des digitalen Demodulators (214) nach einer Ausführung der vorliegenden Erfindung. Bezugnehmend auf [Fig. 4](#) trennt ein Phasentrenner (232) ein Eingangssignal in Realzahl- und Imaginärzahlkomponenten und erzeugt Komplexzahl-Signale I und Q. Beispielsweise kann der Phasentrenner (232) zwei Transversalfilter (FIR) umfassen, das heißt einen Laufzeit-

und einen Hilbert-Wandler, die jeweils aus einem FIR-Filter bestehen.

[0061] Ein komplexer Multiplizierer (234) multipliziert die komplexen Signale I und Q, die von dem Phasentrenner (232) ausgegeben wurden, mit Phasensignalen ($\cos\theta$) bzw. ($\sin\theta$), die von einem numerisch gesteuerten Oszillator (NCO) (244) erzeugt wurden, wodurch das Ergebnis, wie in [Fig. 5B](#) gezeigt, zu einem Basisband umgewandelt wird.

[0062] Das heißt, dass der Ausgang des komplexen Multiplizierers (234) durch die folgende Formel (1) dargestellt werden kann.

$$(I + jQ)(\cos\theta + j\sin\theta) = (I\cos\theta - Q\sin\theta) + j(I\sin\theta + Q\cos\theta) \quad (1)$$

[0063] Entsprechend wird die Realzahlkomponente des Ausgangs des komplexen Multiplizierers (234) an den in [Fig. 2](#) gezeigten HDTV-Signalprozessor (222) und gleichzeitig an ein AFC-LPF (236) ausgegeben, und die Imaginärzahlkomponente davon wird in einen Multiplizierer (240) eingegeben. Zu diesem Zeitpunkt wird eine anfangs freilaufende Frequenz des NCO (244) so eingestellt, dass sie dieselbe wie die Frequenz eines Pilottonsignals von 3,65 MHz von Pilottonsignalen ist, die in [Fig. 5A](#) gezeigt werden.

[0064] Gleichzeitig dienen das AFC-LPF (236) und ein Begrenzer (238) als Frequenzdiskriminator und nimmt den Grad eines Frequenzversatzes an. Das heißt, wenn die Frequenzrastung nicht vollzogen wird, gibt das AFC-LPF (236) ein Überlagerungssignal aus, das durch einen Frequenzunterschied zwischen dem Ausgang des internen VCO und einem Pilotsignal, das von dem komplexen Multiplizierer (234) ausgegeben wurde, erzeugt wird. Der Begrenzer (238) gibt einen Wert „+1“ aus, wenn der Ausgang des AFC-LPF (236) größer als ein Wert „0“ ist, und gibt ansonsten einen Wert „-1“ aus, wodurch das Pilotüberlagerungssignal auf ein Signal (± 1) mit einer konstanten Amplitude (± 1) begrenzt wird.

[0065] Der Multiplizierer (240) multipliziert den Ausgang des Begrenzers (238) mit der von dem komplexen Multiplizierer (234) ausgegebenen Imaginärzahlkomponente. Ein APC-LPF (242) gibt das multiplizierte Ergebnis als ein Gleichstromsignal aus. Dann passt der NCO (244) eine lokale Oszillationsfrequenz gemäß dem Gleichstromsignal an und führt das Ergebnis zurück zu dem komplexen Multiplizierer (234). Hier entspricht die von dem NCO (244) erzeugte lokale Oszillationsfrequenz einer dritten LO-Frequenz. Die in [Fig. 1](#) gezeigte dritte LO-Frequenz ist fest, aber bei der vorliegenden Erfindung ist die in den Turner (202) einzugebende zweite LO-Frequenz fest, und die dritte LO-Frequenz ist variabel.

[0066] Nachdem die Frequenzerfassung auf diese

Weise eintritt, das heißt, das Frequenzrasten vollzogen ist, dient das APC-LPF (242) als eine Phasenregelschleife (PLL), die ein Tiefpassfilter ist, das die Kennlinien der PLL bestimmt. Der Ausgangswert des APC-LPF (242) wird in den NCO (244) eingegeben, und der NCO (244) regelt Phasensignale ($\cos\theta$) und ($\sin\theta$) mit lokalen Oszillationsfrequenzen. Dann werden die Phasensignale ($\cos\theta$) und ($\sin\theta$) zu dem komplexen Multiplizierer (234) zurückgeführt. Auf diese Weise rastet der komplexe Multiplizierer (234) die Ausgangssignale des Phasentrenners (232) in die Phasen der Phasensignale ($\cos\theta$) und ($\sin\theta$).

[0067] [Fig. 5C](#) zeigt ein Frequenzspektrum eines gewünschten empfangenen Signals, nachdem die Demodulation durch den digitalen Demodulator (214) vollzogen wurde. Entsprechend kann nur, wenn das ZF-Signal auf eine Frequenz, die lediglich dem Doppelten der Übertragungsrate entspricht, abgetastet und durch den digitalen Demodulator (214) geleitet wird, ein gewünschtes Ergebnis erzielt werden.

[0068] Wie oben beschrieben wird, können Ausführungen der vorliegenden Erfindung einen langsamen A/D-Wandler einsetzen, indem eine Frequenz, die dem Doppelten der Übertragungsrate entspricht, als Abtastfrequenz verwendet wird, und können die gesamte Verarbeitung empfangener Signale durch digitales Verarbeiten der Demodulation digitalisieren. Auf diese Weise kann ein kostengünstiger Empfänger mit einheitlicher Leistung erzielt werden.

Patentansprüche

1. Digitaler Demodulator zum Beseitigen von Frequenz- und Phasenfehlern, die in einem digitalen Signal vorhanden sind, und zum Umwandeln des digitalen Signals, aus dem die Fehler entfernt worden sind, in ein Basisbandsignal zur Verwendung in einem Empfänger zum Empfangen eines hochauflösenden Signals, wobei der digitale Demodulator umfasst:

einen Phasentrenner (232), der das digitale Signal in ein erstes Signal mit einer Realzahlkomponente und ein zweites Signal mit einer imaginären Komponente teilt;

einen komplexen Multiplizierer (234), der das erste und das zweite Signal mit einem ersten bzw. einem zweiten Phasensignal multipliziert, die vorgegebene Frequenzen haben, und ein erstes sowie ein zweites Basisbandsignal ausgibt;

einen Frequenzdiskriminator (236, 238), der das erste Basisbandsignal empfängt und einen Frequenzversatz erfasst;

einen Phasendetektor (240, 242), der das Ausgangssignal des Frequenzdiskriminators mit dem zweiten Basisbandsignal multipliziert und einen Phasenversatz gegenüber dem multiplizierten Ausgang erfasst, um das Ausgangssignal des Phasentrenners in die Phase des zweiten Basisbandsignals zu rasten; und

einen digitalen Oszillator (**244**), der in ein Pilotsignal einer vorgegebenen Frequenz entsprechend dem Ausgangssignal des Phasendetektors oszilliert und das erste sowie das zweite Phasensignal erzeugt.

2. Digitaler Demodulator nach Anspruch 1, wobei der digitale Oszillator (**244**) einen numerisch gesteuerten Oszillator (NCO) umfasst.

3. Digitaler Demodulator nach Anspruch 1 oder 2, wobei das erste und das zweite Signal ein I-Signal (phasengleich) bzw. ein Q-Signal (phasenverschoben) sind.

4. Digitaler Demodulator nach Anspruch 1, 2 oder 3, wobei das Pilotsignal mit einer vorgegebenen Frequenz ein Pilottonsignal mit 3,65 MHz ist.

5. Digitaler Demodulator nach Anspruch 4, wobei das erste und das zweite Phasensignal ein Sinus- bzw. ein Kosinuswellensignal sind, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

6. Digitaler Demodulator nach einem der vorangehenden Ansprüche, wobei das Pilotsignal in einem Niederfrequenzband der vorgegebenen hochauflösenden Signalbänder positioniert werden kann.

7. Digitaler Demodulator nach einem der vorangehenden Ansprüche, wobei der Frequenzdiskriminator umfasst:

ein Frequenznachregelungs-Tiefpassfilter (AFC-LPF) (**236**), das ein Überlagerungssignal ausgibt, das durch einen Frequenzunterschied zwischen dem Ausgang eines intern installierten spannungsgesteuerten Oszillators und dem Pilotsignal erzeugt wird, das von dem komplexen Multiplizierer (**234**) ausgegeben wird; und
einen Begrenzer (**238**), der das von dem AFC-LPF ausgegebene Überlagerungssignal auf ein Signal mit einer konstanten Amplitude begrenzt.

8. Digitaler Demodulator nach einem der vorangehenden Ansprüche, wobei der Phasendetektor umfasst:

einen Multiplizierer (**240**), der das Ausgangssignal des Frequenzdiskriminators mit dem zweiten Basisbandsignal multipliziert; und
ein Phasennachregelungs-Tiefpassfilter (APC-LPF) (**242**), das das Ausgangssignal des Multiplizierers (**240**) in ein Gleichstromsignal umwandelt.

9. Empfänger zum Empfangen eines hochauflösenden Signals, der umfasst:

einen Tuner (**202–208**), der ein hochauflösendes Signal eines Radiofrequenzbandes (RF) in ein Zwischenfrequenz-Signal (ZF) umwandelt;
einen Analog-/Digital (A/D)-Wandler (**210**), der das ZF-Signal entsprechend einem Abtasttaktsignal mit einer Frequenz, die ein vorgegebenes Vielfaches der

Übertragungsrate des hochauflösenden Signals und niedriger als die ZF-Frequenz ist, in ein digitales ZF-Signal umwandelt; und

einen digitalen Demodulator, der Frequenz- und Phasenfehler, die in dem digitalen ZF-Signal vorhanden sind, entfernt und das digitale ZF-Signal, aus dem Fehler entfernt worden sind, in ein Basisbandsignal umwandelt,
wobei der digitale Demodulator einen digitalen Demodulator nach einem der vorangehenden Ansprüche umfasst.

10. Empfänger nach Anspruch 9, wobei das Pilotsignal von einem Tuner so gesteuert wird, dass das Pilotsignal in einem niederfrequenten Band der vorgegebenen hochauflösenden Signalbänder positioniert werden kann.

11. Digitales Demodulationsverfahren zum Demodulieren eines digitalen Signals in ein Basisbandsignal, wobei das digitale Demodulationsverfahren die folgenden Schritte umfasst:

a) Ausgeben des digitalen Signals als erstes und zweites Signal, die eine Realzahlkomponente bzw. eine imaginäre Komponente haben;
b) Multiplizieren des ersten und des zweiten Signals mit einem ersten bzw. einem zweiten Phasensignal, die vorgegebene Frequenzen haben, und Ausgeben eines ersten sowie eines zweiten Basisbandsignals;
c) Empfangen des ersten Basisbandsignals und Erfassen eines Frequenzversatzes;
d) Multiplizieren des zweiten Basisbandsignals mit dem erfassten Frequenzversatz und Erfassen eines Phasenversatzes aus dem multiplizierten Signal; und
e) Erzeugen des ersten und des zweiten Phasensignals, die eine vorgegebene Frequenz eines Pilotsignals haben, um den erfassten Frequenz- und Phasenversatz auszugleichen, und Zurückführen des Ergebnisses zu dem Schritt b).

12. Digitales Demodulationsverfahren nach Anspruch 11, wobei das erste und das zweite Signal ein I-Signal (phasengleich) und ein Q-Signal (phasenverschoben) sind.

13. Digitales Demodulationsverfahren nach den Ansprüchen 11 oder 12, wobei das erste und das zweite Phasensignal ein Sinus- bzw. ein Kosinuswellensignal sind, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

14. Verfahren zum Empfangen eines hochauflösenden Signals, das die folgenden Schritte umfasst:

a) Umwandeln eines empfangenen hochauflösenden Signals im Radiofrequenz-Band (RF) in ein Zwischenfrequenz-Signal (ZF);
b) Abtasten des ZF-Signals auf eine Frequenz, die ein vorgegebenes Vielfaches der Übertragungsrate und niedriger als die ZF-Frequenz ist, und Umwandeln des Ergebnisses in ein digitales ZF-Signal; und

c) Demodulieren des digitalen ZF-Signals zu einem Basisbandsignal,

wobei der Schritt c) die folgenden Teilschritte umfasst:

c1) Ausgeben des digitalen ZF-Signals als erstes und zweites Signal, die eine Realzahlkomponente bzw. eine imaginäre Komponente haben;

c2) Multiplizieren des ersten und des zweiten Signals mit einem ersten bzw. einem zweiten Phasensignal, die vorgegebene Frequenzen haben, und Ausgeben eines ersten sowie eines zweiten Basisbandsignals;

c3) Erfassen eines Frequenzversatzes aus dem ersten Basisbandsignal;

c4) Multiplizieren des zweiten Basisbandsignals mit einem erfassten Frequenzversatz und Erfassen eines Phasenversatzes aus dem multiplizierten Signal; und

c5) Erzeugen des ersten und des zweiten Phasensignals, die eine vorgegebene Frequenz eines Pilotsignals haben, um den erfassten Frequenz- und Phasenversatz auszugleichen, und Zurückführen des Ergebnisses zu dem Schritt c2).

15. Verfahren nach Anspruch 14, wobei das erste und das zweite Signal ein I-Signal (phasengleich) bzw. ein Q-Signal (phasenverschoben) sind.

16. Verfahren nach Anspruch 14 oder 15, wobei das erste und das zweite Phasensignal ein Sinus- bzw. ein Kosinuswellensignal sind, die jeweils eine Pilottonfrequenz von 3,65 MHz haben.

Es folgen 5 Blatt Zeichnungen

FIG. 1 (Stand der Technik)

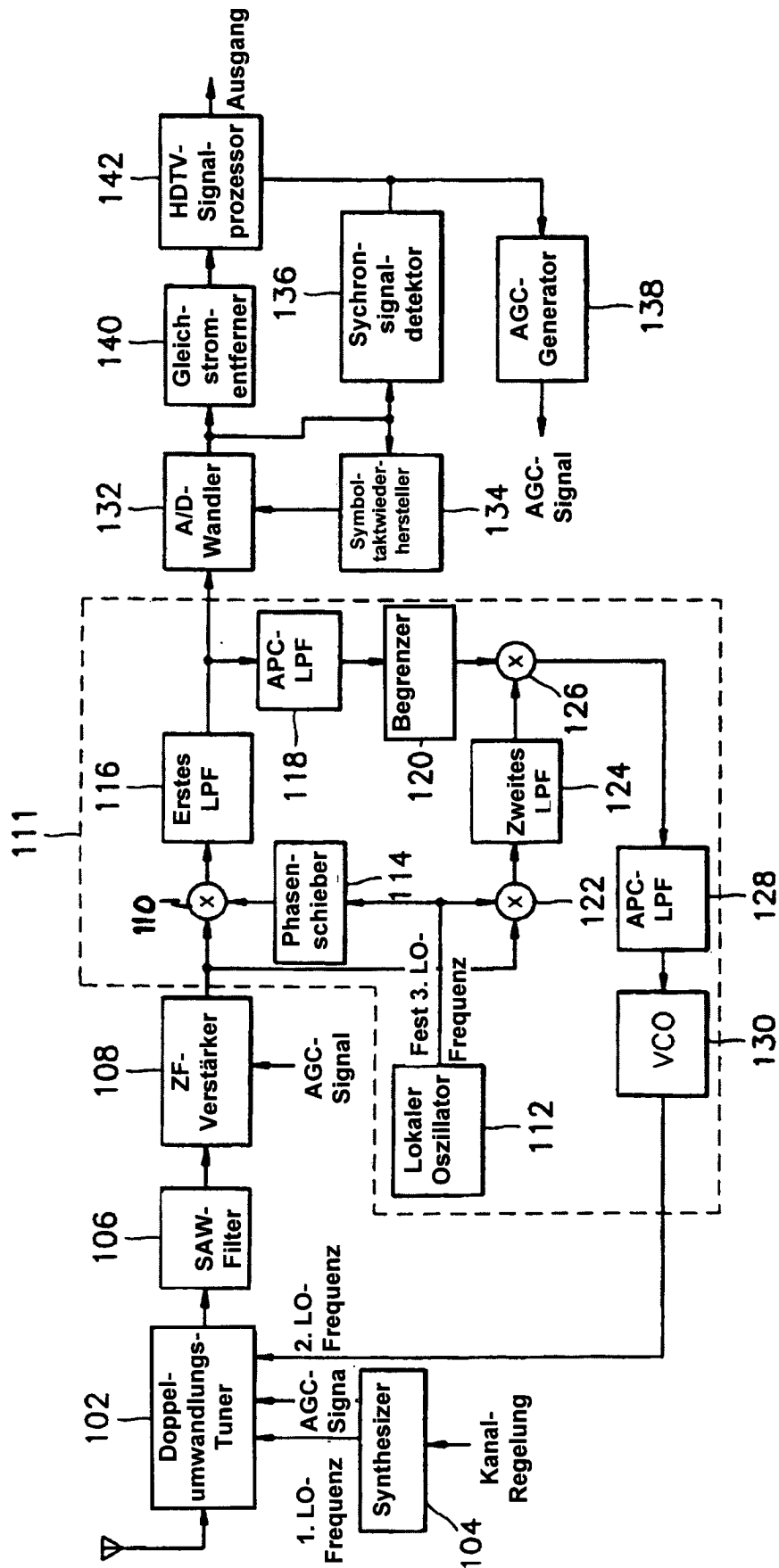


FIG. 2

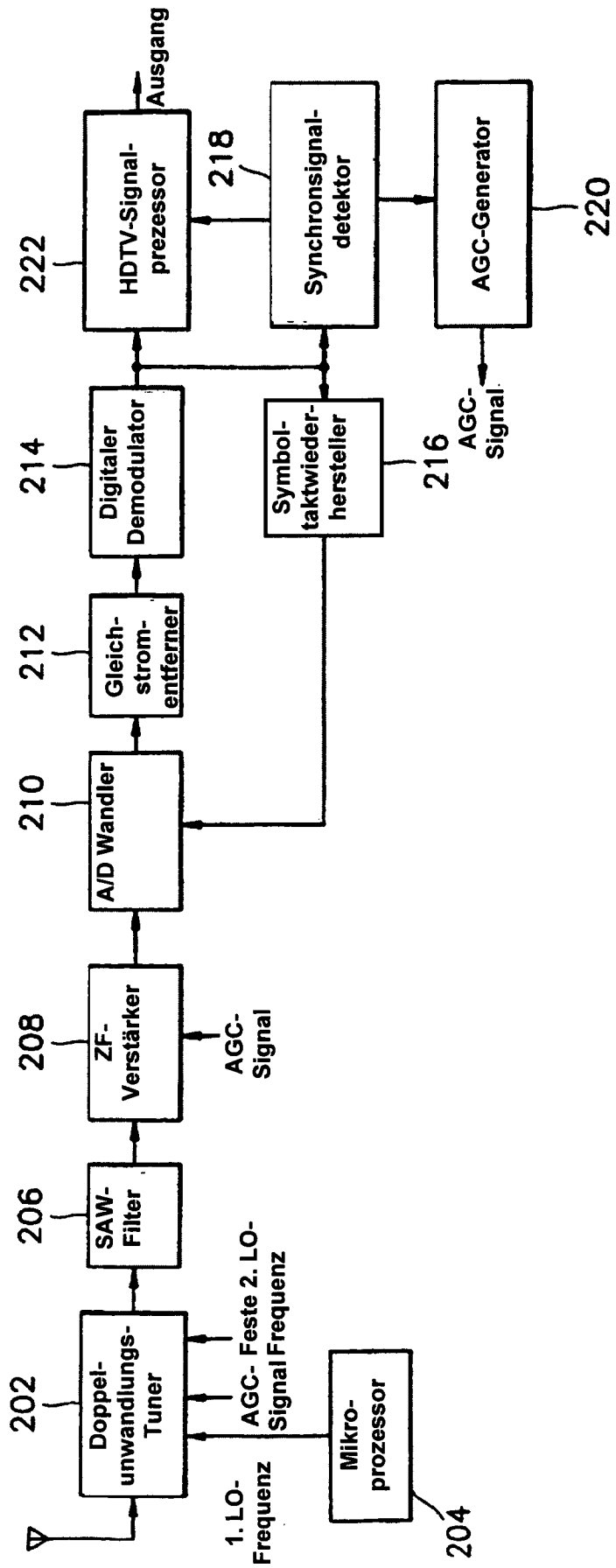


FIG. 3A

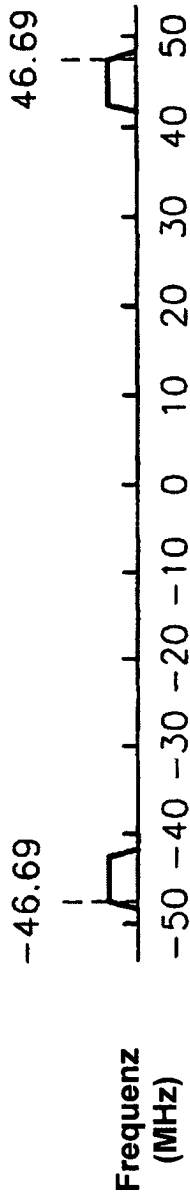


FIG. 3B

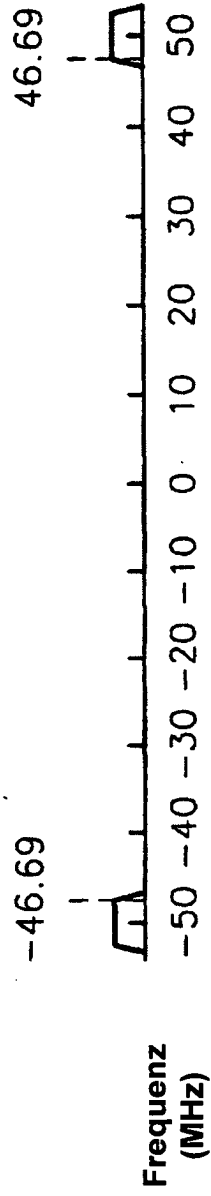


FIG. 3C

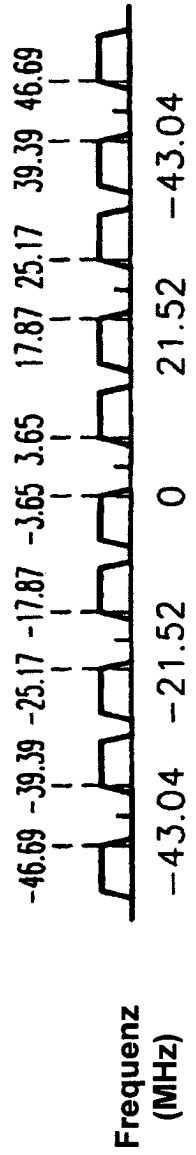


FIG. 4

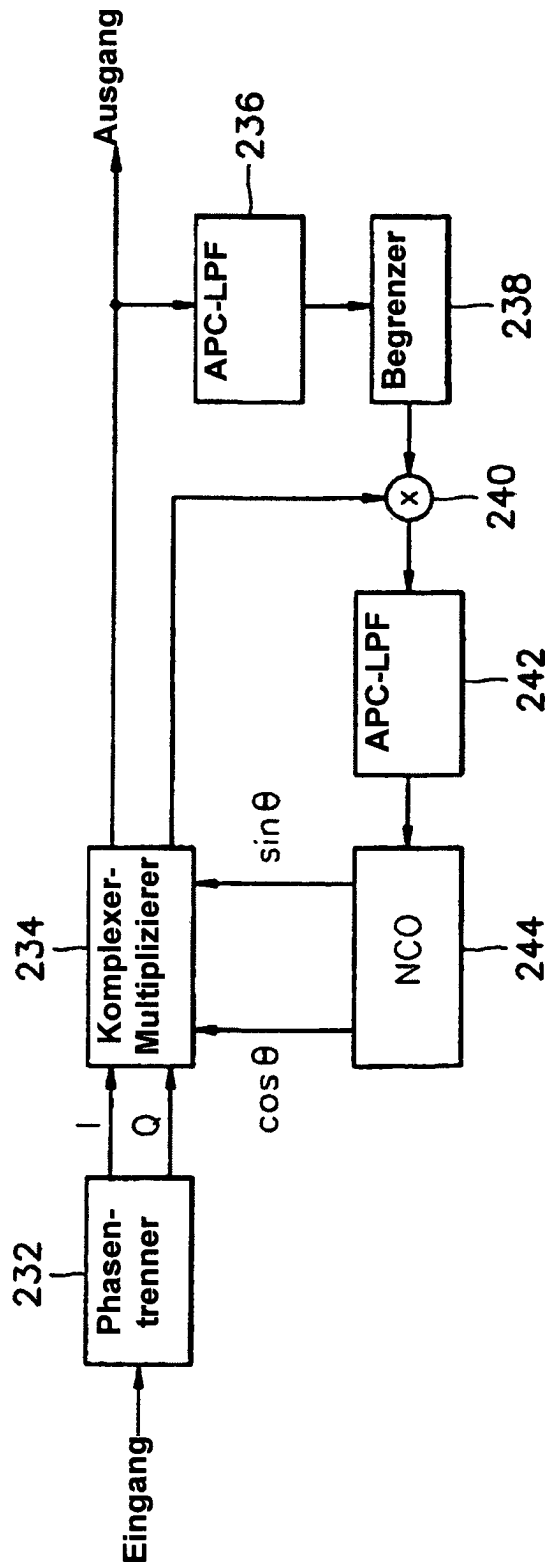


FIG. 5A

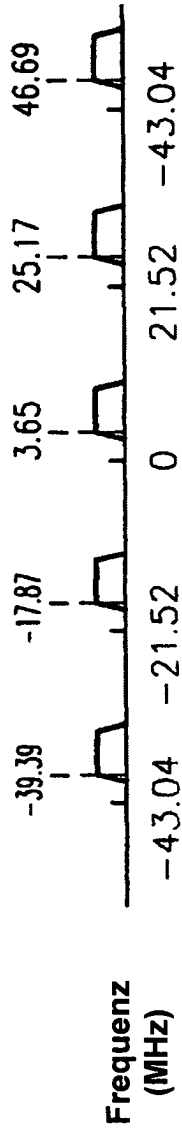


FIG. 5B



FIG. 5C

