【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】平成31年3月28日(2019.3.28)

【公開番号】特開2017-151284(P2017-151284A)
【公開日】平成29年8月31日(2017.8.31)
【年通号数】公開・登録公報2017-033
【出願番号】特願2016-34098(P2016-34098)
【国際特許分類】
Ｇ０９Ｇ　3/3208　(2016.01)
Ｇ０９Ｇ　3/30　(2006.01)
Ｇ０９Ｇ　3/20　(2006.01)
Ｇ０９Ｇ　3/3275　(2016.01)
【ＦＩ】
Ｇ０９Ｇ　3/3208
Ｇ０９Ｇ　3/30　Ｊ
Ｇ０９Ｇ　3/20　６２３Ｇ
Ｇ０９Ｇ　3/20　６２３Ｆ
Ｇ０９Ｇ　3/20　６１２Ｕ
Ｇ０９Ｇ　3/20　６１１Ａ
Ｇ０９Ｇ　3/20　６２３Ｘ
Ｇ０９Ｇ　3/20　６１２Ｔ
Ｇ０９Ｇ　3/3275

【手続補正書】
【提出日】平成31年2月8日(2019.2.8)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
同一半導体基板上に少なくとも表示部及び駆動回路が搭載された表示装置であって、
前記表示部の各列の画素回路にデータ線を介して供給される階調信号を生成するために用いられる階調データをラッチするラッチ回路と、
前記ラッチ回路にラッチされている階調データをアナログ信号に変換するＤ／Ａ変換器と、
前記Ｄ／Ａ変換器から出力されるアナログ信号を増幅して前記階調信号を生成する増幅器と、
前記ラッチ回路にラッチされる階調データを解析する解析回路と、
前記解析回路の解析結果に応じて、少なくとも前記増幅器又は前記Ｄ／Ａ変換器に流れる直流電流を低減する制御回路と、
を備える表示装置。
【請求項２】
前記表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、
前記解析回路が、前記複数のラッチ回路にラッチされる１ライン分の階調データについて、階調レベルが所定のレベル以下であるか否かを判定し、
前記制御回路は、前記１ライン分の階調データの全ての階調レベルが所定のレベル以下

である場合に、当該１ライン分の階調データに基づく階調信号が前記複数列の画素回路に供給される期間において、前記複数の増幅器又は前記複数のＤ／Ａ変換器に流れる直流電流を低減する、請求項１記載の表示装置。
【請求項３】
前記制御回路が、前記複数の増幅器に流れる直流電流を低減するときに、当該１ライン分の階調データに基づいて駆動される１ラインの画素回路の駆動トランジスターが非導通状態となるように、前記複数列の画素回路にそれぞれ接続された複数のデータ線の電位を制御する、請求項２記載の表示装置。
【請求項４】
前記表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、
前記複数列の画素回路にそれぞれ接続された複数のデータ線が複数のブロックに分けて制御される場合に、
前記複数のＤ／Ａ変換器の各々が、１ブロック分の階調データを１ブロック分のアナログ信号に順次変換し、
前記複数の増幅器の各々が、それぞれのＤ／Ａ変換器から順次出力される１ブロック分のアナログ信号を増幅して１ブロック分の階調信号を生成し、
前記複数の増幅器から出力される複数ブロック分の階調信号がそれぞれ供給され、各ブロック分の階調信号を所定数のデータ線に時分割で供給するように切換動作を行う複数のデマルチプレクサーをさらに備える、請求項１記載の表示装置。
【請求項５】
前記解析回路が、前記複数のラッチ回路にラッチされる１ブロック分の階調データについて階調レベルが所定のレベル以下であるか否かを判定し、
前記制御回路は、前記１ブロック分の階調データの全ての階調レベルが所定のレベル以下である場合に、当該１ブロック分の階調データに基づく階調信号が１ブロックの画素回路に供給される期間において、当該１ブロック分の階調データが供給されるＤ／Ａ変換器に接続された増幅器に流れる直流電流を低減する、請求項４記載の表示装置。
【請求項６】
前記解析回路が、前記Ｄ／Ａ変換器に供給される１画素分の階調データの値がゼロであるか否かを判定し、
前記制御回路は、前記１画素分の階調データの値がゼロである場合に、当該１画素分の階調データに基づく階調信号が前記画素回路に供給される期間において、当該１画素分の階調データが供給されるＤ／Ａ変換器に接続された増幅器に流れる直流電流を低減する、請求項１又は４記載の表示装置。
【請求項７】
前記制御回路が、前記増幅器に流れる直流電流を低減するときに、前記増幅器の出力端子を階調信号の最高電位にプルアップする、請求項５又は６記載の表示装置。
【請求項８】
前記表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、
前記解析回路が、前記複数のラッチ回路にラッチされる１ライン分の階調データについて、階調レベルが所定のレベル以上であるか否かを判定し、
前記制御回路は、前記１ライン分の階調データの全ての階調レベルが所定のレベル以上である場合に、当該１ライン分の階調データに基づく階調信号が前記複数列の画素回路に供給される期間において、前記複数の増幅器又は前記複数のＤ／Ａ変換器に流れる直流電流を低減する、請求項１～７のいずれか１項記載の表示装置。
【請求項９】
前記制御回路が、ブランキング期間において、前記Ｄ／Ａ変換器に流れる直流電流を低減する、請求項１～８のいずれか１項記載の表示装置。
【請求項１０】

請求項１～９のいずれか１項記載の表示装置を備える電子機器。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】０００９
【補正方法】変更
【補正の内容】
【０００９】
以上の課題の少なくとも一部を解決するため、本発明の第１の観点に係る表示装置は、同一半導体基板上に少なくとも表示部及び駆動回路が搭載された表示装置であって、表示部の各列の画素回路にデータ線を介して供給される階調信号を生成するために用いられる階調データをラッチするラッチ回路と、ラッチ回路にラッチされている階調データをアナログ信号に変換するＤ／Ａ変換器と、Ｄ／Ａ変換器から出力されるアナログ信号を増幅して階調信号を生成する増幅器と、ラッチ回路にラッチされる階調データを解析する解析回路と、解析回路の解析結果に応じて、少なくとも増幅器又はＤ／Ａ変換器に流れる直流電流を低減する制御回路とを備える。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００１０
【補正方法】変更
【補正の内容】
【００１０】
本発明の第１の観点によれば、ラッチ回路にラッチされる階調データを解析し、解析結果に応じて、少なくとも増幅器又はＤ／Ａ変換器に流れる直流電流を低減するようにしたので、画質に殆ど影響を与えることなく、駆動回路における増幅器又はＤ／Ａ変換器の消費電流を削減することができる。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００１１
【補正方法】変更
【補正の内容】
【００１１】
ここで、表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、解析回路が、複数のラッチ回路にラッチされる１ライン分の階調データについて、階調レベルが所定のレベル以下であるか否かを判定し、制御回路は、１ライン分の階調データの全ての階調レベルが所定のレベル以下である場合に、当該１ライン分の階調データに基づく階調信号が複数列の画素回路に供給される期間において、複数の増幅器又は複数のＤ／Ａ変換器に流れる直流電流を低減するようにしても良い。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００１３
【補正方法】変更
【補正の内容】
【００１３】
その場合に、制御回路が、複数の増幅器に流れる直流電流を低減するときに、当該１ライン分の階調データに基づいて駆動される１ラインの画素回路の駆動トランジスターが非導通状態となるように、複数列の画素回路にそれぞれ接続された複数のデータ線の電位を制御するようにしても良い。それにより、複数の増幅器に流れる直流電流を低減しても、当該１ライン分の階調データに基づいて駆動される１ラインの画素回路の発光素子による発光を停止させることができる。
【手続補正６】

【補正対象書類名】明細書
【補正対象項目名】００１４
【補正方法】変更
【補正の内容】
【００１４】
本発明の第１の観点に係る表示装置において、表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、複数列の画素回路にそれぞれ接続された複数のデータ線が複数のブロックに分けて制御される場合に、複数のＤ／Ａ変換器の各々が、１ブロック分の階調データを１ブロック分のアナログ信号に順次変換し、複数の増幅器の各々が、それぞれのＤ／Ａ変換器から順次出力される１ブロック分のアナログ信号を増幅して１ブロック分の階調信号を生成し、複数の増幅器から出力される複数ブロック分の階調信号がそれぞれ供給され、各ブロック分の階調信号を所定数のデータ線に時分割で供給するように切換動作を行う複数のデマルチプレクサーをさらに設けるようにしても良い。それにより、データ線毎にＤ／Ａ変換器及び増幅器を設ける場合と比較して、Ｄ／Ａ変換器及び増幅器の個数を削減することができる。
【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】００１５
【補正方法】変更
【補正の内容】
【００１５】
その場合に、解析回路が、複数のラッチ回路にラッチされる１ブロック分の階調データについて階調レベルが所定のレベル以下であるか否かを判定し、制御回路は、１ブロック分の階調データの全ての階調レベルが所定のレベル以下である場合に、当該１ブロック分の階調データに基づく階調信号が１ブロックの画素回路に供給される期間において、当該１ブロック分の階調データが供給されるＤ／Ａ変換器に接続された増幅器に流れる直流電流を低減するようにしても良い。
【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】００１７
【補正方法】変更
【補正の内容】
【００１７】
あるいは、解析回路が、Ｄ／Ａ変換器に供給される１画素分の階調データの値がゼロであるか否かを判定し、制御回路は、１画素分の階調データの値がゼロである場合に、当該１画素分の階調データに基づく階調信号が画素回路に供給される期間において、当該１画素分の階調データが供給されるＤ／Ａ変換器に接続された増幅器に流れる直流電流を低減するようにしても良い。
【手続補正９】
【補正対象書類名】明細書
【補正対象項目名】００１９
【補正方法】変更
【補正の内容】
【００１９】
さらに、制御回路が、増幅器に流れる直流電流を低減するときに、増幅器の出力端子を階調信号の最高電位にプルアップするようにしても良い。それにより、増幅器に流れる直流電流を低減しても、その増幅器に対応する画素回路の発光素子による発光を停止させることができる。
【手続補正１０】
【補正対象書類名】明細書

【補正対象項目名】００２０
【補正方法】変更
【補正の内容】
【００２０】
以上において、表示装置が、複数列の画素回路と、複数のラッチ回路と、複数のＤ／Ａ変換器と、複数の増幅器とを備え、解析回路が、複数のラッチ回路にラッチされる１ライン分の階調データについて、階調レベルが所定のレベル以上であるか否かを判定し、制御回路は、１ライン分の階調データの全ての階調レベルが所定のレベル以上である場合に、当該１ライン分の階調データに基づく階調信号が複数列の画素回路に供給される期間において、複数の増幅器又は複数のＤ／Ａ変換器に流れる直流電流を低減するようにしても良い。
【手続補正１１】
【補正対象書類名】明細書
【補正対象項目名】００２２
【補正方法】変更
【補正の内容】
【００２２】
また、制御回路が、ブランキング期間において、Ｄ／Ａ変換器に流れる直流電流を低減するようにしても良い。ブランキング期間においては階調レベルが問題とならないので、画質に影響を与えることなく、Ｄ／Ａ変換器の消費電流を削減することができる。