

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-166180

(P2020-166180A)

(43) 公開日 令和2年10月8日(2020.10.8)

(51) Int.Cl.		F I			テーマコード (参考)
<b>G03G 15/20</b>	<b>(2006.01)</b>	G03G 15/20	505		2H033
<b>G03G 21/00</b>	<b>(2006.01)</b>	G03G 21/00	510		2H270

審査請求 未請求 請求項の数 10 O L (全 16 頁)

(21) 出願番号 特願2019-68018 (P2019-68018)  
 (22) 出願日 平成31年3月29日 (2019. 3. 29)

(71) 出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100123559  
 弁理士 梶 俊和  
 (74) 代理人 100177437  
 弁理士 中村 英子  
 (72) 発明者 安川 航司  
 東京都大田区下丸子3丁目30番2号 キ  
 ヤノン株式会社内  
 (72) 発明者 大井 健  
 東京都大田区下丸子3丁目30番2号 キ  
 ヤノン株式会社内

最終頁に続く

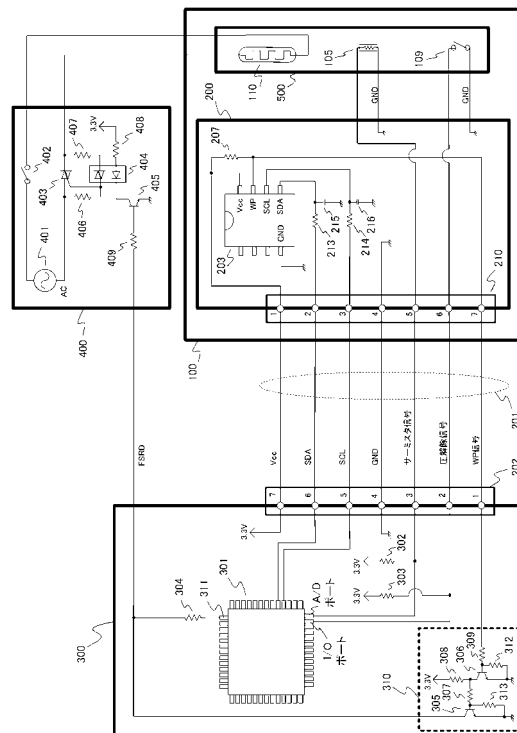
(54) 【発明の名称】 画像形成装置

## (57) 【要約】

【課題】接続ケーブルにおいて、ライトプロテクト機能を制御するための端子と、接続ケーブル抜けを検知するための端子を共通化すること。

【解決手段】不揮発性メモリ203を有するメモリ基板200、コントローラ基板300、及び接続ケーブル201を備え、メモリ基板200は接続ケーブル201の一端が接続されるコネクタ210を有し、コントローラ基板300は接続ケーブル201の他端が接続されるコネクタ202、接続ケーブル201の接続状態を検知する検知回路310、及びCPU301を有し、接続ケーブル201は不揮発性メモリ203のライトプロテクト端子と接続された信号線を有し、検知回路310は信号線の電圧に基づいて接続ケーブル201がコネクタ210及びコネクタ202に接続されているかどうかを検知する。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

記録紙に画像形成を行う画像形成装置であって、  
メモリへの書き込み禁止、又は書き込み許可を設定するためのライトプロテクト端子を有するメモリを有する記憶部と、

前記画像形成装置を制御する制御部と、

前記記憶部と前記制御部とを接続するケーブルと、

を備え、

前記記憶部は、前記ケーブルの一端が接続される第 1 のコネクタを有し、

前記制御部は、前記ケーブルの他端が接続される第 2 のコネクタと、前記ケーブルの接続状態を検知する接続検知手段と、前記画像形成装置を制御する制御手段と、を有し、

前記ケーブルは、前記メモリの前記ライトプロテクト端子と接続された信号線を有し、

前記接続検知手段は、前記信号線の電圧に基づいて、前記ケーブルが前記第 1 のコネクタ及び前記第 2 のコネクタに接続されているかどうかを検知することを特徴とする画像形成装置。

**【請求項 2】**

前記信号線は、前記ケーブルの前記他端が前記第 2 のコネクタに接続されたときに、前記第 2 のコネクタの端部側の端子と接続される位置に配置されていることを特徴とする請求項 1 に記載の画像形成装置。

**【請求項 3】**

前記ライトプロテクト端子は、前記メモリへの書き込みを禁止するために第 1 の電圧が印加されていることを特徴とする請求項 1 又は請求項 2 に記載の画像形成装置。

**【請求項 4】**

ヒータを有し、前記ヒータで加熱することにより記録紙上に形成された画像を記録紙に定着させる定着部を備え、

前記記憶部は、前記定着部に配置され、

前記メモリには、前記ヒータの情報が記憶されていることを特徴とする請求項 3 に記載の画像形成装置。

**【請求項 5】**

前記定着部の前記ヒータに電力を供給する電源部を備え、

前記電源部は、前記ヒータへの電力の供給、又は遮断を行うスイッチを有し、

前記定着部は、前記ヒータの温度を検知する温度検知手段を有し、

前記温度検知手段より検知された前記ヒータの温度は、前記ケーブルを介して、前記制御手段に伝達され、

前記制御手段は、前記メモリより取得した前記ヒータの情報、及び前記温度検知手段より取得した前記ヒータの温度に基づいて、前記スイッチを制御することにより、前記ヒータの温度を制御することを特徴とする請求項 4 に記載の画像形成装置。

**【請求項 6】**

前記接続検知手段は、前記制御手段であり、

前記制御手段は、前記信号線の電圧を取得し、取得した前記電圧が前記第 1 の電圧の場合には、前記ケーブルが前記第 1 のコネクタ及び前記第 2 のコネクタに接続されていることを検知し、取得した前記電圧が前記第 1 の電圧とは異なる、前記メモリへの書き込みを許可する第 2 の電圧の場合には、前記ケーブルが少なくとも前記第 1 のコネクタ又は前記第 2 のコネクタとは接続されていないことを検知することを特徴とする請求項 5 に記載の画像形成装置。

**【請求項 7】**

前記制御手段は、取得した前記信号線の電圧が前記第 2 の電圧であることを検知した場合には、前記スイッチを制御して、前記電源部から前記ヒータへの電力供給を遮断することを特徴とする請求項 6 に記載の画像形成装置。

**【請求項 8】**

前記接続検知手段は、前記信号線の電圧に応じてオン又はオフするスイッチング素子を有し、

前記スイッチング素子は、前記信号線の電圧が前記第 1 の電圧の場合にはオンし、前記信号線の電圧が前記第 1 の電圧とは異なる、前記メモリへの書き込みを許可する第 2 の電圧の場合にはオフすることを特徴とする請求項 5 に記載の画像形成装置。

【請求項 9】

前記電源部の前記スイッチは、前記スイッチング素子がオフの場合には、前記ヒータへの電力供給を遮断するように切り替わることを特徴とする請求項 8 に記載の画像形成装置。

【請求項 10】

前記ケーブルの前記他端が接続される第 3 のコネクタを有し、前記記憶部の前記メモリに情報を書き込むための書き込み制御部を備え、

前記書き込み制御部は、前記ケーブルが前記書き込み制御部の前記第 3 のコネクタに接続されると、前記メモリの前記ライトプロテクト端子に、前記第 1 の電圧とは異なる、前記メモリへの書き込みを許可する第 2 の電圧を印加することを特徴とする請求項 3 に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、記録紙に画像形成を行う画像形成装置に関する。

【背景技術】

【0002】

電源を切っても記憶内容が保持される不揮発性メモリには、メモリへのデータ書き込みを禁止するライトプロテクト(WP)機能を有しているものがある。ライトプロテクト機能を有する不揮発性メモリは、外部端子の 1 つを専用の WP 端子に割当て、WP 端子に入力される電圧レベルに応じて、不揮発性メモリへのデータ書き込みの許可状態/禁止状態を切り替える機能を有している。例えば、特許文献 1 では、不揮発性メモリが、画像形成装置の定着装置に搭載され、定着装置の使用状況に関わる情報を記憶させて、画像形成装置の性能を高めるために使用する提案がなされている。画像形成装置では、画像形成装置の使用状況に応じて、定着装置に搭載された不揮発性メモリ内のデータを書き換える。そして、不揮発性メモリ内のデータを書き換える場合には、その都度、ライトプロテクト機能を解除して、データ書き込み許可状態に設定してデータを書き換えた後、ライトプロテクト機能を有効状態に切り替える処理が行われる。また、常にライトプロテクト状態を解除しておき、不揮発性メモリの書き換えを行う方法でもよい。

【0003】

また、工場出荷時に、定着装置に搭載した不揮発性メモリに定着装置に関わるデータを記憶させておき、以降、不揮発性メモリに記憶させたデータを一切書き換えない場合もある。例えば、製造工程において、定着装置で使用するヒータの抵抗値データ等を不揮発性メモリに書き込み、画像形成装置がプリント時に定着ヒータの最適な温度制御を行うために、不揮発性メモリから読み出すデータのような場合である。このような場合には、外来ノイズ等の影響で、誤って不揮発性メモリに記憶されたデータが書き換わってしまうことがないよう、常にライトプロテクト機能を有効状態にしておくことが望ましい。

【0004】

ライトプロテクト機能を有効状態にしておくためには、具体的には、不揮発性メモリの WP 端子に印加される電圧を、例えばハイレベルでライトプロテクト状態が有効になる場合にはハイレベルに、ローレベルで有効になる場合にはローレベルに固定する。そして製造工程において、所望のデータを不揮発性メモリに書き込む場合だけ、WP 端子に印加される電圧を切り替えて、ライトプロテクト状態を解除する。なお、製造工程においてライトプロテクト機能を解除する方法としては、不揮発性メモリが実装されている基板に、プローブを介して、不揮発性メモリにデータを書き込むための治工具を接続する。そして、

10

20

30

40

50

そのプローブを介して、治工具からWP端子に印加する電圧を、ライトプロテクト状態を解除する電圧レベルに切り替えることが一般的に行われている。製造工程での不揮発性メモリへのデータ書き込みが終わった後には、治工具と接続されたプローブが切り離され、不揮発性メモリのWP端子にはライトプロテクト状態に対応する電圧が印加されることにより、ライトプロテクト機能が有効な状態が継続される。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平11-305579号公報

【発明の概要】

10

【発明が解決しようとする課題】

【0006】

しかしながら、定着装置において、治工具と接続されたプローブの先が不揮発性メモリの実装されている基板に届かないような箇所に、不揮発性メモリが実装された基板が配置される場合がある。このような場合には、治工具を、画像形成装置の制御を行う制御部が実装されたコントローラ基板と不揮発性メモリが実装された基板とを接続する接続ケーブルを介して接続し、不揮発性メモリのライトプロテクト状態の解除を行う。また、画像形成装置では、コントローラ基板の制御部が定着装置の温度制御を行うために、定着装置のヒータの温度情報等を通知する信号を、コントローラ基板に伝達する必要がある。画像形成装置では、定着装置からコントローラ基板までの配線を効率よく行うため、温度情報等の信号は、不揮発性メモリが実装されている基板で中継し、ライトプロテクト状態を制御する信号とともに、接続ケーブルを介してコントローラ基板に伝達される。そのため、接続ケーブル抜けや接続ケーブルの切断等が発生すると、コントローラ基板の制御部では、定着装置の温度状態等が検知できなくなり、誤って定着装置に異常な電力供給を行うなど、画像形成装置の安全性に支障を生じる場合がある。そこで、接続ケーブル抜け等が発生したことを検知する機能を持たせる必要があり、そのためには専用の信号線の端子を接続ケーブルに追加する必要がある。すなわち、ライトプロテクト状態を解除するための通信線の端子と、接続ケーブル抜け等が発生したことを検知するための端子と、をそれぞれ独立して設ける必要がある。その結果、接続ケーブルの端子数が増え、コストアップが生じるとともに、接続ケーブルを配線するスペースもより多く必要となるといった課題が生じる。

20

30

【0007】

本発明は、このような状況のもとでなされたもので、接続ケーブルにおいて、ライトプロテクト機能を制御するための端子と、接続ケーブル抜けを検知するための端子を共通化することを目的とする。

【課題を解決するための手段】

【0008】

上述した課題を解決するために、本発明では、以下の構成を備える。

【0009】

(1)記録紙に画像形成を行う画像形成装置であって、メモリへの書き込み禁止、又は書き込み許可を設定するためのライトプロテクト端子を有するメモリを有する記憶部と、前記画像形成装置を制御する制御部と、前記記憶部と前記制御部とを接続するケーブルと、を備え、前記記憶部は、前記ケーブルの一端が接続される第1のコネクタを有し、前記制御部は、前記ケーブルの他端が接続される第2のコネクタと、前記ケーブルの接続状態を検知する接続検知手段と、前記画像形成装置を制御する制御手段と、を有し、前記ケーブルは、前記メモリの前記ライトプロテクト端子と接続された信号線を有し、前記接続検知手段は、前記信号線の電圧に基づいて、前記ケーブルが前記第1のコネクタ及び前記第2のコネクタに接続されているかどうかを検知することを特徴とする画像形成装置。

40

【発明の効果】

【0010】

50

本発明によれば、接続ケーブルにおいて、ライトプロテクト機能を制御するための端子と、接続ケーブル抜けを検知するための端子を共通化することができる。

【図面の簡単な説明】

【0011】

【図1】実施例1、2の画像形成装置の概略構成を示す模式図

【図2】実施例1、2の定着装置の構成を示す断面図

【図3】実施例1のメモリ基板、コントローラ基板、電源基板の接続を説明する図

【図4】実施例1のメモリ基板と治工具の接続を説明する図

【図5】実施例2のメモリ基板、コントローラ基板、電源基板の接続を説明する図

【発明を実施するための形態】

【0012】

以下に、図面を参照して本発明の実施の形態について詳細に説明する。

【実施例1】

【0013】

〔画像形成装置の概要〕

図1は、実施例1に適用される画像形成装置1の概略構成を示す模式図である。画像形成装置1は、記録紙Rに未定着トナー像を形成する画像形成手段である画像形成部2と、トナー像を記録紙Rに定着する定着手段である定着装置100を有している。画像形成部2は、感光ドラム3、帯電器4、露光器5、現像器6、クリーニング器8を有している。帯電器4は、図中矢印方向（時計回り方向）に回転する感光ドラム3の表面を所定の電位に帯電し、露光器5は、画像情報に応じて光ビームを照射して、感光ドラム3の表面に静電潜像を形成する。現像器6は、感光ドラム3上に形成された静電潜像にトナーを付着させて現像し、トナー像を形成する。一方、記録紙Rは、給紙機構部（不図示）から給紙され、画像形成部2へと図中矢印方向に搬送され、転写器7により感光ドラム3上に形成されたトナー像が転写される。なお、記録紙Rに転写されずに感光ドラム3上に残ったトナーは、クリーニング器8により感光ドラム3上から取り除かれる。トナー像が転写された記録紙Rは定着装置100へ搬送され、定着装置100は記録紙R上（記録紙上）のトナー像を加熱・加圧することにより、記録紙Rにトナー像を定着させ、その後、トナー像を定着された記録紙Rは画像形成装置1の外に排出される。

【0014】

〔定着装置の構成〕

図2は、定着部である定着装置100の構成を示す断面図である。定着装置100は、可撓性の円筒型フィルム102と、フィルム102の内面に接触するセラミックヒータ103と、フィルム102を介して、セラミックヒータ103とともに定着ニップ部Sを形成する加圧ローラ106を有している。セラミックヒータ103は、セラミック基材111上に発熱体110が載せられて、その上部をガラス保護層112によって覆われ、耐熱樹脂製の保持部材101に保持されている。また、保持部材101は、フィルム102の回転を案内するガイド機能を有しており、ステータ104は金属製で、保持部材101に剛性を付与している。定着フィルム102には、単層フィルムや、PI+PFAコーティング、SUS+ゴムコーティング等の複合フィルムなどが使われている。

【0015】

加圧ローラ106は、材質が鉄やアルミニウム等である芯金107と、材質がシリコンゴム等の弾性層108と、を有する弾性ローラである。加圧ローラ106及びセラミックヒータ103は、定着フィルム102を挟んで圧接し、図中、両方向矢印で示される定着ニップ部Sを形成している。セラミックヒータ103の、定着ニップ部Sとは反対側の面には、温度検知手段であるサーミスタ105が当接して、設置されている。加圧ローラ106は、定着駆動モータ（不図示）により所定の周速度で、図中矢印方向（反時計回り方向）に回転駆動される。加圧ローラ106の回転駆動によって、定着ニップ部Sにおいて加圧ローラ106と定着フィルム102の外表面との間で摩擦力が生じる。これにより、定着フィルム102に回転力が作用し、定着フィルム102はセラミックヒータ103に

10

20

30

40

50

圧接摺動しつつ、図中矢印方向（時計回り方向）に回転駆動される。このとき、保持部材 101 は、定着フィルム 102 内面のガイド部材としても機能し、定着フィルム 102 の回転を容易にしている。

#### 【0016】

圧解除センサ 109 は、セラミックヒータ 103 と加圧ローラ 106 とが加圧状態であるか、圧解除状態であるかを検知する。セラミックヒータ 103 と加圧ローラ 106 とが加圧状態に設定されるときは、記録紙 R 上のトナーを加圧・加熱して記録紙 R に定着する場合である。一方、セラミックヒータ 103 と加圧ローラ 106 とが圧解除状態に設定されるのは、定着装置 100 で紙詰まり（ジャム）が発生した場合に、紙詰まりを起こした記録紙 R を除去する場合である。また、長時間印刷を行わない場合などに、セラミックヒータ 103 と加圧ローラ 106 とを圧接させることにより、加圧ローラ 106 と定着フィルム 102 とが変形することを防止するために、圧解除状態に設定される。なお、セラミックヒータ 103 と加圧ローラ 106 との加圧状態、又は圧解除状態の切り換えは、不図示の定着駆動モータ、カム、バネなどによって行われるが、詳細は割愛する。

#### 【0017】

また、記憶部であるメモリ基板 200 には、不揮発性メモリ 203 が実装されるとともに、サーミスタ 105 及び圧解除センサ 109 からの信号線が収容されている。そして、メモリ基板 200 は、接続ケーブル 201 の一端を接続するためのコネクタ 210 が設けられ、接続ケーブル 201 の他端は、制御部であるコントローラ基板 300 に設けられたコネクタ 202 と接続されている。

#### 【0018】

##### 〔コントローラ基板、メモリ基板、電源基板の構成〕

図 3 は、定着装置 100 の発熱体 110 に電力供給する電源基板 400、定着装置 100、及び定着装置 100 や電源基板 400 から発熱体 110 への電力供給を制御するコントローラ基板 300 の構成、及び接続関係を説明する図である。

#### 【0019】

##### 〔メモリ基板の構成〕

メモリ基板 200 は、定着装置 100 に設けられ、不揮発性メモリ 203 が実装された基板である。メモリ基板 200 は、コントローラ基板 300 と接続される接続ケーブル 201 を接続するコネクタ 210（第 1 のコネクタ）を有している。なお、接続ケーブル 201 は、後述するコントローラ基板 300 に設けられたコネクタ 202（第 2 のコネクタ）を介して、画像形成装置 1 内の定着装置 100 とは別の場所に配置されたコントローラ基板 300 と接続されている。

#### 【0020】

定着装置 100 のメモリ基板 200 以外の箇所 500 には、記録紙 R を加熱する発熱体 110 や、発熱体 110 の温度を検知するサーミスタ 105、セラミックヒータ 103 と加圧ローラ 106 との加圧状態を検知する圧解除センサ 109 が設置されている。サーミスタ 105、圧解除センサ 109 の検知情報は、それぞれサーミスタ信号、圧解除信号として、コントローラ基板 300 に伝達される。その際、サーミスタ信号、圧解除信号は、メモリ基板 200 を一旦経由して、メモリ基板 200、コネクタ 210、接続ケーブル 201、コネクタ 202、コントローラ基板 300 の経路で伝達される。ここで、サーミスタ信号、圧解除信号をコントローラ基板 300 に伝達するのに、メモリ基板 200 を経由させているのは、コネクタ 202 の GND の端子数を削減するためであり、部品レイアウト上で効率がよいためである。例えば、サーミスタ 105 及び圧解除センサ 109 からの信号を、メモリ基板 200 を介さずに、コントローラ基板 300 に伝達する場合は、サーミスタ 105、圧解除センサ 109、後述する不揮発性メモリ 203 それぞれに GND 端子が必要となる。本実施例では、サーミスタ 105、圧解除センサ 109、不揮発性メモリ 203 の GND パターンをメモリ基板 200 上で共通化させることにより、GND 端子の数を削減している。その結果、メモリ基板 200 とコントローラ基板 300 とを接続する接続ケーブル 201 のコネクタ 202 の GND 端子を 1 端子とすることができる。コン

コントローラ基板 300 は、画像形成に必要な各種センサや駆動系信号など多くの信号の入出力が行われる一方、基板面積に対する制約も大きい。そのため、本実施例では、サーミスタ 105、圧解除センサ 109 は、上述したような接続方法を採用している。

#### 【0021】

##### [ 電源基板の構成 ]

電源部である電源基板 400 は、交流電源 (AC) 401 から入力された交流電圧を電源基板 400 に接続された定着装置 100 の発熱体 110 に供給する。電源基板 400 は、発熱体 110 への電力供給経路の接続、切断を行うトライアック 403、一次側と二次側の絶縁距離を確保するためのフォトトライアックカブラ 404、フォトトライアックカブラ 404 を制御するトランジスタ 405、リレー 402 を有する。また、抵抗 406、407 は、スイッチであるトライアック 403 を駆動するためのバイアス抵抗である。フォトトライアックカブラ 404 は、発光ダイオードが導通状態になることでトライアック 403 をオンする。抵抗 408 は、フォトトライアックカブラ 404 の発光ダイオードに流れる電流を制限する抵抗である。トランジスタ 405 のベース端子は、抵抗 409 を介して、コントローラ基板 300 と接続されており、トランジスタ 405 はコントローラ基板 300 から出力される FSRD 信号に応じて、オン又はオフされる。FSRD 信号がハイレベルの場合には、トランジスタ 405 がオンし、フォトトライアックカブラ 404 の発光ダイオードが導通状態となる。その結果、トライアック 403 がオンし、発熱体 110 に交流電源 401 からの交流電圧が供給される。一方、FSRD 信号がローレベルの場合には、トランジスタ 405 がオフし、フォトトライアックカブラ 404 の発光ダイオードが非導通状態となり、トライアック 403 がオフし、交流電源 401 から発熱体 110 への交流電圧の供給が遮断される。

#### 【0022】

リレー 402 は、コントローラ基板 300 の CPU 301 により、オン・オフ状態が制御される。CPU 301 は、定着装置 100 から取得したサーミスタ信号に基づいて発熱体 110 の温度を検知し、発熱体 110 が異常な高温であると判断した場合には、リレー 402 をオープン状態に設定して、発熱体 110 への通電を遮断する。このように、リレー 402 は、定着装置 100 の安全性を高めるために用いられる。なお、図 3 では、電源基板 400 の回路構成を簡便にするため、リレー 402 の二次側、及び CPU 301 がリレー 402 を駆動する二次側回路は不図示とし、一次側の導通 / 遮断部のみを模式的にリレー 402 として示している。

#### 【0023】

##### [ メモリ基板とコントローラ基板とのインタフェース ]

コントローラ基板 300 は、定着装置 100、電源基板 400 を含む画像形成装置 1 を制御する制御手段である CPU 301 と、後述する検知回路 310 を有している。メモリ基板 200 とコントローラ基板 300 とのインタフェースである接続ケーブル 201 を介して送受信される信号は、電源電圧 Vcc、SDA 信号、SCL 信号、GND (グラウンド)、サーミスタ信号、圧解除信号、WP 信号である。メモリ基板 200 では、電源電圧 Vcc、SDA 信号、SCL 信号、GND (グラウンド)、サーミスタ信号、圧解除信号、WP 信号は、それぞれコネクタ 210 の端子 1、2、3、4、5、6、7 に割り当てられている。一方、後述するコントローラ基板 300 では、電源電圧 Vcc、SDA 信号、SCL 信号、GND (グラウンド)、サーミスタ信号、圧解除信号、WP 信号は、それぞれコネクタ 202 の端子 7、6、5、4、3、2、1 に割り当てられている。電源電圧 Vcc は、メモリ基板 200 に実装された素子を駆動するための電源電圧であり、本実施例では DC 3.3V (ボルト) を用いている。GND はメモリ基板 200 とコントローラ基板 300 で共通のグラウンドラインであり、メモリ基板 200 では、画像形成装置 1 の筐体と同電位になっている。

#### 【0024】

SDA 信号及び SCL 信号は、メモリ基板 200 上の不揮発性メモリ 203 とコントローラ基板 300 の間で I2C (Inter - Integrated Circuit) 通

信を行うための信号である。上述したように、不揮発性メモリ203には、定着装置100の特性データ、例えば、発熱体110のヒータ抵抗値等が記憶されている。コントローラ基板300のCPU301は、接続ケーブル201を介して、不揮発性メモリ203とI2C通信を行い、不揮発性メモリ203に記憶されたデータを読み出す。CPU301は、不揮発性メモリ203から読み出したデータに基づいて、電源基板400のトライアック403をオン・オフ制御することにより、定着装置100の発熱体110への電力供給を制御して、定着装置100の最適な温度制御を行う。WP信号は、データ書き込みを禁止又は許可する、不揮発性メモリ203のライトプロテクト端子(WP端子)に入力される信号である。

#### 【0025】

本実施例では、図3に示すように、メモリ基板200に実装された不揮発性メモリ203は外部端子を8端子有している。Vcc端子には電源電圧Vccが入力され、GND端子はGND電位に接続される。また、SCL端子は、コントローラ基板300のCPU301から出力されるクロック信号が入力される端子である。SDA端子は、SCL端子に入力されるクロック信号に同期して、不揮発性メモリ203のデータ読み出し/データ書き込みを行うための入出力端子である。

#### 【0026】

メモリ基板200では、外来ノイズ等によりI2C通信に支障が生じないように、SCL端子には抵抗214及びコンデンサ216から構成されるフィルタ回路が接続されている。一方、SDA端子には抵抗213及びコンデンサ215から構成されるフィルタ回路が接続されている。不揮発性メモリ203は、WP端子の入力がハイレベルの場合にはライトプロテクト機能が有効な状態となり、不揮発性メモリ203へのデータ書き込みが禁止され、不揮発性メモリ203にデータを書き込むことができない。一方、WP端子の入力がローレベルの場合には、不揮発性メモリ203は、ライトプロテクト機能が解除された状態となり、不揮発性メモリ203へのデータ書き込みが許可され、不揮発性メモリ203にデータを書き込むことができる。WP端子の入力電圧レベルは、例えば、ハイレベルは電源電圧Vcc×70%~Vccまでの電圧範囲、ローレベルは-0.3V~電源電圧Vcc×20%までの電圧範囲というように規定されている。

#### 【0027】

サーミスタ105からのサーミスタ信号と圧解除センサ109からの圧解除信号は、上述したようにメモリ基板200を経由し、接続ケーブル201を通して、コントローラ基板300へと出力される。コントローラ基板300に入力されたサーミスタ信号、すなわち電源電圧3.3Vを抵抗302とサーミスタ105の抵抗値とで分圧された電圧がCPU301のA/Dポートに入力される。CPU301は、サーミスタ信号に基づいて、発熱体110の温度を検知し、検知した温度に基づいて発熱体110への電力供給を制御するため、FSRD信号により電源基板400のトランジスタ405のオン・オフ制御を行う。一方、圧解除信号は、抵抗303を介して電源電圧3.3Vにプルアップ接続されたCPU301のI/Oポートに入力される。CPU301は、入力された圧解除信号に基づいて、セラミックヒータ103と加圧ローラ106とが加圧状態かどうかを検知し、セラミックヒータ103と加圧ローラ106とを加圧状態又は圧解除状態に制御する。

#### 【0028】

##### [検知回路]

接続ケーブル201抜けを検知する接続検知手段である検知回路310は、次のような回路素子で構成されている。すなわち、検知回路310は、スイッチング素子であるトランジスタ305、306、トランジスタ305のベース抵抗307、トランジスタ306のベース抵抗309、プルアップ抵抗308、抵抗312、313から構成されている。検知回路310の出力端子であるトランジスタ305のコレクタ端子は、FSRD信号として電源基板400のトランジスタ405のベース端子に抵抗409を介して接続されている。一方、接続ケーブル201の接続状態を検知する検知回路310の動作/非動作のトリガとなる入力信号は、接続ケーブル201、コネクタ202を介してメモリ基板20

10

20

30

40

50



0 から出力される W P 信号である。W P 信号は、W P 信号の供給元となるコントローラ基板 3 0 0 上の電源電圧 3 . 3 V から、次のような経路を通してコントローラ基板 3 0 0 に出力される。すなわち、コントローラ基板 3 0 0 の電源電圧 3 . 3 V は、コントローラ基板 3 0 0 のコネクタ 2 0 2 の端子 7、接続ケーブル 2 0 1 を介して、メモリ基板 2 0 0 のコネクタ 2 1 0 の端子 1 を通って不揮発性メモリ 2 0 3 の V c c 端子に入力される。そして、コントローラ基板 3 0 0 からの電源電圧 3 . 3 V ( 第 1 の電圧 ) は、不揮発性メモリ 2 0 3 の V c c 端子に入力されるとともに、抵抗 2 0 7 を通って不揮発性メモリ 2 0 3 の W P 端子にも入力 ( 印加 ) される。更に、不揮発性メモリ 2 0 3 の W P 端子に入力された電圧は、メモリ基板 2 0 0 のコネクタ 2 1 0 の端子 7、接続ケーブル 2 0 1、コントローラ基板 3 0 0 のコネクタ 2 0 2 の端子 1 を通って、検知回路 3 1 0 のトランジスタ 3 0 6 のベース端子に入力される。

10

#### 【 0 0 2 9 】

( 接続ケーブルが正常に接続されている場合の検知回路の動作 )

画像形成装置 1 が通常動作している場合には、コントローラ基板 3 0 0 からメモリ基板 2 0 0 に供給される電源電圧 3 . 3 V が上述した経路を通して、検知回路 3 1 0 のトランジスタ 3 0 6 のベース端子に入力されて、トランジスタ 3 0 6 がオンする。これにより、トランジスタ 3 0 5 のベース端子にトランジスタ 3 0 5 をオンさせる所定の電流が流れなくなるため、トランジスタ 3 0 5 はオフ状態となり、検知回路 3 1 0 は非動作状態となる。その結果、電源基板 4 0 0 に出力される F S R D 信号は、検知回路 3 1 0 の影響を受けることがなくなる。これにより、電源基板 4 0 0 のトランジスタ 4 0 5 のベース端子に入力される F S R D 信号は、C P U 3 0 1 のポート 3 1 1 から抵抗 3 0 4 を介して出力されることになり、トランジスタ 4 0 5 のオン・オフ制御は C P U 3 0 1 により行われることになる。

20

#### 【 0 0 3 0 】

ところで、検知回路 3 1 0 のトランジスタ 3 0 6 のベース端子側からは、検知回路 3 1 0 の抵抗 3 0 9 及びメモリ基板 2 0 0 の抵抗 2 0 7 は、直列に接続されたベース抵抗と見える。そのため、電源電圧 V c c の 3 . 3 V に対し、トランジスタ 3 0 6 を駆動するためのベース端子に流れる電流値が不足しないような抵抗定数の設定を行う必要がある。トランジスタ 3 0 6 のベース電流 I b は、トランジスタ 3 0 6 のベース-エミッタ電圧 V b e と抵抗 2 0 7 の抵抗値 R 1、抵抗 3 0 9 の抵抗値 R 2 を用いて、次の ( 式 1 ) のように表すことができる。

30

#### 【 0 0 3 1 】

$$I b = ( 3 . 3 - V b e ) / ( R 1 + R 2 ) \cdots ( 式 1 )$$

ここで、抵抗 3 1 2 の抵抗値、及び不揮発性メモリ 2 0 3 の W P 端子への流れ込み電流は微小なため、無視できるものとする。また、不揮発性メモリ 2 0 3 の W P 端子には、電源電圧 V c c の 3 . 3 V から、抵抗 2 0 7 とトランジスタ 3 0 6 のベース電流 I b を乗じた電圧分だけ降下した電圧が印加される。不揮発性メモリ 2 0 3 の W P 端子 ( ライトプロテクト端子 ) に印加される電圧を V w p とすると、電圧 V w p は、次の ( 式 2 ) のように表すことができる。

40

#### 【 0 0 3 2 】

$$V w p = 3 . 3 - R 1 \times I b \cdots ( 式 2 )$$

( 式 2 ) に ( 式 1 ) を代入することにより、電圧 V w p は、次の ( 式 3 ) のように表すことができる。

#### 【 0 0 3 3 】

$$\begin{aligned} V w p &= 3 . 3 - R 1 \times I b \\ &= 3 . 3 - R 1 \times ( ( 3 . 3 - V b e ) / ( R 1 + R 2 ) ) \\ &= ( 3 . 3 \times ( R 1 + R 2 ) - R 1 \times ( 3 . 3 - V b e ) ) / ( R 1 + R 2 ) \\ &= ( 3 . 3 \times R 2 + V b e \times R 1 ) / ( R 1 + R 2 ) \cdots ( 式 3 ) \end{aligned}$$

電圧 V w p がハイレベルを下回らないように、抵抗 2 0 7、抵抗 3 0 9 の定数設定 ( 抵抗値の設定 ) を行うことで、不揮発性メモリ 2 0 3 のライトプロテクト機能を有効にし、不

50

揮発性メモリ203へのデータ書き込みを禁止することができる。これにより、画像形成装置1が動作しているときに、外来ノイズや画像形成装置1の誤動作によって不揮発性メモリ203内のデータが誤って書き換わってしまうことを防ぐことができる。

#### 【0034】

( 接続ケーブル抜けが発生した場合の検知回路の動作 )

次に、接続ケーブル201抜け等を検知した場合の検知回路310の動作について説明する。図3に示すように、WP信号、及び不揮発性メモリ203のVcc端子に供給される電源電圧Vccは、コントローラ基板300のコネクタ202、及びメモリ基板200のコネクタ210の両端の端子に配置されている。すなわち、WP信号はコネクタ202の端子1、コネクタ210の端子7と接続されるようなケーブル201の信号線の位置に配置されている。同様に、電源電圧Vccはコネクタ202の端子7、コネクタ210の端子1と接続されるようなケーブル201の信号線の位置に配置されている。このコネクタの端子配置は、接続ケーブル201がコネクタ210やコネクタ202に傾いて挿入されたり、接続ケーブル201が振動等で傾いて導通不良になったりした場合に、電源電圧Vcc又はWP信号が最初に遮断されることを意図しているためである。

#### 【0035】

検知回路310のトランジスタ306のベース端子は、抵抗312でプルダウン接続されている。そのため、電源電圧Vcc又はWP信号が遮断される接続ケーブル201抜け等が発生した場合には、コネクタ210、202の端部のどちらの端子の信号が遮断されても、トランジスタ306にベース電流が供給されなくなり、トランジスタ306がオフする。その結果、トランジスタ305のベース端子には、電源電圧3.3Vから抵抗308、抵抗307を介してベース電流が流れることにより、トランジスタ305がオンする。トランジスタ305がオンすることにより、トランジスタ305のコレクタ端子にコレクタ電流が流れ、電源基板400のトランジスタ405のベース端子に入力されるFSRD信号がローレベルとなって、トランジスタ405がオフする。これにより、フォトトライアックカプラ404の発光ダイオードが非導通状態となってトライアック403がオフし、交流電源401から発熱体110への交流電圧の供給が遮断される。このように、コネクタ202やコネクタ210から接続ケーブル201が抜けた場合、CPU301がサーミスタ信号や圧解除信号を取得できず、誤って発熱体110へ異常な電力供給を行うことができるような状況となる。しかしながら、検知回路310の動作により、電源基板400から発熱体110への電力供給が遮断されることにより、画像形成装置1の安全を確保することができる。

#### 【0036】

[ メモリ基板と治工具とのインタフェース ]

次に、画像形成装置1の製造工程において、不揮発性メモリ203に定着装置100の特性データを書き込む際の、メモリ基板200と、書き込み制御部である治工具600とのインタフェースについて説明する。図4は、製造工程での定着装置100の動作確認を行う治工具600の構成と、治工具600とメモリ基板200との接続関係を説明する図である。製造工程では、メモリ基板200は、コネクタ210、接続ケーブル201、及び治工具600のコネクタ602(第3のコネクタ)を介して治工具600に接続される。接続ケーブル201を介してメモリ基板200と治工具600との間で送受信される信号は、コントローラ基板300と同様に、電源電圧Vcc、SDA信号、SCL信号、GND(グランド)、サーミスタ信号、圧解除信号、WP信号である。一方、治工具600でも、コントローラ基板300と同様に、電源電圧Vcc、SDA信号、SCL信号、GND(グランド)、サーミスタ信号、圧解除信号、WP信号は、それぞれコネクタ602の端子7、6、5、4、3、2、1に割り当てられている。

#### 【0037】

SCL信号とSDA信号の信号線は、治工具600のI2Cモジュール601と接続され、メモリ基板200上の不揮発性メモリ203と治工具600上のI2Cモジュール601との間でI2C通信が行われる。電源電圧Vccは、治工具600で生成される電源

電圧 3.3 V がメモリ基板 200 に供給され、GND の信号線は、治工具 600 のグラウンド電位に接続される。WP 信号は、治工具 600 側では GND (第 2 の電圧) に接続され、メモリ基板 200 の不揮発性メモリ 203 の WP 端子はローレベルに設定されることにより、不揮発性メモリ 203 はライトプロテクト機能が解除され、データ書き込み可能な状態にある。治工具 600 の I2C モジュール 601 は、データ書き込みが可能な状態の不揮発性メモリ 203 に、あらかじめ準備された定着装置 100 の特性データを書き込む。ここで、特性データとは、例えば、発熱体 110 のヒータ抵抗値等である。その後、I2C モジュール 601 は、不揮発性メモリ 203 に書き込んだデータを読み出して、データが正しく書き込まれているか確認する。

#### 【0038】

ところで、メモリ基板 200 と治工具 600 を接続した場合には、メモリ基板 200 の抵抗 207 には、電源電圧 3.3 V と GND を接続した電流が流れるため、抵抗 207 の抵抗定数は、次のような状況が生じないように、注意して設定することが必要である。例えば、抵抗 207 の抵抗値を小さくしすぎると、抵抗 207 を流れる電流値が大きくなることで、抵抗 207 における消費電力が大きくなってしまう。一方、抵抗 207 の抵抗値を大きくしすぎると、次のような状況が生じることになる。すなわち、メモリ基板 200 に上述したコントローラ基板 300 を接続した場合には、検知回路 310 のトランジスタ 306 のベース端子に流れるベース電流が足りなくなったり、WP 端子をハイレベルに維持できなくなったりしてしまう。

#### 【0039】

また、製造工程では、治工具 600 を用いて、サーミスタ信号と圧解除信号の動作確認も行われる。製造工程では、治工具 600 のソリッドステートリレー 607 に制御信号を入力して、オン・オフ制御を行い、交流電源 (AC) 605 の交流電圧を定着装置 100 の発熱体 110 へ供給する。そして、抵抗 603 を介して電源電圧 3.3 V にプルアップ接続された治工具 600 上の端子 609 に出力されるサーミスタ信号の電圧に基づいて、セラミックヒータ 103 の温度をサーミスタ 105 が正しく検知しているかどうかを確認する。同様に、製造工程では、定着装置 100 に備えられた不図示の定着駆動モータ、カム、パネなどによって、圧解除センサ 109 のオン・オフ動作を行う。そして、そのときの、抵抗 604 を介して電源電圧 3.3 V にプルアップ接続された端子 610 に出力される圧解除信号の電圧に基づいて、圧解除センサ 109 がセラミックヒータ 103 と加圧ローラ 106 との加圧状態を正しく検知しているかどうかを確認する。なお、治工具 600 に実装されているリレー 606 は、異常時に交流電源 605 から定着装置 100 への電力供給を遮断するためのものである。なお、図 4 では治工具 600 の回路構成を簡便にするため、リレー 606 の二次側、及びリレー 606 を駆動する二次側回路は不図示とし、一次側の導通 / 遮断部のみを、模式的にリレー 606 として示している。

#### 【0040】

以上説明したように、本実施例では、不揮発性メモリ 203 を搭載するメモリ基板 200 とコントローラ基板 300 とを接続する接続ケーブル 201 において、検知回路 310 に接続される端子をライトプロテクト (WP) 端子と兼用させている。これにより、製品状態では、コストアップやスペース増を伴うことなく、不揮発性メモリ 203 のライトプロテクト機能を有効にして、不揮発性メモリ 203 内部のデータの信頼性を確保することができる。一方、不揮発性メモリのデータ書き込みを行う製造工程では、メモリ基板 200 と接続するために新たな接続ケーブルを用いることなく、定着装置 100 の奥に配置されるメモリ基板 200 の不揮発性メモリ 203 のライトプロテクト状態を解除することができる。

#### 【0041】

なお、本実施例において、治工具 600 でライトプロテクト状態を解除するための電位は GND (グラウンド) に限定されるものではなく、ライトプロテクト状態を解除できる電位であれば、GND でなくても構わない。また、本実施例において、コネクタ 210 とコネクタ 202 を接続する接続ケーブル 201 を通るセンサ信号は、サーミスタ信号と圧解

除信号に限定されるものではなく、サーミスタ信号と圧解除信号を通さなくても構わない。更に、メモリ基板 200 は、不揮発性メモリ 203、及びコントローラ基板 300 の検知回路 310 と接続され、かつ、不揮発性メモリ 203 のライトプロテクト (WP) 端子と接続されたコネクタ 210 の端子を少なくとも有していればよい。また、本実施例の不揮発性メモリは、ライトプロテクト機能を有していれば、不揮発性メモリの種類は問わないものとする。

#### 【0042】

また、検知回路 310 に接続される端子とライトプロテクト (WP) 端子の配置については一番端の位置に限らず端部側であれば良い。例えば圧解除信号用の端子と入れ替えることが可能でありケーブルが一部抜けた状態を検知することができる。

10

#### 【0043】

以上説明したように、本実施例によれば、接続ケーブルにおいて、ライトプロテクト機能を制御するための端子と、接続ケーブル抜けを検知するための端子を共通化することができる。

#### 【実施例 2】

#### 【0044】

実施例 1 では、コントローラ基板 300 に入力される WP 信号の電圧に応じて、接続ケーブル抜けを検知し、定着装置 100 への電力供給 / 遮断を行う FSRD 信号を制御する検知回路 310 について説明した。実施例 1 では、接続ケーブル抜けの検知を検知回路 310 が行っていたが、実施例 2 では、接続ケーブル抜けの検知を CPU が行う例について

20

#### 【0045】

##### [コントローラ基板、メモリ基板、電源基板の構成]

図 5 は、本実施例の、定着装置 100 の発熱体 110 に電力供給する電源基板 400、定着装置 100、及び定着装置 100 や電源基板 400 を制御するコントローラ基板 700 の構成や接続関係を説明する図である。本実施例の図 5 では、実施例 1 の図 3 と比べて、図 3 に示した検知回路 310 が削除され、図 5 では WP 信号が、CPU 701 の抵抗 703 を介してプルダウン接続された I/O ポート 702 に入力されている点が異なる。図 5 では、実施例 1 の図 3 と同じ構成には同じ符号を付すことで、ここでの説明を省略する。また、治工具 600 との接続についても、定着装置 100 の構成は実施例 1 の図 4 と同様であり、ここでの説明は省略する。

30

#### 【0046】

##### [メモリ基板とコントローラ基板とのインタフェース]

本実施例と実施例 1 との主たる相違点は、次の点である。すなわち、本実施例では、CPU 701 が、接続ケーブル 201 のコネクタ 210 やコネクタ 202 への傾いた挿入、接続ケーブル 201 の導通不良やケーブル抜けの検知を、I/O ポート 702 に入力される情報に基づいて行っている点である。CPU 701 の I/O ポート 702 は、入力ポートと出力ポートを切り換え可能であり、不揮発性メモリ 203 にデータを書き込むときは、I/O ポート 702 は出力ポートに設定される。そして、CPU 701 は、I/O ポート 702 からローレベルを出力することにより、メモリ基板 200 の不揮発性メモリ 203 のライトプロテクト端子にローレベルが入力され、不揮発性メモリ 203 をデータ書き込みが可能な状態に設定される。不揮発性メモリ 203 にデータを書き込む場合を除き、CPU 701 は、I/O ポート 702 を入力ポートとして使用する。そして、I/O ポート 702 には、コントローラ基板 700 からメモリ基板 200 に供給される電源電圧 3.3V を、抵抗 207、及び抵抗 703 で分圧された電圧が入力される。なお、I/O ポート 702 に入力される分圧電圧、すなわち、不揮発性メモリ 203 のライトプロテクト端子に入力される電圧がハイレベルとなるよう、抵抗 207、及び抵抗 703 の抵抗値を設定する。これにより、不揮発性メモリ 203 のライトプロテクト機能が有効となり、不揮発性メモリ 203 へのデータ書き込みを禁止することができる。更に、これにより、画像形成装置 1 が動作しているときに、外来ノイズや画像形成装置 1 の誤動作によって不揮発

40

50

性メモリ203内のデータが誤って書き換わってしまうことを防ぐことができる。また、このとき、CPU701は、I/Oポート702の入力電圧がハイレベルであることから、コネクタ202とコネクタ210が接続されていることを検知する。これにより、CPU701は、ポート711からハイレベルのFSRD信号を出力し、電源基板400から定着装置100の発熱体110に電力供給が可能な状態と判断する。

【0047】

一方、接続ケーブル201がコネクタ210やコネクタ202に傾いて挿入されたり、接続ケーブル201が導通不良や抜けたりした場合には、CPU701のI/Oポート702は抵抗703を介してプルダウン接続され、ローレベルが入力されることとなる。このとき、CPU701はI/Oポート702の入力がローレベルであるため、接続ケーブル201が抜けていると判断し、ポート711から出力されるFSRD信号をローレベルに設定する。これにより、電源基板400から定着装置100の発熱体110への電力供給が遮断される。

10

【0048】

本実施例では、上述したコントローラ基板700の構成により、実施例1の検知回路310を用いることなく、簡易な構成で、接続ケーブル201の抜け等が生じた場合に、FSRD信号を制御して、定着装置100への電力供給を遮断する。これにより、定着装置100の安全を確保することができる。また、本実施例では、不揮発性メモリ203のライトプロテクト端子に接続するための専用端子を設けることなく、治工具600やCPU701で不揮発性メモリ203のライトプロテクト機能の設定や解除を行うことができる。

20

【0049】

なお、本実施例では、CPU701のI/Oポート702は、入力ポート又は出力ポートに切り換え可能であるとしたが、I/Oポート702は入力専用ポートであっても構わない。その場合は、実施例1と同様、治工具600で不揮発性メモリ203のライトプロテクト状態を解除することができる。

【0050】

以上説明したように、本実施例によれば、接続ケーブルにおいて、ライトプロテクト機能を制御するための端子と、接続ケーブル抜けを検知するための端子を共通化することができる。

30

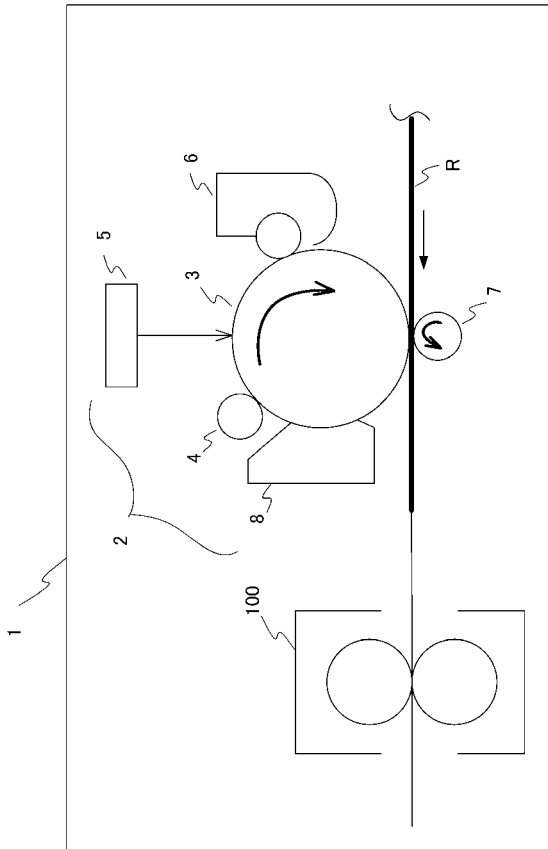
【符号の説明】

【0051】

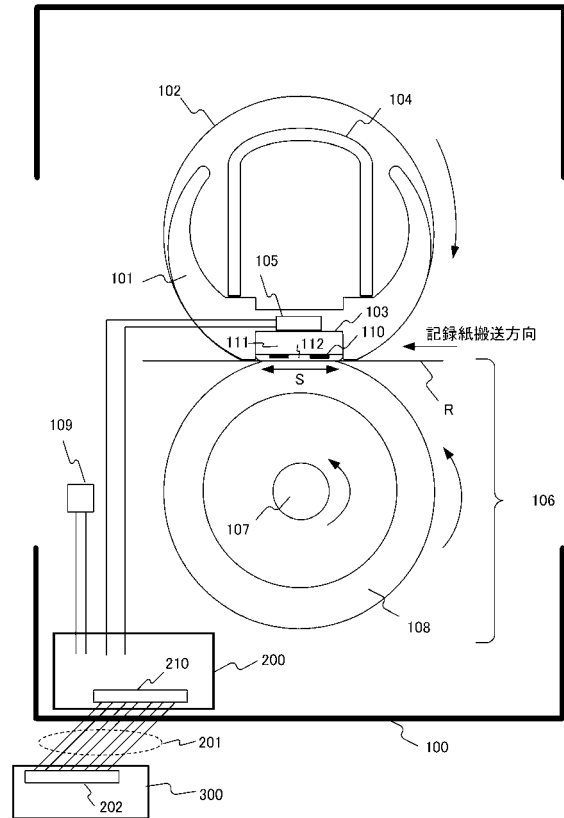
200	メモリ基板
201	接続ケーブル
202	コネクタ
203	不揮発性メモリ
210	コネクタ
300	コントローラ基板
301	CPU301
310	検知回路

40

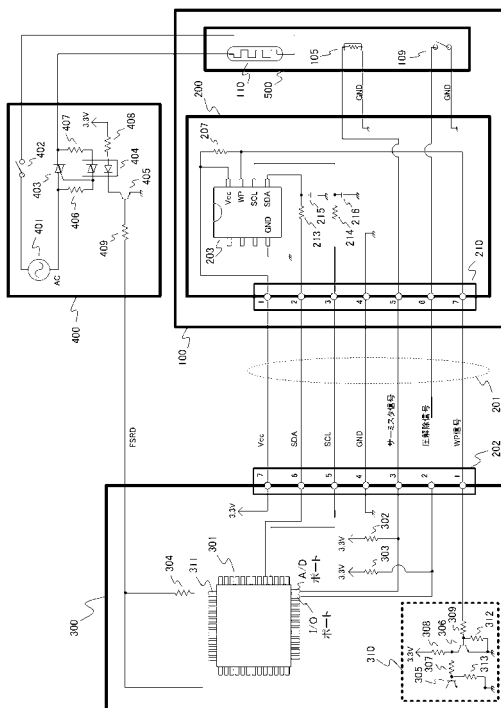
【 図 1 】



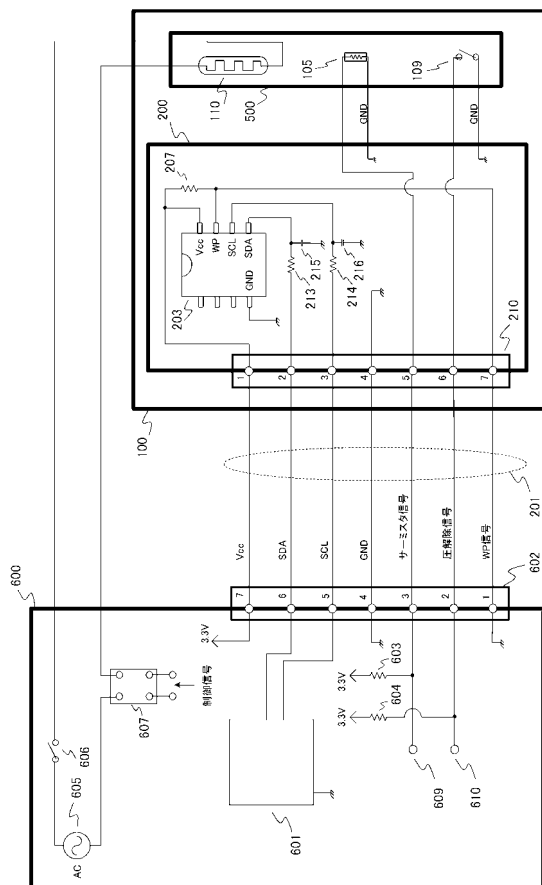
【 図 2 】



【 図 3 】



【 図 4 】





---

フロントページの続き

F ターム(参考) 2H033 BA11 BA12 BA25 BA26 BA31 BA32 BB03 BB05 BB13 BB14  
BB15 BB29 BB30 BB35 BB39 BE00 BE03 CA01 CA07 CA20  
CA23 CA27 CA45  
2H270 KA35 KA47 KA49 LA01 LA25 LA79 LD06 MA35 MC44 MF13  
MG01 NC08 NC09 RA14 RA19