

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 12 月 23 日(23.12.2010)

(10) 国際公開番号
WO 2010/147041 A1

PCT

- (51) 国際特許分類:
G09G 3/34 (2006.01) G02F 1/19 (2006.01)
G02F 1/17 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2010/059822
- (22) 国際出願日: 2010 年 6 月 10 日(10.06.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-143146 2009 年 6 月 16 日(16.06.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): コニカミノルタホールディングス株式会社(Konica Minolta Holdings, Inc.) [JP/JP]; 〒1000005 東京都千代田区丸の内一丁目 6 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 嶋村 謙太 (SHIMAMURA Kenta) [JP/JP]; 〒1918511 東京都日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 森田 忠義 (MORITA Tadayoshi) [JP/JP]; 〒1918511 東京都日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 大鎌 亜紀子 (OGAMA Akiko) [JP/JP]; 〒1918511 東京都

日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 久保田 玲央奈 (KUBOTA Reona) [JP/JP]; 〒1918511 東京都日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 三木 伸哉 (MIKI Nobuya) [JP/JP]; 〒1918511 東京都日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 塩田 奈津子 (SHIOTA Natsuko) [JP/JP]; 〒1918511 東京都日野市さくら町 1 番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

[続葉有]

(54) Title: MEMORY-TYPE DISPLAY DEVICE AND MEMORY-TYPE DISPLAY DEVICE SYSTEM

(54) 発明の名称: メモリ性表示デバイス及びメモリ性表示デバイスシステム

[図7]

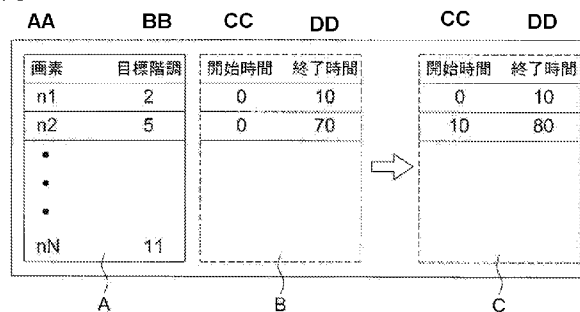


FIG. 7:

AA PIXEL
BB TARGET GRADATION
CC STARTING TIME
DD ENDING TIME

(57) Abstract: In a memory-type display device, a voltage application schedule preparing means is provided, so that a current peak of the entirety of display pixels is limited to not more than an allowable value. The voltage application schedule preparing means adjusts when to apply voltages to the respective display pixels in a case where, when a display switching means performs display switch, the total value of currents needed by the respective display pixels exceeds the allowable value. The voltage application schedule preparing means prepares, for example, a table (C) when target gradations of pixels (n1 and n2) are 2 and 5, respectively. The table (C) is prepared so that a current may be supplied to the pixel (n2), the target gradation of which is 5, from a time point of 10 until a time point of 80 after the time point of 10 when supply of a current to the pixel (n1), the target gradation of which is 2, is ended.

(57) 要約:

[続葉有]



WO 2010/147041 A1



(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF,
BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE,
SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

メモリ性表示デバイスにおいて、表示切り替え手段が表示切り替えを行う際に、各表示画素が必要とする電流の合計値が許容値を超える場合に、前記各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段を設け、表示画素全体の電流ピークを前記許容値以下に抑える。前記電圧印加スケジュール作成手段は、例えば、画素 $n1$ の目標階調が 2、 $n2$ の目標階調が 5 であるとき、目標階調が 2 の画素 $n1$ の電流を流し終わった時間 10 の後に、目標階調が 5 の画素 $n2$ に時間 10 から時間 80 まで電流を流すためのテーブル (C) を作成する。

明 細 書

発明の名称：

メモリ性表示デバイス及びメモリ性表示デバイスシステム

技術分野

[0001] 本発明は、複数の画素に電圧を与えることにより可視情報が表示されるメモリ性表示デバイス及びメモリ性表示デバイスシステムに関する。

背景技術

[0002] 近年、パーソナルコンピュータの動作速度の向上、ネットワークインフラの普及、データストレージの大容量化と低価格化に伴い、印刷物で提供されたドキュメントや画像等の情報を、より簡便な電子情報として入手、電子情報を可視情報として閲覧する機会が益々増大している。具体的に言えば、パーソナルコンピュータに入力された情報を電子ペーパーなどの閲覧手段に一旦保存し、電車内で読むという行為である。

[0003] このような電子情報の閲覧手段として、従来の液晶ディスプレイやCRT、また近年では、有機ELディスプレイ等の光を自ら発光する発光型が主として用いられている。特に、電子情報がドキュメント情報の場合、比較的長時間にわたってこの閲覧手段を注視する必要がある、これらの行為は必ずしも人間に優しい手段とは言えない。すなわち一般に発光型のディスプレイの欠点として、フリッカーで目が疲労する、読む場所がコンピュータの設置場所に限られる、読む姿勢が制限され、静止画面に視線を合わせる必要が生じる、長時間読むと消費電力が嵩む等が知られている。

[0004] これらの欠点を補う表示手段として、外光を利用し、像保持のために電力を消費しない（メモリ性）反射型ディスプレイが知られている。

[0005] 反射型ディスプレイとしては、例えば、偏光板を取り付けた反射型液晶方法、電気化学的な酸化、還元を利用して材料を変色させることを原理とする電気化学表示画素を用いる方法、または着色粒子を電極間で移動させるか、二色性を有する粒子を電場で回転させることにより、着色させて表示する電

気泳動法等がある。

- [0006] しかし、これらの方式を用いた反射型ディスプレイは、下記の理由で十分な性能を有しているとは言い難い。
- [0007] すなわち、反射型液晶等の方式は、反射率が約40%と低く白表示に難があり、また構成部材の作製に用いる製法の多くは簡便とは言い難い。また、ポリマー分散型液晶は高い電圧を必要とし、また有機物同士の屈折率差を利用しているため、得られる画像のコントラストが十分でない。また、ポリマーネットワーク型液晶は電圧が高いことと、メモリ性を向上させるために複雑なTFT回路が必要である等の課題を抱えている。
- [0008] また、電気化学表示画素方式は、酸化還元反応の適切な制御が十分になされず、表示切換の際の消え残り、すなわち残像が発生することがあり、これが画像品質の低下につながるという問題もある。
- [0009] また、電気泳動法による表示画素は、粒子間の隙間が光を吸収し、その結果としてコントラストが悪くなり、また駆動する電圧を100V以上にしなければ実用上の書き込み速度（1秒以内）が得られないという難点がある。また、電気泳動性粒子凝集による画質劣化が起こりやすい。電気泳動性粒子を一定量で小分けする隔壁構造にすることで凝集を低減できるが、セル構成等が複雑となり、安定した製造が難しい。
- [0010] これら上述の各方式の欠点を解消する表示方式として、金属または金属塩の溶解析出を利用するエレクトロデポジション（以下EDと略す）方式が知られている。ED方式は、3V以下の低電圧で駆動が可能で、簡便なセル構成、優れた表示品質（明るいペーパーライクな白と引き締まった黒）といった特徴を持っている。
- [0011] ここでED方式のように、複数の画素が配列され、画素に電圧を与えることにより可視情報が表示される表示画面に、電圧の供給を停止しても今までの可視情報が表示され続けるというメモリ性を有するデバイスを広くメモリ性表示デバイスと呼称する。
- [0012] ED方式は、情報を表示させたり切り替えたりする際に多くの電流を必要

とし、かつ、高解像度化が進んだ表示画面の書き換え時に必要とする電流が多くなり過ぎ、電流の合計値が導線の許容値を超えてしまうという問題が発生する。またメモリ性表示デバイスのユーザは、表示切り替えの所要時間が長くなると、紙のように素早く読むことができず、ストレスを感じることもあり、表示切り替えの所要時間の短縮も重要な課題である。

[0013] この問題を解決するために、例えば特許文献 1 では、高い電流を必要とする複数の機器に、同時に電流を流さないようにすることでピーク電流を抑えている。すなわち電流を流したときにピークが許容値を越えない機器であれば電流を流す手段を用いており、対象への電流を流すか否かをその都度判断して許容値を超えないようにしている。

[0014] 特許文献 2 では、複数回路へ流す電流の周波数をずらすことでピーク電流を下げる手段が公開されており、特許文献 3 では、ある周期の中で電流を流すタイミングをずらすことでピーク電流を下げる手段が公開されている。

[0015] これら特許文献 1 から 3 に公開されている技術は表示デバイスへの適用ではなく、また表示切り替えの所要時間の短縮という点について記載がない。

[0016] さらに、特許文献 4 では、プラズマディスプレイにおいて、画素を複数グループに分け、グループごと各階調の印加タイミングをずらすことでピーク電流を下けている。これもある周期での電流制御のことであり、速度については課題としていない。

先行技術文献

特許文献

[0017] 特許文献1：特開 2 0 0 7 - 2 9 8 3 7 8 号公報

特許文献2：特開平 1 1 - 7 3 4 0 0 号公報

特許文献3：特開 2 0 0 1 - 1 6 1 0 6 1 号公報

特許文献4：特開平 1 0 - 1 1 0 2 0 号公報

発明の概要

発明が解決しようとする課題

[0018] 本発明の目的は、表示切り替えの工程において、表示画素全体の電流ピークを許容値以下に抑え、表示切り替えの所要時間を短時間で行うメモリ性表示デバイス及びメモリ性表示デバイスシステムを提供することである。

課題を解決するための手段

[0019] 上記目的は、下記構成により達成できる。すなわち、

1. 複数の表示画素が配列され、前記表示画素に電圧を与えることにより可視情報が表示されるメモリ性表示デバイスであって、

前記表示画素を有する表示部と、

前記表示画素へ電圧を印加することにより表示切り替えを行う表示切り替え手段と、

前記表示切り替え手段が表示切り替えを行う際に、各表示画素が必要とする電流の合計値が所定の値を超える場合に、各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段と、

を有することを特徴とするメモリ性表示デバイス。

[0020] 2. 前記表示画素は電圧が印加される時間によって階調調整されるものであり、前記電圧印加スケジュール作成手段は、前記表示画素に電圧を印加する開始時刻と終了時刻を調整することを特徴とする前記1に記載のメモリ性表示デバイス。

[0021] 3. 前記電圧印加スケジュール作成手段は、前記表示画素に電圧を印加する時間を分割することが可能であり、複数の分割された時間のそれぞれの開始時刻と終了時刻を調整することを特徴とする前記1または2に記載のメモリ性表示デバイス。

[0022] 4. 前記表示切り替え手段は、前記表示部の前記可視情報を白化するフェーズと黒化するフェーズを有し、前記電圧印加スケジュール作成手段は、前記白化するフェーズと前記黒化するフェーズのスケジュールを有することを特徴とする前記1から3の何れか1項に記載のメモリ性表示デバイス。

[0023] 5. 前記電圧印加スケジュール作成手段が有するスケジュールは、前記白化するフェーズと前記黒化するフェーズが同じスケジュールテーブルを元に

計算されることを特徴とする前記 4 に記載のメモリ性表示デバイス。

[0024] 6. 前記電圧印加スケジュール作成手段は、電圧が印加される時間が最長の画素の印加時間を最優先してスケジュールすることを特徴とする前記 1 から 5 の何れか 1 項に記載のメモリ性表示デバイス。

[0025] 7. 前記電圧印加スケジュール作成手段は、前記電流の所定の値により計算される表示切り替えの最短時間値よりも、必要とする電圧印加時間が長い階調の画素がある場合、該画素の電圧印加を優先することを特徴とする前記 1 に記載のメモリ性表示デバイス。

[0026] 8. 前記電圧印加スケジュール作成手段は、前記表示切り替え時に前記画素の目標とする階調に応じて前記タイミングを調整することを特徴とする前記 1 から 7 の何れか 1 項に記載のメモリ性表示デバイス。

[0027] 9. 前記電圧印加スケジュール作成手段は、前記表示切り替えを行うリセット時に、現在階調に応じて前記タイミングを調整することを特徴とする前記 1 から 7 の何れか 1 項に記載のメモリ性表示デバイス。

[0028] 10. 前記電圧印加スケジュール作成手段は、前記表示切り替え時における各画素の位置座標に応じて前記タイミングを調整することを特徴とする前記 1 から 9 の何れか 1 項に記載のメモリ性表示デバイス。

[0029] 11. 前記所定の値は、電流の許容値であることを特徴とする前記 1 から 10 の何れか 1 項に記載のメモリ性表示デバイス。

[0030] 12. 複数の前記所定の値を有し、電圧印加スケジュール作成手段は、前記複数の所定の値のうち何れかを選択したときに、それぞれの前記所定の値に応じたスケジュールを有することを特徴とする前記 1 から 11 の何れか 1 項に記載のメモリ性表示デバイス。

[0031] 13. 複数の表示画素が配列された表示部と、前記表示部の表示切り替えを行う表示切り替え手段とを有し、前記表示画素に電圧を印加することにより可視情報を前記表示部に表示するメモリ性表示デバイスと、

前記表示切り替え手段が前記表示切り替えを行う際に、前記複数の表示画素の各表示画素が必要とする電流の合計値が所定の値を超える場合に、前記

各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段を有する外部制御装置とを備えたことを特徴とするメモリ性表示デバイスシステム。

発明の効果

- [0032] 本発明に係るメモリ性表示デバイス及びメモリ性表示デバイスシステムによれば、表示画素全体の電流ピークを許容値以下に抑え、表示切り替えの所要時間を短時間で行うことができる。

図面の簡単な説明

- [0033] [図1] ED方式の表示画素を説明する図である。
- [図2] 図2 (a) は、ED方式の表示画素に一定電圧Vのパルスを印加したところを示す図、図2 (b) は、濃度ODが時間に応じて高くなるところを示す図、図2 (c) は、電流がパルス印加直後にピークを持つような波形となるところを示す図である。
- [図3] アクティブマトリックスを利用したED表示装置を示す図である。
- [図4] 白黒2値の表示を行う場合の駆動波形の例を示す図である。
- [図5] 画面切り替え時の合計電流値の時間変化を示す図である。
- [図6] ある階調の電流を流す終了時間の後に他の階調の電流を流すようにスケジュールしたところを模式的に示した図である。
- [図7] 電圧印加時間スケジュール作成手段をテーブルを用いて説明する図である。
- [図8] 表示切り替えに必要な最低限の電圧印加時間を示す図である。
- [図9] 電圧印加時間が最長の画素の電圧印加を優先することを説明する図である。
- [図10] 画素数が多い階調の画素を3分割したときの図である。
- [図11] メモリ性表示デバイスの構成を模式的に示すブロック図である。

発明を実施するための形態

- [0034] 本発明の実施の形態を説明する。なお、本欄の記載は請求項の技術的範囲や用語の意義を限定するものではない。また以下の本発明の実施の形態にお

ける断定的な説明は、ベストモードを示すものであって、本発明の用語の意義や技術的範囲を限定するものではない。

[0035] 本発明において表示方式としてのメモリ性表示デバイス 1 は、エレクトロデポジション（ED）方式を用いている。ED 方式は、3 V 以下の低電圧で駆動が可能で、簡便なセル構成、黒と白のコントラストや黒品質に優れる等の利点を有している。

[0036] ED 方式の表示画素は図 1 に示すように、上部電極と下部電極で銀イオンが溶融した電解液を挟み込んだ構造をしている。上部電極は観察側であるため、通常透明な ITO 電極（Indium Tin Oxide）が用いられる。下部電極は化学的に安定な金属が使われ、例えば銀電極が用いられる。

[0037] 観察面側である ITO 電極に閾値以上のマイナスの電圧を印加すると、ITO 電極から電子が注入され、銀が ITO 上に析出する。これを観察側から見ると黒く見える。また ITO 電極に閾値以上のプラスの電圧を印加すると、ITO 電極上に析出された銀が酸化され、銀イオンになり電解液の中に分散する。この状態は透明であるため、電解液自身を白く着色しておく白く見える。このようにして白と黒の表示を切り替えることができる。

[0038] 白黒の濃度制御は、銀の析出量を制御することで行う。制御方法としては、電圧を変化させたり、一定電圧を印加する時間を変化させたりすることが考えられる。これらの表示画素をマトリックス状に配置することでディスプレイを構成することができる。

[0039] （ED 表示画素の濃度特性、電流特性）

ED 方式の表示画素に一定電圧 V のパルスを印加した場合における典型的な濃度の変化と、電流波形を図 2 に示す。図 2（a）のように一定電圧 V を印加したとき、図 2（b）に示すように、濃度 OD は時間に応じて高くなり、そのときの電流 I は、図 2（c）に示すように、パルス印加直後にピークを持つような波形となる。パルスを途中で止めた場合はその濃度で止まるため、パルスの長さを制御することで中間諧調を表示することが可能である。

[0040] (アクティブマトリックスED表示装置)

ディスプレイを構成する場合、アクティブマトリックス方式を利用することができる。この構成を図3に示す。ED表示方式は銀を析出させるためには電流を流す必要があり、選択トランジスタと駆動トランジスタを使う2トランジスタ方式で駆動することが望ましい。この2トランジスタ方式は、アクティブマトリックス有機EL表示装置で一般的に使われている。

[0041] 図4に白黒2値の表示を行う場合の駆動波形の例を示す。ED表示画素は銀の析出と溶解を制御するために、流す電流の向きを選択する必要がある。そのため、白表示を行う場合は、共通電極であるITO電極側に銀を析出させるために、VCOMをVdに対してプラス電圧に設定し駆動させる。逆に黒表示を行う場合は、共通電極であるITO電極側に銀を析出させるために、VCOMをVdに対してマイナス電圧を設定して駆動させる。全画素を一度白状態にしておき、任意の画素のみを黒状態にすることで、任意の画素を表示することができる。

[0042] 階調制御については、黒描画のときに、印加されるパルス時間を制御すればよい。例えば、黒描画期間を複数フレームに分割し、ONにするフレーム数を制御することで階調制御が可能である。

[0043] 次に電流ピークを許容値以下に抑える手段について説明する。

[0044] 図5は、例えば16階調の画像で各階調の画素数が同じとき、画面切り替え時の合計電流値の時間変化を示す図である。横軸は電圧を印加する時間を示し、縦軸は各階調ごとの電流値を順に示している。このとき、電流のピーク値は、各画素に流れる電流の合計値となる。メモリ性表示デバイス1に使用する導線は、製造上大量の電流を流す程の導通性を有しておらず、電流をピーク値まで流すと導線の許容値を超えてしまう問題が生じる。なお許容値は最大電流の1/4を目安にして決定している。

[0045] この許容値を超えてしまうという問題に対し、高階調な画素ほど優先して電圧印加タイミングを早めるようにスケジュールして、合計電流値の時間変化を図6のようにすることが考えられる。図6は、13階調目の電流を流す

終了時間の後に12階調目の電流を流し、さらに11階調目、10階調目の電流を流すようにスケジュールしたところを模式的に示した図である。

[0046] 図7を用いて具体的に説明する。メモリ性表示デバイス1上の画素の階調は画像により、画素 $n1$ の目標階調は2、 $n2$ の目標階調は5・・・ nN の目標階調は11とランダムである(図7のテーブルA)。ここで許容値が画素1つ分の電流値とする。そこで従来のようにスケジュール動作を行わなかったときは、テーブルBのように開始時間が0で固定されており、目標階調2の画素 $n1$ は電流を流し終わった終了時間10、目標階調5の画素 $n2$ は電流を流し終わった終了時間70となり、0~10の間は2つ以上の画素に電圧印加されるため、合計電流値が許容値を超えてしまう。そこで目標階調2の画素 $n1$ の電流を流し終わった終了時間10の後に、目標階調5の画素 $n2$ を時間10から初めて時間80まで電流を流して終了するというテーブルCを作成しておけば、許容値以下のスケジュールができる。

[0047] 各画素には電圧印加所要時間の開始時間と終了時間を有するが、経過時間を分割することも可能である。例えば、ある階調8の印加時間が100とするとき、0~50、51~100と分割して、他の階調5の印加時間80の前後に繋いでも良い。すなわち最初、階調8の第1の終了時間50のあとに階調5の印加を行い、階調5の終了時間80の後に引き続いて、階調8の時間51~100を行うというスケジュールである。よって、経過時間を分割できる場合はスケジュールの自由度が上がる。

[0048] なおここで、テーブルBからテーブルCに変換し、新たに印加時間スケジュールを作成する手段を電圧印加時間スケジュール作成手段4と呼称する。

[0049] このように、電圧印加時間スケジュール作成手段4を使用することにより、電流の許容値としての所定の値以下に合計電流を抑え、危険値に達しないように制御することができる。

[0050] また、ハンディタイプのメモリ性表示デバイス1を利用した装置は、軽量でコンパクトであることが望ましく、過剰な演算能力は無い方が望ましい。さらに駆動する電源として電池を使用している。このような条件を鑑み、電

圧印加時間スケジュール作成手段 4 は表示デバイス装置側に設けず、電子情報を供給する側、例えばパーソナルコンピュータ（PC）側に設けた方が望ましい。

[0051] 電圧印加時間スケジュール作成手段 4 は、画面切り替えの所要時間の増加を抑えつつ、電流ピークを許容値以下に落とすことができる。メモリ性表示デバイス 1 の場合、階調に応じて必要とする電圧印加時間が異なるため、うまくスケジュールすることでピークを多く画像において許容値以下に抑えつつ所要時間の増加を防ぐまたは抑えることができる。多くの文書は、白色や薄い濃度の画素の面積が大きいため、電圧印加時間スケジュール作成手段 4 により所要時間の増加を防ぐことができる。

[0052] （白化フェーズと黒化フェーズ）

電圧印加時間スケジュール作成手段 4 は、メモリ性表示デバイス 1 に表示されている可視情報を一旦リセットして白画面にし（白化フェーズ）、次ページの可視情報を表示させる（黒化フェーズ）。このとき、白画面から黒化するスケジュールテーブルはメモリ内に保存することが可能である。白化フェーズにするときのスケジュールテーブルが黒化するスケジュールテーブルから計算できる場合、スケジュールテーブルは 1 つでよいことになる。

[0053] このように電流スケジュールを予め計算し作成しておく、画面切り替え時には画像に応じたスケジュールにしたがって電圧印加を制御するだけで、無駄な演算をすることなく、素早く画面切り替えを行うことができる。また、同じ画像であれば同じスケジュールで良いため、一度作ったスケジュールは再利用出来る。

[0054] （最速なスケジュールの作成方法）

図 9 は、電圧印加時間が最長の画素の電圧印加を優先することを説明する図である。

[0055] 図 9 において、各階調の画素群 $n_1 \sim n_{16}$ の印加時間は最長の画素群 n_1 を優先して電圧印加を行い、その後 n_2 から n_5 までも同様に印加時間が長い順に順次印加を行う。 n_1 から n_5 までの印加が少なくとも開始され、

画素 n 1 の印加完了し、次に印加する画素群を決定する場合、電圧印加時間スケジュール作成手段 4 は印加時間最長の画素 n 6 を印加開始するようスケジュール設定する。

[0056] 最速で表示切り替えを終わらせるスケジュールの方法は他にもあり、例えば、図 6 の場合、1 3 階調目、1 2 階調目、1 0 階調目、7 階調目はその電圧印加する順番を交換し合っても最終的な表示切り替え時間には影響を及ぼさない。

[0057] またどんなスケジュールをとるにしても表示切り替えにおける全画素の合計電気量の値は等しいことから、表示切り替えにおける全画素の合計電気量を許容値で割ることで、表示切り替えに必要な最低限の電圧印加時間がわかる。例えば図 8 のようになる。

[0058] もし異なる複数の階調の画素があり、必要な電圧印加時間が最低限の値よりも長い場合、必要な電圧印加時間が長い順に優先して電圧印加を行うことが望ましい。それにより、表示切り替えが素早いスケジュールを得ることができる。

[0059] これは、表示切り替えに必要な電気量と、電流許容値から計算される表示切り替えの最短時間値よりも、必要とする電圧印加時間が長い階調の画素がある場合に、その画素の電圧印加時間を最優先することにより、表示切り替えが素早く行うことができるからである。

[0060] (階調ごとのスケジュール)

次に、階調ごとのスケジュールについて説明する。

[0061] 同じ目標階調でも違うタイミングで電圧印加する画素がある場合がある。その場合、同じ目標階調だが濃度の値の違いが少し大きくなり、表示画面にムラができてしまう。よって、同じ目標階調の画素は、同じ電圧印加タイミングとなるようにスケジュールすることが望ましい。

[0062] また、そうする場合、階調ごとに制御すればよく、画素ごとに電圧印加タイミングを制御する必要がなくなる。そのためスケジュールに用いたメモリーサイズ（記憶容量）を画素数分から階調数分へと大幅に削減することがで

きる。

[0063] しかし、階調ごとにスケジュールする場合、文書一面が同じ階調の場合や、同じ階調の画素が多すぎる場合、電流ピークを許容値以下に落とせない場合がある。例えば図 10 は実際の文章への適用例であるが、ある階調の画素数が多いため、その階調の画素はタイミングとしては 3 分割され、画素ごとのスケジュールとなってしまうためメモリーサイズ節約の効果が得られない。

[0064] このとき、更に位置ごとに画素全体を分割してスケジュールすると、ピークを必ず十分に下げることができる。例えば許容値が表示画素全体の $1/4$ に電流を流したときの電流合計値だとすると、画素全体を位置ごとに 4 等分してスケジュールすれば、どんな画像であっても必ずピークを許容値以下に落とすことができる。

[0065] ここで、位置ごととは、例えば画素の X 座標を 4 で割ったときの余りの値ごとに画素を区別して分割する等がある。位置ごとでも、同じ階調を分割してしまうと、ムラが起こってしまうが、メモリーサイズは階調数と分割数分に抑えることができる。またムラが起こるとしても、分割する位置を適度にバラけさせることで、ムラによる直線の発生などを抑えることができる。

[0066] (位置ごとスケジュール)

画面切替時間の増加を防ぐことにはならないが、位置ごとに画素全体を分割してスケジュールするだけでも良い。位置ごと分割したときの表示順序を表示画面の左上を優先としたスケジュールにしても良い。それによりタイトルなど比較的重要な事項が書かれた表示領域を素早く確認することができる。

[0067] (白化のスケジュール)

表示切り替えは、幾つかのやり方があるが、現在ページを消去してリセットする白化フェーズと、次ページを表示する黒化フェーズの 2 つから成る手法がある。白化フェーズについては、現在ページの階調に応じて白リセットに必要な電圧印加時間が異なるため、スケジュール作成も現在階調に応じて行う。

[0068] 異なる電源を使う場合は、各表示画素で白化フェーズと黒化フェーズが別々に進行することもできる。表示画素について、黒化時間から、その消去に必要な白化時間が簡単に計算できる場合は、ページ画像の黒化スケジュールテーブルを記憶するメモリを保持しておけば、白化スケジュールは黒化スケジュールテーブルから簡単に計算することができる。

[0069] (電池節約)

電流の合計値の上限とする所定の値は、導線に過度の電流が流れて危険になることを防ぐために設定する許容値の意味で使うだけでなく、別の使い方として、電池節約モード用に、所定の値を下げて使用しても良い。電流ピークを抑えることで、表示切り替えにかかる所用時間は長くなることがあるが、電池を節約できる。スケジュールを予め作る場合は、通常用と電池節約モード用の複数のスケジュールを持てばよい。

[0070] (スケジュール作成タイミング)

スケジュールは、表示デバイスの表示画像を作る場合は、同時に作成し、閲覧時に各画素の階調値と同様に読込、使用することが望ましい。表示デバイスの計算処理能力の負荷を下げるためには、表示画面を表示デバイスへ転送する前にスケジュールを作っておくことが望ましい。

[0071] (ブロック図)

図 11 は、メモリ性表示デバイス 1 の構成を模式的に示すブロック図である。メモリ性表示デバイス 1 は、複数個の表示画素 n を有する表示部 2 と、表示画素 n へ電圧を印加することにより表示切り替えを行う表示切り替え手段 3 を有している。さらに、各表示画素 n へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段 4 を有している。

[0072] 以上説明したように、本発明のメモリ性表示デバイス 1 は、表示切り替えを行う際に、各表示画素が必要とする電流の合計値が所定の値を超える場合に、各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段 4 を有するので、所定の値以下の電流を抑え、危険値に達しないようにすることができる。

- [0073] また、表示画素に電圧を印可する開始時刻と終了時刻を調整するので、連続的に電圧印加しないと濃度がうまく制御できない画素において、1つの開始時刻と終了時刻を調整するだけでよい。
- [0074] また、表示画素に電圧を印加する時間を分割することが可能であるので、複数回に分割して電圧印加しても問題ない画素において、複数の開始時刻と終了時刻の調整をすると、スケジュールの自由度が上がる。
- [0075] 表示部2の前記可視情報を白化するフェーズと黒化するフェーズを有することにより、各フェーズにおいて、スケジュールして電流合計値を下げることができる。
- [0076] また、白化するフェーズと黒化するフェーズは同じスケジュールテーブルを元に計算するのでスケジュールテーブルが1つでよいことになる。
- [0077] 表示切り替え時間を速く完了するためのアルゴリズムとして、電圧が印加される時間が最長の画素の印加時間を最優先する手段や、電圧印加時間が最低印加時間よりも長い階調の画素がある場合、その画素の電圧印加を優先する手段がある。
- [0078] また、メモリ性表示デバイス1が有するメモリーサイズの節約手段として、画素の目標とする階調に応じてタイミングを調整する、あるいは現在階調に応じてタイミングを調整する、各画素の位置座標に応じて前記タイミングを調整するなどの手段がある。
- [0079] なお、所定の値とは、電流の許容値であり、複数の所定の値とそれに応じた電池節約モードのスケジュールを有することにより、画面書き換え時間は遅いが電池節約することができる。
- [0080] メモリ性表示デバイス1は、駆動する電源として電池を使用している。そのため、印加時間は電池の消耗を少なくするために、電子情報を供給する側、例えば大きなメモリ手段を有するパーソナルコンピュータ（PC）側等の外部制御装置に設けた方が望ましい。

符号の説明

- [0081] 1 メモリ性表示デバイス

- 2 表示部
- 3 表示切り替え手段
- 4 電圧印加スケジュール作成手段

請求の範囲

- [請求項1] 複数の表示画素が配列され、前記表示画素に電圧を与えることにより可視情報が表示されるメモリ性表示デバイスであって、
前記表示画素を有する表示部と、
前記表示画素へ電圧を印加することにより表示切り替えを行う表示切り替え手段と、
前記表示切り替え手段が表示切り替えを行う際に、各表示画素が必要とする電流の合計値が所定の値を超える場合に、各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段と、
を有することを特徴とするメモリ性表示デバイス。
- [請求項2] 前記表示画素は電圧が印加される時間によって階調調整されるものであり、前記電圧印加スケジュール作成手段は、前記表示画素に電圧を印加する開始時刻と終了時刻を調整することを特徴とする請求項1に記載のメモリ性表示デバイス。
- [請求項3] 前記電圧印加スケジュール作成手段は、前記表示画素に電圧を印加する時間を分割することが可能であり、複数の分割された時間のそれぞれの開始時刻と終了時刻を調整することを特徴とする請求項1または2に記載のメモリ性表示デバイス。
- [請求項4] 前記表示切り替え手段は、前記表示部の前記可視情報を白化するフェーズと黒化するフェーズを有し、前記電圧印加スケジュール作成手段は、前記白化するフェーズと前記黒化するフェーズのスケジュールを有することを特徴とする請求項1から3の何れか1項に記載のメモリ性表示デバイス。
- [請求項5] 前記電圧印加スケジュール作成手段が有するスケジュールは、前記白化するフェーズと前記黒化するフェーズが同じスケジュールテーブルを元に計算されることを特徴とする請求項4に記載のメモリ性表示デバイス。
- [請求項6] 前記電圧印加スケジュール作成手段は、電圧が印加される時間が最

長の画素の印加時間を最優先してスケジュールすることを特徴とする請求項 1 から 5 の何れか 1 項に記載のメモリ性表示デバイス。

[請求項7] 前記電圧印加スケジュール作成手段は、前記電流の所定の値により計算される表示切り替えの最短時間値よりも、必要とする電圧印加時間が長い階調の画素がある場合、該画素の電圧印加を優先することを特徴とする請求項 1 に記載のメモリ性表示デバイス。

[請求項8] 前記電圧印加スケジュール作成手段は、前記表示切り替え時に前記画素の目標とする階調に応じて前記タイミングを調整することを特徴とする請求項 1 から 7 の何れか 1 項に記載のメモリ性表示デバイス。

[請求項9] 前記電圧印加スケジュール作成手段は、前記表示切り替えを行うリセット時に、現在階調に応じて前記タイミングを調整することを特徴とする請求項 1 から 7 の何れか 1 項に記載のメモリ性表示デバイス。

[請求項10] 前記電圧印加スケジュール作成手段は、前記表示切り替え時における各画素の位置座標に応じて前記タイミングを調整することを特徴とする請求項 1 から 9 の何れか 1 項に記載のメモリ性表示デバイス。

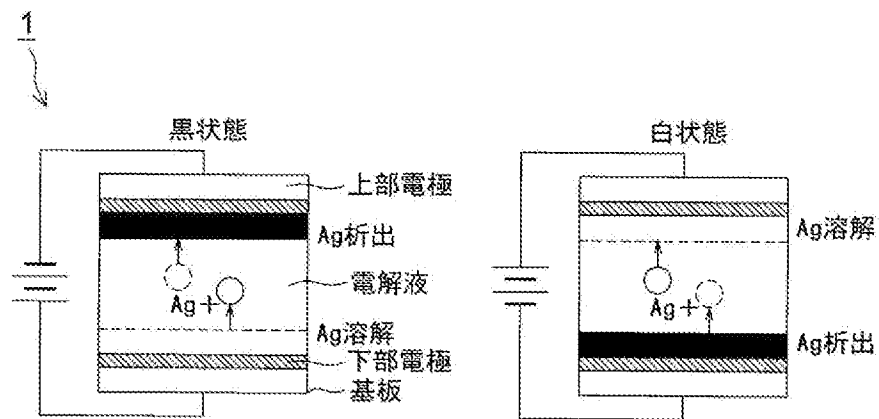
[請求項11] 前記所定の値は、電流の許容値であることを特徴とする請求項 1 から 10 の何れか 1 項に記載のメモリ性表示デバイス。

[請求項12] 複数の前記所定の値を有し、電圧印加スケジュール作成手段は、前記複数の所定の値のうち何れかを選択したときに、それぞれの前記所定の値に応じたスケジュールを有することを特徴とする請求項 1 から 11 の何れか 1 項に記載のメモリ性表示デバイス。

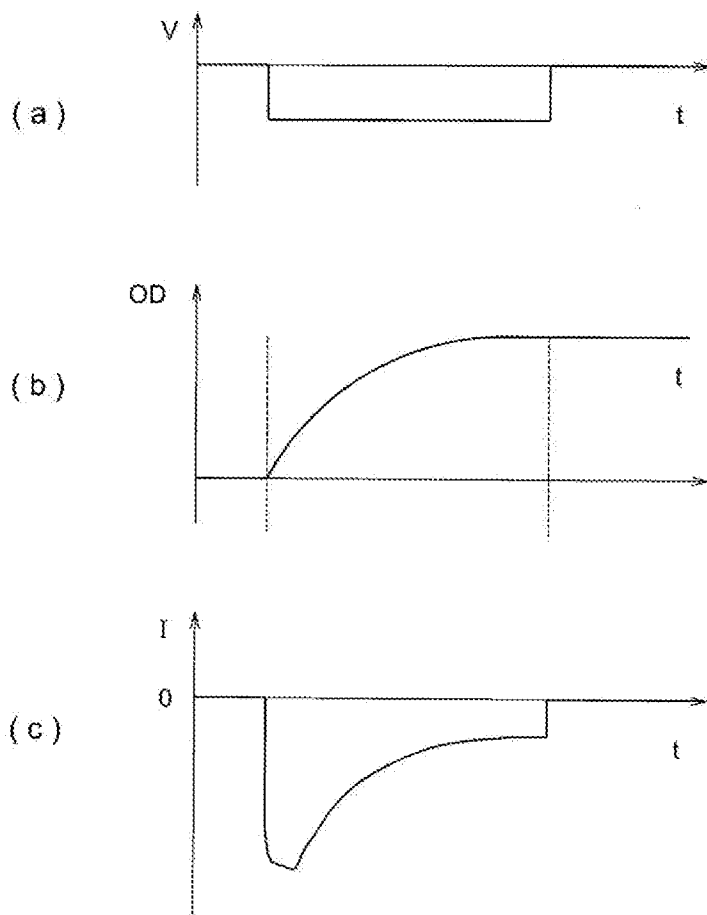
[請求項13] 複数の表示画素が配列された表示部と、前記表示部の表示切り替えを行う表示切り替え手段とを有し、前記表示画素に電圧を印加することにより可視情報を前記表示部に表示するメモリ性表示デバイスと、
前記表示切り替え手段が前記表示切り替えを行う際に、前記複数の表示画素の各表示画素が必要とする電流の合計値が所定の値を超える場合に、前記各表示画素へ電圧を印加するタイミングを調整する電圧印加スケジュール作成手段を有する外部制御装置とを備えたことを特

徴とするメモリ性表示デバイスシステム。

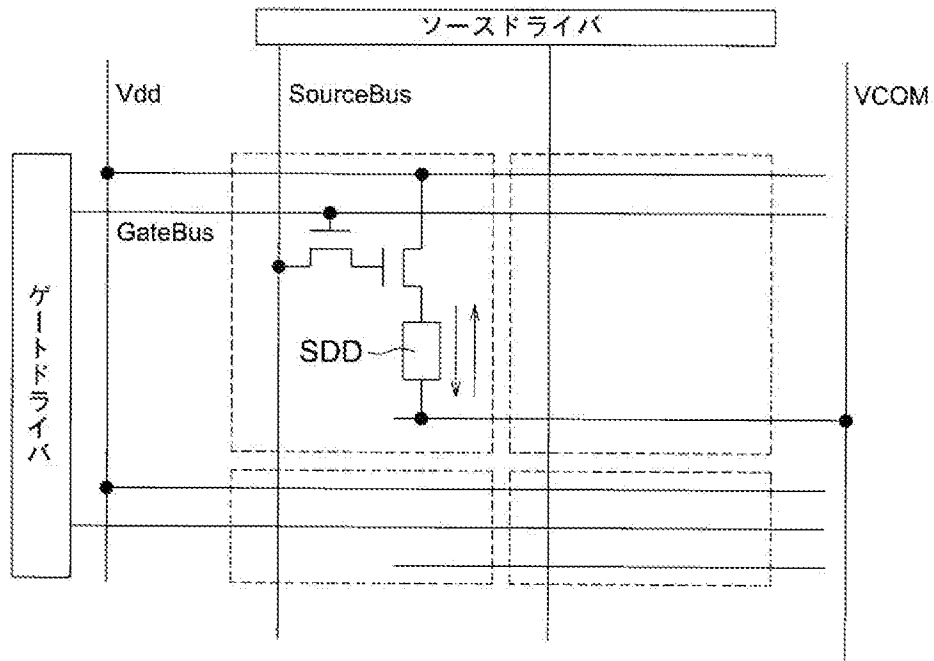
[図1]



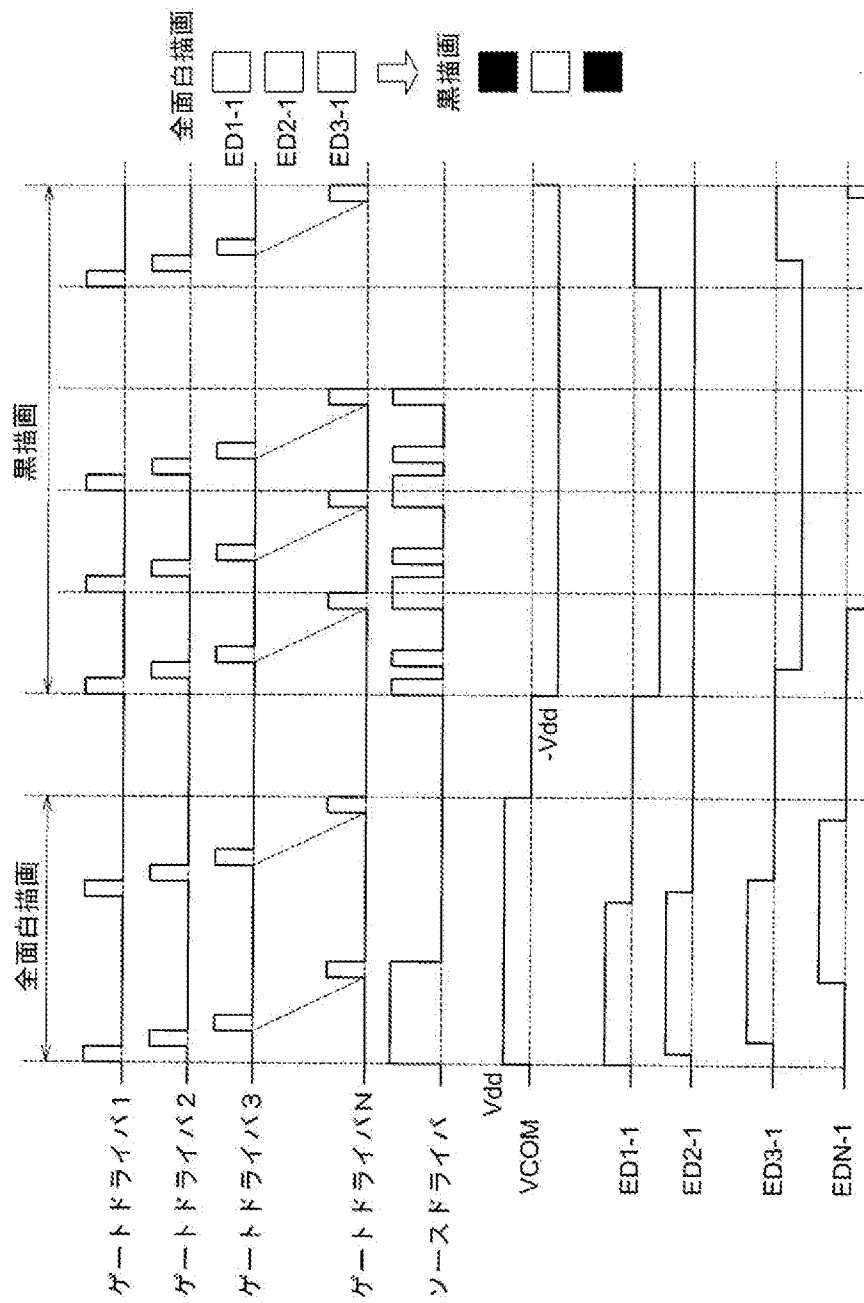
[図2]



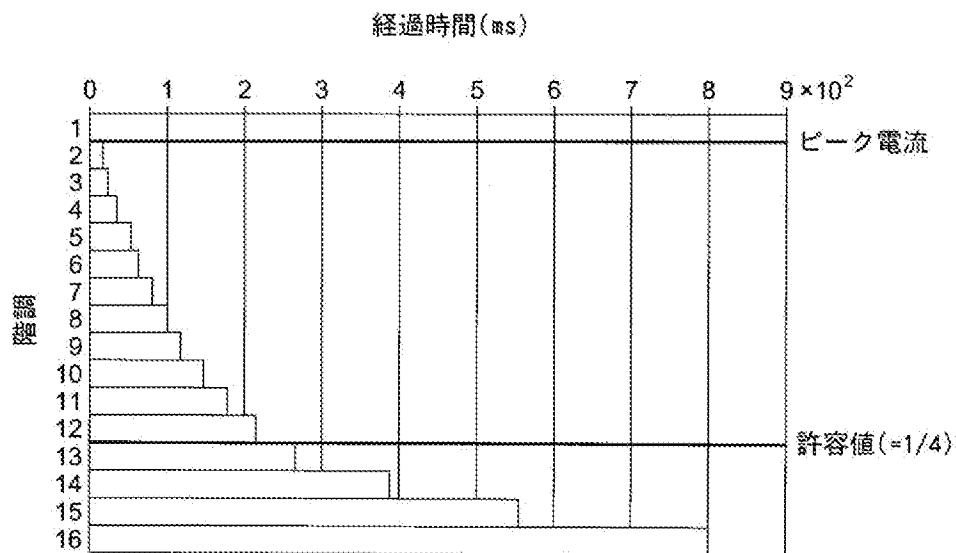
[図3]



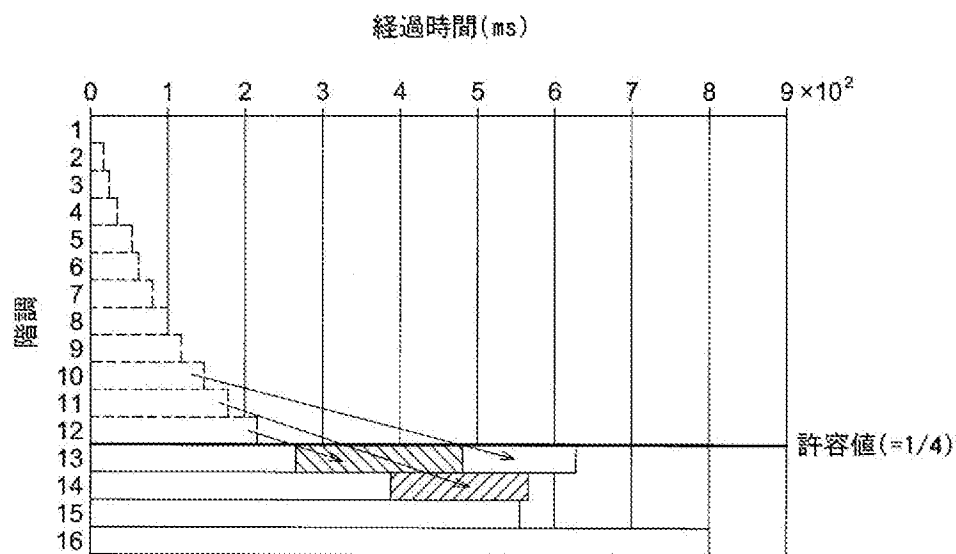
[図4]



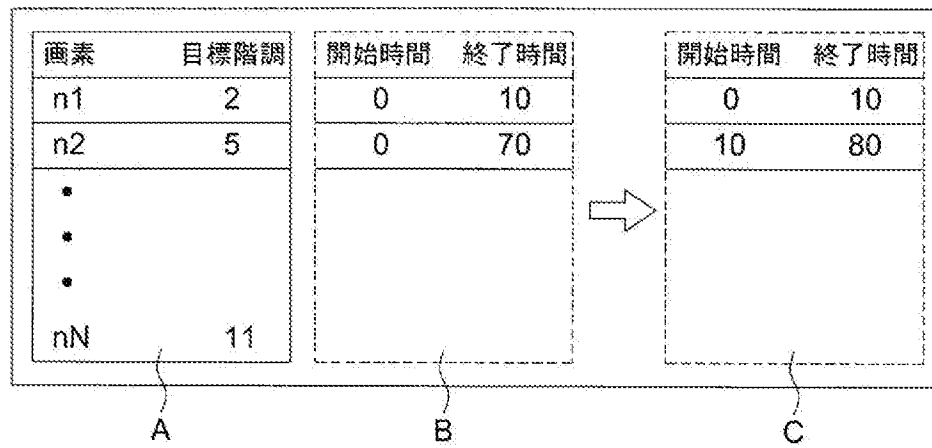
[図5]



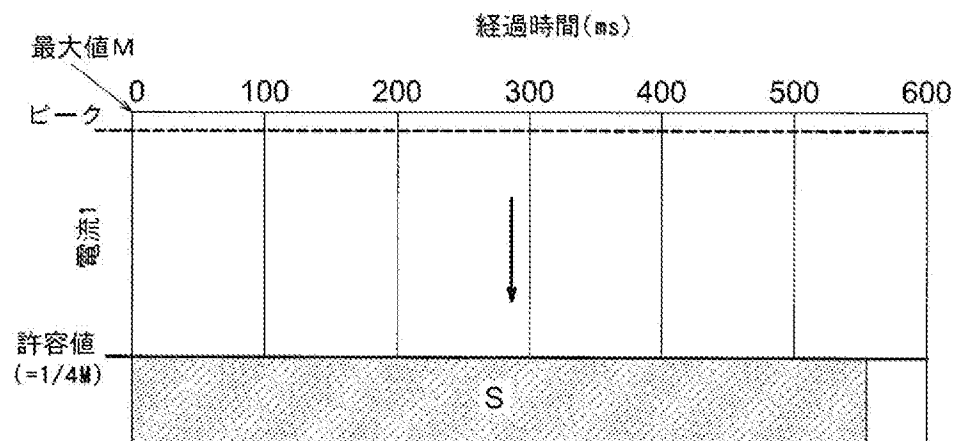
[図6]



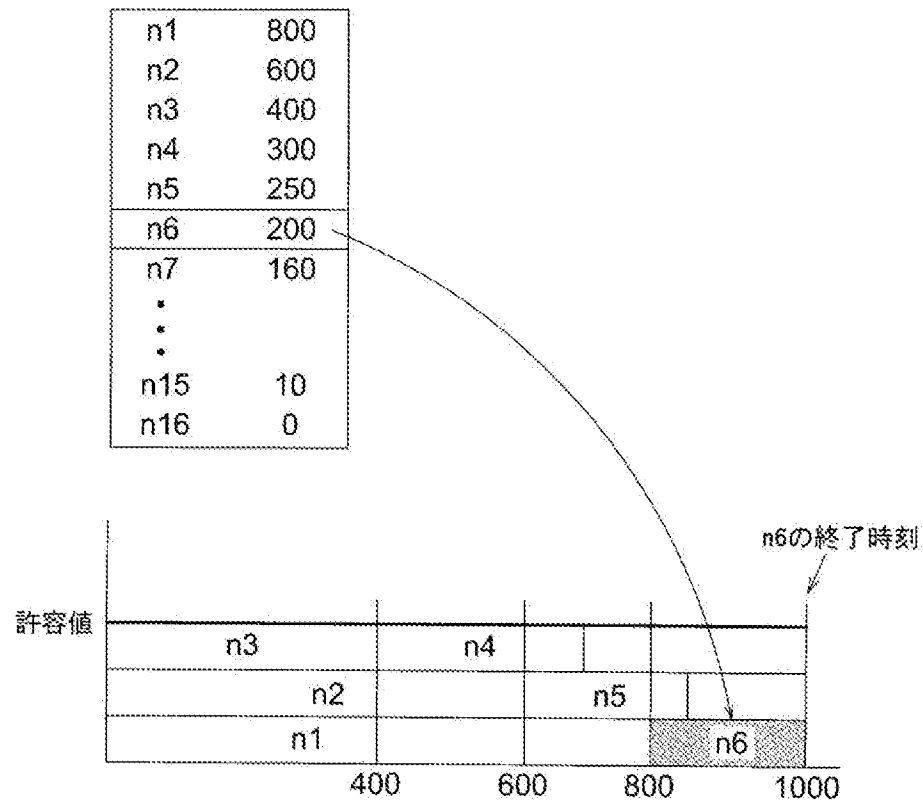
[図7]



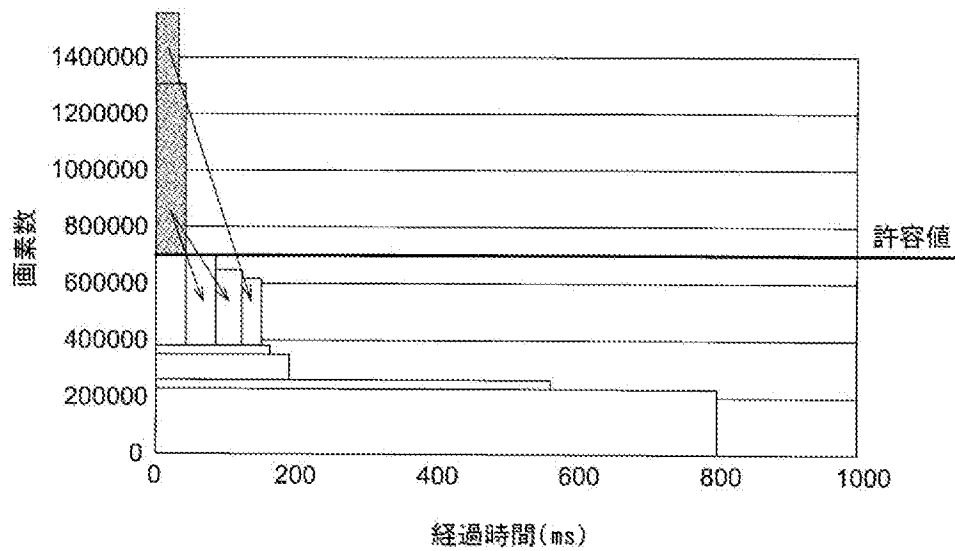
[図8]



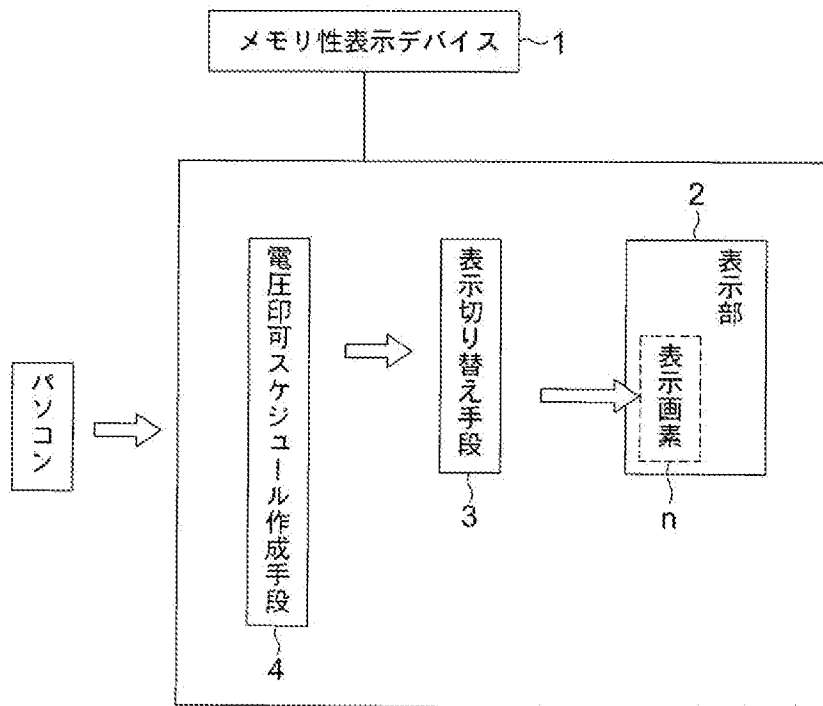
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/059822

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/34(2006.01)i, G02F1/17(2006.01)i, G02F1/19(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/00-3/38, G02F1/17, G02F1/19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 02/079868 A1 (Sony Corp.), 10 October 2002 (10.10.2002), description, page 5, lines 13 to 20; page 6, lines 16 to 19; page 9, line 11 to page 10, line 2; fig. 2 & US 2004/0108819 A1 & US 2005/0174623 A1 & EP 1376214 A1 & EP 1873749 A1 & DE 60226581 D & CN 1500228 A & KR 2003-0092035 A	1-3, 6, 8, 10-13 4-5, 7, 9
Y Y Y	JP 2006-243222 A (Seiko Epson Corp.), 14 September 2006 (14.09.2006), paragraphs [0045] to [0060]; fig. 5 to 9 paragraph [0043]; fig. 3 paragraph [0053] (Family: none)	1-2, 8, 10-13 3 6

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 July, 2010 (21.07.10)Date of mailing of the international search report
03 August, 2010 (03.08.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/059822

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-122305 A (Sony Corp.), 25 April 2003 (25.04.2003), paragraphs [0009] to [0026]; fig. 1 to 3	1-3, 6, 8, 10-11, 13
Y	paragraph [0025] (Family: none)	12
Y	JP 8-44314 A (Toshiba Lighting & Technology Corp.), 16 February 1996 (16.02.1996), paragraphs [0016] to [0040]; fig. 1 to 5 (Family: none)	1-3, 6, 8, 10-11, 13
A	JP 2004-4267 A (Sony Corp.), 08 January 2004 (08.01.2004), entire text; all drawings (Family: none)	1-13
A	WO 2004/049294 A1 (Sony Corp.), 10 June 2004 (10.06.2004), entire text; all drawings & JP 2004-170850 A & US 2006/0152438 A1 & TW 248047 B & KR 10-2005-0085084 A & CN 1714382 A	1-13
A	JP 7-36404 A (Pioneer Corp.), 07 February 1995 (07.02.1995), entire text; all drawings (Family: none)	1-13
A	JP 9-297556 A (Canon Inc.), 18 November 1997 (18.11.1997), entire text; all drawings (Family: none)	1-13
A	JP 2000-221943 A (Sanyo Electric Co., Ltd.), 11 August 2000 (11.08.2000), entire text; all drawings & US 6191535 B1 & TW 420967 B & KR 2000-0035705 A	1-13
P, A	WO 2010/047204 A1 (Konica Minolta Holdings, Inc.), 29 April 2010 (29.04.2010), entire text; all drawings (Family: none)	1-13

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G09G3/34(2006.01) i, G02F1/17(2006.01) i, G02F1/19(2006.01) i, G09G3/20(2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G09G3/00-3/38, G02F1/17, G02F1/19

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 02/079868 A1 (ソニー株式会社)	1-3, 6, 8, 10-13
A	2002.10.10 明細書第5頁第13行~第20行、第6頁第16行~第19行、 第9頁第11行~第10頁第2行、第2図 &US 2004/0108819 A1 &US 2005/0174623 A1 &EP 1376214 A1 &EP 1873749 A1 &DE 60226581 D &CN 1500228 A &KR 2003-0092035 A	4-5, 7, 9

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

21.07.2010

国際調査報告の発送日

03.08.2010

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小川 浩史

2 G

9114

電話番号 03-3581-1101 内線 3226

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	J P 2006-243222 A (セイコーエプソン株式会社) 2006.09.14 【0045】～【0060】、図5～図9	1-2, 8, 10-13
Y	【0043】、図3	3
Y	【0053】 (ファミリーなし)	6
Y	J P 2003-122305 A (ソニー株式会社) 2003.04.25 【0009】～【0026】、図1～図3	1-3, 6, 8, 10-11, 13
Y	【0025】 (ファミリーなし)	12
Y	J P 8-44314 A (東芝ライテック株式会社) 1996.02.16, 【0016】～【0040】、図1～図5 (ファミリーなし)	1-3, 6, 8, 10-11, 13
A	J P 2004-4267 A (ソニー株式会社) 2004.01.08, 全文、全図 (ファミリーなし)	1-13
A	WO 2004/049294 A1 (ソニー株式会社) 2004.06.10, 全文、全図 &JP 2004-170850 A &US 2006/0152438 A1 &TW 248047 B &KR 10-2005-0085084 A &CN 1714382 A	1-13
A	J P 7-36404 A (パイオニア株式会社) 1995.02.07, 全文、全図 (ファミリーなし)	1-13
A	J P 9-297556 A (キヤノン株式会社) 1997.11.18, 全文、全図 (ファミリーなし)	1-13
A	J P 2000-221943 A (三洋電機株式会社) 2000.08.11, 全文、全図 &US 6191535 B1 &TW 420967 B &KR 2000-0035705 A	1-13
P, A	WO 2010/047204 A1 (コニカミノルタホールディングス株式会社) 2010.04.29, 全文、全図 (ファミリーなし)	1-13