

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/28 (2006.01)

H01L 21/336 (2006.01)



[12] 发明专利说明书

专利号 ZL 02823661.0

[45] 授权公告日 2007 年 3 月 21 日

[11] 授权公告号 CN 1306561C

[22] 申请日 2002.11.13 [21] 申请号 02823661.0

[30] 优先权

[32] 2001.11.30 [33] US [31] 09/997,899

[86] 国际申请 PCT/US2002/036653 2002.11.13

[87] 国际公布 WO2003/049186 英 2003.6.12

[85] 进入国家阶段日期 2004.5.28

[73] 专利权人 自由度半导体公司

地址 美国得克萨斯

[72] 发明人 约翰·M·格兰特

奥路班密·O·艾蒂图图

尤兰德·S·姆斯格鲁夫

[56] 参考文献

US - 6015757 A 2000.1.18

US - 6236094 B1 2001.5.22

US - 6248675 B1 2001.6.19

JP - 2000315789 A 2000.11.14

US - 6048771 A 2000.4.11

US - 5494857 A 1996.2.27

JP - 2000332242 A 2000.11.30

审查员 孙学锋

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 王永刚

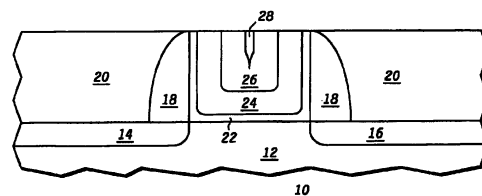
权利要求书 3 页 说明书 5 页 附图 2 页

[54] 发明名称

最小化非平面性效应的晶体管金属栅结构及
制作方法

[57] 摘要

通过在栅沟槽(19)中沉积栅介质(22)、栅电极(24)、停止层(26)和金属层(28)，并除去位于栅沟槽(19)外的该多层的一部分，形成金属栅结构(10)。采用第一抛光或蚀刻工艺对于停止层(26)选择性地除去部分金属层(28)。在第一抛光或蚀刻工艺之后，采用第二抛光或蚀刻工艺除去位于所述栅沟槽(19)之外的部分栅介质(22)、栅电极(24)、停止层(26)和金属层(28)。所得到的结构改善了金属栅结构顶表面的均匀性和非平面性。



1. 一种晶体管结构，包括：

具有第一和第二电流电极的衬底，所述第一和第二电流电极形成在衬底中，并分隔开以在衬底中限定沟道区；

覆盖衬底中的所述沟道区的控制电极叠层，该控制电极叠层的横向尺寸由侧壁隔层决定，并具有限定控制电极沟槽的高度，以及

邻接在所述侧壁隔层外围的层间介质层，该层间介质层使所述晶体管结构电绝缘；

所述控制电极叠层包括：

直接邻接侧壁隔层和沟道区之上的区域的控制电极介质，该控制电极介质填充控制电极沟槽的第一部分；

直接邻接控制电极介质的控制电极层，该控制电极层填充控制电极沟槽的第二部分并具有决定该晶体管结构的阈值电压的材料性质；

直接邻接控制电极层的导电停止层，该导电停止层填充控制电极沟槽的第三部分并在形成晶体管结构期间提供用于对覆盖材料进行选择层去除的停止材料；以及

直接邻接导电停止层的导电层，该导电层填充控制电极沟槽的第四部分，所述第一部分、第二部分、第三部分和第四部分基本上填满所述控制电极沟槽，

所述层间介质层提供用于对覆盖材料进行选择层去除的第二停止材料。

2. 一种用于提供晶体管结构的方法，包括：

提供衬底；

在衬底中形成第一和第二电流电极，该第一和第二电流电极被隔开，以在衬底中限定沟道区；

形成决定控制电极位置的控制电极沟槽；

邻接所述控制电极沟槽的外围形成层间介质层，该层间介质层使

晶体管结构电绝缘, 以及

在控制电极沟槽中形成控制电极叠层, 所述控制电极叠层的形成包括:

在控制电极沟槽中形成超出控制电极沟槽、并直接邻接控制电极沟槽壁的控制电极介质, 该控制电极介质填充控制电极沟槽的第一部分;

直接邻接控制电极介质地形成控制电极层, 该控制电极层填充控制电极沟槽的第二部分并且具有决定晶体管的阈值电压的材料性质;

直接邻接控制电极层地形成导电停止层, 该导电停止层填充控制电极沟槽的第三部分, 并且在形成晶体管时提供用于对覆盖材料选择性层去除的停止材料;

直接邻接导电停止层地形成导电层, 该导电层填充控制电极沟槽的第四部分, 所述第一部分、第二部分、第三部分和第四部分基本上填满控制电极沟槽开口;

去除导电层在导电停止层的顶表面上的第一初始部分, 以通过使用导电停止层停止去除而形成第一上表面; 以及

利用层间介质层作为第二停止材料去除导电层在该层间介质层的顶表面上的第二初始部分和导电停止层、控制电极层和控制电极介质的一部分, 以形成具有基本上平整的上表面的晶体管的控制电极叠层。

3. 一种在栅沟槽中形成最小化非平面性效应的金属栅结构的方法, 包括:

邻接着栅沟槽的所有表面形成栅介质, 该栅介质延伸超出栅沟槽;

邻接着栅介质形成第一金属的栅电极层, 该栅电极层延伸超出栅沟槽, 并不填满全部栅沟槽;

邻接栅电极层的所有露出表面并延伸超出栅沟槽地形成停止层, 该停止层也不填满全部栅沟槽, 所述停止层选自由钛、钽、金和银组

成的一组材料;

邻接停止层的所有露出表面并延伸超出栅沟槽地形成第二金属的导电层, 该导电层基本上填满栅沟槽;

通过采用基本上阻止去除的停止层来去除停止层之上的导电层的所有部分; 以及

去除预定高度之上的导电层、停止层、栅电极层和栅介质的所有部分, 所述预定高度为侧壁隔层的高度。

最小化非平面性效应的 晶体管金属栅结构及制作方法

技术领域

本发明涉及半导体器件，更具体地，涉及最小化非平面性效应的晶体管金属栅结构。

背景技术

在本文中，术语“高 k 材料”或“高介电常数材料”指任何介电常数大于二氧化硅的材料。二氧化硅的介电常数大约是 3.9。

在工业上由于使用薄二氧化硅层的电问题而向高介电常数材料前进时，使用多晶硅作为栅电极可能导致多晶硅中载流子的耗尽。为了减轻多晶硅耗尽问题，可以使用金属栅结构。

一种用于形成晶体管金属栅结构的方法包括沿围绕栅沟槽的绝缘材料的顶表面在栅沟槽中沉积金属层，沟槽指栅极随后将形成的位置。使用回蚀刻或抛光工艺除去位于栅沟槽之外的部分金属层。

在采用化学机械抛光 (CMP) 除去金属层时，可能沿半导体晶片发生凹陷 (dishing)，而在采用回蚀刻时，可能腐蚀栅沟槽周围的绝缘材料。这导致非功能性的器件，降低产量。因此，需要一种在除去栅沟槽之外的金属层时最小化非平面性效应的半导体工艺。

附图说明

通过示例的方式说明本发明，并且本发明不限于附图，在附图中相似的参考标记表示类似的元件，其中：

图 1 说明按照本发明的一种实施方式在替代栅集成中除去假栅极之后半导体器件的截面图；

图 2 说明按照本发明的一种实施方式在沉积栅介质和栅电极之后

图 1 中的半导体器件；

图 3 说明按照本发明的一种实施方式在沉积停止层之后图 2 中的半导体器件；

图 4 说明按照本发明的一种实施方式在沉积金属层之后图 3 中的半导体器件；

图 5 说明按照本发明的一种实施方式在除去部分金属层之后图 4 中的半导体器件；

图 6 说明按照本发明的一种实施方式在除去部分金属层、停止层、栅电极层和栅介质之后图 5 中的半导体器件。

熟练的技术人员明白图中的元件为了简化和清楚而示例说明，没有必要按比例绘制。例如，图中一些元件的尺寸可以相对于其它元件夸大，以帮助改善对本发明的实施方式的理解。

具体实施方式

邻接控制电极沟槽的所有表面并延伸出控制电极沟槽，形成控制电极介质层。邻接控制电极沟槽中的控制电极介质层形成控制电极。在控制电极介质层之上，在控制电极沟槽中形成停止层。控制电极层和停止层两者的填充少于全部控制电极沟槽。邻接停止层的所有露出表面并且延伸出栅沟槽并且基本上填充控制电极沟槽剩余的全部体积，形成导电层。控制电极介质层、控制电极层、停止层和导电层形成覆盖衬底中的沟道区并具有横向尺寸和高度的控制电极叠层，所述和高度定义由侧壁隔层决定的控制电极沟槽。

采用基本上阻止去除的停止层来去除停止层上的导电层的一部分。停止层是在去除覆盖材料时具有比覆盖材料慢的去除速率的导电材料。同样去除在预定高度上的导电层、停止层、控制电极层和控制电极介质层的所有部分。通过参考附图可以更好地理解本发明，本发明由权利要求来限定。

正如熟练的技术人员已知的那样，图 1 说明在去除假的栅叠层以形成替代栅集成中的栅沟槽 19 之后半导体器件或集成电路 10 的截面，

包括半导体衬底 12、源区 14、漏区 16、侧壁隔层 18 和层间介质层(ILD) 20。半导体衬底 12 可以是任何半导体材料,如硅、砷化镓、硅锗等。此外,半导体衬底 12 可以是绝缘体上硅(SOI)衬底的硅层。源区 14 和漏区 16 被掺杂成与半导体衬底 12(如果掺杂)相反的导电性,并且彼此分离,以限定半导体衬底 12 中的沟道区。侧壁隔层 18 是绝缘的,并且,优选地包括氮化物或氧化物材料。在一个实施方式中,侧壁隔层 18 是绝缘材料的叠层。ILD 层 20 是绝缘材料,如二氧化硅,并且也可以包括绝缘材料的叠层。ILD 层 20 邻接侧壁隔层的外围并且绝缘随后形成的晶体管结构。

如图 2 所示,通过 CVD(化学气相沉积)、PVD(物理气相沉积)、ALD(原子层沉积)、MBE(分子束外延)、镀覆、上述工艺的组合等,在栅沟槽 19 中并沿 ILD 层 20 的上表面形成栅介质或控制电极介质 22 和栅电极 24。然而没有必要通过相同的工艺形成栅介质层 22 和栅电极 24。栅介质层可以是任何介质材料,如二氧化硅、高 k 材料、金属氮氧化物、金属氧化物、金属硅酸盐或金属铝酸盐。例如,栅介质层 22 可以是氮化硅、二氧化硅、 HfO_2 、 ZrO_2 、 HfSi_xO_y 、 SiO_xN_y 等。典型地,栅介质层 22 大约是 10 埃到 60 埃。

栅电极或电流电极 24 可以是金属氮化物(如 TiN、TaN、TiSiN、TaSiN)、导电金属氧化物(如 IrO、RuO)或金属铝氮化物(如 $\text{Ti}_x\text{Al}_y\text{N}_z$)、金属硅化物、金属硅氮化物或具有合适的功函数的任何其它材料。合适的功函数是决定晶体管的所需阈值电压值的材料性质。在一个实施方式中,栅电极 24 的厚度小于晶体管栅长度的一半并大于 10 埃。

如图 3 所示,在形成栅介质层 22 和栅电极 24 之后,通过 CVD、PVD、ALD、MBE、镀覆等或上述工艺的组合形成停止层 26。停止层 26 是导电的并且可以是纯金属(如 Ti、Ta、Ag、Au、Ir 或 Ru)、金属硅化物(如硅化钴或硅化钛)或硅。停止层 26 可以用作停止层和/或用于随后形成的覆盖层的抛光停止层。停止层 26 可以是用于覆盖材料的化学机械抛光(CMP)或物理机械抛光的抛光停止层。在其中停止层 26 是抛光停止层的实施方式中,50 埃的厚度对于使用传统 CMP

装置是足够的。在用作蚀刻停止层时，停止层 26 可以是用于覆盖材料的化学回蚀刻的停止层。

如图 4 所示，在形成停止层 26 之后，通过 CVD、PVD、ALD、MBE、镀覆等或上述工艺的组合，在半导体器件 10 上形成导电层 28。导电层 28 是低电阻率的导电材料，可以是金属(如 W、Al、Au、Cu、Ag、Pt)、金属硅化物或硅等，或这些金属的组合。导电层 28 应当能够相对于停止层 26 的材料被选择性地抛光或蚀刻。导电层 28 比停止层 26、栅电极层 24 和栅介质层 22 的总厚度更厚。因此，停止层 26、栅电极层 24 和栅介质层 22 比导电层 28 更薄。在一个实施方式中，导电层 28 的厚度大约是栅沟槽 19 的深度的两倍。

如图 5 所示，在形成导电层 28 之后，对部分导电层 28 抛光或蚀刻，直到露出停止层 26。这可以通过采用对选作停止层 26 的材料具有选择性的工艺来进行。例如，如果导电层 28 是钨而停止层 26 是钛，可以采用使用 FeNO_3 的 CMP 化学物质。用于去除适合作导电层 28 的材料的该化学物质倾向于对金属氮化物或其它栅电极类型的材料没有选择性，然而该化学物质对于所公开的停止层 26 的材料具有选择性。

如图 6 所示，在去除位于停止层 28 之上的部分导电层 28 之后，进行不同的抛光或蚀刻工艺以去除停止层 26、栅电极层 24 和栅介质层 22。ILD 层 20 将用作对覆盖材料选择性层去除的第二停止材料。例如，如果通过 CMP 去除导电层 28，半导体器件 10 可以被转换到采用不同浆料的 CMP 工具中的不同工作台上，并且相对于 ILD 层 20 选择性地去除停止层 26、栅电极层 24 和栅介质层 22。例如使用氢氧化铵的化学物质可以用于对三层 26、24 和 22 进行 CMP。然而，没有必要采用同一化学物质或同一工艺步骤中去除停止层 26、栅电极层 24 和栅介质层 22。因此，可以采用多于一个的处理化学物质和步骤以去除层 26、24 和 22。

在去除 ILD 层 20 之上的部分栅电极叠层或控制电极叠层之后，所得到的结构具有栅或控制电极叠层的最小凹陷或凹进，该栅电极叠

层包括导电层 28、停止层 26、栅电极层 24 和栅介质层 22。在半导体衬底 12(未示出)的其它区域中,ILD 层 20 的凹陷也被最小化。有利地,由于凹陷的减少而提高了产量。停止层 26 的存在允许进行至少两个步骤的抛光或蚀刻工艺。由于通常抛光或蚀刻较厚的层比较薄的层更难以达到沿芯片或晶片的良好均匀性,采用独立的工艺,通过停止在停止层相对于覆盖薄层选择性地去除较厚层并随后去除较薄层的能力提高了平面性控制。

本发明的另一优点是允许与其抛光或蚀刻特性无关地选择栅电极材料。因此,本发明对于栅电极材料提供了比不采用停止层 26 时更宽的选择范围。

在形成最小化非平面性的晶体管金属栅之后,进行对于本领域的熟练技术人员已知的传统附加处理(未示出)。例如,在图 6 所示的结构上沉积第二 ILD 材料,并且随后形成金属互连。

在前面的说明书中,已经参照特定的实施方式描述了本发明。然而,本领域的一般技术人员明白可以进行不同的更改和修改,而不背离权利要求中所提出的本发明。例如,可以在栅电极叠层中结合附加的层,如扩散和阻挡层。因此,本说明书和附图被认为是示例性的而不是限制性的,并且所有这样的更改都包括在本发明的范围内。

在上文中参照特定的实施方式描述了益处、其它优点和对问题的解决。然而,益处、优点和对问题的解决,以及其它可能导致任何益处、优点或解决的发生或更为明显的元素不应理解成任何或全部权利要求的关键的、所需的或必要的特征或元素。正如在本文中所使用的,术语“包括”、“包含”或任何其它的变化应覆盖非排它性的包含,使得包括一组元素的工艺、方法、制品或设备不是只包括这些元素,而是可以包括在表达上未列出或对这样的工艺、方法、制品或设备所固有的其它元素。

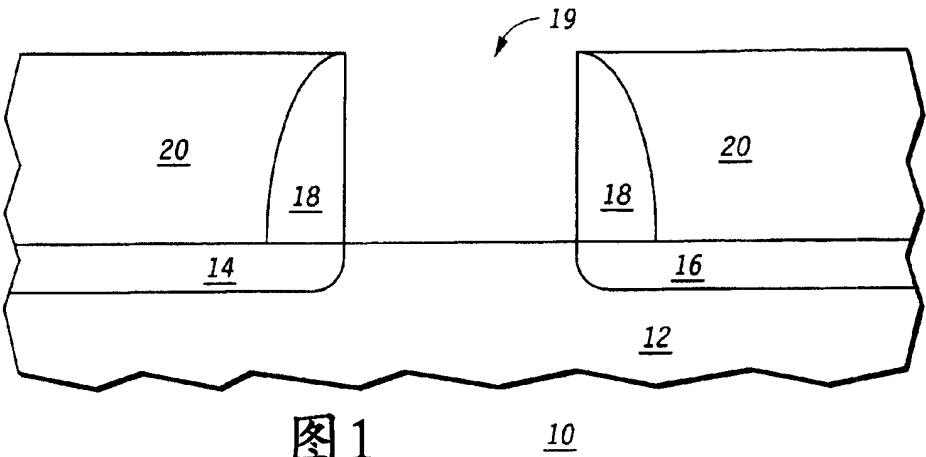


图 1

10

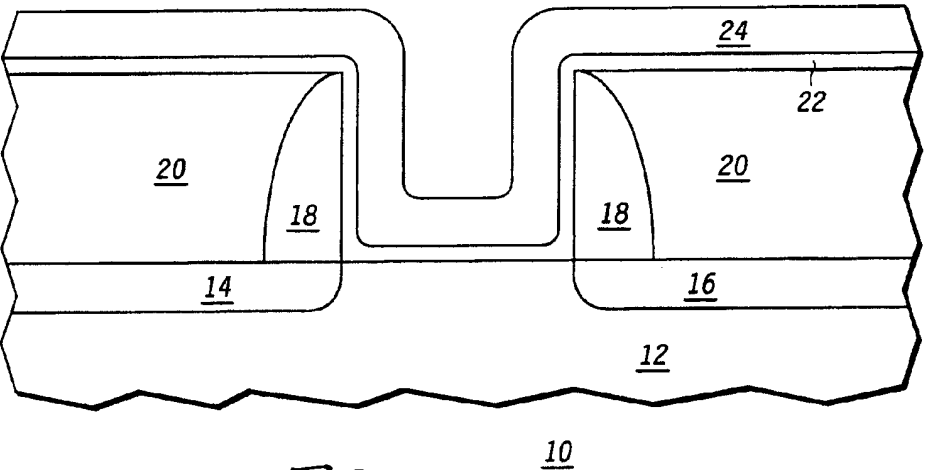


图 2

10

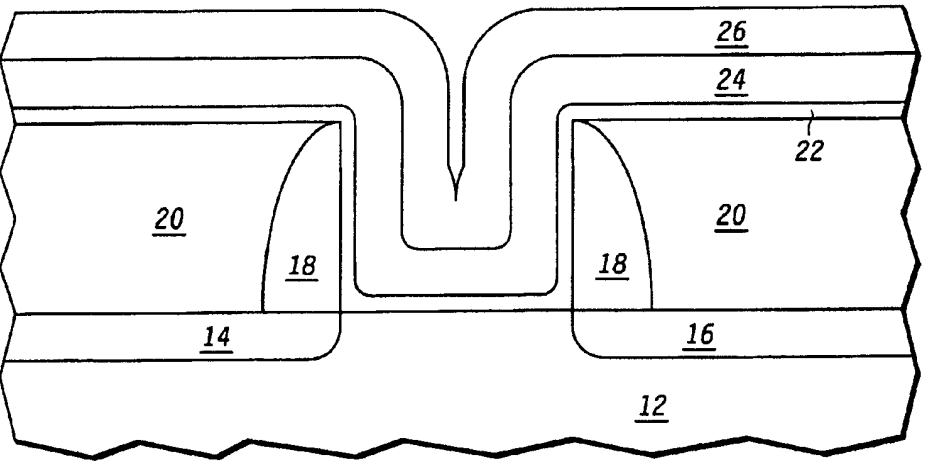


图 3

10

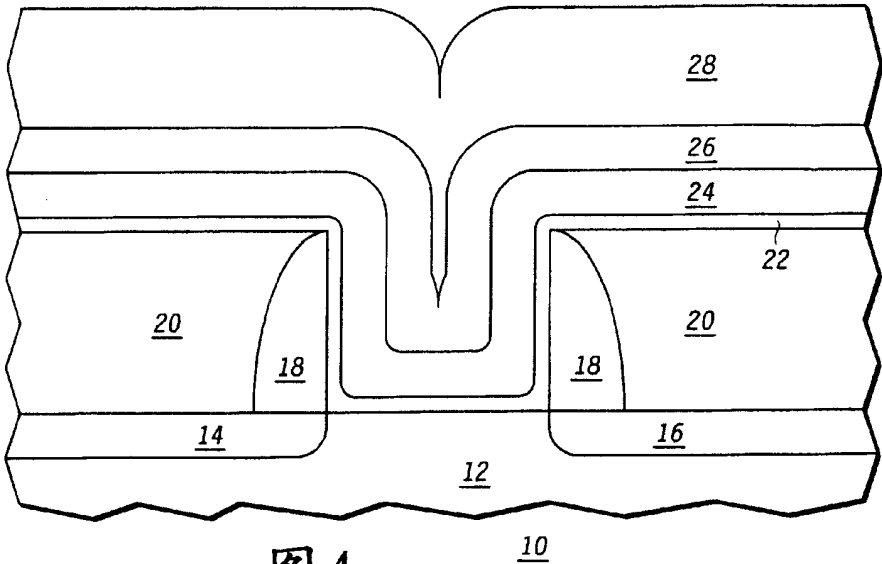


图 4

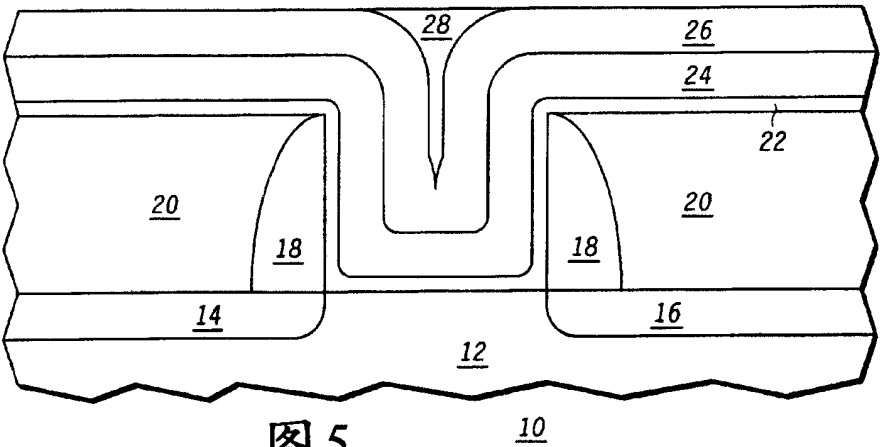


图 5

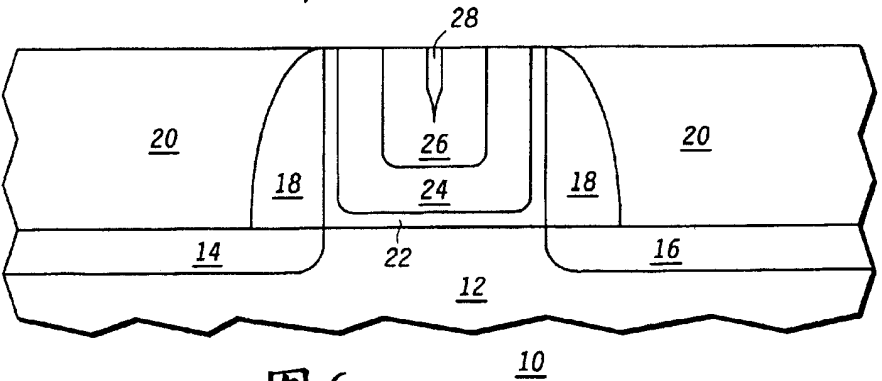


图 6