

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-199510

(P2012-199510A)

(43) 公開日 平成24年10月18日(2012.10.18)

(51) Int.Cl.		F I		テーマコード (参考)
H O 1 L 21/02 (2006.01)		H O 1 L 21/02	B	5 F 1 5 2
H O 1 L 21/265 (2006.01)		H O 1 L 21/265	Q	
H O 1 L 21/425 (2006.01)		H O 1 L 21/425		
H O 1 L 21/20 (2006.01)		H O 1 L 21/20		

審査請求 未請求 請求項の数 8 O L (全 19 頁)

(21) 出願番号	特願2011-220885 (P2011-220885)	(71) 出願人	000002130
(22) 出願日	平成23年10月5日 (2011.10.5)		住友電気工業株式会社
(31) 優先権主張番号	特願2011-49246 (P2011-49246)		大阪府大阪市中央区北浜四丁目5番33号
(32) 優先日	平成23年3月7日 (2011.3.7)	(74) 代理人	110001195
(33) 優先権主張国	日本国 (JP)		特許業務法人深見特許事務所
		(72) 発明者	関 裕紀
			兵庫県伊丹市昆陽北一丁目1番1号 住友
			電気工業株式会社伊丹製作所内
		(72) 発明者	佐藤 一成
			兵庫県伊丹市昆陽北一丁目1番1号 住友
			電気工業株式会社伊丹製作所内
		(72) 発明者	上松 康二
			兵庫県伊丹市昆陽北一丁目1番1号 住友
			電気工業株式会社伊丹製作所内

最終頁に続く

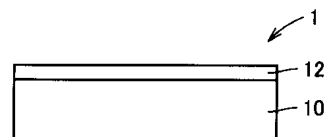
(54) 【発明の名称】 複合基体および複合基板

(57) 【要約】

【課題】焼結基体と半導体結晶層とが貼り合わせられた複合基板およびかかる複合基板に好適に用いられる複合基体を提供する。

【解決手段】本複合基体1は、焼結基体10と、焼結基体10上に配置された基体表面平坦化層12と、を含み、基体表面平坦化層12の表面のRMS粗さが10nm以下である。本複合基板は、複合基体1と、複合基体1の基体表面平坦化層12側に配置された半導体結晶層と、を含み、焼結基体10の熱膨張係数と半導体結晶層の熱膨張係数との差が $4.5 \times 10^{-6} \text{ K}^{-1}$ 以下である。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

焼結基体と、前記焼結基体上に配置された基体表面平坦化層と、を含み、
前記基体表面平坦化層の表面の R M S 粗さが 1 0 n m 以下である複合基体。

【請求項 2】

前記基体表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含む請求項 1 に記載の複合基体。

【請求項 3】

請求項 1 に記載の複合基体と、前記複合基体の前記基体表面平坦化層側に配置された半導体結晶層と、を含み、

前記焼結基体の熱膨張係数と前記半導体結晶層の熱膨張係数との差が $4.5 \times 10^{-6} \text{ K}^{-1}$ 以下である複合基板。

【請求項 4】

前記基体表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含む請求項 3 に記載の複合基板。

【請求項 5】

前記半導体結晶層は、I I I - V 族化合物半導体結晶、I I - V I 族化合物半導体結晶および酸化物半導体結晶からなる群から選ばれる少なくともひとつを含む請求項 3 または請求項 4 に記載の複合基板。

【請求項 6】

前記基体表面平坦化層と前記半導体結晶層との間に配置された接合層をさらに含む請求項 3 から請求項 5 のいずれかに記載の複合基板。

【請求項 7】

前記半導体結晶層と前記接合層との間にかつ前記半導体結晶層に接して配置された結晶表面平坦化層をさらに含む請求項 6 に記載の複合基板。

【請求項 8】

前記結晶表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含む請求項 7 に記載の複合基板。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体デバイスに好適に用いられる複合基板およびかかる複合基板に好適に用いられる複合基体に関する。

【背景技術】**【0002】**

特性の高い半導体デバイスを効率よく製造するために、半導体結晶層と、その半導体結晶層とは化学組成が異なる異組成基体とを貼り合わせた複合基板が提案されている。

【0003】

たとえば、特開 2 0 0 3 - 1 6 5 7 9 8 号公報（特許文献 1）は、基体に単結晶サファイア基板を貼り付けてサファイア複合基板を作製し、サファイア複合基板のサファイア面上に窒化ガリウム単結晶をエピタキシャル成長させた窒化ガリウム単結晶基板の製造方法を開示する。

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2 0 0 3 - 1 6 5 7 9 8 号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0005】

しかし、特開2003-165798号公報（特許文献1）に開示された方法では、基体が焼結体で形成されている焼結基体の場合、焼結基体は、表面粗さが粗くまた空孔を有しているため、その上に平坦な接合層を形成することが困難となり、焼結基体と半導体結晶層とを貼り合わせることが困難であるという問題がある。

【0006】

また、焼結基体は、表面を研削または研磨しても、内部にも空孔がありまた基体の結晶粒が剥落しやすいため、その表面粗さを細かくすることが困難であるという問題がある。

【0007】

本発明は、上記問題を解決して、焼結基体と半導体結晶層とが貼り合わせられた複合基板およびかかる複合基板に好適に用いられる複合基体を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明は、焼結基体と、焼結基体上に配置された基体表面平坦化層と、を含み、基体表面平坦化層の表面のRMS粗さが1.0nm以下である複合基体である。

【0009】

本発明にかかる複合基体において、基体表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことができる。

【0010】

また、本発明は、上記の複合基体と、複合基体の基体表面平坦化層側に配置された半導体結晶層と、を含み、焼結基体の熱膨張係数と半導体結晶層の熱膨張係数との差が $4.5 \times 10^{-6} \text{ K}^{-1}$ 以下である複合基板である。

【0011】

本発明にかかる複合基板において、基体表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことができる。また、半導体結晶層は、III-V族化合物半導体結晶、II-VI族化合物半導体結晶および酸化物半導体結晶からなる群から選ばれる少なくともひとつを含むことができる。

【0012】

また、本発明にかかる複合基板は、基体表面平坦化層と半導体結晶層との間に配置された接合層をさらに含むことができる。さらに、半導体結晶層と接合層との間にかつ半導体結晶層に接して配置された結晶表面平坦化層をさらに含むことができる。ここで、結晶表面平坦化層は、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことができる。

【発明の効果】

【0013】

本発明によれば、焼結基体と半導体結晶層とが貼り合わせられた複合基板およびかかる複合基板に好適に用いられる複合基体を提供することができる。

【図面の簡単な説明】

【0014】

【図1】本発明にかかる複合基体の一例を示す概略断面図である。

【図2】本発明にかかる複合基板の一例を示す概略断面図である。

【図3】本発明にかかる複合基板の別の例を示す概略断面図である。

【図4】本発明にかかる複合基板のさらに別の例を示す概略断面図である。

【図5】本発明にかかる複合基板の製造方法の例を示す概略断面工程図である。

【図6】典型的な複合基板の製造方法の一例を示す概略断面図である。

【発明を実施するための形態】

【0015】

〔実施形態１〕

〔複合基体〕

図１を参照して、本発明の一実施形態である複合基体１は、焼結基体１０と、焼結基体１０上に配置された基体表面平坦化層１２と、を含み、基体表面平坦化層１２の表面のＲＭＳ（二乗平均平方根）粗さが１０ｎｍ以下である。

【００１６】

本実施形態の複合基体１は、焼結基体１０上に基体表面平坦化層１２が配置され、かつ、その基体表面平坦化層１２の表面のＲＭＳ粗さが１０ｎｍ以下であるため、その基体表面平坦化層１２に半導体結晶層を貼り合わせて複合基板を得ることができる。さらに、貼り合わせの際の歩留を向上させる観点から、焼結基体１０上に配置された基体表面平坦化層１２の表面のＲＭＳ粗さは１．０ｎｍ以下が好ましい。また、本実施形態の複合基体１は、同じ理由により、その基体表面平坦化層１２上に均一で平坦な表面を有する接合層を形成することができるため、基体表面平坦化層１２に接合層を介在させて半導体結晶層を貼り合わせて複合基板を得ることができる。

10

【００１７】

（焼結基体）

本実施形態の複合基体１においては、基体の化学組成を変えることによりその熱膨張係数の調整が容易な観点から、基体として焼結体で形成されている焼結基体１０が用いられる。ここで、焼結基体１０は、特に制限はないが、耐熱性と強度を向上させる観点から、ケイ素酸化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことが好ましい。ここで、ケイ素酸化物として SiO_2 などが好適に挙げられ、ケイ素酸窒化物として SiON などが好適に挙げられ、金属酸化物として MgO 、 Al_2O_3 、 TiO_2 、 Y_2O_3 、 ZrO_2 などが好適に挙げられ、ケイ素酸化物および金属酸化物の複合酸化物として MgO-SiO_2 、 $\text{Al}_2\text{O}_3-\text{SiO}_2$ 、 $\text{TiO}_2-\text{SiO}_2$ 、 $\text{ZrO}_2-\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3-\text{ZrO}_2-\text{SiO}_2$ などが好適に挙げられる。金属窒化物として TiN 、 GaN 、 AlN 、 HfN などが好適に挙げられる。金属酸窒化物として AlON などの酸窒化アルミニウム、 TaON などの酸窒化タンタルなどが好適に挙げられる。

20

【００１８】

（基体表面平坦化層）

本実施形態の複合基体１における基体表面平坦化層１２は、その上に半導体結晶層を貼り合わせることができる観点、または、その上に均一で平坦な表面を有する接合層を形成しさらにその接合層に半導体結晶層を貼り合わせることができる観点から、その表面のＲＭＳ粗さが、１０ｎｍ以下が必要であり、１．０ｎｍ以下が好ましく、０．７ｎｍ以下がより好ましく、０．５ｎｍ以下がより好ましい。ここで、表面のＲＭＳ（二乗平均平方根）粗さとは、粗さ曲面において、その平均面の方向に基準面積だけ抜き取り、この抜き取り部分の平均面から測定曲面までの偏差の２乗を平均した値の平方根をいい、 JIS B 0601-2001 に規定する R_q に相当する。表面のＲＭＳ粗さは、 AFM （原子間力顕微鏡）で測定することができる。

30

【００１９】

また、基体表面平坦化層１２は、特に制限はないが、その表面の平坦性が高く、また、半導体結晶層および接合層との接合性が高い観点から、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことが好ましい。ここで、ケイ素酸化物として SiO_2 などが好適に挙げられ、ケイ素窒化物として Si_3N_4 などが好適に挙げられ、ケイ素酸窒化物として SiON などが好適に挙げられ、金属酸化物として MgO 、 Al_2O_3 、 TiO_2 、 Y_2O_3 、 ZrO_2 などが好適に挙げられ、ケイ素酸化物および金属酸化物の複合酸化物として MgO-SiO_2 、 $\text{Al}_2\text{O}_3-\text{SiO}_2$ 、 $\text{TiO}_2-\text{SiO}_2$ 、 $\text{ZrO}_2-\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3-\text{ZrO}_2-\text{SiO}_2$ などが好適に挙げられる。金属窒化物として TiN 、 GaN 、 AlN 、 HfN などが好適に挙げられる。金属酸窒化物として AlON などの酸窒化アルミニウム、

40

50

TaONなどの酸窒化タンタルなどが好適に挙げられる。

【0020】

また、基体表面平坦化層12の厚さは、特に制限はないが、焼結基体10上に配置される基体表面平坦化層12の表面のRMS粗さを、焼結基体10の表面RMS粗さより細かく、好ましくは1.0nm以下に細かくする観点から、0.1μm以上が好ましく、0.5μm以上がより好ましい。また、基体表面平坦化層12の形成コストを低減する観点から、50μm以下が好ましく、20μm以下がより好ましい。

【0021】

{ 複合基体の製造方法 }

図1を参照して、本実施形態の複合基体1の製造方法は、焼結基体10を準備する工程と、焼結基体10上に基体表面平坦化層12を形成する工程とを含み、さらに基体表面平坦化層12の表面を研磨する工程を含むことができる。

10

【0022】

(焼結基体の準備工程)

焼結基体10を準備する工程において、ケイ素酸化物および金属酸化物からなる群から選ばれる少なくともひとつを含む原料粉末を焼結することにより、焼結基体10が得られる。ここで、ケイ素酸化物としてSiO₂などが好適に挙げられ、金属酸化物としてMgO、Al₂O₃、TiO₂、ZrO₂などが好適に挙げられ、ケイ素酸化物および金属酸化物の複合酸化物としてMgO-SiO₂、Al₂O₃-SiO₂、TiO₂-SiO₂、ZrO₂-SiO₂、Al₂O₃-ZrO₂-SiO₂などが好適に挙げられる。焼結においては、原料粉末の化学組成を変えることにより、熱膨張係数の異なる焼結基体10が得られる。

20

【0023】

(基体表面平坦化層の形成工程)

基体表面平坦化層12を形成する工程において、基体表面平坦化層12を形成する方法は、特に制限はないが、表面のRMS粗さが細かい基体表面平坦化層を形成する観点から、CVD(化学気相堆積)法、スパッタ法、蒸着法などの気相法、スピンコート法、溶射法などの液相法などが好ましい。特に、表面のRMS粗さが1.0nm程度またはそれ以下と極めて細かい基体表面平坦化層を形成する観点から、スピンコート法、CVD法、蒸着法などが好ましい。

30

【0024】

(基体表面平坦化層の表面研磨工程)

本実施形態の複合基体1の製造方法は、焼結基体10上に配置された基体表面平坦化層12の表面のRMS粗さを確実に10nm以下好ましくは1.0nm以下にするために、基体表面平坦化層12を形成する工程の後に、基体表面平坦化層12の表面を研磨する工程を含むことが好ましい。基体表面平坦化層12の表面を研磨する方法には、表面のRMS粗さを10nm以下好ましくは1.0nm以下にできるものであれば特に制限はなく、機械的研磨、化学機械的研磨(CMP)、化学研磨などの方法が好適に挙げられる。

40

【0025】

[実施形態2]

{ 複合基板 }

図2~4を参照して、本発明にかかる別の実施形態である複合基板3A, 3B, 3Cは、実施形態1の複合基体1と、複合基体1の基体表面平坦化層12側に配置された半導体結晶層20aと、を含み、焼結基体10の熱膨張係数と半導体結晶層の熱膨張係数との差が $4.5 \times 10^{-6} \text{ K}^{-1}$ 以下であり、好ましくは $2.0 \times 10^{-6} \text{ K}^{-1}$ 以下である。

【0026】

本実施形態の複合基板3A, 3B, 3Cは、複合基体1と半導体結晶層20aとの接合性が高く、複合基体1中の焼結基体10の熱膨張係数と半導体結晶層20aの熱膨張係数との差が $4.5 \times 10^{-6} \text{ K}^{-1}$ 以下と小さいため、複合基板3A, 3B, 3Cの半導体結晶層20a上に、結晶性の高い半導体層を、クラックを発生させることなくエピタキシャル成長させて、特性の高い半導体デバイスを形成することができる。

50

【 0 0 2 7 】

本実施形態の複合基板 3 A , 3 B , 3 C においては、複合基体 1 と半導体結晶層 2 0 a との接合形態の違いにより、いくつかの異なる具体的形態をとる。それらの具体的形態をそれぞれ以下に説明する。

【 0 0 2 8 】

(複合基板 3 A)

図 2 を参照して、複合基板 3 A は、複合基体 1 と、複合基体 1 の基体表面平坦化層 1 2 上に配置されている半導体結晶層 2 0 a と、を含む。たとえば、複合基板 3 A は、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a とが直接接合された形態を有する。かかる複合基板 3 A は、焼結基体 1 0 上に配置された基体表面平坦化層 1 2 により、焼結基体 1 0 と半導体結晶層 2 0 a との接合が可能となったものである。ここで、複合基体 1 を構成する焼結基体 1 0 および基体表面平坦化層 1 2 は、上記の実施形態 1 で説明したとおりであり、ここでは繰り返さない。

10

【 0 0 2 9 】

(複合基板 3 B)

図 3 を参照して、複合基板 3 B は、複合基板 3 A (図 2) の基体表面平坦化層 1 2 と半導体結晶層 2 0 a との間に配置された接合層 1 4 をさらに含む。たとえば、複合基板 3 B は、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a とが接合層 1 4 を介在させて接合された形態を有する。かかる複合基板 3 B は、接合層 1 4 により、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a との接合性が向上したものである。

20

【 0 0 3 0 】

ここで、接合層 1 4 は、特に制限はないが、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a との接合性を向上させる効果が高い観点から、ケイ素酸化物、金属酸化物、金属窒化物などが好ましい。また、接合層 1 4 の厚さは、特に制限はないが、基体表面平坦化層 1 2 と半導体結晶層 2 0 a との接合性を向上させる効果が高い観点から、10 nm 以上 1000 nm 以下が好ましく、200 nm 以上 2000 nm 以下がより好ましい。

【 0 0 3 1 】

(複合基板 3 C)

図 4 を参照して、複合基板 3 C は、複合基板 3 B (図 3) の半導体結晶層 2 0 a と接合層 1 4 との間にかつ半導体結晶層 2 0 a に接して配置された結晶表面平坦化層 2 2 をさらに含む。たとえば、複合基板 3 C は、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a に接する結晶表面平坦化層 2 2 とが接合層 1 4 を介在させて接合された形態を有する。かかる複合基板 3 C は、接合層 1 4 および結晶表面平坦化層 2 2 により、複合基体 1 の基体表面平坦化層 1 2 と半導体結晶層 2 0 a との接合性がさらに向上したものである。

30

【 0 0 3 2 】

ここで、結晶表面平坦化層 2 2 は、特に制限はないが、その表面の平坦性が高く接合層との接合性が高い観点から、ケイ素酸化物、ケイ素窒化物、ケイ素酸窒化物、金属酸化物、金属窒化物および金属酸窒化物からなる群から選ばれる少なくともひとつを含むことが好ましい。ケイ素酸化物として SiO_2 などが好適に挙げられ、ケイ素窒化物として Si_3N_4 などが好適に挙げられ、ケイ素酸窒化物として SiON などが好適に挙げられ、金属酸化物として MgO 、 Al_2O_3 、 TiO_2 、 Y_2O_3 、 ZrO_2 などが好適に挙げられ、ケイ素酸化物および金属酸化物の複合酸化物として $\text{MgO}-\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3-\text{SiO}_2$ 、 $\text{TiO}_2-\text{SiO}_2$ 、 $\text{ZrO}_2-\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3-\text{ZrO}_2-\text{SiO}_2$ などが好適に挙げられる。金属窒化物として TiN 、 GaN 、 AlN 、 HfN などが好適に挙げられる。金属酸窒化物として AlON などの酸窒化アルミニウム、 TaON などの酸窒化タンタルなどが好適に挙げられる。

40

【 0 0 3 3 】

また、結晶表面平坦化層 2 2 の厚さは、特に制限はないが、半導体結晶層 2 0 a に接して配置される結晶表面平坦化層 2 2 の表面の RMS 粗さを 1.0 nm 以下に細かくする観

50

点から、 $0.1\ \mu\text{m}$ 以上が好ましく、 $0.5\ \mu\text{m}$ 以上がより好ましい。また、基体表面平坦化層 12 の形成コストを低減する観点から、 $50\ \mu\text{m}$ 以下が好ましく、 $20\ \mu\text{m}$ 以下がより好ましい。

【0034】

また、半導体結晶層 20 a は、特に制限はないが、高価な結晶の使用量を削減し省資源およびコスト低減の効果が大きい観点から、III-V 族化合物半導体結晶、II-VI 族化合物半導体結晶および酸化物半導体結晶からなる群から選ばれる少なくともひとつを含むことが好ましい。ここで、III-V 族化合物半導体結晶としては、GaAs 結晶、GaN 結晶、AlN 結晶、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 結晶 ($0 < x < 1$)、 $\text{In}_y\text{Ga}_{1-y}\text{N}$ 結晶 ($0 < y < 1$) などが好適に挙げられる。II-VI 族化合物半導体結晶には CdSe 結晶、ZnS 結晶などが好適に挙げられる。酸化物半導体結晶には、ZnO 結晶、ITO (インジウムスズ酸化物) 結晶、 TiO_2 結晶などが好適に挙げられる。

10

【0035】

{ 複合基板の製造方法 }

図 5 を参照して、本実施形態の複合基板 3 A, 3 B, 3 C の製造方法は、複合基体 1 の基体表面平坦化層 12 側に半導体結晶層 20 a を貼り合わせるにより行われる。かかる製造方法によれば、結晶性の高い半導体結晶層 20 a を有する複合基板 3 A, 3 B, 3 C が効率よく得られる。ここで、複合基板 3 A、複合基板 3 B および複合基板 3 C は、複合基体 1 と半導体結晶層 20 a との接合形態がそれぞれ互いに異なっており、それぞれ異なる以下の工程により製造される。

20

【0036】

(複合基板 3 A の製造方法)

図 5 を参照して、複合基板 3 A の製造方法は、複合基体 1 を準備する工程 (図 5 (A 1))、表面から所定の深さにイオン注入領域 20 i が形成された半導体結晶 20 を準備する工程 (図 5 (B 1))、複合基体 1 の基体表面平坦化層 12 の表面と上記の半導体結晶 20 のイオン注入領域 20 i 側の表面とを貼り合わせる工程 (図 5 (C 1))、および半導体結晶 20 をイオン注入領域 20 i で分離する工程 (図 5 (D 1)) と、を含む。

【0037】

図 5 (A 1) を参照して、複合基体 1 を準備する工程は、実施形態 1 の複合基体 1 の製造方法と同様であり、ここでは繰り返さない。

30

【0038】

図 5 (B 1) を参照して、イオン注入領域 20 i が形成された半導体結晶 20 を準備する工程は、半導体結晶 20 の表面から所定の深さの領域にイオン I を注入することにより行われる。注入されるイオン I は、特に制限はないが、半導体結晶 20 のイオン注入による結晶性の低下を低減する観点から、質量数の小さいイオン、たとえば水素イオン、ヘリウムイオンなどが好ましい。半導体結晶 20 のイオン注入領域 20 i は、イオン注入により、他の領域に比べて脆化する。

【0039】

図 5 (C 1) を参照して、複合基体 1 の基体表面平坦化層 12 の表面と上記の半導体結晶 20 のイオン注入領域 20 i 側の表面とを貼り合わせる工程における貼り合わせ方法は、特に制限はなく、互いに貼り合わせる表面を洗浄して直接貼り合わせその後 $30 \sim 1000$ に昇温して接合する直接接合法、互いに貼り合わせる表面をプラズマやイオンなどで活性化させて接合する表面活性化法、などが好適に用いられる。こうして、複合基体 1 の基体表面平坦化層 12 に直接半導体結晶 20 を接合させた基体結晶接合体 2 A が得られる。

40

【0040】

図 5 (D 1) を参照して、半導体結晶 20 をイオン注入領域 20 i で分離する工程における分離方法は、特に制限はなく、貼り合わされた基体結晶接合体 2 A に熱および/または応力を加える方法が好適に用いられる。かかる方法によれば、半導体結晶 20 を、

50

その脆化されたイオン注入領域 20 i で、複合基体 1 の基体表面平坦化層 12 に接合した半導体結晶層 20 a と残りの半導体結晶層 20 b とに分離して、複合基体 1 と複合基体 1 の基体表面平坦化層 12 に接合した半導体結晶層 20 a とを含む複合基板 3 A が効率よく得られる。

【0041】

(複合基板 3 B の製造方法)

図 5 を参照して、複合基板 3 B の製造方法は、基体表面平坦化層 12 に接合層 14 a が形成された複合基体 1 を準備する工程 (図 5 (A2))、表面に接合層 14 b が形成された半導体結晶層 20 と接合層 14 との界面から所定の深さにイオン注入領域 20 i が形成された半導体結晶層 20 を準備する工程 (図 5 (B2))、複合基体 1 の基体表面平坦化層 12 に形成された接合層 14 a の表面と上記の半導体結晶層 20 に形成された接合層 14 b の表面とを貼り合わせる工程 (図 5 (C2))、および半導体結晶層 20 をイオン注入領域 20 i で分離する工程 (図 5 (D2)) と、を含む。なお、半導体結晶層 20 に形成する接合層 14 b は省略することもできる。

10

【0042】

図 5 (A2) を参照して、上記の複合基体 1 を準備する工程において、複合基体 1 の基体表面平坦化層 12 上に接合層 14 a を形成する方法には、特に制限はなく、スパッタ法、CVD 法、蒸着法などが好適に用いられる。

【0043】

図 5 (B2) を参照して、上記の半導体結晶層 20 を準備する工程において、半導体結晶層 20 の表面に接合層 14 b を形成する方法には、特に制限はなく、スパッタ法、CVD 法、蒸着法などが好適に用いられる。また、半導体結晶層 20 と接合層 14 との界面から所定の深さにイオン注入領域 20 i が形成する方法は、上記界面から半導体結晶層 20 の所定の深さの領域にイオン I を注入することにより行われる。注入されるイオン I は、質量数の小さいイオン、たとえば水素イオン、ヘリウムイオンなどが好ましい。半導体結晶層 20 のイオン注入領域 20 i は、イオン注入により、他の領域に比べて脆化する。

20

【0044】

図 5 (C2) を参照して、複合基体 1 の基体表面平坦化層 12 に形成された接合層 14 a の表面と上記の半導体結晶層 20 に形成された接合層 14 b の表面とを貼り合わせる工程における貼り合わせ方法は、上記と同様に、直接接合法、表面活性化法などが好適に用いられる。かかる貼り合わせにおいては、接合性を高める観点から、接合層 14 a と接合層 14 b とは同じまたは近似する化学組成を有することが好ましい。同じ化学組成を有する接合層 14 a と接合層 14 b とを接合すると一体化して接合層 14 が形成される。こうして、複合基体 1 の基体表面平坦化層 12 に接合層 14 を介在させて半導体結晶層 20 を接合させた基体結晶接合体 2 B が得られる。

30

【0045】

図 5 (D2) を参照して、半導体結晶層 20 をイオン注入領域 20 i で分離する工程における分離方法は、複合基板 3 A の製造方法の場合と同様であるので、ここでは繰り返さない。こうして、複合基体 1 と複合基体 1 の基体表面平坦化層 12 に接合した接合層 14 と、接合層 14 に接合した半導体結晶層 20 a とを含む複合基板 3 B が効率よく得られる。

40

【0046】

(複合基板 3 C の製造方法)

図 5 を参照して、複合基板 3 C の製造方法は、基体表面平坦化層 12 に接合層 14 a が形成された複合基体 1 を準備する工程 (図 5 (A2))、表面に結晶表面平坦化層 22 および接合層 14 b がこの順に形成された半導体結晶層 20 と結晶表面平坦化層 22 との界面から所定の深さにイオン注入領域 20 i が形成された半導体結晶層 20 を準備する工程 (図 5 (B3))、複合基体 1 の基体表面平坦化層 12 に形成された接合層 14 a の表面と上記の半導体結晶層 20 に形成された結晶表面平坦化層 22 に形成された接合層 14 b の表面とを貼り合わせる工程 (図 5 (C3))、および半導体結晶層 20 をイオン注入領域

50

20 i で分離する工程（図 5（D 3））と、を含む。なお、半導体結晶体 20 に形成する接合層 14 b は省略することもできる。

【0047】

図 5（A 2）を参照して、上記の複合基体 1 を準備する工程は、複合基板 3 B の製造方法の場合と同様であるので、ここでは繰り返さない。

【0048】

図 5（B 3）を参照して、上記の半導体結晶体 20 を準備する工程において、半導体結晶体 20 の表面に結晶表面平坦化層 22 を形成する方法には、特に制限はなく、特に制限はないが、表面の R M S 粗さが細かい基体表面平坦化層を形成する観点から、C V D 法、スパッタ法、蒸着法などの気相法、スピンコート法、溶射法などの液相法などが好ましい。特に、表面の R M S 粗さが 1 . 0 n m 程度またはそれ以下と極めて細かい基体表面平坦化層を形成する観点から、スピンコート法、C V D 法、蒸着法などが好ましい。また、結晶表面平坦化層 22 の表面に接合層 14 b を形成する方法には、特に制限はなく、スパッタ法、C V D 法、蒸着法などが好適に用いられる。また、半導体結晶体 20 と結晶表面平坦化層 22 との界面から所定の深さにイオン注入領域 20 i が形成する方法は、上記界面から半導体結晶体 20 の所定の深さの領域にイオン I を注入することにより行われる。注入されるイオン I は、質量数の小さいイオン、たとえば水素イオン、ヘリウムイオンなどが好ましい。半導体結晶体 20 のイオン注入領域 20 i は、イオン注入により、他の領域に比べて脆化する。

10

【0049】

図 5（C 3）を参照して、複合基体 1 の基体表面平坦化層 12 に形成された接合層 14 a の表面と上記の半導体結晶体 20 に形成された結晶表面平坦化層 22 に形成された接合層 14 b の表面とを貼り合わせる工程における貼り合わせ方法は、上記と同様に、直接接合法、表面活性化法などが好適に用いられる。かかる貼り合わせにおいては、接合性を高める観点から、接合層 14 a と接合層 14 b とは同じまたは近似する化学組成を有することが好ましい。同じ化学組成を有する接合層 14 a と接合層 14 b とを接合すると一体化して接合層 14 が形成される。こうして、複合基体 1 の基体表面平坦化層 12 に接合層 14 を介在させて結晶表面平坦化層 22 が形成された半導体結晶体 20 を接合させた基体結晶接合体 2 C が得られる。

20

【0050】

図 5（D 3）を参照して、半導体結晶体 20 をイオン注入領域 20 i で分離する工程における分離方法は、複合基板 3 A , 3 B の製造方法の場合と同様であるので、ここでは繰り返さない。こうして、複合基体 1 と複合基体 1 の基体表面平坦化層 12 に接合した接合層 14 と、接合層 14 に接合した結晶表面平坦化層 22 と、結晶表面平坦化層 22 に接合した半導体結晶層 20 a とを含む複合基板 3 C が効率よく得られる。

30

【実施例】

【0051】

[実施例 A]

以下のようにして 23 種類の複合基体（例 A 1 ~ A 11 および A 21 ~ A 32）と 2 種類の基体（例 A R 1 および A R 2）を作製した。

40

【0052】

（例 A 1）

図 1 を参照して、焼結基体 10 として、直径が 2 インチ（50 . 8 m m）で厚さが 500 μ m の高密度 A l₂O₃ - S i O₂ 焼結基体（相対密度 98 質量%）を準備した。この高密度 A l₂O₃ - S i O₂ 焼結基体の表面を、機械研磨（ダイヤモンド砥粒）することにより、表面の R M S 粗さを 8 . 3 n m とした。ここで、表面の R M S 粗さは、A F M を用いて測定した。

【0053】

次に、C V D 法により、高密度 A l₂O₃ - S i O₂ 焼結基体（焼結基体 10）上に、基体表面平坦化層 12 として厚さ 1 . 5 μ m の S i O₂ 層を形成することにより、高密度 A

50

$\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体 10）上に配置された厚さ $1.5 \mu\text{m}$ の SiO_2 層（基体表面平坦化層 12）を含む複合基体 1 を得た。 SiO_2 層の原料としては、 TEOS （テトラエトキシシラン）を用いた。得られた複合基体 1 の SiO_2 層（基体表面平坦化層 12）の表面を、機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さを 0.3 nm と細かくできた。結果を表 1 にまとめた。

【0054】

（例 A2）

基体表面平坦化層 12 として、スピンコート法により、厚さ $1.5 \mu\text{m}$ の SiO_2 層を形成したこと以外は、例 A1 と同様にして複合基体 1 を得た。具体的には、 SiO_2 層の原料としての Si アルコキシド（メチルシロキサンポリマー）をスピンコートにより高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体 10）上に塗布し、 400°C で熱処理することにより、 SiO_2 層を形成した。得られた複合基体 1 の SiO_2 層（基体表面平坦化層 12）の表面を、機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さを 0.6 nm と細かくできた。結果を表 1 にまとめた。

10

【0055】

（例 A3）

基体表面平坦化層 12 として、CVD 法により、厚さ $1.5 \mu\text{m}$ の Al_2O_3 層を形成したこと以外は、例 A1 と同様にして複合基体 1 を得た。 Al_2O_3 層の原料としては、 TMA （トリメチルアルミニウム）を用いた。得られた複合基体 1 の Al_2O_3 層（基体表面平坦化層 12）の表面を、機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さを 0.6 nm と細かくできた。結果を表 1 にまとめた。

20

【0056】

（例 A4）

基体表面平坦化層 12 として、スピンコート法により、厚さ $1.5 \mu\text{m}$ の Al_2O_3 層を形成したこと以外は、例 A1 と同様にして複合基体 1 を得た。具体的には、 Al_2O_3 層の原料としての Al アルコキシド（ $\text{Al}(\text{OC}_3\text{H}_7)_3$ ）をスピンコートにより高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体 10）上に塗布し、 400°C で熱処理することにより、 Al_2O_3 層を形成した。得られた複合基体 1 の Al_2O_3 層（基体表面平坦化層 12）の表面を機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さを 0.6 nm と細かくできた。結果を表 1 にまとめた。

30

【0057】

（例 A5）

基体表面平坦化層 12 として、スパッタ法により、厚さ $1.5 \mu\text{m}$ の TiO_2 層を形成したこと以外は、例 A1 と同様にして複合基体 1 を得た。得られた複合基体 1 の TiO_2 層（基体表面平坦化層 12）の表面を機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さを 0.5 nm と細かくできた。結果を表 1 にまとめた。

【0058】

（例 A6）

基体表面平坦化層 12 として、スピンコート法により、厚さ $1.5 \mu\text{m}$ の TiO_2 層を形成したこと以外は、例 A1 と同様にして複合基体 1 を得た。具体的には、 TiO_2 層の原料としての Ti アルコキシド（ $\text{Ti}(\text{OC}_3\text{H}_7)_4$ ）をスピンコートにより高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体 10）上に塗布し、 400°C で熱処理することにより、 TiO_2 層を形成した。得られた複合基体 1 の TiO_2 層（基体表面平坦化層 12）の表面を機械研磨および CMP（化学機械的研磨）することにより、表面の RMS 粗さは 0.5 nm を細かくできた。結果を表 1 にまとめた。

40

【0059】

（例 A7）

焼結基体 10 として直径が 2 インチ（ 50.8 mm ）で厚さが $500 \mu\text{m}$ の低密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（相対密度 95 質量%）を準備した。この低密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体の表面を機械研磨（ダイヤモンド砥粒）することにより、表面の RMS 粗さ

50

を 20 nm とした。

【0060】

次に、CVD法により、低密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体10）上に、基体表面平坦化層12として厚さ $20\text{ }\mu\text{m}$ の SiO_2 層を形成することにより、低密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体10）上に配置された厚さ $20\text{ }\mu\text{m}$ の SiO_2 層（基体表面平坦化層12）を含む複合基体1を得た。 SiO_2 層の原料としては、TEOSを用いた。得られた複合基体1の SiO_2 層（基体表面平坦化層12）の表面を機械研磨およびCMP（化学機械的研磨）することにより、表面のRMS粗さを 0.4 nm と細かくできた。結果を表1にまとめた。

【0061】

10

（例A8）

基体表面平坦化層12として、スピンコート法により、厚さ $3\text{ }\mu\text{m}$ の $\text{MgO} - \text{SiO}_2$ 層を形成したこと以外は、例A1と同様にして複合基体1を得た。具体的には、 $\text{MgO} - \text{SiO}_2$ 層の原料としての Si アルコキシド（ $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）および Mg アルコキシド（ $\text{Mg}(\text{OC}_2\text{H}_5)_2$ ）をスピンコートにより高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（焼結基体10）上に塗布し、 400°C で熱処理することにより、 $\text{MgO} - \text{SiO}_2$ 層を形成した。得られた複合基体1の $\text{MgO} - \text{SiO}_2$ 層（基体表面平坦化層12）の表面を、機械研磨およびCMP（化学機械的研磨）することにより、表面のRMS粗さを 0.6 nm と細かくできた。結果を表1にまとめた。

【0062】

20

（例A9）

焼結基体10として直径が2インチ（ 50.8 mm ）で厚さが $500\text{ }\mu\text{m}$ の高密度 $\text{MgO} - \text{SiO}_2$ 焼結基体（相対密度98質量%）を準備した。この高密度 $\text{MgO} - \text{SiO}_2$ 焼結基体の表面を機械研磨（ダイヤモンド砥粒）することにより、表面のRMS粗さを 9.4 nm とした。

【0063】

次に、CVD法により、高密度 $\text{MgO} - \text{SiO}_2$ 焼結基体（焼結基体10）上に、基体表面平坦化層12として厚さ $1.5\text{ }\mu\text{m}$ の SiO_2 層を形成することにより、高密度 $\text{MgO} - \text{SiO}_2$ 焼結基体（焼結基体10）上に配置された厚さ $1.5\text{ }\mu\text{m}$ の SiO_2 層（基体表面平坦化層12）を含む複合基体1を得た。 SiO_2 層の原料としては、TEOSを用いた。得られた複合基体1の SiO_2 層（基体表面平坦化層12）の表面を機械研磨およびCMP（化学機械的研磨）することにより、表面のRMS粗さを 0.6 nm と細かくできた。結果を表1にまとめた。

30

【0064】

（例A10）

基体表面平坦化層12として、プラズマ・パウダー・スプレー法による溶射（プラズマ溶射）により、厚さ $3\text{ }\mu\text{m}$ の $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 層を形成したこと以外は、例A9と同様にして複合基体1を得た。得られた複合基体1の $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 層（基体表面平坦化層12）の表面を、機械研磨およびCMP（化学機械的研磨）することにより、表面のRMS粗さを 0.6 nm と細かくできた。結果を表1にまとめた。

40

【0065】

（例A11）

基体表面平坦化層12として、CVD法により、厚さ $1.5\text{ }\mu\text{m}$ の Si_3N_4 層を形成したこと以外は、例A1と同様にして複合基体1を得た。得られた複合基体1の Si_3N_4 層（基体表面平坦化層12）の表面を、機械研磨およびCMP（化学機械的研磨）することにより、表面のRMS粗さを 0.5 nm と細かくできた。結果を表1にまとめた。

【0066】

（例AR1）

焼結基体10として、直径が2インチ（ 50.8 mm ）で厚さが $500\text{ }\mu\text{m}$ の高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体（相対密度98質量%）を準備した。この高密度 $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 焼結基体の表面を機械研磨（ダイヤモンド砥粒）することにより、表面のRMS粗さを 9.4 nm とした。

50

i O₂焼結基体の表面を、機械研磨（ダイヤモンド砥粒）することにより、表面のRMS粗さを8.3nmとした。結果を表1にまとめた。なお、例AR1のCMP研磨後の表面RMS粗さの欄の括弧内の数値は、後述するように、高密度Al₂O₃-SiO₂焼結基体（焼結基体10）上に直接厚さ100nmのSiO₂層（接合層14a）を形成し、その表面をCMP研磨した後の表面RMS粗さの値である。

【0067】

【表1】

実施例 A	焼結基体		基体表面平坦化層			
	材料	表面 RMS 粗さ (nm)	材料	形成方法	厚さ (μm)	研磨後の表面 RMS 粗さ(nm)
例 A1	Al ₂ O ₃ -SiO ₂	8.3	SiO ₂	CVD	1.5	0.3
例 A2	Al ₂ O ₃ -SiO ₂	8.3	SiO ₂	スピンコート	1.5	0.6
例 A3	Al ₂ O ₃ -SiO ₂	8.3	Al ₂ O ₃	CVD	1.5	0.6
例 A4	Al ₂ O ₃ -SiO ₂	8.3	Al ₂ O ₃	スピンコート	1.5	0.6
例 A5	Al ₂ O ₃ -SiO ₂	8.3	TiO ₂	スパッタ	1.5	0.5
例 A6	Al ₂ O ₃ -SiO ₂	8.3	TiO ₂	スピンコート	1.5	0.5
例 A7	Al ₂ O ₃ -SiO ₂	20	SiO ₂	CVD	20	0.4
例 A8	Al ₂ O ₃ -SiO ₂	8.3	MgO-SiO ₂	スピンコート	3	0.6
例 A9	MgO-SiO ₂	9.4	SiO ₂	CVD	1.5	0.6
例 A10	MgO-SiO ₂	9.4	Al ₂ O ₃ -SiO ₂	溶射	3	0.6
例 A11	Al ₂ O ₃ -SiO ₂	8.3	Si ₃ N ₄	CVD	1.5	0.5
例 AR1	Al ₂ O ₃ -SiO ₂	8.3	なし	—	—	(7.9)

【0068】

表1を参照して、焼結基体上に基体表面平坦化層を形成することにより、基体表面平坦化層の表面のRMS粗さが1.0nm以下である複合基体を得られた。これに対して、焼結基体上に直接接合層を形成して、その接合層の表面を研磨しても、表面のRMS粗さを1.0nm以下に細かくすることはできなかった。

10

20

30

40

50

【0069】

(例A21)

図1を参照して、焼結基体10として、直径が2インチ(50.8mm)で厚さが500 μm の低密度 Al_2O_3 - SiO_2 焼結基体(相対密度95質量%)を準備した。この低密度 Al_2O_3 - SiO_2 焼結基体の表面を機械研磨(ダイヤモンド砥粒)することにより、表面のRMS粗さを20nmとした。

【0070】

次に、スパッタ法により、低密度 Al_2O_3 - SiO_2 焼結基体(焼結基体10)上に、基体表面平坦化層12として厚さ1.5 μm の SiO_2 層を形成することにより、低密度 Al_2O_3 - SiO_2 焼結基体(焼結基体10)上に配置された厚さ1.5 μm の SiO_2 層(基体表面平坦化層12)を含む複合基体1を得た。得られた複合基体1の SiO_2 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを8.5nmとした。結果を表2にまとめた。

10

【0071】

(例A22)

基体表面平坦化層12として、スパッタ法により、厚さ1.5 μm の Al_2O_3 層を形成したこと以外は、例A21と同様にして複合基体1を得た。得られた複合基体1の Al_2O_3 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを9.0nmとした。結果を表2にまとめた。

20

【0072】

(例A23)

基体表面平坦化層12として、スパッタ法により、厚さ1.5 μm の TiO_2 層を形成したこと以外は、例A21と同様にして複合基体1を得た。得られた複合基体1の TiO_2 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを8.7nmとした。結果を表2にまとめた。

【0073】

(例A24)

基体表面平坦化層12として、スパッタ法により、厚さ1.5 μm の ZrO_2 層を形成したこと以外は、例A21と同様にして複合基体1を得た。得られた複合基体1の ZrO_2 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを9.1nmとした。結果を表2にまとめた。

30

【0074】

(例A25)

基体表面平坦化層12として、スパッタ法により、厚さ1.5 μm の Y_2O_3 層を形成したこと以外は、例A21と同様にして複合基体1を得た。得られた複合基体1の Y_2O_3 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを8.9nmとした。結果を表2にまとめた。

【0075】

(例A26)

図1を参照して、焼結基体10として、直径が2インチ(50.8mm)で厚さが500 μm の高密度 ZrO_2 - SiO_2 焼結基体(相対密度99.9質量%)を準備した。この高密度 ZrO_2 - SiO_2 焼結基体の表面を機械研磨(ダイヤモンド砥粒)することにより、表面のRMS粗さを15nmとした。

40

【0076】

次に、スパッタ法により、高密度 ZrO_2 - SiO_2 焼結基体(焼結基体10)上に、基体表面平坦化層12として厚さ1.5 μm の SiO_2 層を形成することにより、高密度 ZrO_2 - SiO_2 焼結基体(焼結基体10)上に配置された厚さ1.5 μm の SiO_2 層(基体表面平坦化層12)を含む複合基体1を得た。得られた複合基体1の SiO_2 層(基体表面平坦化層12)の表面を機械研磨およびCMP(化学機械的研磨)することにより、表面のRMS粗さを8.5nmとした。結果を表2にまとめた。

50

【 0 0 7 7 】

(例 A 2 7)

基体表面平坦化層 1 2 として、スパッタ法により、厚さ $1.5 \mu\text{m}$ の Al_2O_3 層を形成したこと以外は、例 A 2 6 と同様にして複合基体 1 を得た。得られた複合基体 1 の Al_2O_3 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 9.0 nm とした。結果を表 2 にまとめた。

【 0 0 7 8 】

(例 A 2 8)

基体表面平坦化層 1 2 として、スパッタ法により、厚さ $1.5 \mu\text{m}$ の TiO_2 層を形成したこと以外は、例 A 2 6 と同様にして複合基体 1 を得た。得られた複合基体 1 の TiO_2 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 8.7 nm とした。結果を表 2 にまとめた。

【 0 0 7 9 】

(例 A 2 9)

基体表面平坦化層 1 2 として、スパッタ法により、厚さ $1.5 \mu\text{m}$ の ZrO_2 層を形成したこと以外は、例 A 2 6 と同様にして複合基体 1 を得た。得られた複合基体 1 の ZrO_2 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 9.1 nm とした。結果を表 2 にまとめた。

【 0 0 8 0 】

(例 A 3 0)

基体表面平坦化層 1 2 として、スパッタ法により、厚さ $1.5 \mu\text{m}$ の Y_2O_3 層を形成したこと以外は、例 A 2 6 と同様にして複合基体 1 を得た。得られた複合基体 1 の Y_2O_3 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 8.9 nm とした。結果を表 2 にまとめた。

【 0 0 8 1 】

(例 A 3 1)

図 1 を参照して、焼結基体 1 0 として、直径が 2 インチ (50.8 mm) で厚さが $500 \mu\text{m}$ の高密度 $\text{Al}_2\text{O}_3 - \text{ZrO}_2 - \text{SiO}_2$ 焼結基体 (相対密度 99.9%) を準備した。この高密度 $\text{Al}_2\text{O}_3 - \text{ZrO}_2 - \text{SiO}_2$ 焼結基体の表面を機械研磨 (ダイヤモンド砥粒) することにより、表面の RMS 粗さを 10 nm とした。

【 0 0 8 2 】

次に、スパッタ法により、高密度 $\text{Al}_2\text{O}_3 - \text{ZrO}_2 - \text{SiO}_2$ 焼結基体 (焼結基体 1 0) 上に、基体表面平坦化層 1 2 として厚さ $1.5 \mu\text{m}$ の SiO_2 層を形成することにより、高密度 $\text{Al}_2\text{O}_3 - \text{ZrO}_2 - \text{SiO}_2$ 焼結基体 (焼結基体 1 0) 上に配置された厚さ $1.5 \mu\text{m}$ の SiO_2 層 (基体表面平坦化層 1 2) を含む複合基体 1 を得た。得られた複合基体 1 の SiO_2 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 8.5 nm とした。結果を表 2 にまとめた。

【 0 0 8 3 】

(例 A 3 2)

基体表面平坦化層 1 2 として、溶射法により、厚さ $100 \mu\text{m}$ の TiO_2 層を形成したこと以外は、例 A 2 6 と同様にして複合基体 1 を得た。得られた複合基体 1 の TiO_2 層 (基体表面平坦化層 1 2) の表面を機械研磨および CMP (化学機械的研磨) することにより、表面の RMS 粗さを 9.8 nm とした。結果を表 2 にまとめた。

【 0 0 8 4 】

(例 A R 2)

焼結基体 1 0 として、直径が 2 インチ (50.8 mm) で厚さが $500 \mu\text{m}$ の高密度 $\text{ZrO}_2 - \text{SiO}_2$ 焼結基体 (相対密度 99.9%) を準備した。この高密度 $\text{ZrO}_2 - \text{SiO}_2$ 焼結基体の表面を、機械研磨 (ダイヤモンド砥粒) することにより、表面の RMS 粗さを 15 nm とした。結果を表 2 にまとめた。なお、例 A R 2 の CMP 研磨後の表面 RMS 粗さの欄の括弧内の数値は、後述するように、高密度 $\text{ZrO}_2 - \text{SiO}_2$ 焼結基体 (

焼結基体 10) 上に直接厚さ 100 nm の SiO_2 層 (接合層 14a) を形成し、その表面を CMP 研磨した後の表面 RMS 粗さの値である。

【0085】

【表 2】

実施例 A	焼結基体		基体表面平坦化層			研磨後の表面 RMS 粗さ(nm)
	材料	表面 RMS 粗さ (nm)	材料	形成方法	厚さ (μm)	
例 A21	$\text{Al}_2\text{O}_3\text{-SiO}_2$	20	SiO_2	スパッタ	1.5	8.5
例 A22	$\text{Al}_2\text{O}_3\text{-SiO}_2$	20	Al_2O_3	スパッタ	1.5	9.0
例 A23	$\text{Al}_2\text{O}_3\text{-SiO}_2$	20	TiO_2	スパッタ	1.5	8.7
例 A24	$\text{Al}_2\text{O}_3\text{-SiO}_2$	20	ZrO_2	スパッタ	1.5	9.1
例 A25	$\text{Al}_2\text{O}_3\text{-SiO}_2$	20	Y_2O_3	スパッタ	1.5	8.9
例 A26	$\text{ZrO}_2\text{-SiO}_2$	15	SiO_2	スパッタ	1.5	8.5
例 A27	$\text{ZrO}_2\text{-SiO}_2$	15	Al_2O_3	スパッタ	1.5	9.0
例 A28	$\text{ZrO}_2\text{-SiO}_2$	15	TiO_2	スパッタ	1.5	8.7
例 A29	$\text{ZrO}_2\text{-SiO}_2$	15	ZrO_2	スパッタ	1.5	9.1
例 A30	$\text{ZrO}_2\text{-SiO}_2$	15	Y_2O_3	スパッタ	1.5	8.9
例 A31	$\text{Al}_2\text{O}_3\text{-ZrO}_2\text{-SiO}_2$	10	SiO_2	スパッタ	1.5	8.5
例 A32	$\text{ZrO}_2\text{-SiO}_2$	15	SiO_2	溶射	100	9.8
例 AR2	$\text{ZrO}_2\text{-SiO}_2$	15	なし	—	—	(7.5)

【0086】

表 2 を参照して、焼結基体上に基体表面平坦化層を形成することにより、基体表面平坦化の表面の RMS 粗さが、基体の表面の RMS 粗さよりも小さく、かつ、10 nm 以下である複合基体を得られた。

【0087】

[実施例 B]

(例 B 1)

図 5 (A 1) および (A 2) を参照して、上記の例 A 2 において作製した複合基体 1 の

10

20

30

40

50

S i O₂層（基体表面平坦化層 1 2 ）上に、C V D 法により、厚さ 1 0 0 n m の S i O₂層（接合層 1 4 a ）を形成した。

【 0 0 8 8 】

また、図 5 （ B 2 ）を参照して、半導体結晶体 2 0 として直径が 2 インチ（ 5 0 . 8 m m ）で厚さが 5 0 0 μ m の G a N 結晶体の表面上に、C V D 法により、厚さ 1 0 0 n m の S i O₂層（接合層 1 4 b ）を形成し、さらに、G a N 結晶体（半導体結晶体 2 0 ）と S i O₂層（接合層 1 4 b ）との界面から約 1 5 0 n m の深さの G a N 結晶体（半導体結晶体 2 0 ）中に、水素イオンを注入した。

【 0 0 8 9 】

次に、図 5 （ C 2 ）を参照して、上記の S i O₂層（接合層 1 4 a ）および S i O₂層（接合層 1 4 b ）の表面を C M P （化学機械的研磨）により R M S 粗さを 0 . 5 n m とし、酸素プラズマ処理により清浄化した後、両者を重ね合わせて、室温（ 2 5 ）中で 7 M P a の荷重で加圧することにより貼り合わせて、基体結晶接合体 2 B を得た。得られた基体結晶接合体 2 B を室温（ 2 5 ）から 3 0 0 まで 3 時間かけてゆっくりと昇温することにより、接合強度を高めた。かかる接合により 2 つの S i O₂層（接合層 1 4 a , 1 4 b ）が一体化して厚さ 2 0 0 n m の S i O₂層（接合層 1 4 ）が形成された。

【 0 0 9 0 】

次に、図 5 （ D 2 ）を参照して、基体結晶接合体 2 B を 5 0 0 に加熱して、応力をかけることにより、G a N 結晶体（半導体結晶体 2 0 ）をそのイオン注入領域 2 0 i において G a N 結晶層（半導体結晶層 2 0 a ）と残りの G a N 結晶体（残りの半導体結晶体 2 0 b ）とに分離させて、複合基体 1 の厚さ 1 . 5 μ m の S i O₂層（基体表面平坦化層 1 2 ）上に厚さ 2 0 0 n m の S i O₂層（接合層 1 4 ）を介在させて厚さ 1 5 0 n m の G a N 結晶層（半導体結晶層 2 0 a ）が接合された複合基板 3 B が得られた。

【 0 0 9 1 】

（例 B R 1 ）

図 6 （ A ）を参照して、上記の例 A R 1 で得られた焼結基体 1 0 上に、C V D 法により、厚さ 1 0 0 n m の S i O₂層（接合層 1 4 a ）を形成した。S i O₂層（接合層 1 4 a ）の表面を、機械研磨および C M P （化学機械的研磨）することにより、表面の R M S 粗さを 7 . 9 n m とした。なお、さらに C M P しても、表面の R M S 粗さをさらに細かくすることはできなかった。

【 0 0 9 2 】

また、図 6 （ B ）を参照して、半導体結晶体 2 0 として直径が 2 インチ（ 5 0 . 8 m m ）で厚さが 5 0 0 μ m の G a N 結晶体の表面上に、C V D 法により、厚さ 1 0 0 n m の S i O₂層（接合層 1 4 b ）を形成し、さらに、G a N 結晶体（半導体結晶体 2 0 ）と S i O₂層（接合層 1 4 b ）との界面から約 1 5 0 n m の深さの G a N 結晶体（半導体結晶体 2 0 ）中に、水素イオンを注入した。

【 0 0 9 3 】

次に、図 6 （ C ）を参照して、上記の S i O₂層（接合層 1 4 b ）および S i O₂層（接合層 1 4 b ）の表面を酸素プラズマ処理により清浄化した後、両者を重ね合わせて、室温（ 2 5 ）中で 7 M P a の荷重で加圧したが、貼り合わせることができなかった。

【 0 0 9 4 】

（例 B 2 ）

上記の例 A 2 6 において作製した高密度 Z r O₂ - S i O₂ 焼結基体（焼結基体）上に厚さ 1 . 5 μ m の S i O₂層（基体表面平坦化層）が配置された複合基体を用いたこと以外は、例 B 1 と同様にして、複合基体の厚さ 1 . 5 μ m の S i O₂層（基体表面平坦化層）上に厚さ 2 0 0 n m の S i O₂層（接合層）を介在させて厚さ 1 5 0 n m の G a N 結晶層（半導体結晶層）が接合された複合基板が得られた。

【 0 0 9 5 】

（例 B R 2 ）

上記の例 A R 2 で得られた高密度 Z r O₂ - S i O₂ 焼結基体（焼結基体）を用いたこと

10

20

30

40

50

以外は、例 B R 1 と同様の工程を行なったが、上記焼結基体上に形成された SiO_2 層（接合層）と水素イオン注入された GaN 結晶体（半導体結晶体）上に形成された SiO_2 層（接合層）とを貼り合わせることができなかった。

【0096】

例 B 1 に示すように、焼結基体上に表面の RMS 粗さが 1.0 nm 以下の基体表面平坦化層が形成された複合基体を用いることにより、その基体表面平坦化層側に半導体結晶層が貼り合わされた複合基板を作製することができた。また、例 B 2 に示すように、焼結基体上に表面の RMS 粗さが 10 nm 以下の基体表面平坦化層が形成された複合基体を用いることにより、その基体表面平坦化層側に半導体結晶層が貼り合わされた複合基板を作製することができた。これに対して、例 B R 1 および例 B R 2 に示すように、焼結基体上に直接接合層を形成しても、焼結基体と半導体結晶層とが貼り合わされた複合基板を作製することができなかった。

【0097】

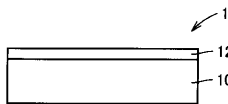
今回開示された実施形態および実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明でなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内のすべての変更が含まれることが意図される。

【符号の説明】

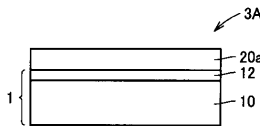
【0098】

1 複合基体、2 A, 2 B, 2 C 基体結晶接合体、3 A, 3 B, 3 C 複合基板、10 焼結基体、12 基体表面平坦化層、14, 14 a, 14 b 接合層、20, 20 b 半導体結晶体、20 a 半導体結晶層、20 i イオン注入領域、22 結晶表面平坦化層。

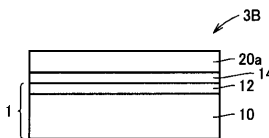
【図 1】



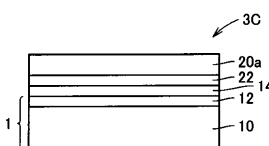
【図 2】



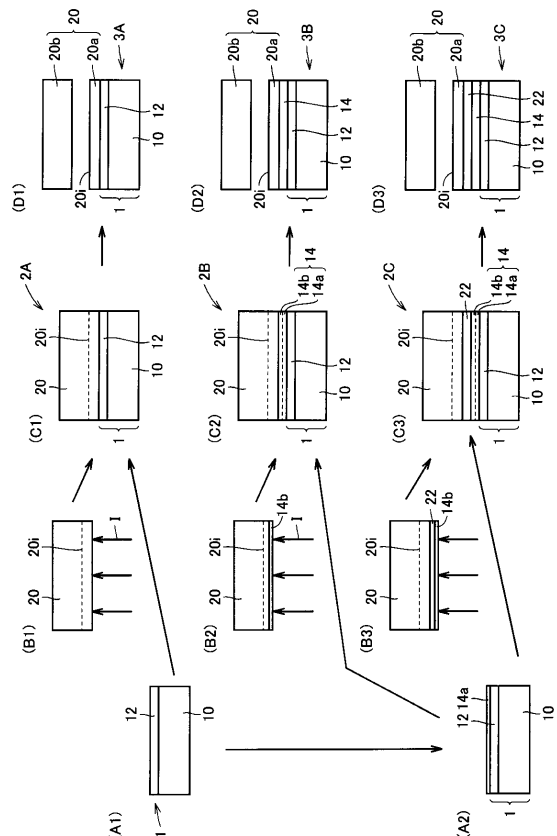
【図 3】



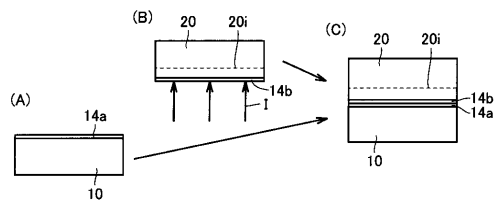
【図 4】



【図 5】



【 図 6 】



フロントページの続き

- (72)発明者 山本 喜之
兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
- (72)発明者 松原 秀樹
兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
- (72)発明者 藤原 伸介
兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
- (72)発明者 吉村 雅司
兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
- Fターム(参考) 5F152 LP01 LP07 LP09 MM18 NN09 NN11 NN12 NN15 NN17 NN21
NP11 NP12 NP13 NP14 NQ06 NQ09 NQ10