



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 23 01 76
(21) (PV 442-76)

(40) Zveřejněno 31 07 80

(45) Vydáno 15 10 83

204100
(11) (B1)

(51) Int. Cl.³
G 01 B 19/06

7/04 opava

(75)

Autor vynálezu

BOCEK KAREL ing. CSc., BYSTRICE NAD OLŠÍ

(54) Způsob měření geometrických rozměrů, zejména délky a zapojení k jeho provádění

1

Vynález se týká měření geometrických rozměrů, zejména délky, v soustavách automatického měření, za pohybu, pomocí čidel přítomnosti materiálu, rozmístěných na pohybové dráze měřeného materiálu, se zvláštním zřetelem k zamezení chybám způsobeným falešnými výstupními signály čidel, falešnými signály použitých logických obvodů a podobně.

Tak například při známém měření délky pomocí dvou skupin čidel přítomnosti materiálu rozmístěných na pohybové dráze měřeného materiálu založeném na logickém hodnocení výstupních signálů těchto čidel, způsobuje falešný výstupní signál některého čidla zkreslení výsledků měření, popřípadě zmaření měření vůbec.

Uvedená problematika je vyložena pomocí přiloženého výkresu, kde na obr. 1 je na pohybové dráze 1 měřeného materiálu 2 znázorněna jedna skupina čidel přítomnosti materiálu, která se příkladně skládá z nultého čidla F_0 , z prvního čidla F_1 , z druhého čidla F_2 , z třetího čidla F_3 a ze čtvrtého čidla F_4 této jedné skupiny. Dále je na této pohybové dráze 1 znázorněna druhá skupina čidel přítomnosti materiálu, která se příkladně skládá z nultého čidla F_0 , z prvního čidla F_1 , z druhého čidla F_2 a z třetího čidla F_3 této druhé skupiny.

2

Při přechodu jednotlivého kusu 2 ve směru S pohybové dráhy 1 se v časovém okamžiku přechodu čela tohoto kusu 2 místem třetího čidla F_3 druhé skupiny, který následoval po předchozím okamžiku přechodu konce tohoto kusu 2 místem čtvrtého čidla F_4 jedné skupiny se na základě výstupních signálů čidel jedné skupiny F_0, F_1, F_2, F_3 čidel druhé skupiny F_0, F_1, F_2, F_3 zařazuje s výhodou automaticky pomocí připojené logické sítě, délka jednotlivého kusu 2 do některé z předem stanovených délkových skupin.

Předpokladem správné funkce je vznik signálu indikujícího okamžik přechodu konce jednotlivého kusu 2 místem čtvrtého čidla F_4 jedné skupiny. V reálných soustavách provozních měření dochází k chybám způsobeným falešnými výstupními signály čidel. Tak například při měření délky sochorů ve válcovnách za tepla dochází k zpožděné změně například zániku výstupního signálu čtvrtého čidla F_4 , například spadnutými okujemi na valník a podobně. Vznikne-li tento zánik signálu až po předchozím přechodu čela jednotlivého kusu 2 místem třetího čidla F_3 druhé skupiny, je změřený a zaregistrovaný prošlý kusu zcela zmařeno.

Tyto nevýhody odstraňuje způsob měření

geometrických rozměrů, zejména délky podle vynálezu, prováděný za pohybu pomocí jedné skupiny čidel přítomnosti materiálu a druhé skupiny čidel přítomnosti materiálu rozmístěných fixně na pohybové dráze měřeného materiálu, jehož podstata spočívá v tom, že při přechodu jednotlivého měřeného kusu místy těchto čidel se uvolňuje tok výstupních signálů těchto čidel jednak v časovém okamžiku přechodu konce tohoto měřeného kusu místem krajního čidla, a jednak v časovém okamžiku dosažení předem stanovené logické kombinace stavu předem zvolených čidel.

Jako čidlo přítomnosti materiálu se rozumí zařízení pro dvouhodnotovou indikaci stavu — materiál v místě čidla přítomnosti materiálu je, — materiál v místě čidla přítomnosti materiálu není. Jedná se běžně o fotobuňku s diskretním výstupem, citlivou na změnu světelného toku žhavého materiálu určeného pro válcování.

Předností způsobu podle vynálezu je zajištění byť ne zcela přesného změření jednotlivého kusu i v případech vzniku falešných výstupních signálů čidel přítomnosti materiálu, jakož i zamezení úplného měření a spojeného se zaregistrováním délkové skupiny popřípadě jednotlivého kusu vůbec, a to tak, že se opakovaně provede uvolnění toku výstupních signálů čidel do vyhodnocovací logické sítě v časovém okamžiku dosažení stavu předem vybraných čidel shodného s předem nebo průběžně stanovenou logickou kombinací stavu těchto čidel, například v časovém okamžiku dosažení stavu — materiál nepřítomen v místě prvního čidla f_1 , v místě druhého čidla f_2 , v místě třetího čidla f_3 podle předem zvolené funkce stavu, například funkce logického součinu těchto stavů, podle majorantní logické funkce výběr dvou ze tří a podobně. Tuto podmínku je výhodné vázat na předchozí trvání stavu — materiál je přítomen v místě krajního čidla f_4 jedné skupiny.

Totéž platí o logických funkcích vztažených na výstupní signály shodných čísel.

Na obr. 2 je znázorněn příklad zapojení jednoduché logické sítě k provádění způsobu podle vynálezu.

Zapojení podle obr. 2 se skládá z prvního časového členu T_1 se vstupem t_1 , z paměťového obvodu P s prvním záznamovým vstupem p_1 , s druhým záznamovým vstupem p_2 a s mazacím vstupem p_0 , z kombinačního obvodu K s prvním vstupem k_1 , s druhým vstupem k_2 a s třetím vstupem k_3 , z druhého časového členu T_2 se vstupem t_2 , z hradla H se vstupem h a s řídicím vstupem x .

Výstup prvního časového členu T_1 je spojen s prvním záznamovým vstupem p_1 paměťového obvodu P , výstup kombinačního obvodu K je spojen se vstupem t_2 druhého časového členu T_2 , výstup tohoto druhého časového členu T_2 je spojen s druhým záznamovým vstupem p_2 paměťového obvodu P , jehož výstup je spojen s řídicím vstupem

x hradla H . Vstupní zapojení S je spojeno se vstupem tohoto hradla H , jehož výstup je spojen s výstupem zapojení X .

Jako časový člen T_1 , T_2 se uvažuje logický obvod s takovou časovou logickou funkcí, že při vzniku jedničkového logického signálu na vstupu obvodu vzniká jedničkový logický impulsní signál na výstupu tohoto obvodu.

Jako paměťový obvod P se uvažuje klopový obvod, dvojková paměť a podobně s prvním záznamovým vstupem p_1 , s druhým záznamovým vstupem p_2 , a s mazacím vstupem p_0 , kde časové trvání signálu na výstupu tohoto obvodu je vymezeno začátkem signálu na prvním záznamovém vstupu p_1 popřípadě začátkem signálu na druhém záznamovém vstupu p_2 , a začátkem signálu na mazacím vstupu p_0 .

Jako kombinační obvod K se uvažuje logický obvod s kombinační logickou funkcí, zejména obvod s funkcí logického součinu, kde jedničkový logický signál na prvním vstupu k_1 , jedničkový logický signál na druhém vstupu k_2 , a jedničkový logický signál na třetím vstupu k_3 způsobují vybudování jedničkového logického signálu na výstupu tohoto obvodu.

Jako hradlo H se uvažuje logický obvod se vstupem h a s řídicím vstupem x , kde jedničkový logický signál na řídicím vstupu x otevírá průchod tohoto hradla H pro jedničkový logický signál ze vstupu h na výstup tohoto hradla H . Jako hradlo H lze též uvažovat logický obvod s funkcí logického součinu vztaženo na vstup h a na řídicí vstup x .

Na obr. 2 jsou dále znázorněny vedlejší vstupy, a to první vedlejší vstup f_1 spojený s prvním vstupem k_1 kombinačního obvodu K , druhý vedlejší vstup f_2 spojený s druhým vstupem k_2 kombinačního obvodu K , třetí vedlejší vstup f_3 spojený s třetím vstupem k_3 tohoto kombinačního obvodu K , a krajní vedlejší vstup f_4 spojený se vstupem t_1 prvního časového členu T_1 .

Návaznost na čidla přítomnosti materiálu jedné skupiny je taková, že vedlejší vstupy zapojení a krajní vedlejší vstup zapojení jsou jednotlivě napojeny na výstupy shodně označených čidel tak, že první vstup k_1 kombinačního obvodu K je spojen s inverzním výstupem prvního čidla f_1 přítomnosti materiálu, popřípadě s výstupem tohoto čidla přes obvod logické inverze, druhý vstup k_2 kombinačního obvodu K je spojen s inverzním výstupem druhého čidla f_2 přítomnosti materiálu, popřípadě s výstupem tohoto čidla přes obvod logické inverze, třetí vstup k_3 kombinačního obvodu K je spojen s inverzním výstupem třetího čidla f_3 přítomnosti materiálu, popřípadě s výstupem tohoto čidla přes obvod logické inverze, a vstup t_1 prvního časového členu T_1 je spojen s inverzním výstupem čtvrtého čidla f_4 přítomnosti materiálu, které představuje krajní čidlo přítomnosti materiálu, popřípa-

dě s výstupem tohoto čidla přes obvod logické inverze.

Vstup h hradla H je spojen se vstupem zapojení S , výstup tohoto hradla H je spojen s výstupem zapojení X .

Funkce zapojení podle obr. 2 je taková, že v časovém okamžiku přechodu konce jednotlivého kusu 2 místem čtvrtého čidla f_4 jedné skupiny přichází jedničkový signál na vstup t_1 prvního časového členu T_1 a způsobuje vybuzení jedničkového impulsního signálu na výstupu tohoto časového členu T_1 . Tento signál přechází na první záznamový vstup p_1 paměťového obvodu P a způsobuje vybuzení jedničkového signálu na jeho výstupu.

Takto vzniklý jedničkový signál přechází z výstupu paměťového obvodu P na řídicí vstup x hradla H a uvolňuje průchod signálů ze vstupu h na výstup tohoto hradla H , tj. uvolňuje průchod signálů ze vstupu zapojení S na výstup zapojení X .

V časových okamžicích přechodu konce jednotlivého kusu 2 místem třetího čidla f_3 , místem druhého čidla f_2 , místem prvního čidla f_1 jedné skupiny vznikají postupně jedničkové signály na vstupech k_1 , k_2 , k_3 kombinačního obvodu K , přičemž v časovém okamžiku přechodu konce tohoto kusu 2 místem prvního čidla f_1 způsobuje logický součin těchto signálů vybuzení jedničkového signálu na výstupu tohoto obvodu K . Tento jedničkový signál přechází na vstup t_2 druhého časového členu T_2 a způsobuje na jeho výstupu vybuzení jedničkového impulsního signálu, který přechází na druhý záznamový vstup p_2 paměťového obvodu P .

V případě, že od čtvrtého čidla f_4 signál na první záznamový vstup p_1 paměťového obvodu P nepřišel, anebo jinak například

z důvodu poruchy nedošlo k záznamu, způsobuje signál na druhém záznamovém vstupu p_2 náhradní záznam, který ve svém konečném důsledku způsobuje náhradní uvolnění průchodů signálů ze vstupu zapojení S na výstup zapojení X .

Přivedením jedničkového signálu na mazací vstup p_0 , například na konci měření, se paměťový obvod P vymazává, a tím se zapojení uvádí do výchozího stavu.

Vstup zapojení S je propojen s výstupy čidel přítomnosti materiálu F_0 , F_1 , F_2 , F_3 druhé skupiny, například přes časové členy, na jejichž výstupech vznikají v časových okamžicích přechodu čela jednotlivého kusu 2 impulsní signály, a přes obvod logického součtu tak, že výstupy těchto časových členů jsou spojeny jednotlivě se vstupy tohoto obvodu, a výstup tohoto obvodu je spojen se vstupem zapojení S .

Signál, který přešel přes hradlo H na výstup zapojení X , vyvolává měření, popřípadě náhradní měření.

Další příkladné zapojení k provádění způsobu podle vynálezu záleží v tom, že kombinační obvod K představuje obvod s funkcí negace logického součtu, vztaženo na vstupy k_1 , k_2 , k_3 spojené přímo s výstupy čidel f_1 , f_2 , f_3 přítomnosti materiálu první skupiny. Předností tohoto zapojení je minimální počet logických obvodů, které řeší příslušné kombinační funkce.

Způsob podle vynálezu se uplatňuje při měření zejména v těžkých provozních podmínkách, například válcovnách, kde rušivý vliv prostředí způsobuje vznik falešných výstupních signálů použitých čidel, například nepravidelný vznik a zánik výstupních signálů a podobně.

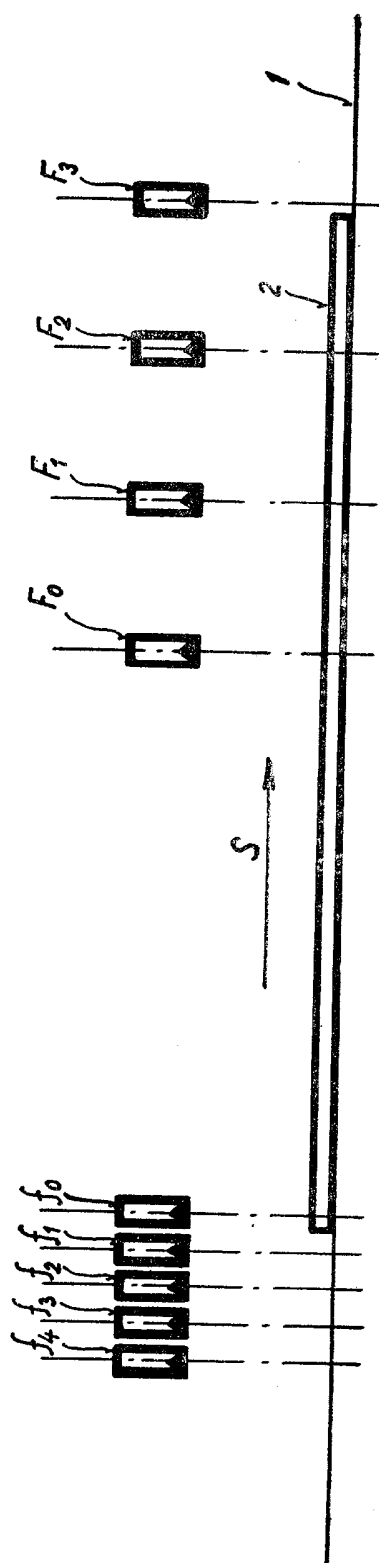
PŘEDMĚT VYNÁLEZU

1. Způsob měření geometrických rozměrů, zejména délky, prováděný za pohybu pomocí jedné skupiny čidel přítomnosti materiálu a druhé skupiny čidel přítomnosti materiálu rozmístěných fixně na pohybové dráze měřeného materiálu, vyznačený tím, že při přechodu jednotlivého měřeného kusu místy těchto čidel se uvolňuje tok výstupních signálů těchto čidel jednak v časovém okamžiku přechodu konce tohoto měřeného kusu místem krajního čidla, a jednak v časovém okamžiku dosažení předem stanovené logické kombinace stavu předem zvolených čidel.

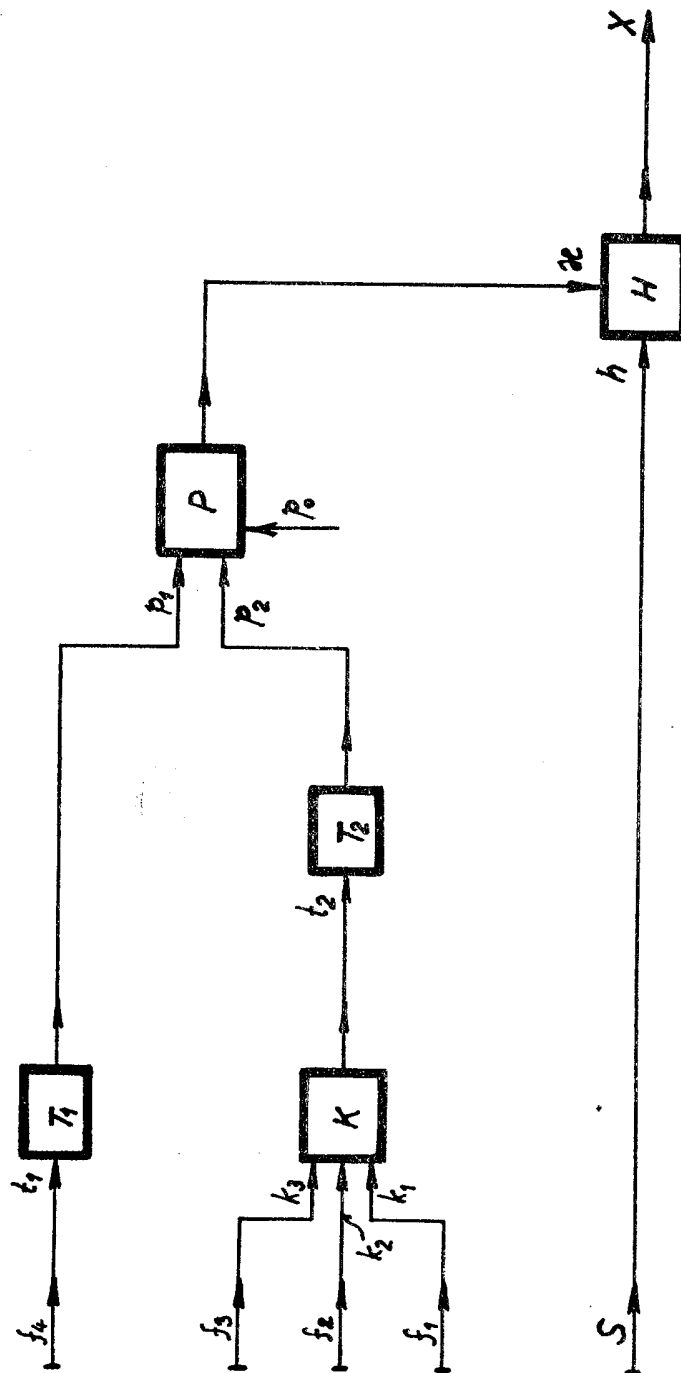
2. Zapojení k provádění způsobu podle bodu 1, vyznačené tím, že krajní vedlejší vstup (f_4) je spojen se vstupem (t_1) prvního

časového členu (T_1), kde výstup tohoto časového členu (T_1) je spojen s prvním záznamovým vstupem (p_1) paměťového obvodu (P), jehož výstup je spojen s řídicím vstupem (x) hradla (H), první vedlejší vstup (f_1) je spojen s prvním vstupem (k_1) kombinačního obvodu (K), druhý vedlejší vstup (f_2) je spojen s druhým vstupem (k_2) kombinačního obvodu (K), popřípadě třetí vedlejší vstup (f_3) je spojen s třetím vstupem (k_3) kombinačního obvodu (K), kde výstup tohoto kombinačního obvodu (K) je spojen s druhým záznamovým vstupem (p_2) paměťového obvodu (P), a vstup zapojení (S) je spojen se vstupem (h) hradla (H), jehož výstup je spojen s výstupem zapojení (X).

2 listy výkresů



Obr. 1



Obr. 2