

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 2 月 14 日 (14.02.2019)



(10) 国际公布号
WO 2019/029008 A1

(51) 国际专利分类号:
H01L 27/13 (2006.01)

(21) 国际申请号: PCT/CN2017/106973

(22) 国际申请日: 2017 年 10 月 20 日 (20.10.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710674521.9 2017 年 8 月 7 日 (07.08.2017) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430070 (CN)。

(72) 发明人: 李松杉 (LI, Songshan); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(54) Title: THIN FILM TRANSISTOR AND METHOD FOR MANUFACTURING THIN FILM TRANSISTOR, AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 薄膜晶体管及薄膜晶体管的制造方法、液晶显示面板

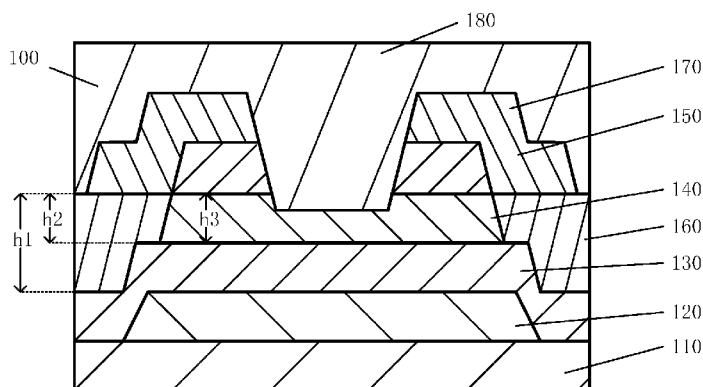


图 1

(57) Abstract: The present invention relates to the technical field of displays, and provides a thin film transistor (100) and a method for manufacturing the thin film transistor (100), and a liquid crystal display panel (200). The thin film transistor (100) comprises a substrate (110), a grid layer (120), and an insulation layer (130), the grid layer (120) being formed on the substrate (110), and the insulation layer (130) covering the grid layer (120); a semiconductor layer (140), formed on the insulation layer (130); a conductor layer (150), formed on the semiconductor layer (140); an insulation spacer layer (160), formed on the insulation layer (130); a source/drain layer (170), formed on the conductor layer (150) and the insulation spacer layer (160); and a passivation layer (180), formed on the source/drain layer (170) and the semiconductor layer (140). The insulation spacer layer (160) is provided between the source/drain layer (170) and the semiconductor layer (140), thus solving the problem of overlarge leakage current of the thin film transistor (100).

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种薄膜晶体管(100)及薄膜晶体管(100)的制造方法、液晶显示面板(200), 涉及显示技术领域。该薄膜晶体管(100)包括基板(110)、栅极层(120)及绝缘层(130), 栅极层(120)形成于基板(110)上, 绝缘层(130)覆盖于栅极层(120); 半导体层(140), 形成于绝缘层(130)上; 导体层(150), 形成于半导体层(140)上; 绝缘间隔层(160), 形成在绝缘层(130)上; 源漏极层(170), 形成在导体层(150)和绝缘间隔层(160)上; 钝化层(180), 形成于源漏极层(170)和半导体层(140)上; 其中, 绝缘间隔层(160)位于源漏极层(170)和半导体层(140)之间, 可以解决薄膜晶体管(100)存在漏电流过大的问题。

薄膜晶体管及薄膜晶体管的制造方法、液晶显示面板

[1] 【技术领域】

[2] 本发明涉及显示技术领域，特别是涉及一种薄膜晶体管及薄膜晶体管的制造方法、液晶显示面板。

[3] 【背景技术】

[4] 薄膜晶体管(Thin Film Transistor，简称TFT)广泛应用于液晶显示装置(Liquid Crystal Display，简称LCD)和有源矩阵驱动式有机电致发光显示装置(Active Matrix Organic Light-Emitting Diode，简称AMOLED)中，因此，薄膜晶体管影响到显示行业的发展。然而当前薄膜晶体管的制造方法中，形成的薄膜晶体管存在漏电流过大的问题，导致薄膜晶体管的特性受到影响。

[5] 【发明内容】

[6] 本发明实施例提供一种薄膜晶体管及薄膜晶体管的制造方法、液晶显示面板，以解决薄膜晶体管存在漏电流过大的问题。

[7] 为解决上述技术问题，本发明实施例采用的一个技术方案是：提供一种薄膜晶体管，该薄膜晶体管包括基板、栅极层及绝缘层，栅极层形成于基板上，绝缘层覆盖于栅极层；半导体层，形成于绝缘层上；导体层，形成于半导体层上；绝缘间隔层，形成在绝缘层上；源漏极层，形成在导体层和绝缘间隔层上；钝化层，形成于源漏极层和半导体层上；其中，绝缘间隔层位于源漏极层和半导体层之间。

[8] 为解决上述技术问题，本发明实施例采用的另一个技术方案是：提供一种薄膜晶体管的制造方法，该制造方法包括基板；在基板上设置栅极层及绝缘层，绝缘层覆盖于栅极层；在绝缘层上依次设置半导体层和导体层；在绝缘层上设置绝缘间隔层；在导体层和绝缘间隔层上设置源漏极层；其中绝缘间隔层位于源漏极层和半导体层之间；在源漏极层和半导体层上设置钝化层。

[9] 为解决上述技术问题，本发明实施例采用的又一个技术方案是：提供一种液晶显示面板，该液晶显示面板包括薄膜晶体管，该薄膜晶体管包括：

- [10] 基板、栅极层及绝缘层，栅极层形成于基板上，绝缘层覆盖于栅极层；
- [11] 半导体层，形成于绝缘层上；
- [12] 导体层，形成于半导体层上；
- [13] 半导体层具有一沟道区，沟道区将半导体层分为左右部分，导体层形成于半导体层的左右部分上，以形成两岛体结构；
- [14] 绝缘间隔层，形成在绝缘层上；
- [15] 源漏极层，形成在导体层和绝缘间隔层上；
- [16] 钝化层，形成于源漏极层和半导体层上；
- [17] 其中，绝缘间隔层位于源漏极层和半导体层之间；
- [18] 栅极层和源漏极层为金属材料；
- [19] 绝缘层、绝缘间隔层以及钝化层均为绝缘材料。
- [20] 本发明的有益效果是：通过在基板上设置栅极层及绝缘层，绝缘层覆盖于栅极层；在绝缘层上依次设置半导体层和导体层；在绝缘层上设置绝缘间隔层；在导体层和绝缘间隔层上设置源漏极层；其中绝缘间隔层位于源漏极层和半导体层之间；在源漏极层和半导体层之间设置绝缘间隔层，能够阻止源漏极层与半导体层直接接触，从而实现减小漏电流的情况，改善薄膜晶体管的特性。

[21] **【附图说明】**

- [22] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

- [23] 图1是本发明一实施例薄膜晶体管的结构示意图；
- [24] 图2是本发明另一实施例薄膜晶体管的结构示意图；
- [25] 图3是本发明一实施例薄膜晶体管的制造方法的流程示意图；
- [26] 图4是本发明另一实施例薄膜晶体管的制造方法的流程示意图；
- [27] 图5是图4所示薄膜晶体管的制造方法步骤S22中形成的玻璃基板的结构示意图；
- [28] 图6是图4所示薄膜晶体管的制造方法步骤S23中形成的玻璃基板的结构示意图

;

[29] 图7是图4所示薄膜晶体管的制造方法中绝缘间隔层第一种形成方式的流程示意图;

[30] 图8是图7所示绝缘间隔层第一种形成方式中步骤S231-S251后形成的薄膜晶体管的结构示意图;

[31] 图9是图4所示薄膜晶体管的制造方法中绝缘间隔层第二种形成方式的流程示意图;

[32] 图10是图9所示绝缘间隔层第二种形成方式中步骤S242-S252后形成的薄膜晶体管的结构示意图;

[33] 图11是本发明一实施例一种液晶显示面板的结构示意图;

[34] 图12是本发明另一实施例一种液晶显示面板的结构示意图。

[35] **【具体实施方式】**

[36] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本发明的一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[37] 本发明的描述中,“多个”的含义是至少两个,例如两个,三个等,除非另有明确具体的限定。此外,术语“包括”和“具有”以及它们任何变形,意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有局限于已列出的步骤或单元,而是可选地还包括没有列出的步骤或单元,或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。

[38] 在本文中提及“实施例”意味着,结合实施例描述的特定特征、结构或特性可以包含在本发明的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例,也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员显式地和隐式地理解的是,本文所描述的实施例可以与其它实施例相结合。

[39] 请参阅图1和图2,图1是本发明一实施例薄膜晶体管的结构示意图,图2是本发明另一实施例薄膜晶体管的结构示意图。

- [40] 在图1和图2两实施例中，薄膜晶体管的区别仅仅在于绝缘间隔层形状的不同，因此图1和图2的两实施例均采用相同标号。
- [41] 薄膜晶体管100包括基板110、栅极层120、绝缘层130、半导体层140、导体层150、绝缘间隔层160、源漏极层170以及钝化层180。
- [42] 薄膜晶体管100为层叠结构，上述各层依次形成在基板110上，基板110可以为玻璃基板。其中，栅极层120形成于基板110上，绝缘层130覆盖于栅极层120，本实施例中薄膜晶体管100为底栅结构。
- [43] 半导体层140作为薄膜晶体管100的有源层，形成于绝缘层130上；导体层150形成于半导体层140上，用于连接半导体层140和源漏极层170，源漏极层170之间通过导体层150后经由半导体层140形成电流，相较于源漏极层170直接连接半导体层140，本实施例中导体层150电阻较小，能够减少源漏极层170与半导体层140之间的漏电流情况。
- [44] 本实施例中的绝缘层130上还形成有绝缘间隔层160，即该绝缘间隔层160与半导体层140同层设置；源漏极层170则形成在导体层150和绝缘间隔层160上，且绝缘间隔层160位于半导体层140和源漏极层170之间。
- [45] 在实施例中半导体层140和源漏极层170之间设置有导体层150和绝缘间隔层160，即半导体层140与源漏极层170之间没有直接接触连接，因而能够有效减少半导体层140与源漏极层170之间的漏电流。
- [46] 半导体层140具有一沟道区141，沟道区141将半导体层140分为左右部分，导体层150形成在半导体层140的左右部分上，形成两岛体结构。形成在导体层150两岛体结构上的源漏极层170也被区分为源极和漏极。
- [47] 钝化层180形成于源漏极层170和半导体层140上，具体形成于半导体140的沟道区141上，且形成于导体层150的两岛体结构之间。
- [48] 对于上述结构的薄膜晶体管100，其中绝缘层130、绝缘间隔层160以及钝化层180均为绝缘材料，可以为氧化硅或氮化硅。栅极层120和源漏极层170则为金属材料，可以为钼、铝的等金属材料，还可为钼-铝-钼三层组合的金属材料。半导体层140可以为多晶硅，导体层150则可以为掺杂B离子的多晶硅所形成的P⁺导体层。

[49] 此外，本实施例中绝缘间隔层160可以以多种方式形成在绝缘层130上，例如如图1和图2所示的两种方式。

[50] 图1中，绝缘间隔层160形成在绝缘层130上，且具有第一厚度 h_1 和第二厚度 h_2 ，第二厚度 h_2 小于第一厚度 h_1 ，并且第二厚度 h_2 大于或等于半导体层140的厚度 h_3 ，图1中绝缘间隔层的第二厚度 h_2 等于半导体层140的厚度 h_3 。图1中绝缘间隔层160的结构使得源漏极层170不会形成在绝缘层130上，继而增到了源漏极层170与栅极层120之间的距离，可防止击穿，且能够减少源漏极层170与栅极层120之间的寄生电容。在图1中，所形成的钝化层180进一步设置于绝缘间隔层160上。

[51] 图2中，绝缘间隔层160形成于半导体层140和导体层150侧面，位于绝缘层130上，其厚度 h 可以大于或等于半导体层140的厚度 h_3 ，图2中绝缘间隔层160厚度 h 大于半导体层140厚度 h_3 ，且等于半导体层140和导体层150二者的厚度 h_3+h_4 。图2中绝缘间隔层160的结构使得源漏极层170进一步设置在绝缘层130上，绝缘间隔层160能够位于导体层150和源漏极层170之间，钝化层180则进一步设置在绝缘层130上。

[52] 上述实施例中绝缘间隔层位于源漏极层和半导体层之间，能够阻隔源漏极层和半导体层的直接接触，减少漏电流的问题，从而提高薄膜晶体管的性能。

[53] 为制得上述薄膜晶体管，本发明还提出一种薄膜晶体管的制造方法，请参阅图3，图3是本发明一实施例薄膜晶体管的制造方法的流程示意图。在本实施例中，薄膜晶体管的制造方法可以包括以下步骤：

[54] S11：准备基板。

[55] 准备制造薄膜晶体管的基板，该基板可以是玻璃基板。

[56] S12：在基板上设置栅极层及绝缘层。

[57] 在本步骤S12中，在上述步骤S11中准备的玻璃基板上沉积一层金属使之图形化形成栅极层，在本实施例中形成栅极层的金属材料是钼，在其他实施例中也可以是其他的金属材料；再在已经设置完成的栅极层上设置一层绝缘层，其中绝缘层是覆盖在栅极层上的，即栅极层形成在基板和绝缘层中间，在本实施例中绝缘层的材料是氧化硅，在其他实施例中也可以是氮化硅或其他能够达到绝缘

目的的材料，在本步骤中形成的玻璃基板用于下述步骤S13中使用。

[58] S13: 在绝缘层上依次设置半导体层和导体层。

[59] 在本步骤S13中，在上述步骤S12中得到的玻璃基板上继续设置半导体层和导体层，具体来说，在绝缘层上表面设置一层半导体层，再在半导体层上表面设置一层导体层，半导体层形成于绝缘层的上表面，即绝缘层在半导体层和栅极层之间，半导体层在绝缘层和导体层中间。

[60] S14: 在绝缘层上设置绝缘间隔层。

[61] 在本步骤S14中，继续在上述步骤S13中的到的玻璃基板上进行处理，在上述步骤S13中形成导体层和半导体层后，在绝缘层之上设置一层绝缘间隔层，绝缘间隔层形成于半导体层的两端，并且绝缘间隔层与半导体层接触的部分高度大于或等于半导体层的高度。

[62] S15: 在导体层和绝缘间隔层上设置源漏极层。

[63] 在本步骤S15中，继续在上述步骤S14中得到的玻璃基板上进行处理，在上述步骤S14中形成绝缘间隔层之后，在导体层上和绝缘间隔层上设置一层源漏极层，此时绝缘间隔层位于半导体层两端，且还位于源漏极层和半导体层之间。

[64] S16: 在源漏极层和半导体层上设置钝化层。

[65] 在本步骤S16中，继续在上述步骤S15中得到的玻璃基板上进行处理，在上述步骤中设置源漏极层之后，进一步还形成由源漏极层、导体层与半导体层的上表面共同组成的沟道，在源漏极层和半导体层上设置钝化层以完成薄膜晶体管的制造，钝化层设置于源漏极层和半导体层的上方，并且与导体层接触，即钝化层覆盖在沟道上起保护作用。

[66] 本实施例薄膜晶体管的制造方法包括准备基板，在基板上设置栅极层及绝缘层，在绝缘层上依次设置半导体层和导体层，在绝缘层上设置绝缘间隔层，在导体层和绝缘间隔层上设置源漏极层，在源漏极层和半导体层上设置钝化层，通过在绝缘层上设置绝缘间隔层，在半导体层的两端形成大于或等于半导体层高度的绝缘间隔层，有防止源漏极层与半导体层相接触而导致增大漏电路径的情况发生，有减小漏电流的效果。

[67] 请参阅图4，图4是本发明另一实施例薄膜晶体管的制造方法的流程示意图。在

本实施例中，薄膜晶体管的制造方法可以包括以下步骤：

[68] S21：准备基板。

[69] 准备制造薄膜晶体管的基板，该基板可以是玻璃基板。

[70] S22：在基板上设置栅极层及绝缘层。

[71] 在本步骤S22中，首先会在玻璃基板上设置栅极层和绝缘层，具体来说，在玻璃基板上利用PVD（Physical Vapor Deposition，物理气相沉积）技术沉积一层金属，并且图形化以形成栅极层，在本实施例中形成栅极层的金属材料是钼，当然在其他实施例中也可以是其他金属材料；接着再利用PECVD（Plasma Enhanced Chemical Vapor Deposition，等离子体增强化学的气相沉积法）技术沉积一层绝缘物质形成绝缘层，绝缘层是覆盖在栅极层上的，即栅极层形成在玻璃基板和绝缘层中间，在本实施例中绝缘层的材料是氧化硅，在其他实施例中也可以是氮化硅或其他能够达到绝缘目的的材料。

[72] 本步骤S22完成后，得到形成有栅极层和绝缘层的玻璃基板，可结合图5理解，图5是图4所示薄膜晶体管的制造方法步骤S22中形成的玻璃基板的结构示意图，图5中示出玻璃基板110、栅极层120及绝缘层130，栅极层120形成于基板110上，绝缘层130覆盖于栅极层120。

[73] S23：在绝缘层上依次设置半导体层和导体层。

[74] 在本步骤S23中，在上述步骤S22中得到的玻璃基板上继续设置半导体层和导体层，具体来说，在绝缘层上利用PECVD技术沉积一层非晶硅材料，在非晶硅材料中进行掺杂处理以及结晶处理，以形成靠近绝缘层的多晶硅材料以及远离绝缘层的导体材料，具体来说，在非晶硅材料中通过离子注入技术植入一定剂量的B离子，在本实施例中，B离子的植入剂量可以根据实际需求进行设定，例如植入0.1毫升、0.5毫升、1毫升等等，利用快速加热技术在650°C（±50°C）的温度下加热15min（±1min）就可以结晶，加热的温度和时间可以根据实际情况进行设定，在本实施例中，利用快速加热技术在650°C的温度下加热15min使非晶硅进行结晶，由于上表面中含有较多的B离子，结晶的温度和时间会被降低，所以结晶方向是从上向下进行的，形成远离绝缘层的导体材料和靠近绝缘层的多晶硅材料，将多晶硅材料和导体材料进行图案化处理，则得到半导体层和导体

层。

- [75] 对于本步骤S23可结合图6进行理解，图6是图4所示薄膜晶体管的制造方法步骤S23中形成的玻璃基板的结构示意图，图6中示出半导体层140形成于绝缘层130上，导体层150形成于半导体层140上，其他标号部分与图5中描述相同。
- [76] S24：在绝缘层上设置绝缘间隔层，在导体层和绝缘间隔层上设置源漏极层。
- [77] S25：在源漏极层和半导体层上设置钝化层。
- [78] 步骤S24中，在上述步骤S23中得到的玻璃基板上形成的绝缘层上设置绝缘间隔层和源漏极层，在本实施例中，绝缘间隔层的形成方式有多种，且绝缘间隔层的形成涉及到步骤S23和步骤S25的不同，因此下面对步骤S23-S25共同进行说明，以下给出两种形成方式S231-S251和S242-S252。
- [79] 对于第一种绝缘间隔层的情况，请参阅图7，图7是图4所示薄膜晶体管的制造方法中绝缘间隔层第一种形成方式的流程示意图。
- [80] S231：在绝缘层上依次设置半导体层和导体层，导体层上设置有光阻材料。
- [81] S241：对半导体层和导体层进行氧化处理，以形成设置于绝缘层上的绝缘间隔层，去除光阻材料，在导体层和绝缘间隔层上设置源漏极层。
- [82] 具体来说，在步骤S231中依次设置半导体层和导体层，会在导体层上覆盖一层光阻材料，通过光照和干法刻蚀来定义导体层区域，此时光阻材料先不用除去，再在步骤S241中对半导体层和导体层进行氧化处理以形成设置于绝缘层上的绝缘间隔层，在本实施例中，氧化处理是通过氧气等离子体对半导体层的侧壁进行处理，从而形成一层侧壁的氧化硅层，即绝缘间隔层，此时绝缘间隔层还形成在绝缘层上，其中绝缘间隔层的高度大于或等于半导体层侧壁的高度。
- [83] 在形成绝缘间隔层后，就可以去除光阻材料，再设置源漏极层，具体来说，去除光阻材料后，利用PVD技术沉积一层由钼-铝-钼三层叠加的金属材料，将近其图案化处理以形成源漏极层，此时源漏极层只与导体层的上表面接触，绝缘间隔层位于源漏极层和半导体层之间，源漏极层的侧壁由于绝缘间隔层的阻挡不与半导体层接触。
- [84] S251：在源漏极层和半导体层上设置钝化层。
- [85] 在本步骤S251中，在上述步骤S241中得到的玻璃基板上形成沟道，再在源漏极

层和半导体层上设置钝化层，钝化层用来保护形成的薄膜晶体管的沟道。

[86] 具体来说，以上述步骤S241中形成的源漏极层为金属电极，将其做为光罩进行对导体层进行干法刻蚀以形成沟道，将沟道上表面的导体层去除掉，留下下部的沟道半导体层，从而得到薄膜晶体管，此时再利用PECVD沉积一层钝化材料，图案化以形成钝化层，钝化材料可以是氧化硅或其他材料，本实施例中钝化材料为氧化硅。

[87] 请结合图8，图8是图7所示绝缘间隔层第一种形成方式中步骤S231-S251后形成的薄膜晶体管的结构示意图，半导体层140形成于绝缘层130上背离栅极层120的一侧，导体层150形成于半导体层140上背离绝缘层130的一侧，绝缘间隔层160形成于半导体层140的侧壁，还形成于绝缘层130上，源漏极层170形成在导体层150和绝缘间隔层160的上方，进一步来说，源漏极层170还形成在绝缘层130的上方，钝化层180形成在源漏极层170、半导体层140以及绝缘层130的上方，图8中示出其他标号部分与图6中描述相同。

[88] 对于第二种形成绝缘间隔层的情况，请参阅图9，图9是图4所示薄膜晶体管的制造方法中绝缘间隔层第二种形成方式的流程示意图。

[89] S242：在导体层和绝缘层上沉积绝缘材料，对绝缘材料进行图案化处理，去除导体层上的绝缘材料，在绝缘层上形成绝缘间隔层。

[90] 具体来说，在上述步骤S23中形成的导体层和在步骤S22中形成绝缘层上沉积一层绝缘材料，在本实施例中绝缘材料可以是氧化硅或者氮化硅，绝缘材料的厚度大于或等于半导体层的厚度，利用光照和干法刻蚀使绝缘材料进行图案化处理，去除导体层上的绝缘材料，以在半导体层的两端形成一层绝缘的氧化硅或氮化硅，即绝缘间隔层，此时绝缘间隔层还形成在绝缘层上。

[91] 形成绝缘间隔层后，再设置源漏极层，具体来说，去除光阻材料后，利用PVD技术沉积一层由钼-铝-钼三层叠加的金属材料，将近其图案化处理以形成源漏极层，此时源漏极层只与导体层的上表面接触，绝缘间隔层位于源漏极层和半导体层之间，源漏极层的侧壁由于绝缘间隔层的阻挡不与半导体层接触。

[92] S252：在源漏极层和半导体层上设置钝化层。

[93] 在本步骤S252中，在上述步骤S242中得到的玻璃基板上形成沟道，再在源漏极

层和半导体层上设置钝化层，钝化层用来保护形成的薄膜晶体管的沟道。

- [94] 具体来说，以上述步骤S24中形成的源漏极层为金属电极，将其做为光罩进行对导体层进行干法刻蚀以形成沟道，将沟道上表面的导体层去除掉，留下下部的沟道半导体层，从而得到薄膜晶体管，此时再利用PECVD沉积一层钝化材料，图案化以形成钝化层，钝化材料可以是氧化硅或其他材料，本实施例中钝化材料为氧化硅。
- [95] 请结合图10理解，图10是图9所示绝缘间隔层第二种形成方式中步骤S242-S252后形成的薄膜晶体管的结构示意图。半导体层140形成于绝缘层130上背离栅极层120的一侧，导体层150形成于半导体层140上背离绝缘层130的一侧，绝缘间隔层160形成于半导体层140的两端，源漏极层170形成在导体层150和绝缘间隔层160的上方，钝化层180形成在源漏极层170、半导体层140以及绝缘间隔层160的上方，图10中示出其他标号部分与图6中描述相同。
- [96] 本实施例薄膜晶体管的制造方法包括准备基板，在基板上设置栅极层及绝缘层，在绝缘层上依次设置半导体层和导体层，在绝缘层上设置绝缘间隔层，在导体层和绝缘间隔层上设置源漏极层，在源漏极层和半导体层上设置钝化层，通过在绝缘层上设置绝缘间隔层，在半导体层的侧壁或两端形成大于或等于半导体层高度的绝缘间隔层，有防止源漏极层与半导体层相接触而导致增大漏电路径的情况发生，有减小漏电流的效果。
- [97] 请参阅图11和图12，图11是本发明一实施例一种液晶显示面板的结构示意图，图12是本发明另一实施例一种液晶显示面板的结构示意图。
- [98] 在图11和图12两实施例中，液晶显示面板包含上述薄膜晶体管，且液晶显示面板的区别仅仅在于液晶显示面板上薄膜晶体管上绝缘间隔层形状的不同，因此图11和图12两实施例均采用与图1和图2相同标号。
- [99] 液晶显示面板200上的薄膜晶体管100为层叠结构，上述各层依次形成在基板110上，基板110可以为玻璃基板。其中，栅极层120形成于基板110上，绝缘层130覆盖于栅极层120，本实施例中薄膜晶体管100为底栅结构。
- [100] 半导体层140作为薄膜晶体管100的有源层，形成于绝缘层130上；导体层150形成于半导体层140上，用于连接半导体层140和源漏极层170，源漏极层170之间

通过导体层150后经由半导体层140形成电流，相较于源漏极层170直接连接半导体层140，本实施例中导体层150电阻较小，能够减少源漏极层170与半导体层140之间的漏电流情况。

[101] 本实施例中的绝缘层130上还形成有绝缘间隔层160，即该绝缘间隔层160与半导体层140同层设置；源漏极层170则形成在导体层150和绝缘间隔层160上，且绝缘间隔层160位于半导体层140和源漏极层170之间。

[102] 在实施例中半导体层140和源漏极层170之间设置有导体层150和绝缘间隔层160，即半导体层140与源漏极层170之间没有直接接触连接，因而能够有效减少半导体层140与源漏极层170之间的漏电流。

[103] 半导体层140具有一沟道区141，沟道区141将半导体层140分为左右部分，导体层150形成在半导体层140的左右部分上，形成两岛体结构。形成在导体层150两岛体结构上的源漏极层170也被区分为源极和漏极。

[104] 钝化层180形成于源漏极层170和半导体层140上，具体形成于半导体140的沟道区141上，且形成于导体层150的两岛体结构之间。

[105] 对于上述结构的薄膜晶体管100，其中绝缘层130、绝缘间隔层160以及钝化层180均为绝缘材料构，可以为氧化硅或氮化硅。栅极层120和源漏极层170则为金属材料，可以为钼、铝的等金属材料，还可为钼-铝-钼三层组合的金属材料。半导体层140可以为多晶硅，导体层150则可以为掺杂B离子的多晶硅所形成的P+导体层。

[106] 此外，本实施例中绝缘间隔层160可以以多种方式形成在绝缘层130上，例如如图11和图12所示的两种方式。

[107] 图11中，绝缘间隔层160形成在绝缘层130上，且具有第一厚度 h_1 和第二厚度 h_2 ，第二厚度 h_2 小于第一厚度 h_1 ，并且第二厚度 h_2 大于或等于半导体层140的厚度 h_3 ，图11中绝缘间隔层的第二厚度 h_2 等于半导体层140的厚度 h_3 。图11中绝缘间隔层160的结构使得源漏极层170不会形成在绝缘层130上，继而增到了源漏极层170与栅极层120之间的距离，可防止击穿，且能够减少源漏极层170与栅极层120之间的寄生电容。在图11中，所形成的钝化层180进一步设置于绝缘间隔层160上。

- [108] 图12中，绝缘间隔层160形成于半导体层140和导体层150侧面，位于绝缘层130上，其厚度 h 可以大于或等于半导体层140的厚度 h_3 ，图12中绝缘间隔层160厚度 h 大于半导体层140厚度 h_3 ，且等于半导体层140和导体层150二者的厚度 h_3+h_4 。图12中绝缘间隔层160的结构使得源漏极层170进一步设置在绝缘层130上，绝缘间隔层160能够位于导体层150和源漏极层170之间，钝化层180则进一步设置在绝缘层130上。
- [109] 上述实施例中，液晶显示面板上薄膜晶体管的绝缘间隔层位于源漏极层和半导体层之间，能够阻隔源漏极层和半导体层的直接接触，减少漏电流的问题，从而提高薄膜晶体管的性能。
- [110] 以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种液晶显示面板，所述液晶显示面板包括薄膜晶体管，其中，所述薄膜晶体管包括：
基板、栅极层及绝缘层，所述栅极层形成于所述基板上，所述绝缘层覆盖于所述栅极层；
半导体层，形成于所述绝缘层上；
导体层，形成于半导体层上；
所述半导体层具有一沟道区，所述沟道区将所述半导体层分为左右部分，所述导体层形成于所述半导体层的左右部分上，以形成两岛体结构；
绝缘间隔层，形成在所述绝缘层上；
源漏极层，形成在所述导体层和所述绝缘间隔层上；
钝化层，形成于所述源漏极层和所述半导体层上；
其中，所述绝缘间隔层位于所述源漏极层和所述半导体层之间；
所述栅极层和所述源漏极层为金属材料；
所述绝缘层、所述绝缘间隔层以及所述钝化层均为绝缘材料。
- [权利要求 2] 根据权利要求1所述的液晶显示面板，其中，所述源漏极层进一步设置在所述绝缘层上，所述绝缘间隔层进一步位于所述导体层与所述源漏极层之间，所述钝化层进一步设置在所述绝缘层上。
- [权利要求 3] 根据权利要求2所述的液晶显示面板，其中，所述绝缘间隔层的厚度大于或等于所述半导体层的厚度。
- [权利要求 4] 根据权利要求1所述的液晶显示面板，其中，所述钝化层进一步设置在所述绝缘间隔层上，所述绝缘间隔层至少包括第一厚度和第二厚度，所述第二厚度小于所述第一厚度，并且所述第二厚度大于或等于所述半导体层的厚度。
- [权利要求 5] 根据权利要求1所述的液晶显示面板，其中，所述绝缘间隔层包括氧化硅或氮化硅。
- [权利要求 6] 一种薄膜晶体管，其中，所述薄膜晶体管包括：

基板、栅极层及绝缘层，所述栅极层形成于所述基板上，所述绝缘层覆盖于所述栅极层；

半导体层，形成于所述绝缘层上；

导体层，形成于半导体层上；

绝缘间隔层，形成在所述绝缘层上；

源漏极层，形成在所述导体层和所述绝缘间隔层上；

钝化层，形成于所述源漏极层和所述半导体层上；

其中，所述绝缘间隔层位于所述源漏极层和所述半导体层之间。

[权利要求 7] 根据权利要求6所述的薄膜晶体管，其中，所述源漏极层进一步设置在所述绝缘层上，所述绝缘间隔层进一步位于所述导体层与所述源漏极层之间，所述钝化层进一步设置在所述绝缘层上。

[权利要求 8] 根据权利要求7所述的薄膜晶体管，其中，所述绝缘间隔层的厚度大于或等于所述半导体层的厚度。

[权利要求 9] 根据权利要求6所述的薄膜晶体管，其中，所述钝化层进一步设置在所述绝缘间隔层上，所述绝缘间隔层至少包括第一厚度和第二厚度，所述第二厚度小于所述第一厚度，并且所述第二厚度大于或等于所述半导体层的厚度。

[权利要求 10] 根据权利要求6所述的薄膜晶体管，其中，所述绝缘间隔层包括氧化硅或氮化硅。

[权利要求 11] 一种薄膜晶体管的制造方法，其中，所述制造方法包括：

基板；

在所述基板上设置栅极层及绝缘层，所述绝缘层覆盖于所述栅极层；

在所述绝缘层上依次设置半导体层和导体层；

在所述绝缘层上设置绝缘间隔层；

在所述导体层和所述绝缘间隔层上设置源漏极层；

其中所述绝缘间隔层位于所述源漏极层和所述半导体层之间；

在所述源漏极层和所述半导体层上设置钝化层。

- [权利要求 12] 根据权利要求11所述的制造方法，其中，所述制造方法进一步包括：
在所述绝缘层上依次设置半导体层和导体层，所述导体层上设置有光阻材料；
对所述半导体层和导体层进行氧化处理，以形成设置于所述绝缘层上的绝缘间隔层；
去除光阻材料，在所述导体层和所述绝缘间隔层上设置源漏极层。
- [权利要求 13] 根据权利要求11所述的制造方法，其中，所述制造方法进一步包括：
在所述导体层和所述绝缘层上沉积绝缘材料；
对所述绝缘材料进行图案化处理，去除所述导体层上的绝缘材料，在所述绝缘层上形成绝缘间隔层。
- [权利要求 14] 根据权利要求12所述的制造方法，其中，所述在所述绝缘层上依次设置半导体层和导体层的步骤包括：
在所述绝缘层上沉积非晶硅材料；
在所述非晶硅材料进行掺杂处理以及结晶处理，形成靠近所述绝缘层的多晶硅材料以及远离所述绝缘层的导体材料；
对所述多晶硅材料和所述导体材料进行图案化处理，得到半导体层和导体层。
- [权利要求 15] 根据权利要求13所述的制造方法，其中，所述在所述绝缘层上依次设置半导体层和导体层的步骤包括：
在所述绝缘层上沉积非晶硅材料；
在所述非晶硅材料进行掺杂处理以及结晶处理，形成靠近所述绝缘层的多晶硅材料以及远离所述绝缘层的导体材料；
对所述多晶硅材料和所述导体材料进行图案化处理，得到半导体层和导体层。

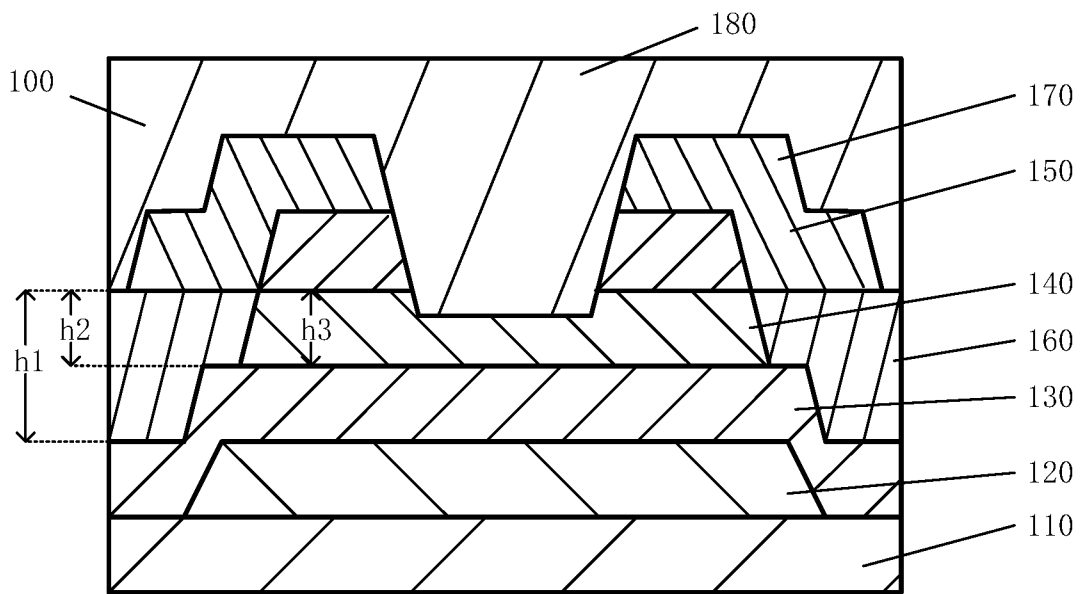


图 1

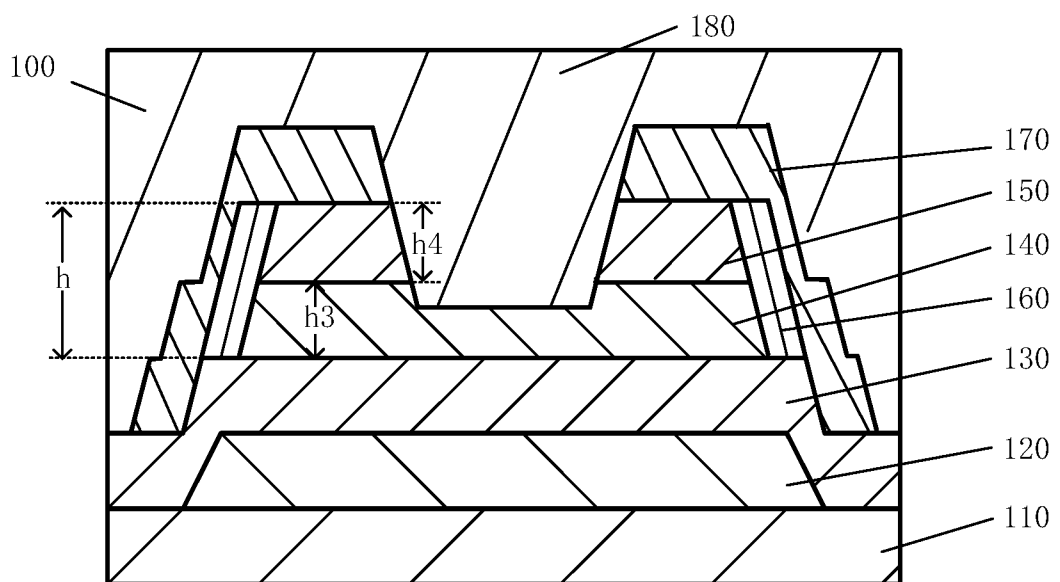


图 2

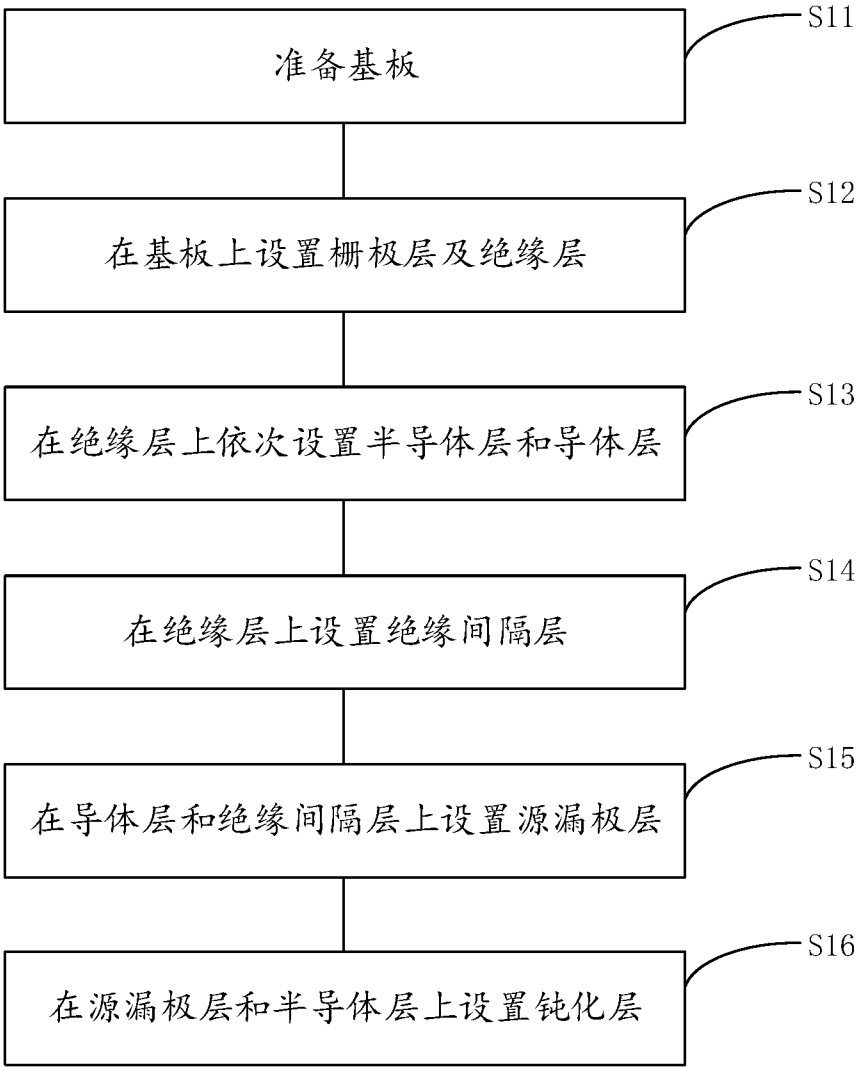


图 3

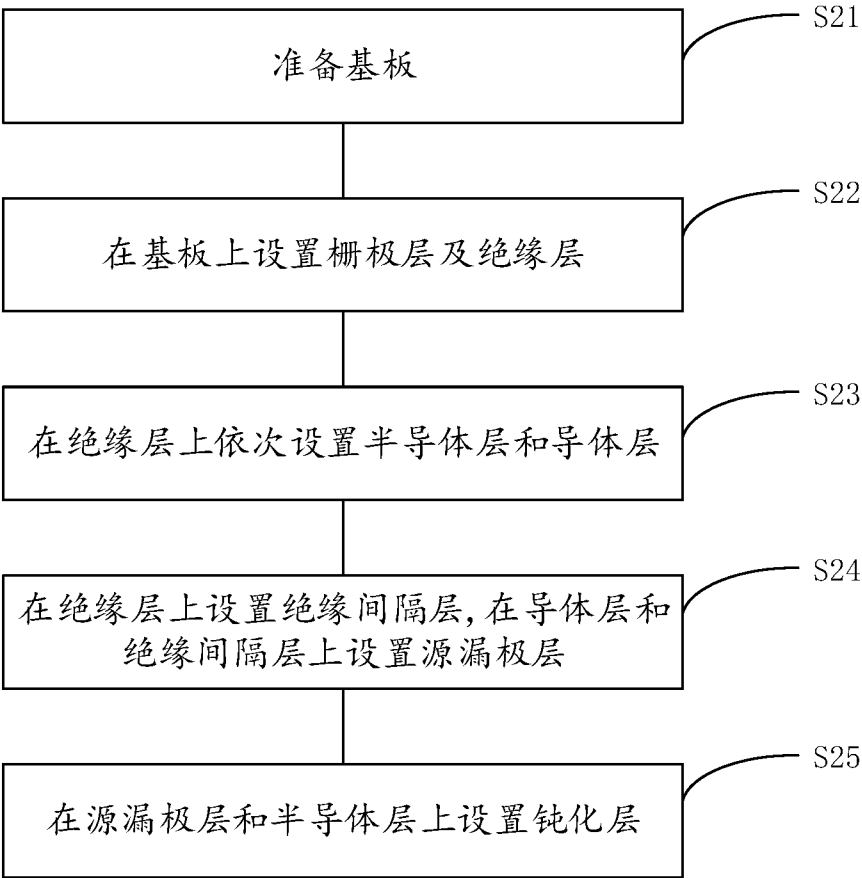


图 4

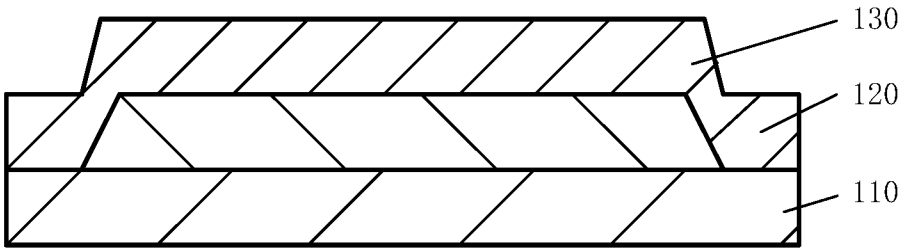


图 5

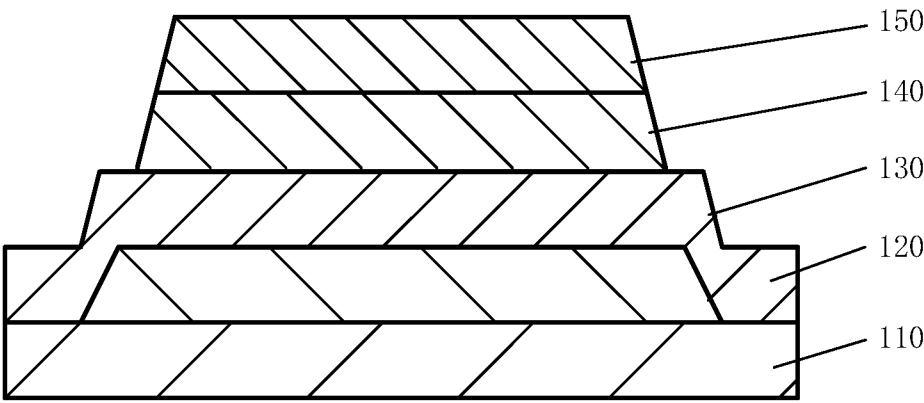


图 6

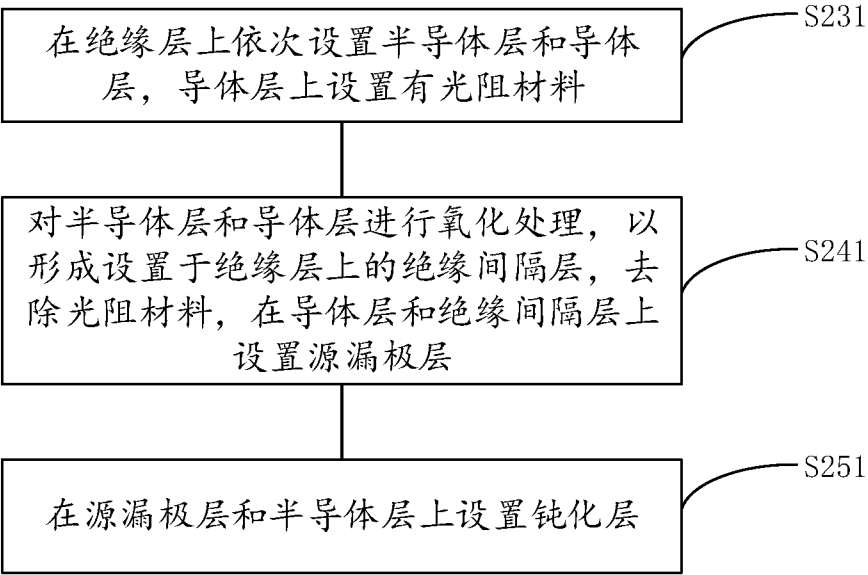


图 7

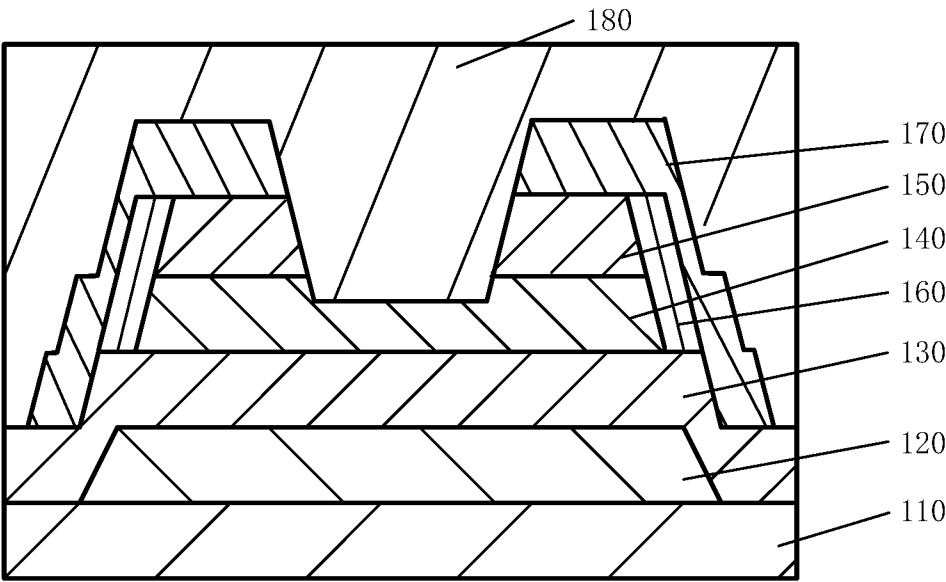


图 8

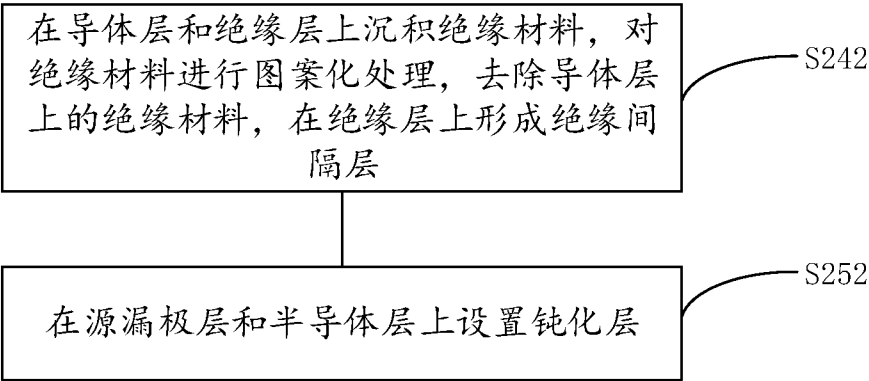


图 9

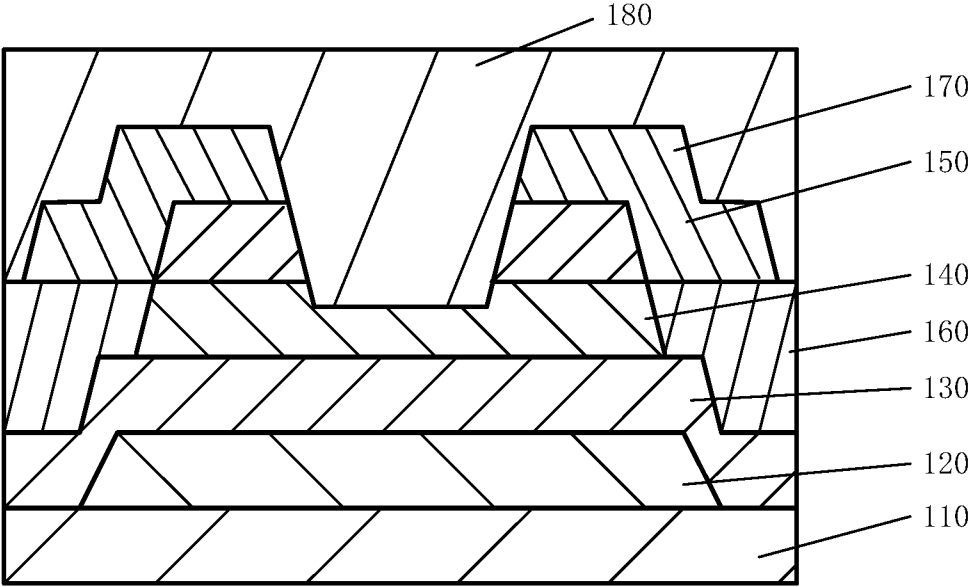


图 10

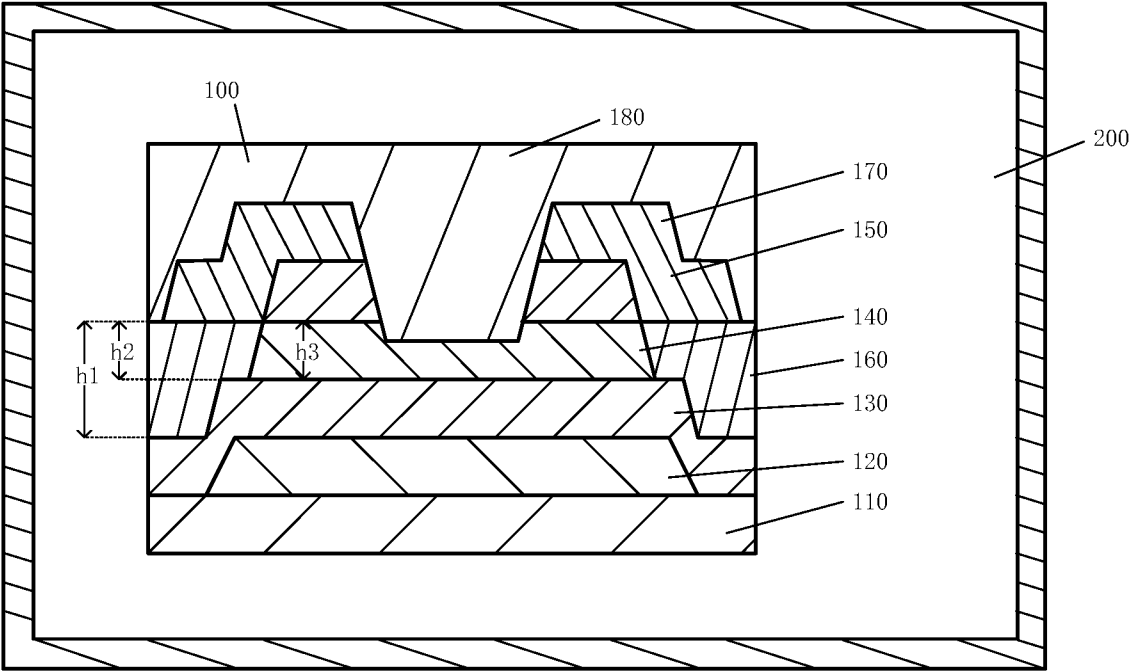


图 11

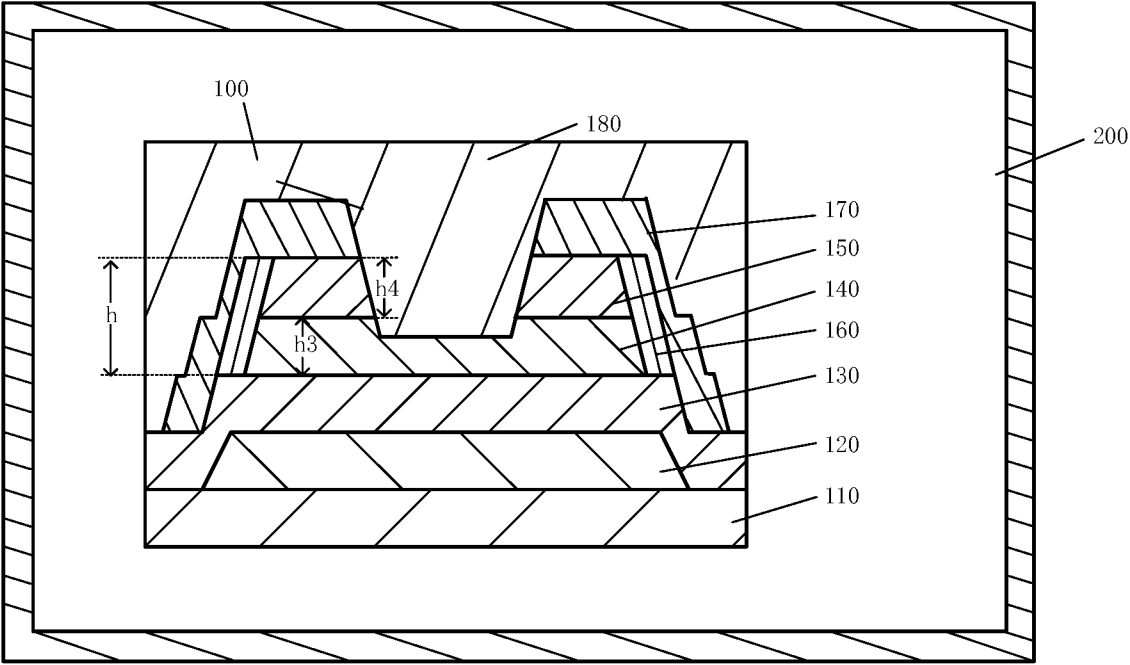


图 12

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/106973

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/13 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, IEEE, GOOGLE: 薄膜晶体管, TFT, 源漏, 欧姆接触, 接触, 导体, 半导体, 沟道, 绝缘, 隔离, 漏电流, thin film transistor, source, drain, ohm, contact, semiconductor, insulate, channel, trench

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101150073 A (AU OPTRONICS CORPORATION) 26 March 2008 (26.03.2008), description, page 4, paragraph 1 to page 7, paragraph 2, and figure 1	1-15
A	CN 101005083 A (BOE TECHNOLOGY GROUP CO., LTD.) 25 July 2007 (25.07.2007), entire document	1-15
A	CN 1335533 A (DAQI SCIENCE AND TECHNOLOGY CO., LTD.) 13 February 2002 (13.02.2002), entire document	1-15
A	CN 106910748 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 June 2017 (30.06.2017), entire document	1-15
A	CN 104617152 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 13 May 2015 (13.05.2015), entire document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 May 2018	Date of mailing of the international search report 09 May 2018
--	---

Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LU, Ran Telephone No. (86-10) 53961226
---	---

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/106973

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101150073 A	26 March 2008	CN 100550325 C	14 October 2009
CN 101005083 A	25 July 2007	CN 100463193 C	18 February 2009
		US 2010270556 A1	28 October 2010
		US 2008105873 A1	08 May 2008
		US 7776662 B2	17 August 2010
		US 8049218 B2	01 November 2011
CN 1335533 A	13 February 2002	CN 1151405 C	26 May 2004
CN 106910748 A	30 June 2017	None	
CN 104617152 A	13 May 2015	US 2016343863 A1	24 November 2016
		WO 2016119280 A1	04 August 2016

国际检索报告

国际申请号

PCT/CN2017/106973

A. 主题的分类

H01L 27/13(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI, IEEE, GOOGLE: 薄膜晶体管, TFT, 源漏, 欧姆接触, 接触, 导体, 半导体, 沟道, 绝缘, 隔离, 漏电流, thin film transistor, source, drain, ohm, contact, semiconductor, insulate, channel, trench

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101150073 A (友达光电股份有限公司) 2008年 3月 26日 (2008 - 03 - 26) 说明书第4页第1段至第7页第2段、附图1	1-15
A	CN 101005083 A (京东方科技集团股份有限公司) 2007年 7月 25日 (2007 - 07 - 25) 全文	1-15
A	CN 1335533 A (达基科技股份有限公司) 2002年 2月 13日 (2002 - 02 - 13) 全文	1-15
A	CN 106910748 A (深圳市华星光电技术有限公司) 2017年 6月 30日 (2017 - 06 - 30) 全文	1-15
A	CN 104617152 A (深圳市华星光电技术有限公司) 2015年 5月 13日 (2015 - 05 - 13) 全文	1-15

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 5月 2日

国际检索报告邮寄日期

2018年 5月 9日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

陆然

传真号 (86-10)62019451

电话号码 86-(10)-53961226

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/106973

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101150073	A	2008年 3月 26日	CN	100550325	C	2009年 10月 14日
CN	101005083	A	2007年 7月 25日	CN	100463193	C	2009年 2月 18日
				US	2010270556	A1	2010年 10月 28日
				US	2008105873	A1	2008年 5月 8日
				US	7776662	B2	2010年 8月 17日
				US	8049218	B2	2011年 11月 1日
CN	1335533	A	2002年 2月 13日	CN	1151405	C	2004年 5月 26日
CN	106910748	A	2017年 6月 30日	无			
CN	104617152	A	2015年 5月 13日	US	2016343863	A1	2016年 11月 24日
				WO	2016119280	A1	2016年 8月 4日

表 PCT/ISA/210 (同族专利附件) (2015年1月)