

19 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
COURBEVOIE

11 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

3 149 467

21 N° d'enregistrement national : 23 05325

51 Int Cl⁸ : H 10 K 10/10 (2023.01), H 01 L 29/94, 21/76, 21/768

12

DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 30.05.23.

30 Priorité :

43 Date de mise à la disposition du public de la demande : 06.12.24 Bulletin 24/49.

56 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60 Références à d'autres documents nationaux apparentés :

○ Demande(s) d'extension :

71 Demandeur(s) : PSA AUTOMOBILES SA (SAS) — FR, ASSOCIATION DE PREFIGURATION INSTITUT LAFAYETTE (EP) — FR, CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE (EP) — FR, CONSERVATOIRE NATIONAL DES ARTS ET METIERS (EP) — FR, CY CERGY PARIS UNIVERSITE (EP) — FR, UNIVERSITE PARIS-SACLAY (EP) — FR et ÉCOLE NORMALE SUPÉRIEURE PARIS-SACLAY (EP) — FR.

72 Inventeur(s) : ROY FRANCIS, PETIT Mickael, GAUTIER Simon, MOUDAKIR Tarik, SAMA Nossikpendou et NGO Huong.

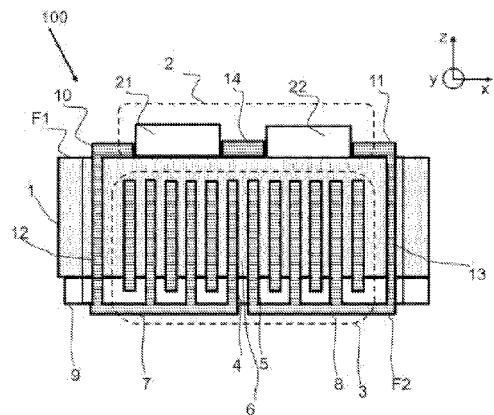
73 Titulaire(s) : STELLANTIS AUTO SAS, ASSOCIATION DE PREFIGURATION INSTITUT LAFAYETTE (EP), CNRS (EP), CONSERVATOIRE NATIONAL DES ARTS ET METIERS (EP), CY CERGY PARIS UNIVERSITE (EP), UNIVERSITE PARIS-SACLAY (EP), ÉCOLE NORMALE SUPÉRIEURE PARIS-SACLAY (EP).

74 Mandataire(s) : STELLANTIS AUTO SAS Société par actions simplifiée.

54 DISPOSITIF SEMICONDUCTEUR COMPORTANT UN CONDENSATEUR DE DECOUPLAGE A STRUCTURE STRATIFIEE.

57 La présente invention a pour objet un dispositif semi-conducteur (100) comportant un substrat (1) formant un plan, une zone de fabrication (2) pour un circuit électronique actif (21, 22) en surface d'une première face (F1) du substrat (1) et un condensateur de découplage (3) formé d'une structure stratifiée comprenant au moins deux lames (4, 5) conductrices électriquement et une couche isolante (6) intercalée entre les deux lames (4, 5), dans lequel la structure stratifiée est positionnée sur une deuxième face (F2) opposée à la zone de fabrication (2) du circuit actif et le plan de chaque lame conductrice (4, 5) est disposé perpendiculairement au plan de la première face (F1) du substrat (1). L'invention concerne en outre un procédé de fabrication du dispositif semi-conducteur. Le domaine de l'invention s'applique au domaine des semi-conducteurs et de l'électronique de puissance pour des systèmes à cellules électrochimiques.

Figure 1.



FR 3 149 467 - A1



Description

Titre de l'invention : DISPOSITIF SEMICONDUCTEUR COMPORTANT UN CONDENSATEUR DE DECOUPLAGE A STRUCTURE STRATIFIEE

- [0001] Le domaine de l'invention concerne un dispositif semiconducteur comprenant un circuit de commutation intégrant des fonctionnalités de filtrage et de découplage en compatibilité électromagnétique.
- [0002] Dans les applications de puissance, les circuits de commutation sont affectés par le bruit électromagnétique et en particulier par l'inductance de maille. L'inductance de maille résonne avec les capacités parasites des interrupteurs de puissance formant un circuit de commutation. Il en résulte une oscillation des signaux électriques engendrant des perturbations sur le réseau électrique, sur le fonctionnement du circuit et la génération d'un rayonnement d'un champ électromagnétique à haute fréquence susceptible d'altérer le fonctionnement des composants proches et de la radio d'un véhicule par exemple. La solution couramment mise en œuvre pour atténuer ces oscillations est d'intégrer en série une résistance ohmique. Cette dernière génère en permanence des pertes dans le circuit électrique. En général, les systèmes de filtrage des circuits de commutation sont réalisés par des composants discrets externe au circuit de commutation. Un condensateur de découplage à composant discret ne permet pas de découpler totalement l'inductance de maille parasite car il est systématiquement éloigné du circuit.
- [0003] On connaît de l'état de la technique le document brevet US20060255389A1 décrivant un dispositif semiconducteur comportant une capacité de découplage intégrée au sein d'un circuit actif comprenant une couche isolante de grille plus fiable, ainsi qu'un procédé de fabrication pour un tel condensateur. Le condensateur est réalisé par une croissance par épitaxie dans l'environnement des composants et sur le même substrat.
- [0004] Il existe un besoin d'améliorer les problèmes précités. Un objectif de l'invention est de proposer une solution visant à atténuer les effets induits par les circuits de commutation provoquant des phénomènes de surtension, d'oscillation et de bruit électromagnétique.
- [0005] Plus précisément, l'invention concerne un dispositif semiconducteur comportant un substrat formant un plan, une zone de fabrication pour un circuit électronique actif en surface d'une première face du substrat et un condensateur de découplage formé d'une structure stratifiée comprenant au moins deux lames conductrices électriquement et une couche isolante intercalée entre les deux lames. Selon l'invention, la structure

stratifiée est positionnée sur une deuxième face du substrat opposée à la zone de fabrication du circuit actif et le plan de chaque lame conductrice est disposé perpendiculairement au plan de la première face du substrat.

- [0006] Le dispositif selon l'invention peut comporter les caractéristiques additionnelles suivantes, seules ou en combinaison :
- [0007] - Le condensateur de découplage est enfoui dans l'épaisseur du substrat.
- [0008] - Des interconnexions électriques traversant perpendiculairement le plan du substrat connectées d'une part à des bornes du circuit électronique positionnées sur la première face et d'autre part aux lames conductrices sur la deuxième face opposée.
- [0009] - Chaque lame conductrice est formée dans une tranchée réalisée dans l'épaisseur du substrat et le substrat forme la couche isolante intercalée entre les deux lames.
- [0010] - Les lames conductrices et la couche isolante du condensateur de découplage forment une structure stratifiée et compressée qui est intégrée dans un unique évidement du substrat.
- [0011] Il est prévu en outre un procédé de fabrication d'un dispositif semiconducteur comportant un substrat comprenant une zone de fabrication prévue pour un circuit électronique actif en surface d'une première face du substrat et un condensateur de découplage. Selon l'invention, le procédé comporte la formation, sur une deuxième face opposée à la zone de fabrication, d'une structure stratifiée formant le condensateur de découplage et comprenant au moins deux lames conductrices électriquement et une couche isolante intercalée entre les deux lames et durant laquelle le plan de chaque lame conductrice est disposé perpendiculairement au plan de la première face du substrat.
- [0012] Selon une première variante, préalablement à la formation de la structure stratifiée, le procédé comporte la réalisation d'au moins deux évidements dans l'épaisseur du substrat en forme de tranchées linéaires et perpendiculaires au plan de la première face du substrat, chaque lame conductrice étant formée dans un évidement spécifique et la couche isolante étant formée par la partie du substrat séparant les deux évidements.
- [0013] Selon une deuxième variante, le procédé comporte en outre la réalisation d'un unique évidement dans l'épaisseur du substrat, la structure stratifiée du condensateur de découplage étant intégrée dans l'évidement.
- [0014] Selon une variante, le procédé comporte en outre une étape de réalisation d'interconnexions à travers le substrat entre la première face et la deuxième face pour connecter électriquement chaque lame conductrice à une borne spécifique prévue pour le circuit électronique.
- [0015] Selon une variante, le procédé comporte en outre la fabrication d'un circuit électronique dans la zone de fabrication et dans lequel le circuit électronique comporte au moins deux transistors de commutation, par exemple de type HFET ou HEMT.

- [0016] L'invention présente l'avantage que le condensateur de découplage est intégré à proximité des composants actifs de commutation d'un système d'électronique de puissance, directement dans le champ magnétique généré lors des commutations de courant permettant ainsi de fournir des performances optimales de réduction des surtensions. Cette solution permet de s'affranchir ou de limiter le coût d'un système classique de découplage composé de résistances et condensateurs. On utilise en outre les propriétés isolantes du substrat pour la fonction du condensateur qui habituellement ne sert que de support pour assurer la croissance par épitaxie du composant actif.
- [0017] Par ailleurs, la présence de lame métallique, notamment en cuivre ou argent, améliore la conductivité thermique générale du substrat.
- [0018] Par ailleurs, l'invention permet d'obtenir une fonction de filtrage et découplage à encombrement réduit ce qui permet une intégration optimisée dans un système d'électronique de puissance intégré au plus près de cellules électrochimiques de type Lithium-ion. Cette intégration a pour avantage de minimiser les phénomènes d'inductances de maille.
- [0019] D'autres caractéristiques et avantages de la présente invention apparaîtront plus clairement à la lecture de la description détaillée qui suit comprenant des modes de réalisation de l'invention donnés à titre d'exemples nullement limitatifs et illustrés par les dessins annexés, dans lesquels :
- [0020] [Fig.1] représente schématiquement un premier mode de réalisation du dispositif semiconducteur conformément à l'invention selon une première vue.
- [0021] [Fig.2] représente schématiquement le premier mode de réalisation selon une deuxième vue.
- [0022] [Fig.3] représente schématiquement un deuxième mode de réalisation du dispositif semiconducteur conformément à l'invention.
- [0023] [Fig.4] représente un procédé de fabrication du premier mode de réalisation du dispositif semiconducteur selon l'invention.
- [0024] L'invention s'applique aux dispositifs semiconducteurs comprenant un condensateur de découplage prévu pour atténuer les phénomènes de bruit électromagnétique pour les circuits électroniques actifs de puissance. L'invention vise à proposer un condensateur intégré au circuit électronique actif pour améliorer l'action de traitement des nuisances électromagnétiques. L'invention trouve une application particulièrement avantageuse pour les systèmes de batterie à cellules électrochimiques comportant de l'électronique de puissance de conversion de courant, en particulier pour des modules de commutation de puissance à base de transistors nécessitant une fonction de découplage, par exemple les transistors HFET (« Heterojunction Field Effect Transistor » en anglais), ou HMET (« High Electron Mobility Transistor » en anglais).
- [0025] La [Fig.1] illustre schématiquement un premier mode de réalisation du dispositif se-

miconducteur 100 selon l'invention. Le dispositif 100 comporte un substrat 1 plan ayant une première face F1 comprenant une zone de fabrication 2, entourée en trait en pointillé, prévue pour un circuit électronique actif de puissance, et un condensateur de découplage 3, également entouré en trait en pointillé. Le substrat 1 est une couche de Silicium isolante et assure le support du circuit électronique actif. Le circuit électronique actif comporte dans cet exemple illustratif non limitatif deux composants actifs de commutation 21 et 22. Les deux composants 21 et 22 sont reliés électriquement entre deux bornes de contact (« PAD » en anglais) 10 et 11 et connectés l'une avec l'autre par une autre borne de contact commune 14.

- [0026] Dans cet exemple non limitatif, le premier composant 21 est un premier transistor HEMT dont le contact de Drain est connecté à la borne 10 et dont le contact de Source est connecté à la borne 14. Le deuxième composant 22 est un deuxième transistor HMET dont le contact de Drain est connecté à la borne 14 et dont le contact de Source est connecté à la borne 11. Un transistor HEMT « High Electron Mobility Transistor », est un type de transistor à effet de champ qui utilise une jonction hétéroépitaxiale entre deux semi-conducteurs de bande interdite différente pour créer une région à haute mobilité électronique. Cette région à haute mobilité électronique est généralement formée par une couche d'AlGaN (nitrure d'aluminium-gallium) déposée sur une couche de GaN (nitrure de gallium) sur un substrat en silicium-carbure (SiC) ou de silicium (Si).
- [0027] Il convient de noter que la zone de fabrication 2 peut être prévue pour d'autres circuits électroniques actifs pour lesquels il est nécessaire d'introduire une fonctionnalité de découplage, par exemple les composants appartenant à la famille des transistors HFET ou tout composant électronique muni d'une fonctionnalité de découplage fabriqué sur un substrat de silicium.
- [0028] Plus précisément, le circuit électronique forme une boucle de commutation formant une spire qui produit un champ magnétique qui traverse la structure du condensateur de découplage 3. Lorsque le premier composant 21 devient conducteur de courant, le champ magnétique est principalement localisé sous ce composant 21 et est réduit sous le composant 22. L'inverse se produit lorsque le composant 21 est bloqué et que le composant 22 est dans un état conducteur. Ainsi, lors d'une commutation, le passage de conduction du composant 21 vers le composant 22 produit une variation du champ magnétique ayant pour effet de générer un courant induit dans la structure du condensateur 3.
- [0029] Le condensateur de découplage 3 est réalisé en structure stratifiée ou structure en couches, et est disposé sur une deuxième face F2 du substrat 1 opposée à la zone de fabrication 2. Le condensateur 3 et le circuit électronique sont séparés par une épaisseur du substrat dont les dimensions sont prévues pour que le condensateur 3 reste po-

sitionné dans le champ magnétique généré par la commutation de courant électrique du circuit électronique.

- [0030] Le condensateur de découplage 3 comportent un ensemble de lames conductrices électriquement 4 et 5. Le plan de chaque lame conductrice 4 et 5 est disposé perpendiculairement au plan de la première face F1 du substrat 1 dans des tranchées réalisées dans le substrat 1. Chaque tranchée forme un évidement dans le substrat 1. Cet agencement du plan des lames conductrices 4 et 5, réalisé de manière colinéaire à la direction du champ magnétique généré par une commutation des composants actifs 21 et 22, a pour effet de générer un courant induit d'amortissement de résonance dans les lames 4 et 5 qui se transmet au niveau des bornes 10 et 11 du circuit électronique lors d'une commutation de courant. De plus, des pertes sont alors générées ce qui réduit les oscillations des grandeurs électriques dues aux résonances entre les inductances de maille et les capacités parasites des transistors 21 et 22. Les surtensions aux bornes du transistor 21 ou 22 qui est commandé à l'ouverture sont alors significativement limitées.
- [0031] Comme cela est montré en [Fig.1], le condensateur 3 comporte un ensemble de lames conductrices 4 et 5, comprenant au moins deux lames, au moins une première lame 4 reliée en conduction électrique à la première borne 10 et au moins une deuxième lame 5 reliée en conduction électrique à la deuxième borne 11. Le condensateur 3 comporte de préférence une pluralités de lames 4 et une pluralité de lames 5 dont le nombre est déterminé par le besoin de découplage, des caractéristiques électriques et des dimensions de la zone de fabrication 2.
- [0032] Plus précisément, le plan de chaque lame 4 et 5 est colinéaire au champ magnétique généré par le courant commandé par le circuit électronique. Dans le référentiel x, y, z représenté en [Fig.1], ce plan s'étendant dans le plan y, z et l'épaisseur des lames selon la dimension x .
- [0033] Il convient de noter que l'épaisseur des lames conductrices 4 et 5 formant le condensateur 3 doit être inférieure à une limite maximale de manière à éviter la naissance d'un courant induit due aux variations naturelles du courant, notamment du fait des phénomènes de modulation basse-fréquence des commutateurs ou des variations de courant à la fréquence de découpage. De plus, l'épaisseur doit être supérieure à une limite minimale du fait de l'impact sur la résistance équivalente de série (ESR) du condensateur. Cette résistance doit être suffisamment faible pour assurer la fonction de découplage. Ainsi, pour des fréquences équivalentes au front d'environ 100Mhz pour des circuits HEMT à base de GaN de calibre 40 V- 10A, l'épaisseur des lames conductrices 4 et 5 est choisie entre 5 μm et 15 μm , entre 8 μm et 12 μm ou est choisie de préférence à environ 10 μm .
- [0034] Les lames 4 reliées à la borne 10 et les lames 5 reliées à la borne 11 sont disposées

parallèlement entre elles dans toute la zone sur la deuxième face F2 opposée à la zone de fabrication 2. A cet effet, le dispositif semiconducteur 100 comporte en outre des reprises de contact 7 et 8, s'étendant dans un plan parallèle au substrat 1 sur la surface de la deuxième face F2 du substrat 1, qui sont connectées aux bornes 10 et 11 respectivement à travers des passages 12 et 13 réalisés à travers le substrat 1 perpendiculairement au plan de la première face F1 du substrat. Le dispositif semiconducteur 100 comporte en outre une couche isolante 9 déposée sur la deuxième surface F2 dont la fonction est d'isoler électriquement la bordure des lames conductrices 4 et 5 entre elles et avec les reprises de contact 7 et 8. La couche isolante 9 est par exemple une résine photosensible déposée lors de la fabrication du dispositif 100.

[0035] Les éléments illustrés d'un remplissage en hachures, constitués des lames métalliques 4, 5, des reprises de contacts 7, 8 et des bornes 10, 11, 14, sont réalisés dans un matériau métallique conducteur électriquement, par exemple du cuivre ou argent. Ces éléments sont fabriqués par exemple par une technique de fabrication en électrodéposition. D'autres techniques connues dans le domaine des semiconducteurs sont envisageables. Le substrat 1 est réalisé en silicium et est en matériau isolant. Les zones de substrat 6 intercalées entre deux lames 4 et 5 forment donc des couches isolantes entre les lames.

[0036] En [Fig.2], le dispositif semiconducteur 100 est représenté schématiquement selon une vue orientée cette fois sur la deuxième face F2 afin de montrer l'agencement des reprises de contacts 7 et 8 des lames conductrices 4, 5 du condensateur. Les lames conductrices 4, 5 sont représentées en trait en pointillé. En surface, les reprises de contacts 7 des lames 4 comprennent une zone rectangulaire dans la partie gauche du schéma reliée en conductivité avec les lames 4 de la zone gauche et ces reprises de contact 7 comportent en outre une bande 71 s'étendant sur la partie droite pour connecter les lames de cette partie. Les reprises de contact 8 disposées symétriquement aux reprises de contact 7 comportent également une bande 81 s'étendant dans la partie gauche de la face F2 pour connecter les lames 5 de cette partie. La couche isolante 9 sépare les reprises de contact 7 et 8 et comporte similairement aux reprises de contact une bande isolante s'étendant de part et d'autre de la zone centrale.

[0037] En [Fig.3], un deuxième mode de réalisation du dispositif semiconducteur 200 est représenté schématiquement en vue en éclatée du côté de la face d'intégration F2 du condensateur 30. Le substrat comporte une première face F21 où est fabriquée un circuit électronique 23 et une deuxième face F22 où est réalisé un évidement 41 dans l'épaisseur du substrat 40. Cet évidement 41 est utilisé pour loger un condensateur 30 réalisé sous forme d'une structure stratifiée classiquement utilisée pour les structures de PCB (« Printed Circuit Board » en anglais). Ce deuxième mode de réalisation se différencie du premier en ce que le condensateur 30 est formé d'une structure stratifiée de

couches 60, 61, 62 compressées préalablement à son intégration dans le substrat. En outre, le condensateur 30 est intégré dans un unique évidement 41 du substrat 40 et non plus dans des tranchées. La structure stratifiée est formée d'au moins une première lame conductrice 60 réalisée en cuivre ou argent, une couche isolante 61 et une deuxième lame conductrice 62 réalisée en cuivre ou argent. La couche isolante 61 est distincte du substrat. Elle est par exemple réalisée en matériau composite préimprégné, par exemple le Pre-Preg FR4. Cet exemple de matériau n'est pas limitatif. La structure stratifiée comporte de préférence une pluralité de lames conductrices et de couches isolantes intercalées qui sont compressées ensemble de sorte à former la structure en couches. Les lames conductrices 60, 62, similairement au premier mode de réalisation, sont disposées perpendiculairement au plan du substrat 40 du côté de la deuxième face F22.

[0038] L'invention concerne également des procédés de fabrication du dispositif semi-conducteur. Il prévoit une étape de fabrication d'un circuit électronique dans une zone de fabrication sur une première face d'un substrat. Le circuit électronique est par exemple un composant HEMT de type horizontal, c'est-à-dire un transistor où les contacts de grille et de drain sont formés sur un même plan. Le transistor peut être de type multi-doigts. Le procédé prévoit en outre la fabrication du condensateur de découplage. Selon l'invention, le procédé de fabrication comporte l'étape de formation sur une deuxième face du substrat, opposée à la première face, d'une structure en couches planes formant le condensateur de découplage et comprenant au moins deux lames conductrices électriquement et une couche isolante intercalée entre deux lames et durant laquelle le plan de chaque lame conductrice est disposé perpendiculairement au plan du substrat. Il peut être prévu deux modes de fabrication pour respectivement le premier mode et le deuxième mode de réalisation du dispositif semiconducteur.

[0039] Le procédé de fabrication du premier mode de réalisation du dispositif semi-conducteur est représenté par la [Fig.4] et prévoit, tout d'abord, à partir d'un substrat 400 poli sur ses deux faces F1 et F2, une première étape de préparation E1 du substrat 400 comprenant la réalisation d'au moins deux évidements 401 et 402 dans l'épaisseur du substrat en forme de tranchées linéaires et perpendiculaires au plan du substrat 400. Les évidements présentent des ouvertures sur la deuxième face F2 opposée à la première face F1. Ces évidements peuvent être réalisés par ouverture mécanique au moyen d'une scie diamantée ou par une attaque par gravure plasma, ou bien encore dite « Deep-RIE » depuis la deuxième face F2. Comme cela est visible sur la [Fig.4], chaque évidement conserve un fond laissant une épaisseur de substrat EP entre ce fond et la première face F1. Il comporte en outre la réalisation d'ouvertures traversantes 403a et 403b prévues pour connecter les lames conductrices depuis la deuxième face F2 à des bornes de contact prévues pour un circuit électronique fabriqué sur la

première face F1.

- [0040] Le procédé de fabrication comporte ensuite la formation E2 des lames conductrices 404, 405 dans chaque évidement formant une tranchée dans le substrat 400. On notera que la couche isolante 407 de la structure stratifiée du condensateur de découplage est formée par la partie du substrat 400 séparant deux évidements. Les reprises de contacts 406a et 406b traversant le substrat 400 sont réalisées dans les ouvertures 403a et 403b traversantes. Le procédé de fabrication comporte également la formation des bornes 408 et 409 du circuit électronique en surface de la première face du substrat 400. Les lames conductrices 404, 405, les reprises de contact 406a et 406b et les bornes 408 et 409 peuvent être réalisées par une technique d'électrodéposition de métal, par exemple du cuivre ou argent. D'autres techniques connues de l'homme du métier dans le domaine des semiconducteurs sont envisageables. Plus précisément, la technique de fabrication par électrodéposition prévoit une étape de métallisation des bords des tranchées 404 et 405 et des ouvertures traversantes 403a et 403b de la première face et deuxième face du substrat 400, puis une étape de dépôt d'une résine photosensible RES sur la ou les zones ne devant pas être couvertes par la couche de métal, et l'étape de dépôt de métal par croissance électrolytique, le cuivre ou argent par exemple. Ces étapes peuvent être répétées selon plusieurs séquences en fonction des couches de métal et connexions électriques à réaliser lors de la fabrication du condensateur de découplage. La résine photosensible RES est ensuite retirée de la zone où sera fabriqué le circuit électronique actif.
- [0041] Ensuite, le procédé de fabrication peut prévoir des étapes de dépôt E3 d'une première couche isolante 410 en résine pour isoler des lames entre elles et pour isoler des reprises de contacts avec des lames.
- [0042] Ensuite, le procédé de fabrication peut prévoir en outre une phase E4 comportant une étape d'ouverture de la résine isolante 410 au niveau des lames conductrices par photolithographie et attaque chimique, ainsi qu'une nouvelle étape de métallisation en face arrière par une technique de pulvérisation en préparation d'une phase d'électrodéposition de métal.
- [0043] Ensuite, le procédé de fabrication peut prévoir en outre une étape de dépôt de métal E5 par croissance électrolytique de métal 411 de manière à couvrir la première couche isolante 410 et prolonger les lames conductrices au-delà de cette couche.
- [0044] Ensuite, le procédé de fabrication peut prévoir en outre une étape de suppression E6 de la couche métallique sur la deuxième face du substrat.
- [0045] Ensuite, le procédé de fabrication peut prévoir en outre une nouvelle phase E7 comportant une étape de dépôt d'une deuxième couche 412 de résine photosensible isolante sur la deuxième face, une nouvelle étape d'ouverture de la résine par photolithographie et attaque chimique au niveau d'une partie des lames conductrices à

prolonger sur la deuxième face, plus précisément une lame sur deux. Pu le procédé comporte une nouvelle étape de métallisation.

[0046] Ensuite, le procédé de fabrication peut prévoir en outre une étape E8 de dépôt de métal 413 par croissance électrolytique de métal de manière à couvrir la deuxième couche isolante 412 et prolonger les lames conductrices au-delà de cette couche.

[0047] Enfin, le procédé de fabrication peut prévoir une phase E9 comportant une étape de séparation des lames conductrices 405 et des reprises de contacts 406a sur la deuxième surface du substrat, connectées à une première borne 408 du circuit électronique, des lames conductrices 404 et des reprises de contact 406b connectées à la deuxième borne 409 du circuit électronique. Le procédé comporte ensuite une étape de séparation de la puce à circuit intégré comportant le condensateur de découplage.

[0048] Il convient de noter que l'homme du métier saura adapter des variantes de la séquence des étapes de fabrication pour former le condensateur de découplage dans l'épaisseur du substrat en fonction des caractéristiques du circuit intégré à fabriquer. Il convient de noter que la séquence des étapes E1 à E9 illustrent un exemple non limitatif du procédé de fabrication.

[0049] Le procédé de fabrication du deuxième mode de réalisation du dispositif semi-conducteur se différencie en ce qu'il comporte la réalisation d'un unique évidement dans l'épaisseur du substrat destiné au logement d'un condensateur dont les dimensions correspondent aux dimensions du condensateur à enfouir. L'évidement du substrat peut être réalisé mécaniquement ou chimiquement. Ensuite, le procédé comporte la réalisation des empreintes des composants actifs sur la première face par des techniques classiques de fabrication de PCB par voie humide ou voie sèche.

[0050] Ensuite, le procédé prévoit l'intégration de la structure en couche du condensateur dans l'évidement selon le mode de réalisation décrit en [Fig.3]. Cette structure est une structure stratifiée et compressée selon les techniques connues de compression de PCB préalablement à son logement dans le substrat. Plus précisément, une fois que la structure du condensateur est réalisée, celle-ci est intégrée dans sa totalité dans l'évidement du substrat puis le procédé de fabrication comporte le dépôt de la couche de métal des reprises de contact sur la deuxième face opposée à la première face où est fabriqué le circuit électronique.

[0051] L'invention est décrite dans ce qui précède à titre d'exemple. Il est entendu que la personne de l'art est à même de réaliser différentes variantes de réalisation de l'invention en associant par exemple les différentes caractéristiques ci-dessus prises seules ou en combinaison, sans pour autant sortir du cadre de l'invention.

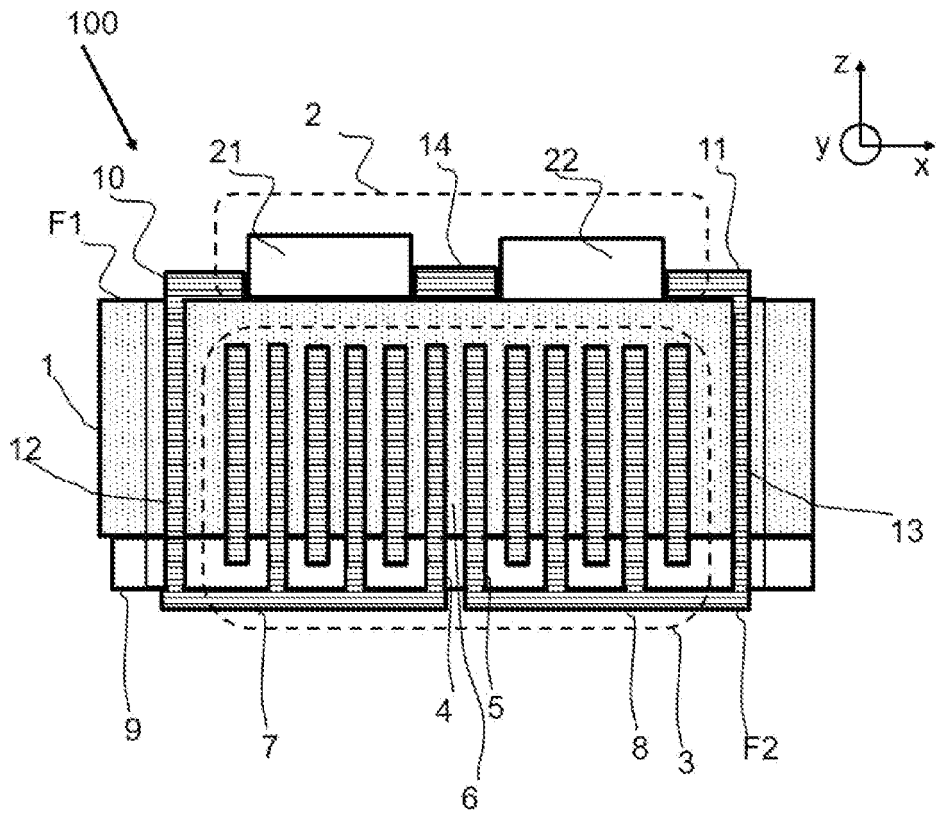
Revendications

- [Revendication 1] Dispositif semiconducteur (100) comportant un substrat (1) formant un plan, une zone de fabrication (2) pour un circuit électronique actif (21, 22) en surface d'une première face (F1) du substrat (1) et un condensateur de découplage (3) formé d'une structure stratifiée comprenant au moins deux lames (4, 5) conductrices électriquement et une couche isolante (6) intercalée entre les deux lames (4, 5), caractérisé en ce que la structure stratifiée est positionnée sur une deuxième face du substrat (F2) opposée à la zone de fabrication (2) du circuit actif et en ce que le plan de chaque lame conductrice (4, 5) est disposé perpendiculairement au plan de la première face (F1) du substrat (1).
- [Revendication 2] Dispositif semiconducteur (100) selon la revendication 1 dans lequel le condensateur de découplage (3) est enfoui dans l'épaisseur du substrat (1).
- [Revendication 3] Dispositif semiconducteur (100) selon la revendication 1 ou 2 comportant des interconnexions électriques traversant perpendiculairement le plan du substrat (1) connectées d'une part à des bornes (10, 11) du circuit électronique positionnées sur la première face (F1) et d'autre part aux lames conductrices (4, 5) sur la deuxième face opposée (F2).
- [Revendication 4] Dispositif semiconducteur (100) selon l'une quelconque des revendications 1 à 3 dans lequel chaque lame conductrice (4, 5) est formée dans une tranchée réalisée dans l'épaisseur du substrat (1) et en ce que le substrat (1) forme la couche isolante (6) intercalée entre les deux lames (4, 5).
- [Revendication 5] Dispositif semiconducteur (200) selon l'une quelconque des revendications 1 à 3 dans lequel les lames conductrices (60, 62) et la couche isolante (61) du condensateur de découplage (30) forment une structure stratifiée et compressée qui est intégrée dans un unique évidement (41) du substrat (40).
- [Revendication 6] Procédé de fabrication d'un dispositif semiconducteur comportant un substrat (400) comprenant une zone de fabrication prévue pour un circuit électronique actif en surface d'une première face (F1) du substrat (400) et un condensateur de découplage, caractérisé en ce qu'il comporte la formation, sur une deuxième face (F2) opposée à la zone de fabrication, d'une structure stratifiée formant le condensateur de découplage et comprenant au moins deux lames conductrices élec-

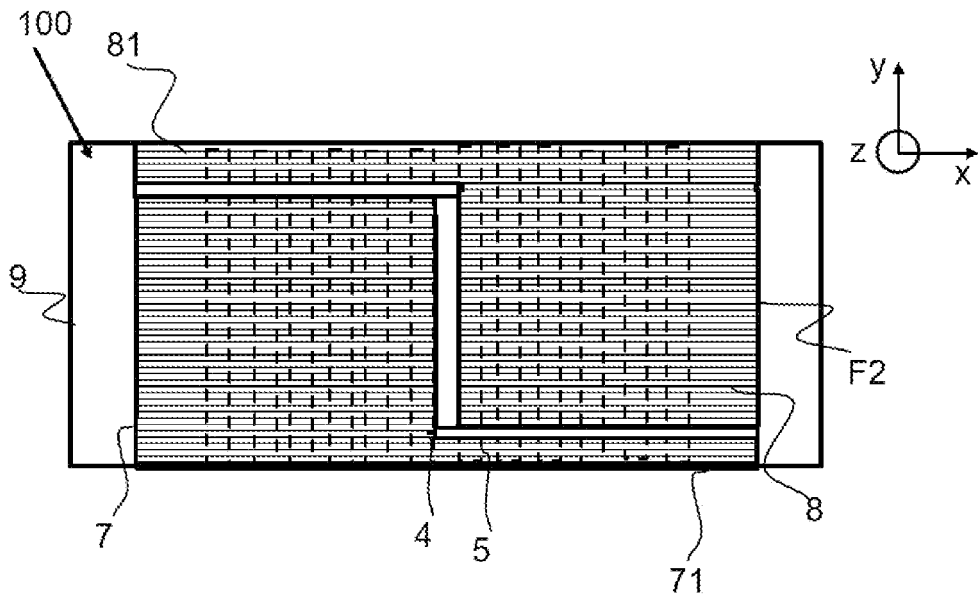
triquement (404, 405) et une couche isolante (407) intercalée entre les deux lames (404, 405) et durant laquelle le plan de chaque lame conductrice (404, 405) est disposé perpendiculairement au plan de la première face (F1) du substrat (400).

- [Revendication 7] Procédé de fabrication selon la revendication 6 comportant en outre préalablement à la formation de la structure stratifiée, la réalisation (E1) d'au moins deux évidements (401, 402) dans l'épaisseur du substrat (400) en forme de tranchées linéaires et perpendiculaires au plan de la première face (F1) du substrat (400), chaque lame conductrice étant formée dans un évidement spécifique et la couche isolante étant formée par la partie du substrat (407) séparant les deux évidements.
- [Revendication 8] Procédé de fabrication selon la revendication 6 comportant en outre la réalisation d'un unique évidement dans l'épaisseur du substrat, la structure stratifiée du condensateur de découplage étant intégrée dans l'évidement.
- [Revendication 9] Procédé de fabrication selon l'une quelconque des revendications 6 à 8 comportant en outre une étape de réalisation d'interconnexions (406a, 406b) à travers le substrat (400) entre la première face (F1) et la deuxième face (F2) pour connecter électriquement chaque lame conductrice (404, 405) à une borne spécifique (408, 409) prévue pour le circuit électronique.
- [Revendication 10] Procédé de fabrication selon l'une quelconque des revendications 6 à 9 comportant en outre la fabrication d'un circuit électronique dans la zone de fabrication et dans lequel le circuit électronique comporte au moins deux transistors de commutation, par exemple de type HFET ou HEMT.

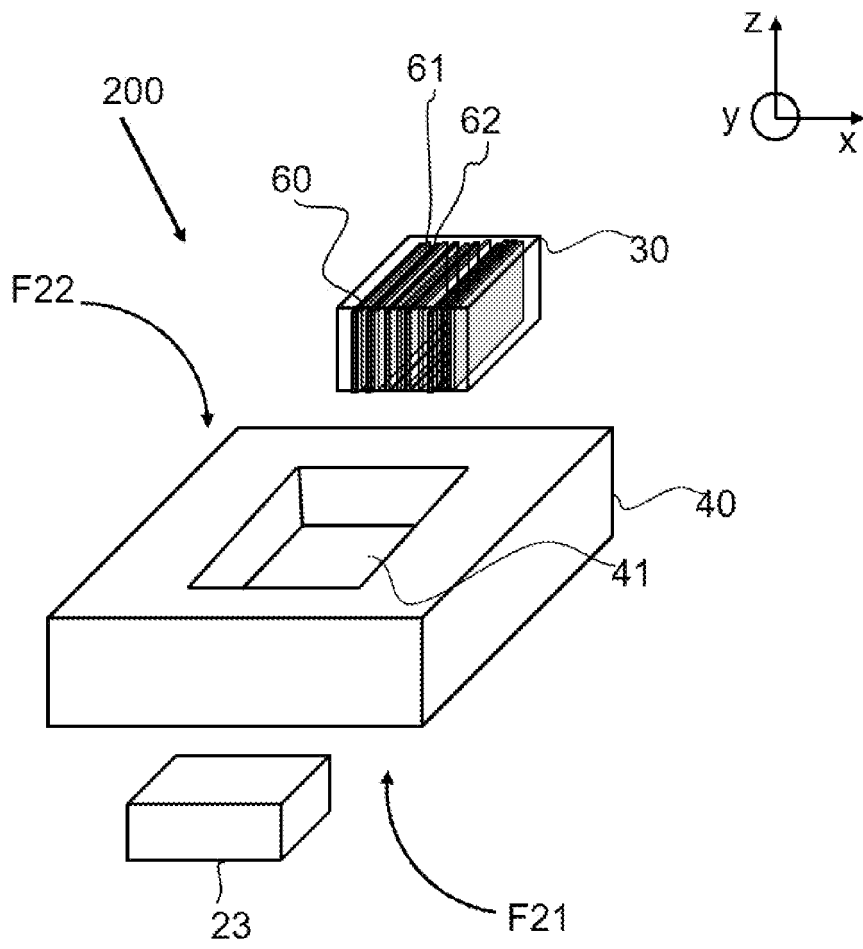
[Fig. 1]



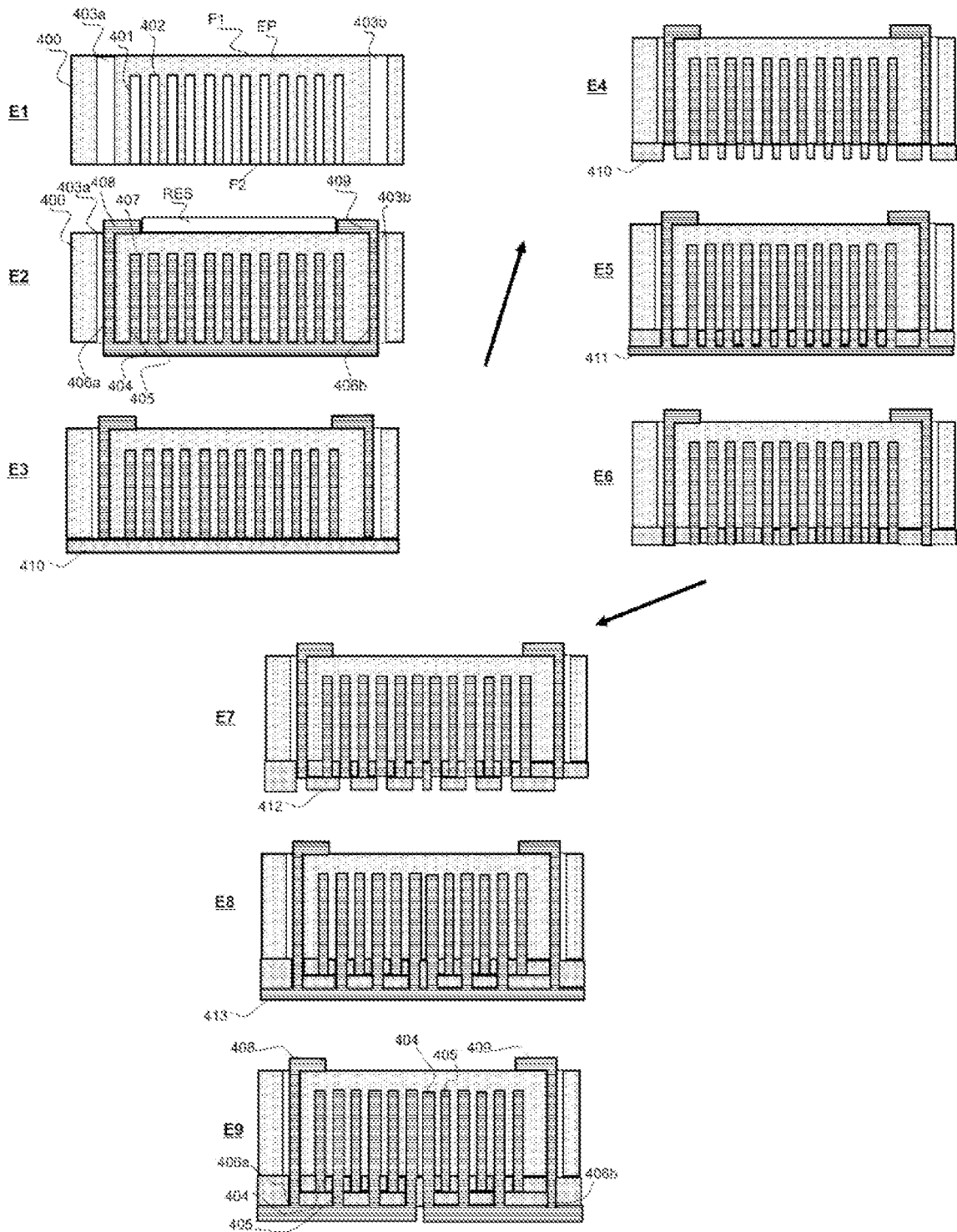
[Fig. 2]



[Fig. 3]



[Fig. 4]





**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 919437
FR 2305325

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	US 2016/204189 A1 (SIN KIN ON JOHNNY [HK] ET AL) 14 juillet 2016 (2016-07-14) * alinéa [0038] - alinéa [0045] * * figures 1-8 *	1-10	H01L 21/76 H01L 21/768 H01L 29/94 H10K 10/10
X	US 8 330 247 B2 (MARENCO NORMAN [DE]; FRAUNHOFER GES FORSCHUNG [DE]) 11 décembre 2012 (2012-12-11) * colonne 1, ligne 29 - ligne 49 * * colonne 9, ligne 29 - ligne 49 * * figure 6 *	1-3, 5, 6, 8-10	
X	US 9 530 857 B2 (ROOZEBOOM FREDDY [NL]; BUIJSMAN ADRIANUS ALPHONSUS JOZEF [NL] ET AL.) 27 décembre 2016 (2016-12-27) * colonne 10, ligne 29 - colonne 11, ligne 17 * * figure 4 *	1-3, 5, 6, 8-10	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			H01L H01G
Date d'achèvement de la recherche		Examineur	
7 décembre 2023		Bruckmayer, Manfred	
CATÉGORIE DES DOCUMENTS CITÉS			
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 2305325 FA 919437**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **07-12-2023**
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2016204189 A1	14-07-2016	CN 105789187 A	20-07-2016
		US 2016204189 A1	14-07-2016

US 8330247 B2	11-12-2012	CN 101636826 A	27-01-2010
		DE 102007009383 A1	21-08-2008
		EP 2122671 A1	25-11-2009
		JP 5405322 B2	05-02-2014
		JP 2010519747 A	03-06-2010
		US 2010181645 A1	22-07-2010
		WO 2008101738 A1	28-08-2008

US 9530857 B2	27-12-2016	AT E427560 T1	15-04-2009
		EP 1639634 A1	29-03-2006
		JP 5058597 B2	24-10-2012
		JP 2007516589 A	21-06-2007
		KR 20060033866 A	20-04-2006
		US 2006131691 A1	22-06-2006
		US 2017170131 A1	15-06-2017
WO 2004114397 A1	29-12-2004		
