



(12) 发明专利申请

(10) 申请公布号 CN 119560478 A

(43) 申请公布日 2025.03.04

(21) 申请号 202411720970.9

(22) 申请日 2015.12.03

(30) 优先权数据

14/575,956 2014.12.18 US

14/943,880 2015.11.17 US

(62) 分案原申请数据

201580062829.7 2015.12.03

(71) 申请人 英特尔公司

地址 美国加利福尼亚

(72) 发明人 钱治国 K·艾京 Y·张

(74) 专利代理机构 永新专利商标代理有限公司

72002

专利代理人 林金朝

(51) Int.Cl.

H01L 23/498 (2006.01)

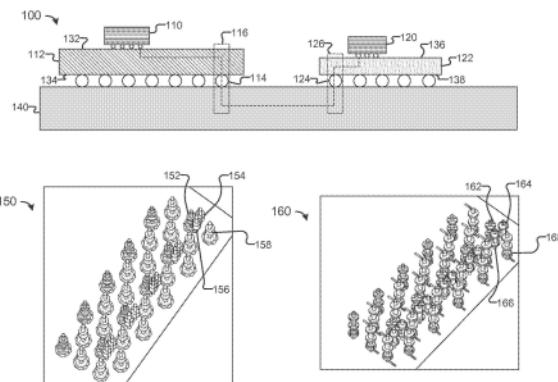
权利要求书3页 说明书11页 附图5页

(54) 发明名称

用于串扰缓解的接地过孔群集

(57) 摘要

本公开的实施例针对用于集成电路(IC)组件中的串扰缓解的接地过孔群集的技术和配置。在一些实施例中，IC封装组件可以包括被配置为在管芯和第二封装基板之间对输入/输出(I/O)信号和接地进行布线的第一封装基板。第一封装基板可以包括设置在第一封装基板的一侧上的多个接触部、以及过孔的同一层的至少两个接地过孔，并且所述至少两个接地过孔可以形成与单个接触部电耦合的接地过孔的群集。可以描述和/或要求保护其它实施例。



1. 一种半导体封装，包括：

封装基板，其具有第一侧和与所述第一侧相对的第二侧，所述封装基板包括：

与所述封装基板的第一侧相邻的第一层电介质材料；

位于所述第一层电介质材料上的第二层电介质材料，所述第一层电介质材料位于所述第二层电介质材料和所述封装基板的第一侧之间；

与所述封装基板的第一侧相邻的接地焊料球焊盘；

第一过孔，其位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘，所述第一过孔位于所述封装基板的所述第一层电介质材料中；

第二过孔，其位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘，所述第二过孔位于所述封装基板的所述第一层电介质材料中，所述第二过孔与所述第一过孔横向间隔开；

第三过孔，其位于所述第一过孔上方并电耦合到所述第一过孔，并且所述第三过孔位于所述封装基板的所述第二层电介质材料中；

第四过孔，其位于所述第二过孔上方并电耦合到所述第二过孔，并且所述第四过孔位于所述封装基板的所述第二层电介质材料中，所述第四过孔与所述第三过孔横向间隔开；

其中，垂直于所述封装基板的第一侧的第一线与所述接地焊料球焊盘、所述第一过孔和所述第三过孔相交；并且

其中，垂直于所述封装基板的第一侧的第二线与所述接地焊料球焊盘、所述第二过孔和所述第四过孔相交；

管芯，其耦合到所述封装基板的第二侧；以及

焊料球，其设置在所述接地焊料球焊盘上。

2. 根据权利要求1所述的半导体封装，其中，所述第一层电介质材料包括环氧树脂和硅石。

3. 根据权利要求1所述的半导体封装，还包括：

位于所述第二层电介质材料上的第三层电介质材料；

第五过孔，其位于所述第三过孔上方并电耦合至所述第三过孔，并且所述第五过孔位于所述封装基板的所述第三层电介质材料中；

第六过孔，其位于所述第四过孔上方并电耦合至所述第四过孔，并且所述第六过孔位于所述封装基板的所述第三层电介质材料中，所述第六过孔与所述第五过孔横向间隔开；

其中，垂直于所述封装基板的第一侧的所述第一线与所述接地焊料球焊盘、所述第一过孔、所述第三过孔和所述第五过孔相交；并且

其中，垂直于所述封装基板的第一侧的所述第二线与所述接地焊料球焊盘、所述第二过孔、所述第四过孔和所述第六过孔相交。

4. 根据权利要求1所述的半导体封装，还包括第五过孔，其位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘，所述第五过孔位于所述封装基板的所述第一层电介质材料中，所述第五过孔与所述第一过孔和所述第二过孔横向间隔开。

5. 根据权利要求1所述的半导体封装，还包括围绕所述接地球焊盘的多个信号球焊盘。

6. 根据权利要求5所述的半导体封装，其中，围绕所述接地球焊盘的所述多个信号球焊盘呈六边形布置。

7. 根据权利要求1所述的半导体封装,还包括第二管芯。

8. 根据权利要求7所述的半导体封装,其中,所述管芯是处理器管芯,并且所述第二管芯是存储器管芯。

9. 一种制造半导体封装的方法,包括:

形成封装基板,所述封装基板具有第一侧和与所述第一侧相对的第二侧,其中,形成所述封装基板包括:

形成与所述封装基板的第一侧相邻的第一层电介质材料;

形成位于所述第一层电介质材料上的第二层电介质材料,所述第一层电介质材料位于所述第二层电介质材料和所述封装基板的第一侧之间;

形成与所述封装基板的第一侧相邻的接地焊料球焊盘;

形成第一过孔,所述第一过孔位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘,所述第一过孔位于所述封装基板的所述第一层电介质材料中;

形成第二过孔,所述第二过孔位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘,所述第二过孔位于所述封装基板的所述第一层电介质材料中,所述第二过孔与所述第一过孔横向间隔开;

形成第三过孔,所述第三过孔位于所述第一过孔上方并电耦合到所述第一过孔,并且所述第三过孔位于所述封装基板的所述第二层电介质材料中;

形成第四过孔,所述第四过孔位于所述第二过孔上方并电耦合到所述第二过孔,并且所述第四过孔位于所述封装基板的所述第二层电介质材料中,所述第四过孔与所述第三过孔横向间隔开;

其中,垂直于所述封装基板的第一侧的第一线与所述接地焊料球焊盘、所述第一过孔和所述第三过孔相交;并且

其中,垂直于所述封装基板的第一侧的第二线与所述接地焊料球焊盘、所述第二过孔和所述第四过孔相交;

将管芯耦合到所述封装基板的第二侧;以及

将焊料球设置在所述接地焊料球焊盘上。

10. 根据权利要求9所述的制造半导体封装的方法,其中,所述第一层电介质材料包括环氧树脂和硅石。

11. 根据权利要求9所述的制造半导体封装的方法,还包括第五过孔,所述第五过孔位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘,所述第五过孔位于所述封装基板的所述第一层电介质材料中,所述第五过孔与所述第一过孔和所述第二过孔横向间隔开。

12. 根据权利要求9所述的制造半导体封装的方法,还包括围绕所述接地球焊盘的多个信号球焊盘。

13. 根据权利要求12所述的制造半导体封装的方法,其中,围绕所述接地球焊盘的所述多个信号球焊盘呈六边形布置。

14. 一种计算设备,包括:

触摸屏显示器;

电池;

母板；

封装基板，其耦合到所述母板，所述封装基板包括：

第一层电介质材料；

位于所述第一层电介质材料上的第二层电介质材料；

在所述第一层电介质材料与所述母板之间的接地焊料球焊盘；

第一过孔，其电耦合至所述接地焊料球焊盘，所述第一过孔位于所述封装基板的所述第一层电介质材料中；

第二过孔，其电耦合至所述接地焊料球焊盘，所述第二过孔位于所述封装基板的所述第一层电介质材料中，所述第二过孔与所述第一过孔横向间隔开；

第三过孔，其电耦合到所述第一过孔，并且位于所述封装基板的所述第二层电介质材料中；

第四过孔，其电耦合到所述第二过孔，并且位于所述封装基板的所述第二层电介质材料中，所述第四过孔与所述第三过孔横向间隔开；

其中，所述接地焊料球焊盘、所述第一过孔和所述第三过孔位于第一垂直互连叠置体中；并且

其中，所述接地焊料球焊盘、所述第二过孔和所述第四过孔位于第二垂直互连叠置体中；以及

耦合到所述封装基板的处理器管芯，所述封装基板位于所述处理器管芯与所述母板之间。

15. 根据权利要求14所述的计算设备，其中，所述第一层电介质材料包括环氧树脂。

16. 根据权利要求14所述的计算设备，还包括：

位于所述第二层电介质材料上的第三层电介质材料；

第五过孔，其电耦合至所述第三过孔，并且所述第五过孔位于所述封装基板的所述第三层电介质材料中；

第六过孔，其电耦合至所述第四过孔，并且所述第六过孔位于所述封装基板的所述第三层电介质材料中，所述第六过孔与所述第五过孔横向间隔开；

其中，所述第一垂直互连叠置体包括所述第五过孔；并且

其中，所述第二垂直互连叠置体包括所述第六过孔。

17. 根据权利要求14所述的计算设备，还包括第五过孔，其位于所述接地焊料球焊盘上方并电耦合至所述接地焊料球焊盘，所述第五过孔位于所述封装基板的所述第一层电介质材料中，所述第五过孔与所述第一过孔和所述第二过孔横向间隔开。

18. 根据权利要求14所述的计算设备，还包括围绕所述接地球焊盘的多个信号球焊盘。

19. 根据权利要求18所述的计算设备，其中，围绕所述接地球焊盘的所述多个信号球焊盘呈六边形布置。

20. 根据权利要求14所述的计算设备，还包括无线通信芯片和存储器芯片。

用于串扰缓解的接地过孔群集

[0001] 本申请是申请号为201580062829.7、申请日为2015年12月3日、发明名称为“用于串扰缓解的接地过孔群集”的中国发明专利申请的分案申请。

[0002] 相关申请的交叉引用

[0003] 本申请要求于2015年11月17日提交的题为“GROUNDVIA CLUSTERING FOR CROSSTALK MITIGATION”的美国专利申请No.14/943880的优先权，该美国专利申请是2014年12月18日提交的题为“GROUNDVIA CLUSTERING FOR CROSSTALK MITIGATION”的美国专利申请No.14/575956的延续。

技术领域

[0004] 本公开的实施例总体上涉及集成电路领域，并且更具体地，涉及用于集成电路组件中的串扰缓解的接地过孔群集的技术和配置。

背景技术

[0005] 高速信号端总线广泛用于通信的封装上和封装外线路二者以解决集成电路(IC)封装的高带宽需求。然而，串扰(特别是垂直互连件的串扰)可能限制这些高速信号端总线能够实现的数据速率，并且因此，可能在面对信号发送性能目标时构成挑战。额外的管脚可能用于接地连接，以使更多的垂直互连件可用于被分配为接地，以努力将信号彼此隔离并因此降低信号之间的串扰。然而，这些信号管脚可能增大封装形式因子并且可能增加制造的成本。

[0006] 本文提供的背景描述用于总体上呈现本公开的背景。除非在本文中另有指示，否则在本部分中所描述的材料不是本申请中权利要求的现有技术，并且不能通过包含在该部分中而被承认是现有技术或现有技术的暗示。

附图说明

[0007] 通过以下具体实施方式结合附图，将容易理解实施例。为了便于该描述，相似的参考标记指定相似的结构元件。通过示例而并非通过附图中视图的限制的方式示出了实施例。

[0008] 图1示意性地示出根据一些实施例的具有接地过孔群集的示例性集成电路(IC)组件的截面侧视图，以及示例性IC组件的一个封装基板中的具有接地过孔群集的互连件的两个三维(3D)模型。

[0009] 图2示意性地示出根据一些实施例的示例性两过孔群集模式的顶视图和截面侧视图。

[0010] 图3示意性地示出根据一些实施例的示例性三过孔群集模式的顶视图。

[0011] 图4示意性地示出根据一些实施例的形成用于IC组件中的串扰缓解的接地过孔群集的示例性过程的流程图。

[0012] 图5示意性地示出根据一些实施例的包括如本文中所描述的用于串扰缓解的接地

过孔群集的计算设备。

具体实施方式

[0013] 本公开的实施例描述了与用于集成电路(IC)组件中的串扰缓解的接地过孔群集相关联的技术和配置。例如，本文所述的技术可以用于制造具有带有接地过孔的群集的垂直互连件的封装基板。在以下描述中，将使用本领域技术人员通常使用的术语来描述示例性实施方式的各方面，以向本领域其他技术人员传达其工作的实质。然而，对于本领域技术人员来说显而易见的是，本公开的实施例可以仅利用所描述的方面中的一些方面来实践。出于解释的目的，阐述了具体数字、材料和配置，以提供对示例性实施例的透彻理解。然而，对于本领域技术人员将显而易见的是，可以在没有具体细节的情况下实践本公开的实施例。在其它实例中，公知的特征被省略或简化，以便不使示例性实施方式难以理解。

[0014] 在以下具体实施方式中，参照了形成本文一部分的附图，其中在全文中类似的附图标记指代类似的部件，并且其中通过其中可以实践本公开的主题的示例性实施例来示出。此外，应理解，可以利用其它实施例，并且可以做出结构和/或逻辑变化而不脱离本公开的范围。因此，以下具体实施方式并不应当以限制的意义来看待，并且实施例的范围由所附权利要求及其等同物来限定。

[0015] 为了本公开的目的，短语“*A和/或B*”表示(A)、(B)、或(A和B)。为了本公开的目的，短语“*A,B和/或C*”表示(A)、(B)、(C)、(A和B)、(A和C)、(B和C)、或(A、B和C)。

[0016] 描述可以使用基于视角的描述，例如顶部/底部、在……中/在……外、之上/之下等。这种描述仅仅是用于便于讨论并且并不旨在将本文描述的实施例的应用限制于任何特定的取向。

[0017] 描述可以使用短语“在一实施例中”、“在实施例中”、或者“在一些实施例中”，其每个均可以指代相同或者不同的实施例中的一个或多个。此外，术语“包括”、“包含”、“具有”等，如相对于本公开的实施例使用的，是同义的。

[0018] 本文中可以使用术语“与……耦合”及其衍生词。“耦合”可以表示以下中的一种或多种。“耦合”可以表示两个或更多元件直接物理或电接触。然而，“耦合”也可以表示两个或更多元件彼此间接耦合，但是仍然彼此合作或相互作用，并且可以表示一个或多个其它元件耦合或连接在被描述为彼此耦合的元件之间。术语“直接耦合”可以表示两个或更多元件直接接触。

[0019] 在各实施例中，短语“第一特征形成、沉积、或者以其它方式设置在第二特征上”可以表示第一特征形成、沉积、或设置在第二特征之上，并且第一特征的至少一部分可以与第二特征的至少一部分直接接触(例如，直接物理接触和/或电接触)或间接接触(例如，在第一特征与第二特征之间具有一个或多个其它特征)。

[0020] 如本文使用的，术语“模块”可指代以下部件、可以是以下部件的部分或可以包括以下部件：执行一个或多个软件或固件程序的专用集成电路(ASIC)、电子电路、芯片上系统(SoC)、处理器(共享的、专用的或组)和/或存储器(共享的、专用的或组)、组合逻辑电路、和/或提供所描述的功能的其他合适的部件。术语“处理器”可以指处理来自寄存器和/或存储器的电子数据以将该电子数据转换成可以存储在寄存器和/或存储器中的其它电子数据的任何设备或设备的一部分。

[0021] 图1示意性地示出根据一些实施例的包括具有垂直互连件的封装基板112和122的示例性IC组件100的截面侧视图，所述垂直互连件具有接地过孔的群集。

[0022] 如本文使用的，第一级互连件(FLI)可以指代管芯(例如，管芯110或120)与封装基板(例如，封装基板112或122)之间的互连件，而第二级互连件(SLI)可以指代封装基板(例如，封装基板112或122)与另一封装基板(例如，内插件140)或电路板之间的互连件。在实施例中，IC组件100可以包括一个或多个管芯(例如，管芯110和120)。管芯110和120可以分别经由一个或多个FLI结构与封装基板112和122电和/或物理耦合。封装基板112和122可以进一步经由一个或多个SLI结构与内插件140电耦合。

[0023] 管芯110和120中任一个或二者可以表示使用半导体制造技术(例如薄膜沉积、光刻、蚀刻等)由半导体材料制成的分立单元。在一些实施例中，管芯110和120中任一个或二者可以包括处理器、存储器、开关、ASIC、或SoC、或是这些部件的一部分。管芯110和120可以分别根据各种适当的配置(包括如所描绘的倒装芯片配置或例如嵌入封装基板中的其它配置)与封装基板112和122电和/或物理耦合。

[0024] 在倒装芯片配置中，管芯110可以使用FLI结构(例如所描绘的互连结构)与封装基板112的表面132耦合。这些互连结构可以被配置为将管芯110与封装基板112电和/或物理耦合。在各实施例中，这些互连结构可以与内插件140的电布线特征电耦合，该电布线特征被配置为在管芯110与管芯120之间、或管芯110与任何其它电部件之间对电信号进行布线。类似地，管芯120可以使用FLI结构(例如所描绘的互连结构)与封装基板122的表面136耦合。这些互连结构可以被配置为将管芯120与封装基板122电和/或物理耦合。在实施例中，这些互连结构可以与内插件140的电布线特征电耦合，该电布线特征被配置为在管芯120与管芯110之间、或管芯120与任何其它电部件之间对电信号进行布线。在一些实施例中，电信号可以包括输入/输出(I/O)信号和/或与管芯110和/或120的操作相关联的电源/接地。

[0025] 在一些实施例中，图1中的各部件可以形成封装级高速单端信道。在这种实施例中，封装基板112可以经由层压核心(SVLC)封装基板被叠置，并且封装基板122可以是标准核心封装基板。在一些实施例中，管芯110可以是处理器，并且管芯120可以是另一处理器、存储器设备、或例如网络开关的现场可编程门阵列(FPGA)设备。如所描绘的，管芯110可以与SVLC封装基板耦合，而管芯120可以与标准核心封装基板耦合。SVLC封装基板和标准核心封装基板二者然后可以经由例如球栅阵列(BGA)互连结构(例如，焊料球114或124)与另一封装基板(例如，内插件140)耦合，以完成高速单端信道。

[0026] 将领会，为了便于讨论，由焊料球114或124描绘的BGA互连结构仅意味着示例性互连结构。在其它实施例中，连接盘栅格阵列(LGA)结构可以将封装基板112上的一个或多个连接盘与内插件140上的一个或多个焊盘电耦合，内插件140上的一个或多个焊盘可以在封装基板112与内插件140之间对电信号进行布线。将领会，以上讨论的示例是为了示例性目的，并且各种适当的互连结构和/或层中的任一种可以用于将管芯110和120、或其它管芯(未示出)与内插件140电耦合。将领会，各实施例可以另外包括其它互连结构，例如，沟槽、过孔、迹线或导电层等，其可以用于实施高速单端信道以在管芯110与管芯120之间对电信号进行布线。

[0027] 封装基板112中的垂直互连件可以由3D模型150示意性地示出。在一个实施例中，垂直互连件116可以对应于三个垂直互连子部件152、154和156。在各实施例中，三个垂直互

连子部件152、154和156可以用于例如通过表面134在封装基板112与内插件140之间对接地进行布线。此外，在一些实施例中，三个垂直互连子部件152、154和156可以由若干垂直互连件(例如，互连件158)围绕，该若干垂直互连件可以在封装基板112与内插件140之间对输入/输出(I/O)信号进行布线。在一些实施例中，3D模型150中描绘的垂直互连件可以形成2:1信号与接地比率。

[0028] 类似地，封装基板122中的垂直互连件可以由3D模型160示意性地示出。在一个实施例中，垂直互连件126可以对应于三个垂直互连子部件162、164和166。在各实施例中，三个垂直互连子部件162、164和166可以用于例如通过表面138在封装基板122与内插件140之间对接地进行布线。此外，在一些实施例中，三个垂直互连子部件162、164和166可以由若干垂直互连件(例如，互连件168)围绕，该若干垂直互连件可以在封装基板122与内插件140之间对输入/输出(I/O)信号进行布线。在一些实施例中，3D模型160中描绘的垂直互连件也可以形成2:1信号与接地比率。

[0029] 在各实施例中，三个垂直互连子组件152、154和156可以形成至少一个接地过孔群集。类似地，三个垂直互连子组件162、164和166也可以形成至少一个接地过孔群集。3D模型150和3D模型160反映了接地过孔群集的效果。在一些实施例中，额外的接地互连子部件(例如，154和156)可以仅应用于接地互连件的最外面的列，或者接地互连件的最接近信号源的列(例如，垂直互连件116和126)。这种实施例可以是有益处的，因为与内部的列相比，互连件的前两列可以展示出更多的由这些互连件携带的信号之间的串扰。在其它实施例中，额外的接地互连子部件(例如，164和166)也可以应用于其它内部接地列。

[0030] 单端信号发送的串扰可以是对垂直互连件中的接地参考设计高度敏感的。例如，当第一信号与相关联的接地之间的耦合变得更强时，第一信号与第二信号之间的互耦可能变得更弱。结果，通过增大这两个信号与和这两个信号相关联的各自的接地之间的耦合的强度，可以缓解这两个信号之间的串扰。这样，添加更多的互连结构(例如，BGA连接)并将它们分配到接地可以产生更好的信号与信号隔离。例如，从2:1信号与接地比率改变到保守的1:1信号与接地比率可以帮助缓解信号发送风险，但是这种配置将需要额外的80个接地球用于 2×40 接口，结果这将增大封装形式因子的成本和尺寸。

[0031] 在各实施例中，如3D模型150和3D模型160中所示的接地过孔群集设计将消除或降低以上讨论的封装形式因子的尺寸的增大。这样，如3D模型150和3D模型160中所示的彼此相邻的群集接地过孔可以增大接地的尺寸，并且结果，可以提高信号与相关联的接地之间的耦合，而不增加对应的占地面积。因此，接地过孔群集可以利用现有的基板设计规则来实施，而不对其余的封装设计施加影响。

[0032] 在各实施例中，接地过孔群集可以降低远端和近端串扰二者。因此，接地过孔群集可以被实施成终止的和非终止的高速单端信道二者。在一些实例中，接地过孔群集可以将串扰降低50%或更多。此外，接地过孔群集设计还可以提高信号的信噪比(SNR)。因此，可以降低信道信号发送风险而不对应的增大封装形式因子的尺寸。

[0033] 图2示意性地示出根据一些实施例的示例性两过孔群集模式的顶视图200和截面侧视图290。三过孔群集模式或具有多于三个接地过孔的接地过孔群集模式也可被用于其他实施例中。在各实施例中，替代单个接地过孔，接地过孔的群集可以用于缓解或降低串扰，而不需要两个封装基板之间的任何附加的互连结构。

[0034] 在一些实施例中,例如所描绘的那些,接地过孔的群集可以由同一层(例如层296)的、以六边形图案的信号过孔围绕。例如,接地过孔的一个群集(例如,接地过孔212和214)可以由以六边形布置的具有各自的球焊盘220的六个信号过孔(例如,信号过孔222)围绕。在其它实施例中,还可以使用其它图案,例如被设置成正方形布置的围绕接地过孔的集群的四个信号过孔,而不脱离本公开的范围。

[0035] 在一些实施例中,两个接地过孔可以形成为大体上彼此分开,但是可以仍然接触同一个下层接触结构(例如,球焊盘)。例如,如所示,接地过孔212和214形成为彼此分开,但仍然接触同一球焊盘210。

[0036] 截面侧视图290示意性地示出示例性两过孔群集模式。封装基板230可以具有用于接纳管芯的一侧(例如,侧282)和用于与另一封装基板或电路板耦合的另一侧(例如,侧284)。在各实施例中,垂直互连结构(例如,垂直互连结构232、240和250)可以设置在封装基板230中。垂直互连结构可以电耦合诸如迹线、沟槽、过孔、连接盘、焊盘的结构或者可以通过封装基板230建立用于电信号的对应的电通路的其它结构。

[0037] 在一些实施例中,例如,对于服务器产品中的实施方式,垂直互连结构可以长于1毫米(mm),包括微过孔和核心过孔以及焊料球的叠置体。核心过孔可以是穿过填充有导电材料的核心基板的开口,导电材料可以用于连接布线特征,例如,放置在具有布线特征的基板核心的一个面上的金属焊盘,例如,放置在基板核心的相对面上的另一金属焊盘。在各实施例中,核心过孔可以比微过孔大得多,因为核心层可比有机封装中的内建层厚得多。在这种实施例中,垂直互连结构232可以包括设置在球焊盘262上的过孔的叠置体,球焊盘262进而可以具有设置在其上的焊料球272。垂直互连结构232可以用于通过封装基板230对信号进行布线。

[0038] 如所示,在一些实施例中,垂直互连结构240可以包括设置在球焊盘264上的过孔(例如,过孔242、过孔244和过孔246)的叠置体,球焊盘264进而可以具有设置于其上的焊料球274。垂直互连结构240可以用于通过封装基板230对接地进行布线。类似地,垂直互连结构250可以包括设置在同一球焊盘264上的过孔(例如,过孔252、过孔254和过孔256)的叠置体,球焊盘264进而可以具有设置于其上的焊料球274。垂直互连结构250也可以用于通过封装基板230对接地进行布线。

[0039] 在一些实施例中,封装基板230可以是基于环氧树脂的层压基板,其具有内建层,例如Ajinomoto内建膜(ABF)基板。在各实施例中,封装基板230可以包括其它适合类型的基板,包括例如由玻璃、陶瓷、或半导体材料形成的基板。在各种实施例中,过孔242和过孔252可以形成在同一基板层292中,而过孔244和过孔254可以形成在同一基板层294中。类似地,过孔246和过孔256可以形成在同一基板层296中。在一些实施例中,过孔246和过孔256可以是核心层中的核心过孔。因此,过孔242和252可以在层292中形成接地过孔群集,而过孔244和过孔254可以在层294中形成另一接地过孔群集。类似地,过孔246和过孔256可以在层296中形成又一个接地过孔群集。

[0040] 在各实施例中,过孔242和过孔252可以以现有技术中已知的任何常规方式形成在层292中。例如,可以通过使用诸如采用CO₂或UV激光等技术在设置在焊盘264之上的电介质材料区中钻孔来将开口形成在焊盘264之上。在实施例中,可以使用任何常规的电镀操作来将导电材料沉积到开口中以形成过孔。在一些实施例中,可以使用电解电镀操作来将导电

材料沉积到钻孔的开口中，并且在沉积导电材料之后可以使用化学机械抛光(CMP)或铜(Cu)蚀刻操作来去除任何多余的导电材料。在各实施例中，过孔246和过孔256可以利用与现有技术中已知的相似或不同的方式形成在层296中。

[0041] 在各实施例中，层292、层294或层296可以是电介质层，其由宽泛种类的适当电介质材料中的任一种组成，所述电介质材料包括例如基于环氧树脂的层压材料、二氧化硅(例如SiO₂)、碳化硅(SiC)、碳氮化硅(SiCN)或氮化硅(例如SiN、Si₃N₄等)。在实施例中，层292或层294可以包括聚合物(例如，环氧基树脂)，并且还可以包括填充物(例如硅石)以提供满足所得到的封装的可靠性标准的适当机械特性。在实施例中，层292、层294、或层296可以例如通过ABF层压被形成为聚合物的膜。在实施例中，可以通过使用任何适当的技术沉积电介质材料来形成层292、层294、或层296，所述技术包括例如原子层沉积(ALD)、物理气相沉积(PVD)或化学气相沉积(CVD)技术。

[0042] 在实施例中，基板230可以包括多个布线特征，例如焊盘262或焊盘264，其被配置为提高基板内或通过基板的电通路。在各实施例中，焊盘262或焊盘264可以由诸如金属的任何适当的导电材料组成，金属包括例如镍(Ni)、钯(Pd)、金(Au)、银(Ag)、铜(Cu)及其任何组合。在一些实施例中，焊盘262或焊盘264可以使用图案化的金属层来形成，所述金属层被配置为：将焊盘262与垂直互连结构232电耦合，以通过封装基板230对电信号进行布线；或者将焊盘264与垂直互连结构240和250电耦合，以通过封装基板230对接地进行布线。可以以本领域公知的任何常规方式来形成图案化的金属层。例如，图案化的金属层可以是利用半加成工艺(SAP)形成的内建层的内部导电层或最外面的导电层。

[0043] 图3示意性地示出根据一些实施例的示例性三过孔群集模式的顶视图。在一些实施例中，使用三过孔群集的示例可以以六边形布置来使用。例如，接地过孔的群集可以由过孔的同一层的、以六边形图案设置的信号过孔围绕，即，接地过孔的一个群集由六个信号过孔围绕。如图3中所示，接地过孔322、324、和326的群集由以六边形布置的包括信号过孔332的信号过孔围绕。类似地，接地过孔352、354、和356的群集也可以由以类似的六边形布置的信号过孔围绕。在其它实施例中，还可以使用其它图案(例如被设置成正方形布置的围绕接地过孔的集群的四个信号过孔)来布置信号过孔以围绕接地过孔的群集，而不脱离本公开的范围。

[0044] 如以上参考图1所讨论的，接地过孔群集可以用于SVLC封装基板和标准核心封装基板。SVLC封装基板和标准核心封装基板可能必须与各种不同的设计规则和不同的球间距一致。然而，如图所示，可以成功添加两个接地过孔以形成三过孔群集而不违反这些现有的设计规则。例如，可以在现有设计中与原始接地过孔相邻地形成微过孔和核心过孔的垂直互连结构叠置体，且结果可以保持设计的形式因子。

[0045] 在一些实施例中，接地过孔的群集可以采用三角形布置。作为示例，接地过孔322、324和326被描绘为采用三角形布置。类似地，接地过孔352、354和356被描绘为采用另一三角形布置。在一些实施例中，一个接地过孔可以设置在下面的接触部(例如，球焊盘)的中心之上，并且另外两个接地过孔可以被添加到该下面的接触部的一侧。例如，在接地过孔322、324和326的群集之中，过孔322以与接地过孔342及其相关联的球焊盘相似的方式被放置在球焊盘320的中心。然而，接地过孔324和326可以被添加到接地过孔322，以形成以三角形布置的接地过孔群集。在一些实施例中，接地过孔的三角形布置的中心可以设置在下面的接

触部的中心之上。例如,接地过孔352、354和356形成三角形布置,并且群集的中心与球焊盘350的中心重叠。

[0046] 在各实施例中,可以将两个或更多接地过孔布置成各种群集设计。例如,要被群集的接地过孔的数量取决于设计空间或其它设计约束,可以多于三个。在一些实施例中,作为强调,接地过孔群集可以被放置为更接近某些信号。作为示例,接地过孔322、324和326的布置更多地强调边缘310附近的信号,因为那些信号通常展示出更大的对串扰的倾向。在一些实施例中,接地过孔群集可以被集中,如在接地过孔352、354和356的布置中所示,这可以对所有周围的信号提供相等的改进。在各实施例中,如图3中所示,接地过孔群集可以降低远端串扰(FEXT)和近端串扰(NEXT)。因此,可以提高信道的信噪比(SNR)。

[0047] 图4示意性地示出根据一些实施例的形成用于IC组件(例如,图1的IC组件100)中的串扰缓解的接地过孔群集的示例性过程400的流程图。过程400可以与根据各种实施例的结合先前的图所描述的实施例一致。

[0048] 在框410,过程400可以包括在第一封装基板的一侧上形成多个电接触部,第一封装基板被配置为在管芯与第二封装基板之间对输入/输出(I/O)信号和接地进行布线。在各实施例中,第一封装基板的该侧上的接触部可以包括球焊盘。在一些实施例中,球焊盘可以是焊料掩模限定的(SMD)。在其它实施例中,球焊盘可以是非焊料掩模限定的(NSMD)。在一些实施例中,在封装基板的一侧上形成接触部可以通过将接触部(例如焊盘)嵌入在内建层(例如最外面的内建层)中作为内建层的形成的一部分来实现。在一些实施例中,在封装基板的一侧上形成接触部可以通过在内建层中形成开口并且在形成内建层之后根据任何适当的技术将接触部(例如,焊盘)设置到空腔中来实现。

[0049] 在框420,过程400可以包括形成接地过孔的群集以与多个接触部的单个接触部电耦合,该接地过孔的群集具有过孔的同一层的至少两个接地过孔。根据各实施例,框420可以在封装基板的制造过程期间执行,例如在封装基板230的各种层(例如层292或层294)的制造期间执行。在各实施例中,形成接地过孔的群集可以包括在接地过孔的最接近封装基板的边缘的列(例如接地过孔的第一列)中形成接地过孔的群集。信号的前两列可以展示出比内部列更高的对串扰的敏感性;因此,在接地过孔的最接近封装基板的边缘的列中形成接地过孔的群集可以缓解这种串扰。在一些实施例中,可以仅对接地过孔的最接近边缘的列执行框420,这可以在减少这种串扰方面产生成本高效的解决方案。

[0050] 在各实施例中,形成接地过孔的群集可以包括在第一封装基板的两侧之间形成包括接地过孔的群集的垂直互连结构,例如在封装基板230的侧282与侧284之间形成的图2中的垂直互连结构240和250。在一些实施例中,形成接地过孔的群集可以包括在过孔的与该侧相邻的最外层中形成接地过孔的群集,例如,图2中作为过孔的最外层的一部分、在层292中的过孔242和过孔252。在一些实施例中,形成接地过孔的群集可以包括在与过孔的最外层直接相邻的过孔的第二层中形成接地过孔的群集,例如为图2中的层294中的过孔244和过孔254。在一些实施例中,形成接地过孔的群集可以包括在过孔的同一层中形成核心过孔的群集,例如为图2中的层296中的过孔246和过孔256。

[0051] 在一些实施例中,形成接地过孔的群集可以包括形成彼此分开的两个接地过孔。如图2中所示,接地过孔212和214的群集可以形成为彼此分开,但仍然与同一球焊盘210接触。在一些实施例中,形成接地过孔的群集可以包括以三角形布置形成三个接地过孔。在这

种实施例中,接地过孔的三角形布置的中心可以设置在球焊盘的中心之上。如图3中所示,接地过孔352、354和356可以形成三角形布置,并且群集的中心可以与球焊盘350的中心重叠。在各实施例中,形成接地过孔的群集可以包括形成由过孔的同一层的信号过孔围绕的接地过孔的群集。如图3中所示,接地过孔322、324和326的群集可以由以六边形布置的包括信号过孔332的信号过孔围绕。

[0052] 在框430,过程400可以包括在单个接触部上形成单个焊料接头以将第一封装基板电耦合到第二封装基板或电路板。在各实施例中,第一封装基板上的单个接触部可以是球焊盘,其可以对应于第二封装基板上的相配对的接触部,例如焊料焊盘。焊料球然后可以用于将球焊盘与焊料焊盘例如以BGA配置耦合,以形成对应的焊料接头,其可以被配置为在第一封装基板与第二封装基板之间进一步对电信号进行布线。在其它实施例中,单个焊料接头可以形成为其它类型的封装互连件,例如连接盘格栅阵列(LGA)结构或其它适合的结构。

[0053] 各种操作被以最有助于理解所要求保护的主题的方式依次描述为多个分立操作。然而,描述的次序不应被解释为暗示这些操作必然依赖于次序。过程400的操作可以按与所描绘的不同的另一适当的顺序执行。

[0054] 可以使用用于按照需求进行配置的任何适合的硬件和/或软件来将本公开的实施例实施到系统中。图5示意性地示出根据一些实施例的包括如本文中描述的用于集成电路组件中的串扰缓解的接地过孔群集的计算设备。计算设备500可以容纳诸如母板502等板。母板502可以包括多个部件,包括但不限于处理器504和至少一个通信芯片506。处理器504可以物理和电耦合到母板502。在一些实现方式中,至少一个通信芯片506还可以物理地和电耦合到母板502。在其他实施方式中,通信芯片506可以是处理器504的部分。

[0055] 根据其应用,计算设备500可以包括可以或者可以不物理和电耦合到母板502的其它部件。这些其它部件可以包括但不限于易失性存储器(例如,DRAM)、非易失性存储器(例如,ROM)、闪存存储器、图形处理器、数字信号处理器、密码处理器、芯片组、天线、显示器、触摸屏显示器、触摸屏控制器、电池、音频编解码器、视频编解码器、功率放大器、全球定位系统(GPS)设备、罗盘、盖革计数器、加速度计、陀螺仪、扬声器、相机和大容量存储设备(例如硬盘驱动器、光盘(CD)、数字多功能盘(DVD)等)。

[0056] 通信芯片506可以实现无线通信,以用于将数据传输到计算设备500以及从计算设备500传输数据。术语“无线”及其派生词可以用于描述可以通过使用经调制的电磁辐射经由非固体介质传送数据的电路、设备、系统、方法、技术、通信通道等。该术语并不暗示相关联的设备并不含有任何导线,虽然在一些实施例中,其可能不含有任何导线。通信芯片506可以实施多种无线标准或协议中的任何一种,所述多种无线标准或协议包括但不限于电气和电子工程师学会(IEEE)标准,其包括Wi-Fi(IEEE 802.11族)、IEEE 802.16标准(例如,IEEE 802.16-2005修正案)、长期演进(LTE)项目及其任何修正案、更新、和/或修订本(例如,改进的LTE项目、超移动宽带(UMB)项目(也被称为“3GPP2”)等)。IEEE 802.16兼容的BWA网络通常被称为WiMAX网络,即表示全球微波接入互操作性的首字母缩写,WiMAX网络是通过IEEE 802.16标准的合格和互操作性测试的产品的认证标志。通信芯片506可以根据移动通信全球系统(GSM)、通用分组无线业务(GPRS)、通用移动电信系统(UMTS)、高速分组接入(HSPA)、演进的HSPA(E-HSPA)、或LTE网络来进行操作。通信芯片506可以根据用于GSM演进的增强型数据(EDGE)、GSM EDGE无线接入网络(GERAN)、通用陆地无线接入网络(UTRAN)或

演进的UTRAN (E-UTRAN) 来进行操作。通信芯片506可以根据码分多址 (CDMA)、时分多址 (TDMA)、数字增强无绳电信 (DECT)、演进数据优化 (EV-D0) 及其派生物,以及被指定为3G、4G、5G及更高代的任何其它无线协议进行操作。在其它实施例中,通信芯片506可以根据其它无线协议来进行操作。

[0057] 计算设备500可以包括多个通信芯片506。例如,第一通信芯片506可以专用于较短距离的无线通信,例如Wi-Fi和蓝牙,并且第二通信芯片506可以专用于较长距离的无线通信,例如GPS、EDGE、GPRS、CDMA、WiMAX、LTE、Ev-D0以及其他。

[0058] 计算设备500的处理器504可以被封装在IC组件(例如图1的IC组件100)中,IC组件包括具有垂直互连结构的基板(例如图1的封装基板112),该垂直互连结构具有根据本文所述的技术形成的接地过孔群集。例如,处理器504可以是使用互连结构耦合到封装基板112的管芯110。术语“处理器”可以指处理来自寄存器和/或存储器的电子数据以将该电子数据转换成可以存储在寄存器和/或存储器中的其它电子数据的任何设备或设备的一部分。

[0059] 通信芯片506还可以包括可以被封装在IC组件(例如图1的IC组件100)中的一个或多个管芯,该IC组件包括具有垂直互连结构的基板(例如图1的封装基板112),该垂直互连结构具有根据本文所述的技术形成的接地过孔群集。

[0060] 在另外的实施方式中,容纳在计算设备500内的另一部件(例如存储器设备或其它集成电路设备)可以包括可被封装在IC组件(例如图1的IC组件100)中的一个或多个管芯,该IC组件包括具有垂直互连结构的基板(例如图1的封装基板122),该垂直互连结构具有根据本文所述的技术形成的接地过孔群集。

[0061] 根据一些实施例,多个处理器芯片和/或存储器芯片可以设置在IC组件中,该IC组件包括具有垂直互连结构中的接地过孔群集的封装基板,垂直互连结构可以是信道的一部分,以在处理器或存储器芯片中的任两个之间对信号进行电布线。

[0062] 在各实施方式中,计算设备500可以是膝上型计算机、上网本、笔记本、超级本TM、智能电话、平板计算机、个人数字助理 (PDA)、超移动PC、移动电话、桌上型计算机、服务器、打印机、扫描仪、监视器、机顶盒、娱乐控制单元、数码相机、便携式音乐播放器或数字视频记录器。在其它实施方式中,计算设备500可以是处理数据的任何其它电子设备。

[0063] 示例

[0064] 根据各实施例,本公开内容描述了一种集成电路 (IC) 封装组件。IC封装组件的示例1可以包括被配置为在管芯与第二封装基板之间对输入/输出 (I/O) 信号和接地进行布线的第一封装基板,所述第一封装基板具有被配置为接纳管芯的第一侧和与第一侧相对的第二侧。第一封装基板可以包括设置在第一封装基板的第二侧上的多个接触部;以及过孔的同一层的至少两个接地过孔,其中所述多个接触部中的单个接触部被配置为形成与所述第二封装基板的单个焊料接头,并且其中所述至少两个接地过孔形成与单个接触部电耦合的接地过孔的群集。示例2可以包括示例1的主题,其中接地过孔的群集是第一封装基板的第一侧与第二侧之间的垂直互连件的部分。示例3可以包括示例1或2的主题,其中过孔的同一层是过孔的与第二侧相邻的最外面的第一层,与过孔的最外面的第一层直接相邻的过孔的第二层,或者与过孔的第二层直接相邻的过孔的第三层。示例4可以包括示例1-3的任一个主题,其中接地过孔的群集是接地过孔的最接近第一封装基板的边缘的列的一部分。示例5可以包括示例1-4的任一个主题,其中接地过孔的群集由过孔的同一层的信号过孔围绕。示

例6可以包括示例5的主题，其中信号过孔以围绕接地过孔的群集的大体上六边形布置来配置。示例7可以包括示例1-6的任一个主题，其中接地过孔的群集包括以三角形布置的三个接地过孔。示例8可以包括示例7的主题，其中三角形布置的中心设置在单个接触部的中心之上。示例9可以包括示例1-8的任一个主题，还包括第二封装基板，其中第二封装基板通过单个焊料接点与第一封装基板耦合。示例10可以包括示例1-9的任一个主题，其中至少两个接地过孔之间的距离小于单个接触部的直径。示例11可以包括示例1-10的任一个主题，其中至少两个接地过孔具有相同的直径。示例12可以包括示例1-11的任一个主题，其中单个焊料接点是焊料接点的球栅阵列(BGA)配置的一部分。示例13可以包括示例1-12的任一个主题，其中第一封装基板是叠置的过孔层压核心封装或核心BGA封装。

[0065] 根据各实施例，本公开描述了一种方法。一种方法的示例14可以包括在第一封装基板的一侧上形成多个接触部，第一封装基板被配置为在管芯与第二封装基板之间对输入/输出(I/O)信号和接地进行布线；形成接地过孔的群集以与多个接触部的单个接触部电耦合，该接地过孔的群集具有过孔的同一层的至少两个接地过孔；以及在单个接触部上形成单个焊料接头以将第一封装基板电耦合到第二封装基板。示例15可以包括示例14的方法，其中形成接地过孔的群集包括在第一封装基板的两侧之间形成包括接地过孔的群集的垂直互连件。示例16可以包括权利要求14或15的方法，其中形成接地过孔的群集包括在过孔的同一层中形成核心过孔的群集。示例17可以包括权利要求14-16的任一方法，其中形成接地过孔的群集包括形成由过孔的同一层的信号过孔围绕的接地过孔的群集。示例18可以包括权利要求14-17的任一方法，其中形成接地过孔的群集包括以三角形布置形成三个接地过孔。示例19可以包括权利要求18的方法，其中三角形布置的中心设置在单个接触部的中心之上。示例20可以包括权利要求14-19的任一方法，其中形成接地过孔的群集包括形成彼此分开的两个接地过孔。示例21可以包括权利要求14-20的任一方法，其中形成接地过孔的群集包括在接地过孔的最接近第一封装基板的边缘的列中形成接地过孔的群集。

[0066] 根据各实施例，本公开可以描述一种封装组件。封装组件的示例22可以包括：第一管芯；第一封装基板，其电耦合到第一管芯并且被配置为在第一管芯与第二封装基板之间对输入/输出(I/O)信号和接地进行布线，第一封装基板具有被配置为接纳管芯的第一侧和与第一侧相对的第二侧，第一封装基板包括设置在第一封装基板的第二侧上的多个接触部；以及过孔的同一层的至少两个接地过孔，其中多个接触部中的单个接触部被配置为形成与第二封装基板的单个焊料接头，并且其中至少两个接地过孔形成与单个接触部电耦合的接地过孔的群集；第二封装基板具有嵌入在第二封装基板中的互连件以将第一封装基板与第三封装基板电耦合；以及第三封装基板，其电耦合到第二封装基板和第二管芯，第三封装基板被配置为在第二管芯与第二封装基板之间对输入/输出(I/O)信号和接地进行布线。示例23可以包括权利要求21的封装组件，其中第一封装基板是叠置的过孔层压核心封装，其中第二封装基板是内插件，并且其中第三封装基板是核心球栅阵列封装。示例24可以包括权利要求22或23的封装组件，其中第一管芯是CPU，并且其中第二管芯是开关。示例25可以包括权利要求22-24的任一个封装组件，其中接地过孔的群集是接地过孔的最接近第一封装基板的边缘的列的一部分。

[0067] 各实施例可以包括上述实施例的任何适当的组合，上述实施例包括以上以结合的形式(和)描述的实施例的替代(或)实施例(例如，“和”可以是“和/或”)。此外，一些实施例

可以包括具有存储于其上的指令的一个或多个制造的物品(例如,非暂态计算机可读介质),所述指令在被执行时导致上述实施例中的任何一个的动作。此外,一些实施例可以包括具有用于实现上述实施例的各个操作的任何适当模块的装置或者系统。

[0068] 所示出的实施方式的以上描述(包括在摘要中所描述的内容)并非旨在是详尽的或将本公开的实施例限制于所公开的精确形式。尽管出于说明性目的在本文描述了特定实施方式和示例,但相关领域技术人员会认识到,在本公开的范围内各种等同的修改也是可能的。

[0069] 可以根据以上具体实施方式对本公开的实施例做出这些修改。所附权利要求中使用的术语不应被解释为将本公开的各实施例限制于说明书和权利要求中所公开的具体的实施方式。相反,该范围应当完全由所附权利要求来确定,这些权利要求应当根据已确立的对权利要求进行解释的原则来释译。

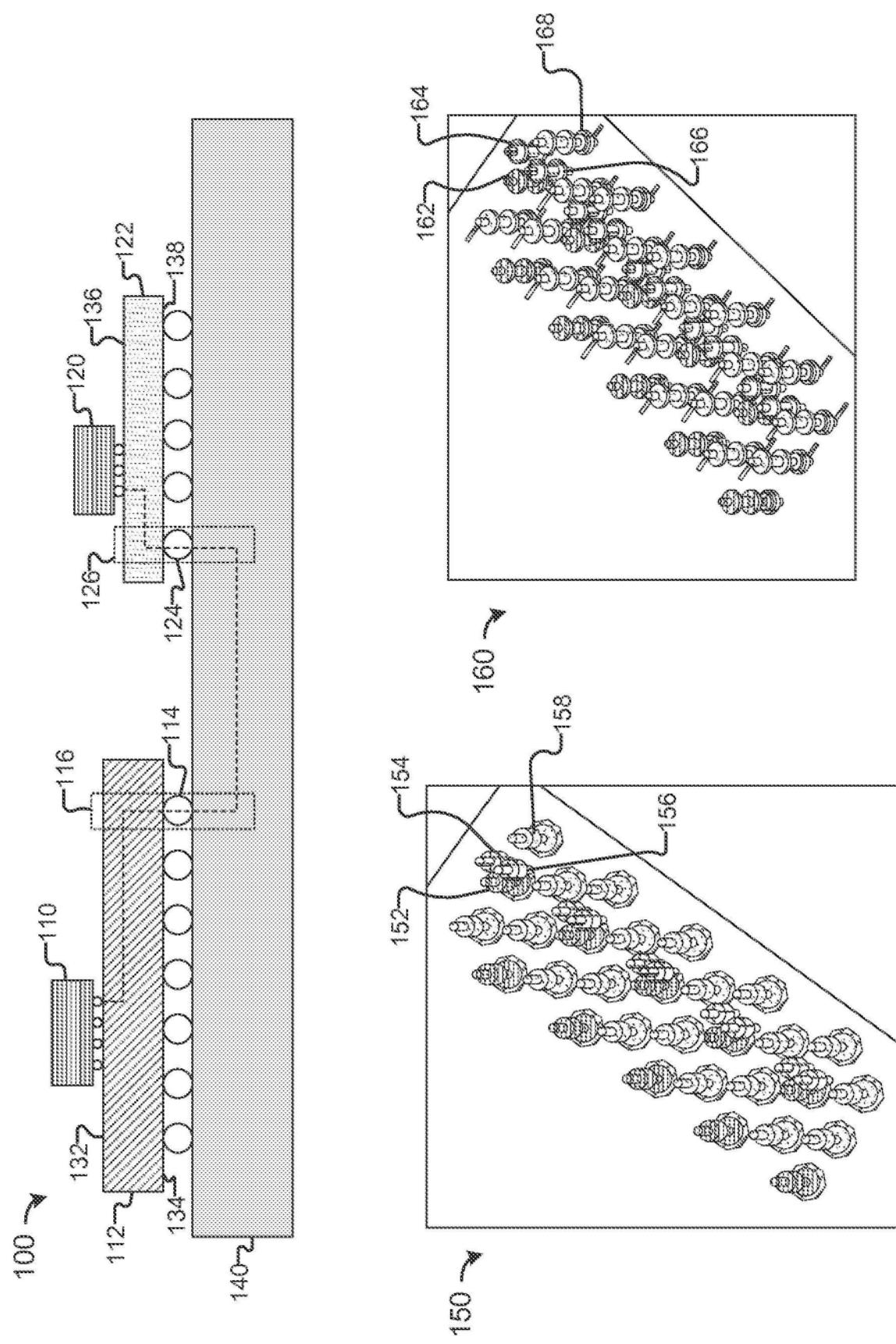


图1

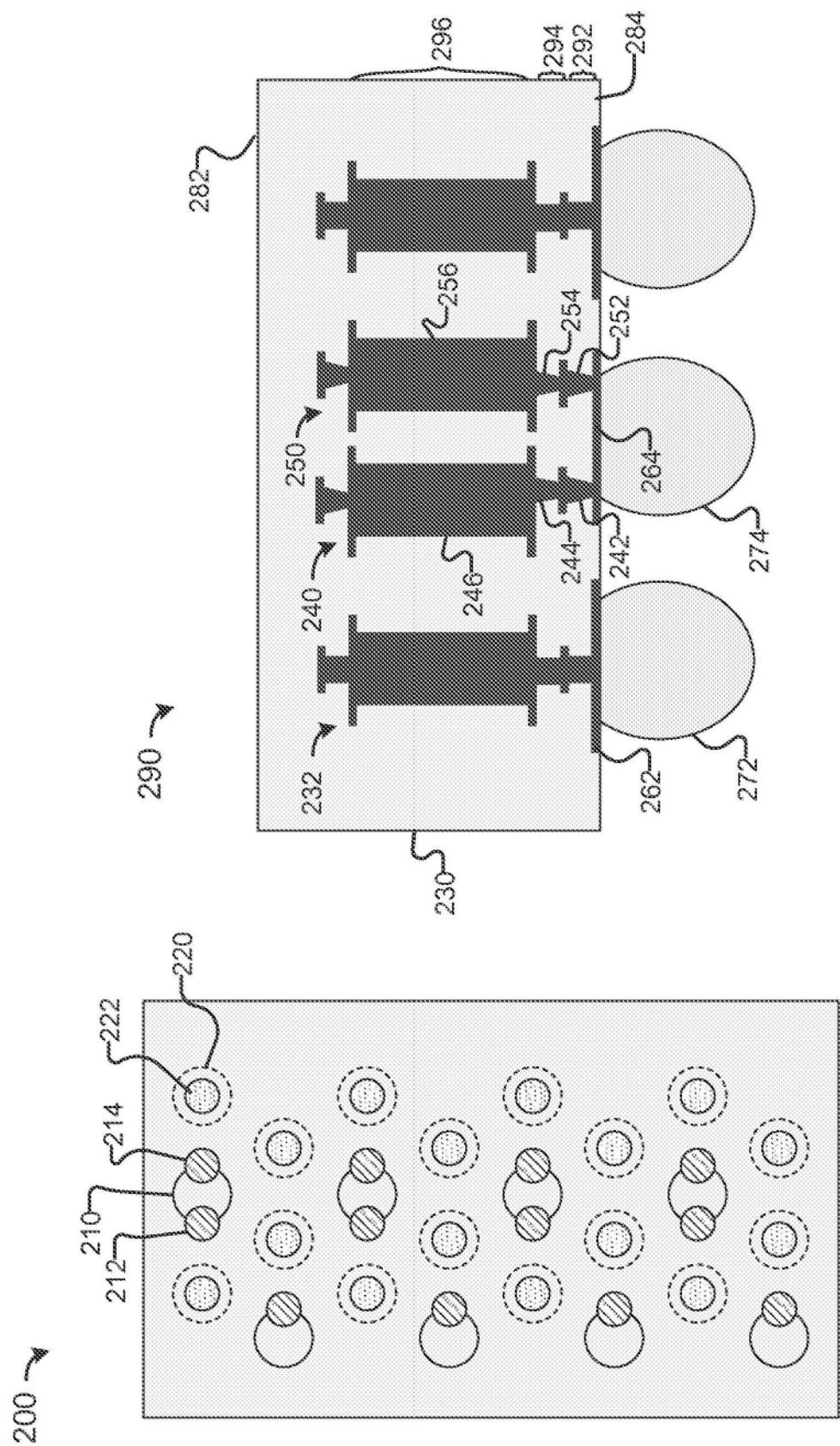


图2

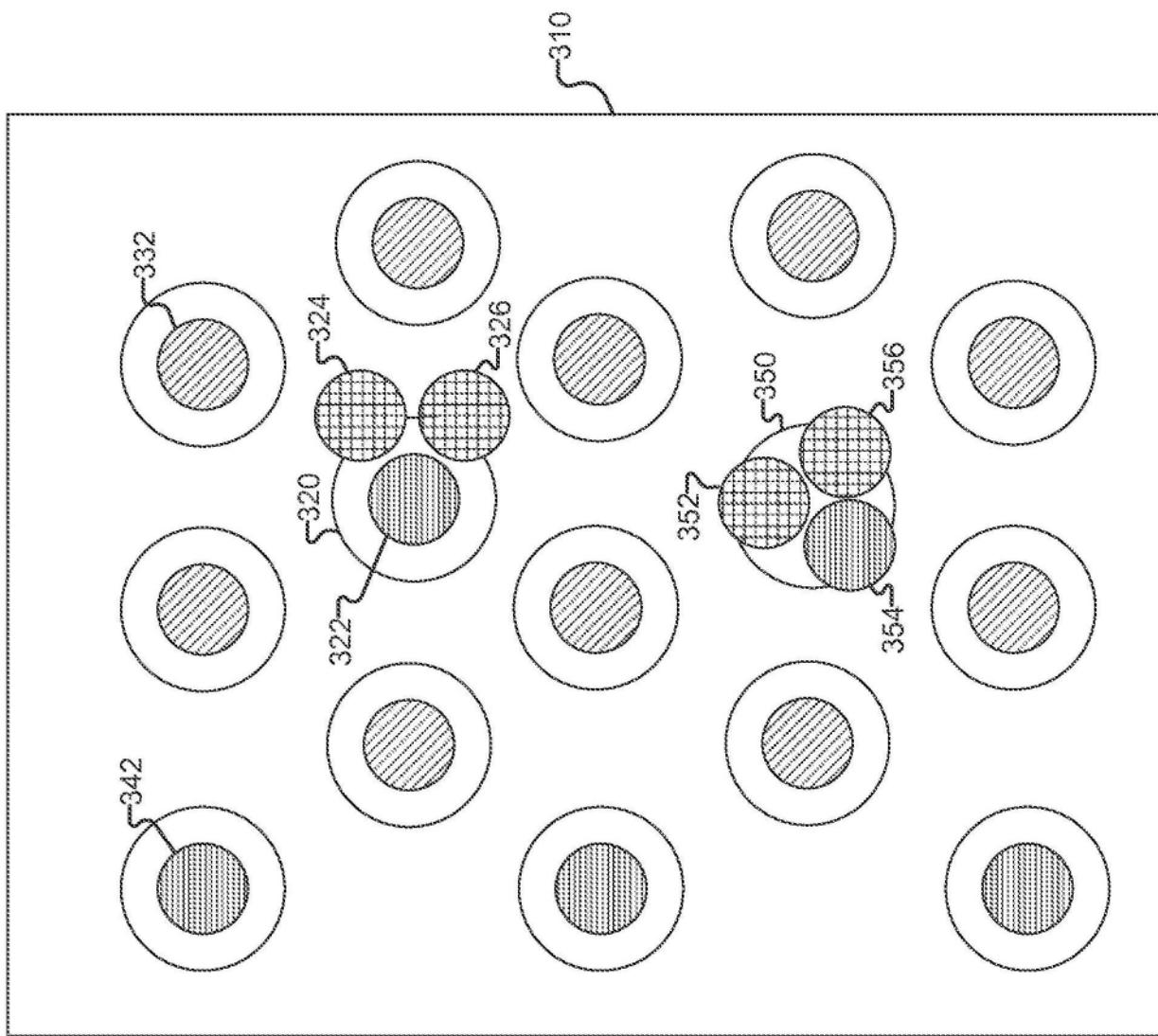


图3

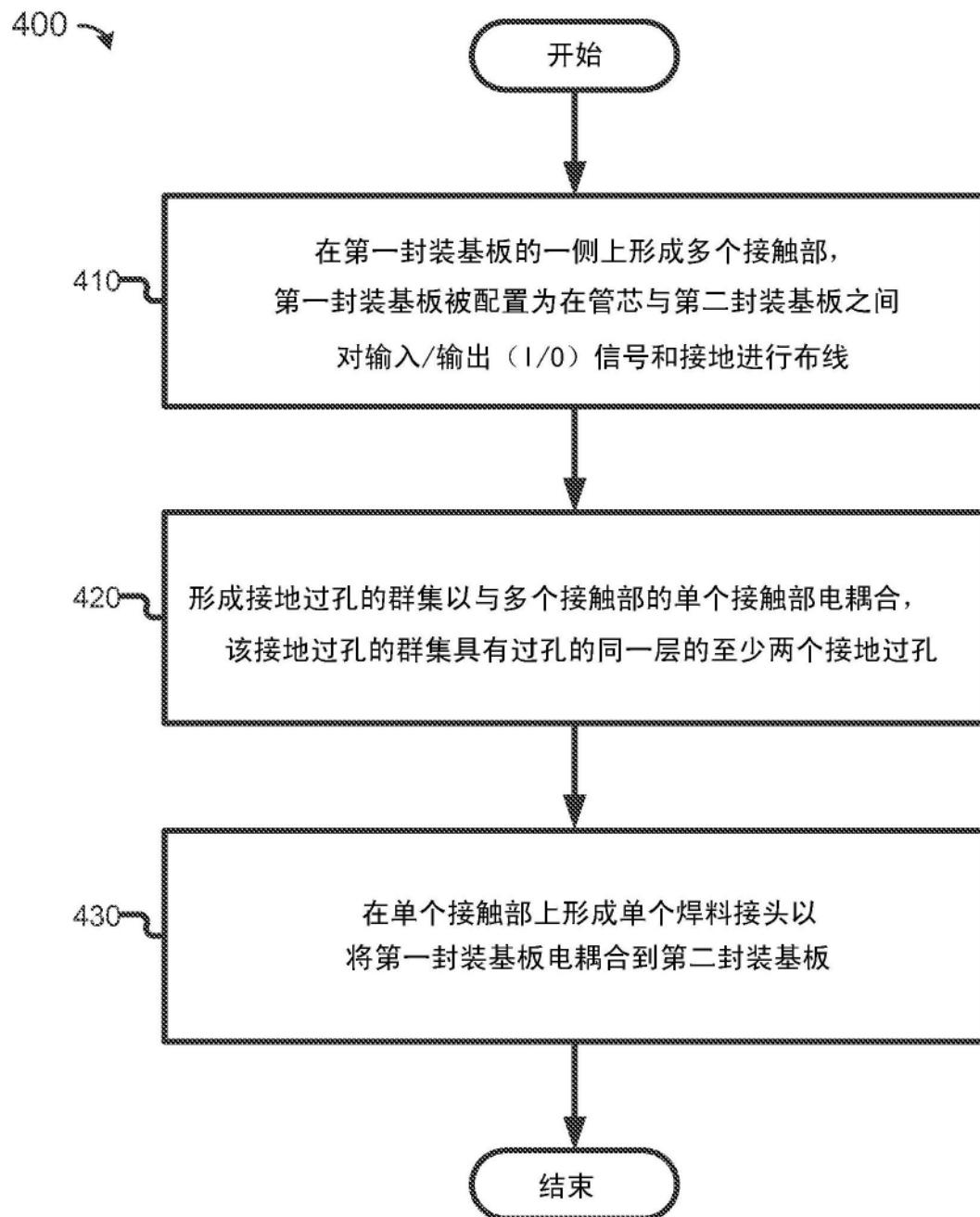


图4



图5