

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 17 年 9 月 22 日 (2005.9.22)

【公開番号】特開 2003-23161 (P2003-23161A)

【公開日】平成 15 年 1 月 24 日 (2003.1.24)

【出願番号】特願 2002-108720 (P2002-108720)

【国際特許分類第 7 版】

H 0 1 L 29/786

G 0 2 F 1/1368

G 0 9 F 9/30

G 0 9 F 9/35

H 0 1 L 21/336

H 0 1 L 21/8238

H 0 1 L 27/08

H 0 1 L 27/092

H 0 5 B 33/14

【F I】

H 0 1 L 29/78 6 1 7 N

G 0 2 F 1/1368

G 0 9 F 9/30 3 3 8

G 0 9 F 9/30 3 6 5 Z

G 0 9 F 9/35

H 0 1 L 27/08 3 3 1 E

H 0 5 B 33/14 A

H 0 1 L 29/78 6 1 2 B

H 0 1 L 29/78 6 2 7 A

H 0 1 L 29/78 6 1 7 S

H 0 1 L 27/08 3 2 1 D

【手続補正書】

【提出日】平成 17 年 4 月 7 日 (2005.4.7)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第 2 の絶縁膜と、前記第 2 の絶縁膜に接して形成された第 2 の電極とを有する薄膜トランジスタを用いた半導体装置であって、

前記第 1 の電極と前記第 2 の電極は、前記半導体膜が有するチャネル形成領域を間に挟んで重なり合っており、

前記第 1 の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 2】

薄膜トランジスタと、液晶セルとを有する半導体装置であって、

前記薄膜トランジスタは、第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成さ

れた第2の絶縁膜と、前記第2の絶縁膜に接して形成された第2の電極とを有し、

前記第1の電極と前記第2の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記液晶セルは、画素電極と、対向電極と、前記画素電極と前記対向電極の間に設けられた液晶とを有し、

前記薄膜トランジスタによって、前記画素電極へのビデオ信号の入力が制御されており、

前記第1の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項3】

請求項1または請求項2において、

前記薄膜トランジスタがnチャンネル型TFTのとき、前記一定の電圧とは、前記薄膜トランジスタの閾値の電圧よりも低いことを特徴とする半導体装置。

【請求項4】

請求項1または請求項2において、

前記薄膜トランジスタがpチャンネル型TFTのとき、前記一定の電圧とは、前記薄膜トランジスタの閾値の電圧よりも高いことを特徴とする半導体装置。

【請求項5】

第1の薄膜トランジスタと、第2の薄膜トランジスタと、OLEDとを有する半導体装置であって、

前記第1及び第2の薄膜トランジスタは、第1の電極と、前記第1の電極に接して形成された第1の絶縁膜と、前記第1の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第2の絶縁膜と、前記第2の絶縁膜に接して形成された第2の電極とを有し、

前記第1の電極と前記第2の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記OLEDは、第3の電極と、第4の電極と、前記第3の電極と前記第4の電極の間に設けられた有機発光層とを有し、

前記第1の薄膜トランジスタによって、前記第2の薄膜トランジスタが有する前記第2の電極へのビデオ信号の入力が制御されており、

前記第2の電極に入力されたビデオ信号によって前記第2の薄膜トランジスタのドレイン電流が制御されており、

前記ドレイン電流は前記第3の電極に入力されており、

前記第1の薄膜トランジスタの前記第1の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項6】

第1の薄膜トランジスタと、第2の薄膜トランジスタと、OLEDとを有する半導体装置であって、

前記第1及び第2の薄膜トランジスタは、第1の電極と、前記第1の電極に接して形成された第1の絶縁膜と、前記第1の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第2の絶縁膜と、前記第2の絶縁膜に接して形成された第2の電極とを有し、

前記第1の電極と前記第2の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記OLEDは、第3の電極と、第4の電極と、前記第3の電極と前記第4の電極の間に設けられた有機発光層とを有し、

前記第1の薄膜トランジスタによって、前記第2の薄膜トランジスタが有する前記第2の電極へのビデオ信号の入力が制御されており、

前記第2の電極に入力されたビデオ信号によって前記第2の薄膜トランジスタのドレイン電流が制御されており、

前記ドレイン電流は前記第3の電極に入力されており、

前記第 2 の薄膜トランジスタが有する前記第 1 の電極と前記第 2 の電極は、互いに電氣的に接続されていることを特徴とする半導体装置。

【請求項 7】

第 1 の薄膜トランジスタと、第 2 の薄膜トランジスタとを有する半導体装置であって、前記第 1 と第 2 の薄膜トランジスタは、第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第 2 の絶縁膜と、前記第 2 の絶縁膜に接して形成された第 2 の電極とをそれぞれ有しており、

前記第 1 の電極と前記第 2 の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記第 2 の薄膜トランジスタが有する前記第 1 の電極と前記第 2 の電極は、互いに電氣的に接続されており、

前記第 1 の薄膜トランジスタの前記第 1 の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 8】

第 1 の薄膜トランジスタと、第 2 の薄膜トランジスタとを有する半導体装置であって、前記第 1 と第 2 の薄膜トランジスタは、第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第 2 の絶縁膜と、前記第 2 の絶縁膜に接して形成された第 2 の電極とをそれぞれ有しており、

前記第 1 の電極と前記第 2 の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記第 2 の薄膜トランジスタが有する前記第 1 の電極と前記第 2 の電極は、前記第 1 の絶縁膜及び前記第 2 の絶縁膜に形成されたコンタクトホールを介して接続されており、

前記第 1 の薄膜トランジスタの前記第 1 の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 9】

第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第 2 の絶縁膜と、前記第 2 の絶縁膜に接して形成された第 2 の電極とをそれぞれ有する第 1 と第 2 の薄膜トランジスタと、

前記第 2 の電極を覆って、前記第 2 の絶縁膜上に形成された第 3 の絶縁膜と、

前記第 3 の絶縁膜上に形成された配線と、

を有する半導体装置であって、

前記第 1 の電極と前記第 2 の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記配線は、前記第 1 及び前記第 2 の絶縁膜に形成された第 2 のコンタクトホールを介して、前記第 2 の薄膜トランジスタが有する前記第 1 の電極に接し、なおかつ、前記第 3 の絶縁膜に形成された第 1 のコンタクトホールを介して前記第 2 の薄膜トランジスタが有する前記第 2 の電極に接しており、

前記第 1 の薄膜トランジスタの前記第 1 の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 10】

第 1 の薄膜トランジスタ及び液晶セルを有する画素部と、第 2 の薄膜トランジスタを有する駆動回路とを含む半導体装置であって、

前記第 1 と第 2 の薄膜トランジスタは、第 1 の電極と、前記第 1 の電極に接して形成された第 1 の絶縁膜と、前記第 1 の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第 2 の絶縁膜と、前記第 2 の絶縁膜に接して形成された第 2 の電極とをそれぞれ有しており、

前記第 1 の電極と前記第 2 の電極は、前記半導体膜が有するチャンネル形成領域を間に挟

んで重なり合っており、

前記液晶セルは、画素電極と、対向電極と、前記画素電極と前記対向電極の間に設けられた液晶とを有し、

前記第１の薄膜トランジスタによって、前記駆動回路において生成されたビデオ信号の前記画素電極への入力が制御されており、

前記第２の薄膜トランジスタが有する前記第１の電極と前記第２の電極は、互いに電氣的に接続されていることを特徴とする半導体装置。

【請求項１１】

第１の薄膜トランジスタ及び液晶セルを有する画素部と、第２の薄膜トランジスタを有する駆動回路とを含む半導体装置であって、

前記第１と第２の薄膜トランジスタは、第１の電極と、前記第１の電極に接して形成された第１の絶縁膜と、前記第１の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第２の絶縁膜と、前記第２の絶縁膜に接して形成された第２の電極とをそれぞれ有しており、

前記第１の電極と前記第２の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記液晶セルは、画素電極と、対向電極と、前記画素電極と前記対向電極の間に設けられた液晶とを有し、

前記第１の薄膜トランジスタによって、前記駆動回路において生成されたビデオ信号の前記画素電極への入力が制御されており、

前記第２の薄膜トランジスタが有する前記第１の電極と前記第２の電極は、前記第１の絶縁膜及び前記第２の絶縁膜に形成されたコンタクトホールを介して接続されていることを特徴とする半導体装置。

【請求項１２】

第１の薄膜トランジスタ、第２の薄膜トランジスタ及びＯＬＥＤを有する画素部と、第３の薄膜トランジスタを有する駆動回路とを含む半導体装置であって、

前記第１、第２及び第３の薄膜トランジスタは、第１の電極と、前記第１の電極に接して形成された第１の絶縁膜と、前記第１の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第２の絶縁膜と、前記第２の絶縁膜に接して形成された第２の電極とをそれぞれ有しており、

前記第１の電極と前記第２の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記ＯＬＥＤは、第３の電極と、第４の電極と、前記第３の電極と前記第４の電極の間に設けられた有機発光層とを有し、

前記第１の薄膜トランジスタによって、前記第２の薄膜トランジスタが有する前記第２の電極へのビデオ信号の入力が制御されており、

前記第２の電極に入力されたビデオ信号によって前記第２の薄膜トランジスタのドレイン電流が制御されており、

前記ドレイン電流は前記第３の電極に入力されており、

前記第２及び第３の薄膜トランジスタが有する前記第１の電極と前記第２の電極は、互いに電氣的に接続されていることを特徴とする半導体装置。

【請求項１３】

第１の薄膜トランジスタ、第２の薄膜トランジスタ及びＯＬＥＤを有する画素部と、第３の薄膜トランジスタを有する駆動回路とを含む半導体装置であって、

前記第１、第２及び第３の薄膜トランジスタは、第１の電極と、前記第１の電極に接して形成された第１の絶縁膜と、前記第１の絶縁膜に接して形成された半導体膜と、前記半導体膜に接して形成された第２の絶縁膜と、前記第２の絶縁膜に接して形成された第２の電極とをそれぞれ有しており、

前記第１の電極と前記第２の電極は、前記半導体膜が有するチャンネル形成領域を間に挟んで重なり合っており、

前記 O L E D は、第 3 の電極と、第 4 の電極と、前記第 3 の電極と前記第 4 の電極の間に設けられた有機発光層とを有し、

前記第 1 の薄膜トランジスタによって、前記第 2 の薄膜トランジスタが有する前記第 2 の電極へのビデオ信号の入力が制御されており、

前記第 2 の電極に入力されたビデオ信号によって前記第 2 の薄膜トランジスタのドレイン電流が制御されており、

前記ドレイン電流は前記第 3 の電極に入力されており、

前記第 2 及び第 3 の薄膜トランジスタが有する前記第 1 の電極と前記第 2 の電極は、前記第 1 の絶縁膜及び前記第 2 の絶縁膜に形成されたコンタクトホールを介して接続されていることを特徴とする半導体装置。

【請求項 1 4】

請求項 1 2 または請求項 1 3 において、

前記第 3 の薄膜トランジスタにおいて、前記第 1 の電極と前記第 2 の電極とを電氣的に切り離したときに、前記第 1 の電極にグラウンドの電圧を印加したときの前記第 3 の薄膜トランジスタの閾値と、第 2 の電極にグラウンドの電圧を印加したときの前記第 3 の薄膜トランジスタの閾値がほぼ同じになることを特徴とする半導体装置。

【請求項 1 5】

請求項 5 乃至請求項 1 4 のいずれか 1 項において、

前記第 2 の薄膜トランジスタにおいて、前記第 1 の電極と前記第 2 の電極とを電氣的に切り離したときに、前記第 1 の電極にグラウンドの電圧を印加したときの前記第 2 の薄膜トランジスタの閾値と、第 2 の電極にグラウンドの電圧を印加したときの前記第 2 の薄膜トランジスタの閾値がほぼ同じになることを特徴とする半導体装置。

【請求項 1 6】

請求項 6 または請求項 1 0 乃至請求項 1 3 のいずれか 1 項において、前記第 1 の薄膜トランジスタの前記第 1 の電極に、一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 1 7】

請求項 5 乃至請求項 1 6 のいずれか 1 項において、

前記第 1 の薄膜トランジスタが n チャネル型 T F T のとき、前記第 1 の薄膜トランジスタの第 1 の電極に、前記第 1 の薄膜トランジスタの閾値の電圧よりも低い一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 1 8】

請求項 5 乃至請求項 1 6 のいずれか 1 項において、

前記第 1 の薄膜トランジスタが p チャネル型 T F T のとき、前記第 1 の薄膜トランジスタの第 1 の電極に、前記第 1 の薄膜トランジスタの閾値の電圧よりも高い一定の電圧が印加されていることを特徴とする半導体装置。

【請求項 1 9】

請求項 5 乃至請求項 1 8 のいずれか 1 項において、

前記半導体膜は、チャンネル形成領域を間に挟んで形成された不純物領域を有していることを特徴とする半導体装置。

【請求項 2 0】

請求項 5 乃至請求項 1 8 のいずれか 1 項において、

前記半導体膜は、チャンネル形成領域に接する第 1 の不純物領域と、前記第 1 の不純物領域に接する第 2 の不純物領域とを有しており、

前記第 1 の不純物領域における不純物濃度は、前記第 2 の不純物領域における不純物濃度よりも低いことを特徴とする半導体装置。

【請求項 2 1】

請求項 1 乃至請求項 2 0 のいずれか 1 項において、

前記第 1 の絶縁膜と前記第 2 の絶縁膜の誘電率がほぼ同じであり、

前記第 1 の絶縁膜の前記第 1 の電極と重なっている部分における膜厚と、前記第 2 の絶

縁膜の前記第 2 の電極と重なっている部分における膜厚がほぼ同じであることを特徴とする半導体装置。

【請求項 2 2】

請求項 1 乃至請求項 2 0 のいずれか 1 項において、

前記チャネル形成領域と前記第 1 の電極とが重なっている部分における前記第 1 の絶縁膜の膜厚を d_1 とし、前記チャネル形成領域と前記第 2 の電極とが重なっている部分における前記第 2 の絶縁膜の膜厚を d_2 とすると、 $|d_1 - d_2| / d_1 \leq 0.1$ 、かつ $|d_1 - d_2| / d_2 \leq 0.1$ を満たしていることを特徴とする半導体装置。

【請求項 2 3】

請求項 1 乃至請求項 2 0 のいずれか 1 項において、

前記チャネル形成領域と前記第 1 の電極とが重なっている部分における前記第 1 の絶縁膜の膜厚を d_1 とし、前記チャネル形成領域と前記第 2 の電極とが重なっている部分における前記第 2 の絶縁膜の膜厚を d_2 とすると、 $|d_1 - d_2| / d_1 \leq 0.05$ 、かつ $|d_1 - d_2| / d_2 \leq 0.05$ を満たしていることを特徴とする半導体装置。

【請求項 2 4】

請求項 1 乃至請求項 2 1 のいずれか 1 項において、

前記第 1 の絶縁膜は、化学的機械研磨により平坦化されていることを特徴とする半導体装置。

【請求項 2 5】

請求項 2 4 において、

前記平坦化された第 1 の絶縁膜は、表面における凹凸の高低差が 5 nm 以下であることを特徴とする半導体装置。

【請求項 2 6】

請求項 2 4 において、

前記平坦化された第 1 の絶縁膜は、表面における凹凸の高低差が 1 nm 以下であることを特徴とする半導体装置。

【請求項 2 7】

請求項 2 4 乃至請求項 2 6 のいずれか 1 項において、

前記チャネル形成領域と前記第 1 の電極とが重なっている部分における前記平坦化された第 1 の絶縁膜の膜厚を d_1 とし、前記チャネル形成領域と前記第 2 の電極とが重なっている部分における前記第 2 の絶縁膜の膜厚を d_2 とすると、 $|d_1 - d_2| / d_1 \leq 0.1$ 、かつ $|d_1 - d_2| / d_2 \leq 0.1$ を満たしていることを特徴とする半導体装置。

【請求項 2 8】

請求項 2 4 乃至請求項 2 6 のいずれか 1 項において、

前記チャネル形成領域と前記第 1 の電極とが重なっている部分における前記平坦化された第 1 の絶縁膜の膜厚を d_1 とし、前記チャネル形成領域と前記第 2 の電極とが重なっている部分における前記第 2 の絶縁膜の膜厚を d_2 とすると、 $|d_1 - d_2| / d_1 \leq 0.05$ 、かつ $|d_1 - d_2| / d_2 \leq 0.05$ を満たしていることを特徴とする半導体装置。

【請求項 2 9】

請求項 1 乃至請求項 2 8 のいずれか 1 項に記載の半導体装置を用いることを特徴とする表示装置、デジタルスチルカメラ、ノート型パーソナルコンピュータ、モバイルコンピュータ、画像再生装置、ゴーグル型ディスプレイ、ビデオカメラまたは携帯電話。

【請求項 3 0】

絶縁表面上に第 1 の電極及び第 2 の電極を形成し、

前記第 1 の電極及び第 2 の電極に接する第 1 の絶縁膜を形成し、

前記第 1 の絶縁膜に接する第 1 の半導体膜及び第 2 の半導体膜を形成し、

前記第 1 の半導体膜及び第 2 の半導体膜に接する第 2 の絶縁膜を形成し、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜をエッチングし、前記第 1 の電極の一部を露出させ、

前記第 2 の絶縁膜に接し、なおかつ前記第 1 の電極の一部と接する第 3 の電極と、前記第 2 の絶縁膜に接する第 4 の電極とを形成する工程を有し、

前記第 1 の電極と前記第 3 の電極は、前記第 1 の半導体膜を間にはさんで重なり合っており、

前記第 2 の電極と前記第 4 の電極は、前記第 2 の半導体膜を間にはさんで重なり合っていることを特徴とする半導体装置の作製方法。

【請求項 3 1】

絶縁表面上に第 1 の電極及び第 2 の電極を形成し、

前記第 1 の電極及び第 2 の電極に接する第 1 の絶縁膜を形成し、

前記第 1 の絶縁膜を化学的機械研磨により平坦化し、

平坦化された前記第 1 の絶縁膜に接する第 1 の半導体膜及び第 2 の半導体膜を形成し、

前記第 1 の半導体膜及び第 2 の半導体膜に接する第 2 の絶縁膜を形成し、

前記平坦化された第 1 の絶縁膜及び前記第 2 の絶縁膜をエッチングし、前記第 1 の電極の一部を露出させ、

前記第 2 の絶縁膜に接し、なおかつ前記第 1 の電極の一部と接する第 3 の電極と、前記第 2 の絶縁膜に接する第 4 の電極とを形成する工程を有し、

前記第 1 の電極と前記第 3 の電極は、前記第 1 の半導体膜を間にはさんで重なり合っており、

前記第 2 の電極と前記第 4 の電極は、前記第 2 の半導体膜を間にはさんで重なり合っていることを特徴とする半導体装置の作製方法。

【請求項 3 2】

絶縁表面上に第 1 の電極及び第 2 の電極を形成し、

前記第 1 の電極及び第 2 の電極に接する第 1 の絶縁膜を形成し、

前記第 1 の絶縁膜に接する第 1 の半導体膜及び第 2 の半導体膜を形成し、

前記第 1 の半導体膜及び第 2 の半導体膜に接する第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜に接する第 3 の電極及び第 4 の電極を形成し、

前記第 3 の電極及び第 4 の電極を覆って、前記第 2 の絶縁膜に接する第 3 の絶縁膜を形成し、

前記第 1 の絶縁膜、前記第 2 の絶縁膜及び前記第 3 の絶縁膜をエッチングし、前記第 1 の電極の一部及び前記第 3 の電極の一部を露出させ、

前記第 1 の電極の一部及び前記第 3 の電極の一部に接する配線を形成する工程を有し、

前記第 1 の電極と前記第 3 の電極は、前記第 1 の半導体膜を間にはさんで重なり合っており、

前記第 2 の電極と前記第 4 の電極は、前記第 2 の半導体膜を間にはさんで重なり合っていることを特徴とする半導体装置の作製方法。

【請求項 3 3】

絶縁表面上に第 1 の電極及び第 2 の電極を形成し、

前記第 1 の電極及び第 2 の電極に接する第 1 の絶縁膜を形成し、

前記第 1 の絶縁膜を化学的機械研磨により平坦化し、

前記平坦化された第 1 の絶縁膜に接する第 1 の半導体膜及び第 2 の半導体膜を形成し、

前記第 1 の半導体膜及び第 2 の半導体膜に接する第 2 の絶縁膜を形成し、

前記第 2 の絶縁膜に接する第 3 の電極及び第 4 の電極を形成し、

前記第 3 の電極及び第 4 の電極を覆って、前記第 2 の絶縁膜に接する第 3 の絶縁膜を形成し、

前記平坦化された第 1 の絶縁膜、前記第 2 の絶縁膜及び前記第 3 の絶縁膜をエッチングし、前記第 1 の電極の一部及び前記第 3 の電極の一部を露出させ、

前記第 1 の電極の一部及び前記第 3 の電極の一部に接する配線を形成する工程を有し、

前記第 1 の電極と前記第 3 の電極は、前記第 1 の半導体膜を間にはさんで重なり合っており、

前記第 2 の電極と前記第 4 の電極は、前記第 2 の半導体膜を間にはさんで重なり合っていることを特徴とする半導体装置の作製方法。

いることを特徴とする半導体装置の作製方法。

【請求項 3 4】

請求項 3 0 乃至請求項 3 3 のいずれか 1 項において、

前記第 1 の半導体膜は、チャンネル形成領域と、前記チャンネル形成領域を挟んでいる不純物領域とを有しており、

前記第 1 の電極と前記第 3 の電極は、前記チャンネル形成領域と重なっていることを特徴とする半導体装置の作製方法。

【請求項 3 5】

請求項 3 0 乃至請求項 3 4 のいずれか 1 項において、

前記第 2 の半導体膜は、チャンネル形成領域と、前記チャンネル形成領域を挟んでいる不純物領域とを有しており、

前記第 2 の電極と前記第 4 の電極は、前記チャンネル形成領域と重なっていることを特徴とする半導体装置の作製方法。