

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6081694号
(P6081694)

(45) 発行日 平成29年2月15日(2017.2.15)

(24) 登録日 平成29年1月27日(2017.1.27)

(51) Int.Cl.	F 1
HO 1 L 31/10 (2006.01)	HO 1 L 31/10 A
GO 2 F 1/133 (2006.01)	GO 2 F 1/133 530
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 C
HO 1 L 27/144 (2006.01)	HO 1 L 27/14 K

請求項の数 1 (全 23 頁)

(21) 出願番号	特願2011-217401 (P2011-217401)
(22) 出願日	平成23年9月30日 (2011.9.30)
(65) 公開番号	特開2012-99797 (P2012-99797A)
(43) 公開日	平成24年5月24日 (2012.5.24)
審査請求日	平成26年7月15日 (2014.7.15)
審判番号	不服2016-3880 (P2016-3880/J1)
審判請求日	平成28年3月14日 (2016.3.14)
(31) 優先権主張番号	特願2010-227467 (P2010-227467)
(32) 優先日	平成22年10月7日 (2010.10.7)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	黒川 義元 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
合議体	
審判長	森 竜介
審判官	伊藤 昌哉
審判官	森林 克郎

最終頁に続く

(54) 【発明の名称】光検出装置

(57) 【特許請求の範囲】

【請求項 1】

第1のフォトダイオードと、
第2のフォトダイオードと、
第1の增幅回路と、
第2の増幅回路と、を有し、

前記第1のフォトダイオードは、p型領域とi型領域とn型領域との積層からなる非晶質シリコン膜を有し、

前記第2のフォトダイオードは、p型領域とi型領域とn型領域とが横方向につながった結晶性シリコン膜を有し、

前記第1のフォトダイオードは、可視光を吸収し赤外光を透過する機能を有し、

前記第2のフォトダイオードは、前記赤外光及び前記可視光を吸収する機能を有し、

前記第1の増幅回路は、前記第1のフォトダイオードで発生した光電流に対応する電荷を増幅する機能を有し、

前記第2の増幅回路は、前記第2のフォトダイオードで発生した光電流に対応する電荷を増幅する機能を有し、

前記可視光と前記赤外光とを含む入射光が入射される側に前記第1のフォトダイオードが位置し、前記第1のフォトダイオードと前記第2のフォトダイオードのi型領域とは重なる領域を有するように設けられ、

前記第1の増幅回路は、第1のトランジスタと、第2のトランジスタと、第3のトラン

10

20

ジスタと、を有し、

前記第1のトランジスタのソース又はドレインの一方は、前記第1のフォトダイオードと電気的に接続され、

前記第1のトランジスタのソース又はドレインの他方は、前記第2のトランジスタのゲートと電気的に接続され、

前記第2のトランジスタのソース又はドレインの一方は、前記第3のトランジスタのソース又はドレインの一方と電気的に接続され、

前記第2の増幅回路は、第4のトランジスタと、第5のトランジスタと、第6のトランジスタと、を有し、

前記第4のトランジスタのソース又はドレインの一方は、前記第2のフォトダイオードと電気的に接続され、

前記第4のトランジスタのソース又はドレインの他方は、前記第5のトランジスタのゲートと電気的に接続され、

前記第5のトランジスタのソース又はドレインの一方は、前記第6のトランジスタのソース又はドレインの一方と電気的に接続され、

前記第1のトランジスタ及び前記第4のトランジスタは、チャネルが酸化物半導体層に形成されるトランジスタであり、

前記第2のトランジスタの上、前記第3のトランジスタの上、前記第5のトランジスタの上、及び、前記第6のトランジスタの上に、絶縁層を有し、

前記絶縁層の上に、前記第1のトランジスタと、前記第4のトランジスタとを有することを特徴とする光検出回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光検出装置、当該光検出装置を具備する表示装置、及び光検出装置を具備する電子機器に関する。

【背景技術】

【0002】

近年、光を検出する回路を具備する装置（「光検出装置」ともいう）を表示装置の画素回路と一緒に形成するタッチパネルが注目されている。例えば特許文献1では表示パネル内に可視光の強度を検知する光センサ素子（以下可視光センサ）及び赤外光の強度を検出する光センサ素子（以下赤外光センサ）が並置された液晶表示装置について開示している。

【0003】

特許文献1の構成では、可視光センサ及び赤外光センサを並置することにより精度の高いタッチパネル機能を実現している。当該構成により液晶表示装置が置かれる環境下によって外光等の光がノイズとなるため可視光センサによる検出精度が低くなってしまっても、可視光センサとは受光感度の異なる赤外光センサにより可視光の影響を受けない赤外光を検出することで、広範囲な環境照度下においても正確な位置検出を実現している。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】国際公開第2010/084640号パンフレット

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1に示すように表示パネル内に可視光センサ及び赤外光センサを並置する構成では、表示部に対する各センサを配置する面積が大きくなり、画素サイズが大きくなってしまう。また特許文献1に示すように赤外光センサを用いる場合、赤外光センサへの可視光の入射によるノイズを低減するために光学フィルタを設ける必要があり、製造コスト増加の一因となってしまう。

10

20

30

40

50

【0006】

本発明の一態様は、可視光センサ及び赤外光センサを並置して設けて構成する光検出装置において、各センサを配置する際の面積を共有することで各センサの専有面積を小さくし、画素サイズの縮小を図ることのできる光検出装置を提供することを課題の一とする。また本発明の一態様は、赤外光センサを用いる場合に可視光の入射を低減するための光学フィルタを設けないことで、製造コストの低減を図ることを課題の一とする。

【課題を解決するための手段】**【0007】**

本発明の一態様は、可視光センサ及び赤外光センサを配置する際の面積を縮小するために、可視光を検知する第1のフォトダイオードと赤外光を検知する第2のフォトダイオードとを重畳して配置し、可視光を第1のフォトダイオードで先に吸収する構成とすることで第2のフォトダイオードに入射される可視光を非常に少なくするものである。また本発明の一態様は、第2のフォトダイオードと重畳して配置する第1のフォトダイオードを第2のフォトダイオードの光学フィルタとして用いるものである。そのため第1のフォトダイオードを構成する半導体層は可視光を吸収し、且つ赤外光を透過する半導体層とし、第2のフォトダイオードの半導体層は赤外光を吸収する半導体層とするものである。

10

【0008】

本発明の一態様は、可視光を検出するための第1のフォトダイオード、赤外光を検出するための第2のフォトダイオード、第1のフォトダイオードでの光電流に応じて蓄積された電荷を增幅して出力するための第1の增幅回路、及び第2のフォトダイオードでの光電流に応じて蓄積された電荷を増幅して出力するための第2の増幅回路が設けられ、第1のフォトダイオードの半導体層は非晶質シリコンで構成され、第2のフォトダイオードの半導体層は結晶性シリコンで構成され、第1のフォトダイオードと第2のフォトダイオードとが、可視光と赤外光とを含む入射光が入射される側に第1のフォトダイオードが位置するように重畳して設けられており、第1のフォトダイオードは入射光のうち可視光を吸収し且つ赤外光を透過し、第2のフォトダイオードは入射光のうち第1のフォトダイオードを透過した赤外光を吸収する光検出装置である。

20

【0009】

本発明の一態様において、第2のフォトダイオードの半導体層は、第1の増幅回路及び第2の増幅回路が有するトランジスタの半導体層と同じ層に設けられる半導体層である光検出装置でもよい。

30

【0010】

本発明の一態様において、第1のフォトダイオードの半導体層は、p型半導体領域、i型半導体領域及びn型半導体領域を有し、p型半導体領域、i型半導体領域及びn型半導体領域が積層されて第1のフォトダイオードを構成している光検出装置でもよい。

【0011】

本発明の一態様において、第2のフォトダイオードは、p型半導体領域、i型半導体領域及びn型半導体領域を有し、第2のフォトダイオードと重畳する第1のフォトダイオードが設けられる面積は、第2のフォトダイオードにおけるi型半導体領域が設けられる面積より大きい光検出装置でもよい。

40

【0012】

本発明の一態様において、第1の増幅回路及び第2の増幅回路はそれぞれ、第1のトランジスタと、第2のトランジスタと、第3のトランジスタとを有し、第2のトランジスタ及び第3のトランジスタは電源線と出力信号線の間に直列に電気的に接続され、第2のトランジスタのゲートは第1のトランジスタの第1端子と電気的に接続され、第1のトランジスタの第2端子はフォトダイオードの一方の電極と電気的に接続されている光検出装置でもよい。

【発明の効果】**【0013】**

本発明の一態様により、可視光センサ及び赤外光センサを並置して設けて構成する光検出

50

装置において、各センサを配置する際の面積を共有することで専有面積を小さくし、画素サイズの縮小を図れる光検出装置を提供することができる。従って、相対的に各センサの面積を大きくすることもできるため、可視光及び赤外光に対する各センサの感度を向上させることができる。また本発明の一態様は、赤外光センサを用いる場合に可視光の入射を低減するための光学フィルタを削減することができ、製造コストの低減を図ることができる。

【図面の簡単な説明】

【0014】

【図1】本発明の一形態における回路図及び上面図。

【図2】本発明の一形態における断面図。

10

【図3】本発明の一形態における断面図。

【図4】本発明の一形態における回路図及びタイミングチャート図。

【図5】本発明の一形態における回路図。

【図6】実施の形態3における電子機器を示す図。

【発明を実施するための形態】

【0015】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本発明は本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

20

【0016】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、または信号波形は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0017】

なお本明細書にて用いる第1、第2、第3、乃至第N（Nは自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0018】

30

（実施の形態1）

本実施の形態では、光検出装置の構成及び動作について、図1乃至図4を参照して説明する。

【0019】

光検出装置の構成について、図1を参照して説明する。光検出装置101は、第1のフォトダイオード102A、第2のフォトダイオード102B、第1の增幅回路103A及び第2の増幅回路103Bを有する。

【0020】

第1のフォトダイオード102Aは、外部より入射される可視光及び赤外光のうち、可視光を検出するための半導体素子である。具体的に第1のフォトダイオード102Aの半導体層は、非晶質シリコンを有するp型半導体領域とi型半導体領域とn型半導体領域とによって構成される。なお第1のフォトダイオード102Aの半導体層は、i型半導体領域を設けずに、p型半導体領域及びn型半導体領域の積層によって構成されていてもよい。非晶質シリコンは結晶性シリコンに比べ、外部より入射される可視光を吸収し、外部より入射される赤外光を透過する特性を有する。

40

【0021】

なおフォトダイオードは、外部より入射される光の強度に応じて光電流を生成する素子であればよいため、光電変換素子ということもある。

【0022】

なお本明細書でいうi型半導体領域とは、半導体領域に含まれるp型もしくはn型を付与

50

する不純物が $1 \times 10^{-2} \text{ cm}^{-3}$ 以下の濃度であり、酸素及び窒素が $5 \times 10^{-1} \text{ cm}^{-3}$ 以下の濃度であり、暗伝導度に対して光伝導度が 100 倍以上である半導体領域を指すものである。また i 型半導体領域には、ホウ素 (B) が 10 ppm 以上 1000 ppm 以下添加されていてもよい。

【0023】

第 2 のフォトダイオード 102B は、外部より入射される可視光及び赤外光のうち、赤外光を検出するための半導体素子である。具体的に第 2 のフォトダイオード 102B の半導体層は、結晶性シリコンを有する p 型半導体領域と i 型半導体領域と n 型半導体領域とによって構成される。なお第 2 のフォトダイオード 102B の半導体層は、i 型半導体領域を設けずに、p 型半導体領域及び n 型半導体領域の積層によって構成されていてもよい。
10 結晶性シリコンは非晶質シリコンに比べ、赤外光及び可視光を吸収する特性を有する。

【0024】

なお、第 2 のフォトダイオード 102B を横接合型フォトダイオードとする構成が有効である。このような構成とすることで、第 2 のフォトダイオード 102B と第 2 のトランジスタ 105A と第 2 のトランジスタ 105B と第 3 のトランジスタ 106A と第 3 のトランジスタ 106B とを同時に作成することができる。したがって、光検出装置 101 の作成が容易になる。具体的には、第 2 のフォトダイオード 102B と第 2 のトランジスタ 105A と第 2 のトランジスタ 105B と第 3 のトランジスタ 106A と第 3 のトランジスタ 106B とを構成する半導体層の形成、不純物領域の形成、などを同時に行うことができる。
20

【0025】

第 1 の增幅回路 103A は、第 1 のフォトダイオード 102A に外部より入射される光、特に可視光により生じる光電流に応じて蓄積される電荷を増幅して電気信号として出力するための回路である。具体的に光電流に応じて蓄積される電荷は、第 1 の增幅回路 103A が有する複数のトランジスタで行われるリセット動作、蓄積動作及び選択動作により、増幅された電気信号に変換されて外部に出力されることとなる。

【0026】

第 1 の增幅回路 103A は、第 1 のトランジスタ 104A (転送トランジスタともいう)、第 2 のトランジスタ 105A (増幅トランジスタともいう) 及び第 3 のトランジスタ 106A (選択トランジスタともいう) を有する。第 1 のフォトダイオード 102A 及び第 1 の增幅回路 103A は、転送制御線 107 (第 1 の配線ともいう)、電源線 108 (第 2 の配線ともいう)、選択制御線 109 (第 3 の配線ともいう)、第 1 の出力信号線 110A (第 4 の配線ともいう) 及びリセット制御線 111 (第 5 の配線ともいう) によって制御されることとなる。
30

【0027】

第 1 のフォトダイオード 102A の一方の電極は、リセット制御線 111 に接続される。第 1 のフォトダイオード 102A の他方の電極は、第 1 のトランジスタ 104A の第 1 端子に接続される。第 1 のトランジスタ 104A のゲートは、転送制御線 107 に接続される。第 1 のトランジスタ 104A の第 2 端子は、第 2 のトランジスタ 105A のゲートに接続される。第 2 のトランジスタ 105A の第 1 端子は、電源線 108 に接続される。第 2 のトランジスタ 105A の第 2 端子は、第 3 のトランジスタ 106A の第 1 端子に接続される。第 3 のトランジスタ 106A のゲートは、選択制御線 109 に接続される。第 3 のトランジスタ 106A の第 2 端子は、第 1 の出力信号線 110A に接続される。
40

【0028】

なお本明細書において、A と B とが接続されている、とは、A と B とが直接接続されているものの他、電気的に接続されているものを含むものとする。ここで、A と B とが電気的に接続されているとは、A と B との間に何らかの電気的作用を有する対象物が存在するとき、対象物を含む A と B との間の部分がノードとなる場合を表すものとする。

【0029】

具体的には、トランジスタをはじめとするスイッチング素子を介して A と B とが接続され
50

、該スイッチング素子の導通によって、AとBとが概略同電位となる場合や、抵抗素子を介してAとBとが接続され、該抵抗素子の両端に発生する電位差が、AとBとを含む回路の動作に影響しない程度となっている場合など、回路動作を考えた場合、AとBとの間の部分を同じノードとして捉えて差し支えない状態である場合を表す。

【0030】

なお、トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本明細書においては、ソース及びドレインとして機能する領域を、ソースまたはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。あるいは、それを第1の電極、第2の電極と表記する場合がある。あるいは、ソース領域、ドレイン領域と表記する場合がある。

10

【0031】

第1のトランジスタ104Aは、転送制御線107の信号により、第1のフォトダイオード102Aに可視光が入射されることで生成される光電流により蓄積された電荷を第2のトランジスタ105Aのゲートに転送させるためのトランジスタである。第2のトランジスタ105Aは、第1のフォトダイオード102Aに可視光が入射されることで生成される光電流により蓄積された電荷に応じたゲート電位によりソース(第2端子)とドレイン(第1端子)との間に流れる電流を増幅させるトランジスタである。第3のトランジスタ106Aは選択制御線109の信号により、第2のトランジスタ105Aのソースとドレインとの間を流れる電流が、電源線108と第1の出力信号線110Aとの間に流れるよう制御するためのトランジスタである。

20

【0032】

第2の增幅回路103Bは、第1の增幅回路103Aと同様に、第2のフォトダイオード102Bに外部より入射される光、特に赤外光により生じる光電流に応じて蓄積される電荷を増幅して電気信号として出力するための回路である。具体的に光電流に応じて蓄積される電荷は、第1の增幅回路103Aと同様に、第2の增幅回路103Bが有する複数のトランジスタで行われるリセット動作、蓄積動作及び選択動作により、増幅された電気信号に変換されて外部に出力されることとなる。

30

【0033】

第2の增幅回路103Bは、第1のトランジスタ104B(転送トランジスタともいう)、第2のトランジスタ105B(増幅トランジスタともいう)及び第3のトランジスタ106B(選択トランジスタともいう)を有する。第2のフォトダイオード102B及び第2の增幅回路103Bは、転送制御線107、電源線108、選択制御線109、第2の出力信号線110B(第6の配線ともいう)及びリセット制御線111によって制御されることとなる。

【0034】

なお第2の增幅回路103Bに接続される転送制御線107、電源線108、選択制御線109及びリセット制御線111は、第1の增幅回路103Aに接続される各配線と異なる配線であってもよい。第2の增幅回路103Bに接続される各配線を第1の增幅回路103Aに接続される各配線と異なる配線とすることで、第1の增幅回路103Aと第2の增幅回路103Bとの制御を別のタイミングで行うことができる。

40

【0035】

第2のフォトダイオード102Bの一方の電極は、リセット制御線111に接続される。第2のフォトダイオード102Bの他方の電極は、第1のトランジスタ104Bの第1端子に接続される。第1のトランジスタ104Bのゲートは、転送制御線107に接続される。第1のトランジスタ104Bの第2端子は、第2のトランジスタ105Bのゲートに接続される。第2のトランジスタ105Bの第1端子は、電源線108に接続される。第

50

2のトランジスタ105Bの第2端子は、第3のトランジスタ106Bの第1端子に接続される。第3のトランジスタ106Bのゲートは、選択制御線109に接続される。第3のトランジスタ106Bの第2端子は、第2の出力信号線110Bに接続される。

【0036】

第1のトランジスタ104Bは、転送制御線107の信号により、第2のフォトダイオード102Bに赤外光が入射されることで生成される光電流により蓄積された電荷を第2のトランジスタ105Bのゲートに転送させるためのトランジスタである。第2のトランジスタ105Bは、第2のフォトダイオード102Bに赤外光が入射されることで生成される光電流により蓄積された電荷に応じたゲート電位によりソース(第2端子)とドレイン(第1端子)との間に流れる電流を増幅させるトランジスタである。第3のトランジスタ106Bは選択制御線109の信号により、第2のトランジスタ105Bのソースとドレインとの間を流れる電流が、電源線108と第2の出力信号線110Bとの間に流れるよう制御するためのトランジスタである。10

【0037】

図1(A)に示した光検出装置101の上面図となる本発明の一態様を、図1(B)に示す。図1(B)には、図1(A)と同様に、第1のフォトダイオード102A、第2のフォトダイオード102B、第1の増幅回路を構成する第1のトランジスタ104A、第2のトランジスタ105A及び第3のトランジスタ106A、並びに第2の増幅回路を構成する第1のトランジスタ104B、第2のトランジスタ105B及び第3のトランジスタ106Bを示している。また図1(B)には、図1(A)と同様に、転送制御線107、電源線108、選択制御線109、第1の出力信号線110A、第2の出力信号線110B、リセット制御線111を示している。20

【0038】

なお、図1(B)に示す上面図では、配線、半導体層により構成される各素子の配置を説明するために絶縁層を図示していないが、適宜導電層の間には絶縁層等が設けられる。配線間の接続は、絶縁層に設けられる開口部を介して図られることとなる。

【0039】

図1(B)に示す本実施の形態の第1のフォトダイオード102Aは、第2のフォトダイオード102B上に重畠して設けられる。具体的に第1のフォトダイオード102Aは、第2のフォトダイオード102Bを構成するp型半導体領域、i型半導体領域及びn型半導体領域上に設けられる構成とする。より好ましくは図1(B)に示すように、第1のフォトダイオード102Aは、少なくとも第2のフォトダイオード102Bのi型半導体領域となる領域上に設けられる構成とする。30

【0040】

図1(B)の構成とすることにより、可視光センサである第1のフォトダイオード102A及び赤外光センサである第2のフォトダイオード102Bを並置して設けて構成する光検出装置において、各センサを配置する際の面積を共有することで専有面積を小さくすることができる。その結果各センサを配置する際の面積を縮小することによる、画素サイズの縮小を図ることのできる光検出装置を提供することができる。従って、相対的に各センサの面積を大きくすることもできるため、可視光及び赤外光に対する各センサの感度を向上させることができる。40

【0041】

また可視光センサである第1のフォトダイオード102Aの半導体層である非晶質シリコンは、外部より入射される可視光を吸収し、外部より入射される赤外光を透過する特性を有する。その結果図1(B)の構成とすることで、赤外光センサである第2のフォトダイオード102Bへの可視光の入射を低減することができる。従って結晶性シリコンを半導体層として赤外光を検出する構成とする第2のフォトダイオード102Bの場合、赤外光検出時のノイズを低減する光学フィルタを第2のフォトダイオード102B上に別途設ける必要がないため、製造コストの低減を図ることができる。

【0042】

10

20

30

40

50

次いで図2(A)に図1(B)で示す上面図の一点鎖線A1-A2、A3-A4に対応する断面図、図2(B)に図1(B)に示す上面図の一点鎖線B1-B2に対応する断面図を示す。

【0043】

図2(A)について説明する。図2(A)に示す断面図において透光性基板200上に、遮光層201と、下地膜202とが設けられる。下地膜202を介した遮光層201上には、第2のフォトダイオード102Bにおけるp型半導体領域203及びi型半導体領域204が設けられる。第2のフォトダイオード102Bにおけるp型半導体領域203及びi型半導体領域204を構成する半導体層と同じ層には、第2のトランジスタ105Bの半導体層を構成するn型半導体領域205及びi型半導体領域206が設けられる。同様に第2のフォトダイオード102Bにおけるp型半導体領域203及びi型半導体領域204を構成する半導体層と同じ層には、第3のトランジスタ106Bの半導体層を構成するn型半導体領域207及びi型半導体領域208が設けられる。同様に第2のフォトダイオード102Bにおけるp型半導体領域203及びi型半導体領域204を構成する半導体層と同じ層には、第1のトランジスタ104Aの半導体層を構成するn型半導体領域209が設けられる。
10

【0044】

なお透光性基板200は、可視光及び赤外光に対する透光性を有する材質の基板であることが好ましい。例えば可視光及び赤外光に対する透光性を有するプラスチック基板、可視光及び赤外光に対する透光性を有するガラス基板を用いることができる。
20

【0045】

なお遮光層201は、バックライトからの赤外光及び可視光が第1のフォトダイオード102A及び第2のフォトダイオード102Bに入射されるのを防止するためのものである。遮光層201は赤外光及び可視光が遮光可能なアルミニウムまたはクロム等の金属材料を用いて、スパッタリング法、CVD法または塗布法により形成され、次いでフォトリソグラフィ法、エッチング法を用いて加工して形成される。なお遮光層201は、第2のフォトダイオード102Bと積層する領域のみならず、第1の增幅回路103A及び第2の増幅回路103Bを構成する各トランジスタの半導体層と積層する領域にも設けることが望ましい。遮光膜により各トランジスタの半導体層が遮光されることで、バックライトからの赤外光及び可視光の入射によりトランジスタの閾値電圧がシフトするなどの特性の劣化が引き起こされることを防ぐことができる。なおバックライトの構成としては、透光性基板200側より赤外光と可視光を発光することのできる光源を用いる構成であればよい。具体的にバックライトの構成は、赤外光を発光する発光ダイオード及び可視光を発光する発光ダイオードを並べて配置する構成とすればよい。
30

【0046】

ここでバックライトは、光を検出するための可視光及び赤外光を第1のフォトダイオード102A及び第2のフォトダイオード102Bに入射するために透光性基板200側に設けられるものである。なお赤外光は別途対向基板側より発光される構成としてもよい。

【0047】

なお下地膜202は、透光性基板200に含まれるNaなどのアルカリ金属やアルカリ土類金属が第2のフォトダイオード102Bに拡散し、特性に悪影響を及ぼすのを防ぐ。下地膜202は、CVD法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン等の透光性及び絶縁性を有する材料を単層または積層して形成する。なお下地膜202の表面は、第2のフォトダイオード102Bの半導体層を形成する際に、平坦性を向上されるように形成されることが好ましい。
40

【0048】

なお第2のフォトダイオード102Bの半導体層は、多結晶シリコン等の結晶性シリコンを用いることができる。結晶性シリコンを有する半導体層で構成される第2のフォトダイオード102Bは、p型半導体領域203、i型半導体領域204及びn型半導体領域(図示せず)が透光性基板200に水平方向に設けられる。また第1の増幅回路103A及
50

び第2の增幅回路103Bを構成する各トランジスタの半導体層も多結晶シリコン等の結晶性シリコンを用いてn型半導体領域207、i型半導体領域208及びn型半導体領域209が設けられる。第2のフォトダイオード102B及び各トランジスタの半導体層は、成膜された結晶性シリコンをフォトリソグラフィ法、エッチング法を用いて加工し、次いでp型またはn型の不純物領域をフォトリソグラフィ法によるマスクを形成した上でイオン注入法またはイオンドーピング法により形成する。

【0049】

なお第2のフォトダイオード102Bの半導体層は接合、剥離方法により単結晶シリコン等の結晶性シリコンを用いることができる。まずシリコンウエハなどの半導体ウエハ中に、水素イオン(H^+ 、 H_2^+ 、 H_3^+ など)または水素イオン及びヘリウムイオンを添加して、該半導体ウエハ中に脆化層を形成する。該半導体ウエハを下地膜202上に接合させ、加熱処理により脆化層で剥離して、下地膜202上に半導体層を形成する。半導体ウエハの表面から脆化層までの深さが半導体層の厚さに相当するので、水素イオン等の添加条件を制御して、半導体層の厚さを調整できる。

10

【0050】

また図2(A)に示す断面図において第2のフォトダイオード102Bにおける半導体層、第2のトランジスタ105Bの半導体層、第3のトランジスタ106Bの半導体層及び第1のトランジスタ104Aの半導体層上には、絶縁層210が設けられる。絶縁層210を介したi型半導体領域206上には、転送制御線107、電源線108及び選択制御線109と同層に形成されるゲート電極211が設けられる。絶縁層210を介したi型半導体領域208上には、転送制御線107、電源線108及び選択制御線109と同層に形成されるゲート電極212が設けられる。絶縁層210上には、転送制御線107及び選択制御線109と同層に形成される、電源線108が設けられる。

20

【0051】

なお絶縁層210は、外部よりNaなどのアルカリ金属やアルカリ土類金属が第2のフォトダイオード102B中に拡散し、特性に悪影響を及ぼすのを防ぐ。絶縁層210は、プラズマCVD法やスパッタリング法等を用いて、酸化シリコン膜、酸化窒化シリコン膜または窒化酸化シリコン膜や、有機樹脂膜等の透光性及び絶縁性を有する材料を単層または積層して形成する。

【0052】

30

なおゲート電極211及びゲート電極212と同層に形成される各種配線は、導電性を有する金属材料を用いて形成すればよい。導電性を有する金属材料としては、モリブデン、チタン、クロム、タンタル、タンクステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料、またはこれらを主成分とする合金材料を用いて、単層または積層で形成する。スパッタリング法または真空蒸着法を用いて形成する。

【0053】

また図2(A)に示す断面図において絶縁層210、ゲート電極211、ゲート電極212及び電源線108上には、絶縁層213が設けられる。絶縁層210及び絶縁層213を介したn型半導体領域205及びn型半導体領域207との間には、第1の出力信号線110A、第2の出力信号線110B、リセット制御線111と同層に形成される導電層214が設けられる。絶縁層210及び絶縁層213を介したn型半導体領域207上には、第1の出力信号線110A、リセット制御線111と同層に形成される第2の出力信号線110Bが設けられる。絶縁層210及び絶縁層213を介したn型半導体領域205及び電源線108との間には、第1の出力信号線110A、第2の出力信号線110B、リセット制御線111と同層に形成される導電層215が設けられる。絶縁層210及び絶縁層213を介したp型半導体領域203上には、第1の出力信号線110A、第2の出力信号線110B、リセット制御線111と同層に形成される導電層216が設けられる。絶縁層210及び絶縁層213を介したn型半導体領域209上には、第1の出力信号線110A、第2の出力信号線110B、リセット制御線111と同層に形成される導電層217が設けられる。

40

50

【0054】

なお絶縁層213は、プラズマCVD法やスパッタリング法等を用いて、酸化シリコン膜、酸化窒化シリコン膜または窒化酸化シリコン膜や、有機樹脂膜等の透光性及び絶縁性を有する材料を単層または積層して形成する。

【0055】

なお導電層214乃至導電層217は、スパッタリング法または真空蒸着法を用いて、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、イットリウムなどの金属、これらを主成分とする合金材料、または酸化インジウム等の導電性を有する金属酸化物等の材料を単層または積層で形成する。

【0056】

また図2(A)に示す断面図において絶縁層213及び導電層216上には、第1のフォトダイオード102Aにおけるp型半導体領域218、i型半導体領域219及びn型半導体領域220が設けられる。なお第1のフォトダイオード102Aにおけるp型半導体領域218は、導電層216と端部が乗り上げるように積層して設けられる。

【0057】

なお第1のフォトダイオード102Aの半導体層は、非晶質シリコンを用いることができる。非晶質シリコンを有する半導体層で構成される第1のフォトダイオード102Aは、p型半導体領域218、i型半導体領域219及びn型半導体領域220が透光性基板200に垂直方向に積層して設けられる。

【0058】

p型半導体領域218はp型を付与する不純物元素を含む非晶質シリコンにより形成される。p型半導体領域218の形成には13族の不純物元素(例えばボロン(B))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂C₁₂、SiHC₁₃、SiC₁₄、SiF₄等を用いてもよい。p型半導体領域218の膜厚は10nm以上50nm以下となるよう形成することが好ましい。

【0059】

i型半導体領域219は、非晶質シリコンにより形成される。i型半導体領域219の形成には半導体材料ガスを用いて、非晶質シリコンをプラズマCVD法により形成する。半導体材料ガスとしては、シラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂C₁₂、SiHC₁₃、SiC₁₄、SiF₄等を用いてもよい。i型半導体領域219の膜厚は200nm以上1000nm以下となるよう形成することが好ましい。

【0060】

n型半導体領域220は、n型を付与する不純物元素を含む非晶質シリコンにより形成する。n型半導体領域220の形成には、15族の不純物元素(例えばリン(P))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂C₁₂、SiHC₁₃、SiC₁₄、SiF₄等を用いてもよい。n型半導体領域220の膜厚は20nm以上200nm以下となるよう形成することが好ましい。

【0061】

また図2(A)に示す断面図において第1のフォトダイオード102A、第2の出力信号線110B、導電層214、導電層215、導電層216及び導電層217上には、絶縁層221が設けられる。絶縁層221を介したn型半導体領域220及び導電層217との間には、画素電極となる導電層と同層に形成される導電層222が設けられる。

【0062】

なお絶縁層221は、プラズマCVD法やスパッタリング法等を用いて、酸化シリコン膜、酸化窒化シリコン膜または窒化酸化シリコン膜や、有機樹脂膜等の透光性及び絶縁性を有する材料を単層または積層して形成する。なお絶縁層221は、表面に平坦性を有する絶縁層とすることが好ましい。

【0063】

10

20

30

40

50

なお導電層 222 は、透光性を有する導電層であればよく、インジウム錫酸化物 (Indium Tin Oxide)、酸化シリコンを含むインジウム錫酸化物、酸化インジウム酸化亜鉛 (Indium Zinc Oxide) などの材料を用いて形成する。

【0064】

次いで図 2 (B) について説明する。図 2 (B) に示す断面図において透光性基板 200 上に、遮光層 201 と、下地膜 202 とが設けられる。下地膜 202 を介した遮光層 201 上には、第 2 のフォトダイオード 102B における p 型半導体領域 203、i 型半導体領域 204 及び n 型半導体領域 223 が設けられる。

【0065】

また図 2 (B) に示す断面図において第 2 のフォトダイオード 102B における半導体層上には、絶縁層 210 が設けられる。絶縁層 210 上には、転送制御線 107 及び選択制御線 109 と同層に形成される、電源線 108 が設けられる。

【0066】

また図 2 (B) に示す断面図において絶縁層 210 及び電源線 108 上には、絶縁層 213 が設けられる。絶縁層 210 及び絶縁層 213 を介した p 型半導体領域 203 上には、第 1 の出力信号線 110A、第 2 の出力信号線 110B、リセット制御線 111 と同層に形成される導電層 216 が設けられる。絶縁層 210 及び絶縁層 213 を介した n 型半導体領域 223 上には、第 1 の出力信号線 110A、第 2 の出力信号線 110B、リセット制御線 111 と同層に形成される導電層 224 が設けられる。

【0067】

また図 2 (B) に示す断面図において絶縁層 213 及び導電層 216 上には、第 1 のフォトダイオード 102A における p 型半導体領域 218、i 型半導体領域 219 及び n 型半導体領域 220 が設けられる。なお第 1 のフォトダイオード 102A における p 型半導体領域 218 は、導電層 216 と端部が乗り上げるように積層して設けられる。

【0068】

また図 2 (B) に示す断面図において第 1 のフォトダイオード 102A、導電層 216、導電層 224 上には、絶縁層 221 が設けられる。

【0069】

次いで図 3 (A) では、図 2 (A) 及び図 2 (B) で示した光検出装置の断面図における赤外光及び可視光の第 1 のフォトダイオード 102A 及び第 2 のフォトダイオード 102B への入射の様子について矢印にて可視化した様子を示している。図 3 (A) では第 1 のフォトダイオード 102A 及び第 2 のフォトダイオード 102B の他、バックライト 300、液晶層 301、対向基板 302 及び被検出物 303 を示している。ここで対向基板 302 は透光性基板 200 と同じ材料による基板であればよい。また液晶層 301 を挟持するための電極、カラーフィルタ、偏光板、または必要に応じて設けられる配向膜等の構成についてはここでは図示していない。なお図 3 (A) におけるバックライト 300 の構成としては、透光性基板 200 側より赤外光と可視光を別々に発光することのできる光源を用いる構成として説明している。バックライト 300 の構成は、赤外光を発光する発光ダイオード及び可視光を発光する発光ダイオードを並べて配置する構成とすればよい。

【0070】

本発明の一態様では図 3 中の破線矢印 304 で示すように、透光性基板 200 側からのバックライトによる赤外光が、液晶層 301 を通った後、対向基板 302 を透過する。そして対向基板 302 を透過した光は、被検出物 303 である指において反射し、再び対向基板 302 に入射する。対向基板 302 に入射した光は、第 1 のフォトダイオード 102A を通り、第 2 のフォトダイオード 102B に入射する。なお本実施の形態による光検出装置を具備する表示装置は、第 2 のフォトダイオード 102B による赤外光の検出により、外光の影響をうけることなく、指等の被検出物を検出する光学式タッチパネル機能を具備する構成とすることができる。

【0071】

また本発明の一態様では図 3 中の一点鎖線矢印 305 で示すように、透光性基板 200 側

10

20

30

40

50

からのバックライトによる可視光が、液晶層301を通った後、対向基板302を透過する。そして対向基板302を透過した光は、視認者によって視認される。また可視光が対向基板302及び液晶層301を通って、第1のフォトダイオード102Aに入射される。なお本実施の形態による光検出装置を具備する表示装置は、第1のフォトダイオード102Aによる可視光の検出により、外光の影響をうけることのないタッチパネル機能の他に、カラー画像等の被検出物を検出するスキャナー機能を具備する構成とすることができる。

【0072】

また図3(B)では、上記図3(A)のバックライトとは異なる構成を示している。図3(B)に示すバックライトは可視光を発光するための光源を具備し、その他に赤外光を発光するためのフロントライトを具備する。10

【0073】

図3(B)に示すフロントライトは、光源306と、導光板307と、固定材308と、を備える。また、図3(B)に示すフロントライトは、第1のフォトダイオード102A及び第2のフォトダイオード102Bに重畳する。

【0074】

光源306としては、赤外光を発光する発光ダイオードを用いることができる。

【0075】

固定材308は、光源306と導光板307を固定する機能を有する。固定材308としては、遮光性を有する材料を用いることが好ましい。固定材308として遮光性を有する材料を用いることにより、光源306から射出する光が外部へ漏れることを抑制することができる。なお、固定材308は、必ずしも設けなくてもよい。20

【0076】

図3(B)に示すフロントライトは、光源306からの光を導光板307に入射する。例えば、導光板307に被検出物303が接していない場合、光源306からの光は、導光板307の中で全反射する。また、導光板307に指などの被検出物303が接する場合、光源306からの光は、被検出物303と導光板307との接触部において散乱し、第1のフォトダイオード102Aを透過して第2のフォトダイオード102Bに入射する。

【0077】

図3(A)、図3(B)の構成とすることにより、可視光センサである第1のフォトダイオード102A及び赤外光センサである第2のフォトダイオード102Bを並置して設けて構成する光検出装置において、各センサを配置する際の面積を共有することで専有面積を小さくすることができる。その結果各センサを配置する際の面積を縮小することによる、画素サイズの縮小を図れる光検出装置を提供することができる。従って、相対的に各センサの面積を大きくすることもできるため、可視光及び赤外光に対する各センサの感度を向上させることができる。30

【0078】

また可視光センサである第1のフォトダイオード102Aの半導体層である非晶質シリコンは、外部より入射される可視光を吸収し、外部より入射される赤外光を透過する特性を有する。その結果図3の構成とすることで、赤外光センサである第2のフォトダイオード102Bへの可視光の入射を低減することができる。従って結晶性シリコンを半導体層として赤外光を検出する構成とする第2のフォトダイオード102Bの場合、赤外光検出時のノイズを低減する光学フィルタを第2のフォトダイオード102B上に別途設ける必要がないため、製造コストの低減を図ることができる。40

【0079】

次いで、図1(A)に示した光検出装置101をマトリクス状に複数有する構成の一例を図4(A)に示す。

【0080】

図4(A)では、複数の光検出装置101がm(mは2以上の自然数)行n(nは2以上の自然数)列のマトリクス状に配置されている。図4(A)に示す各行の光検出装置1050

1は、複数のリセット制御線PR(配線PR1～配線PRmと表記する)のいずれか一と、複数の転送制御線TX(配線TX1～配線TXmと表記する)のいずれか一と、複数の選択制御線SE(配線SE1～配線SEMと表記する)のいずれか一と、複数の電源線VR(配線VR1～配線VRmと表記する)のいずれか一と、に接続されている例を示している。図4(A)に示す各列の光検出装置101は、複数の第1の出力信号線VIOUT(配線VIOUT1～配線VIOUTnと表記する)のいずれか一と、複数の第2の出力信号線IROUT(配線IROUT1～配線IROUTnと表記する)のいずれか一と、に接続されている例を示している。

【0081】

図4(A)では、各行の光検出装置において転送制御線TXを共有し、各行の光検出装置においてリセット制御線PRを共有し、各行の光検出装置において選択制御線SEを共有し、各行の光検出装置において電源線VRを共有し、各列の光検出装置において第1の出力信号線VIOUTを共有し、各列の光検出装置において第2の出力信号線IROUTを共有している。なお前述の構成に限らず、各行に2本以上の転送制御線TXを設けて互いに異なる光検出装置101と接続してもよい。または各行に2本以上のリセット制御線PRを設けて互いに異なる光検出装置101と接続してもよい。または各行に2本以上の選択制御線SEを設けて互いに異なる光検出装置101と接続してもよい。または各行に2本以上の電源線VRを設けて互いに異なる光検出装置101と接続してもよい。または各列に2本以上の第1の出力信号線VIOUT及び/または第2の出力信号線IROUTを設けて互いに異なる光検出装置101と接続してもよい。

10

20

【0082】

また、図4(A)では、配線VRを各行の光検出装置において共有する構成を示したがこれに限定されない。配線VRは各列の光検出装置において共有しても良い。

【0083】

次いで、光検出装置101の動作について説明する。図4(B)は、図4(A)に示した各配線(転送制御線TX、リセット制御線PR、選択制御線SE、第1の出力信号線VIOUT(第2の出力信号線IROUT))、及び第2のトランジスタ105A(第2のトランジスタ105B)のゲートの電位に相当する電位(図4(B)中、FDで表記)の変化を示すタイミングチャートの一例である。なお図4(B)においては、第1のフォトダイオード102A及び第1の增幅回路103Aによる動作と、第2のフォトダイオード102B及び第2の増幅回路103Bによる動作とが同じ動作となるため、ここでは第1のフォトダイオード102A及び第1の増幅回路103Aによる動作について説明することとする。

30

【0084】

なお、図4(B)に示すタイミングチャートでは、光検出装置101の動作を説明するため、転送制御線TX、選択制御線SE、リセット制御線PRには、ハイレベルまたはローレベルの電位が与えられるものと仮定する。具体的に、転送制御線TXには、ハイレベルの電位HTXと、ローレベルの電位LTXが与えられるものとし、選択制御線SEには、ハイレベルの電位HSEと、ローレベルの電位LSEが与えられるものとし、リセット制御線PRには、ハイレベルの電位HPRと、ローレベルの電位LPRが与えられるものとする。

40

【0085】

なお第1のトランジスタ104A、第2のトランジスタ105A及び第3のトランジスタ106Aは全てnチャネル型トランジスタであるとして説明を行う。なお各トランジスタの導電型がpチャネル型トランジスタであってもよく、この場合各端子に供給する信号の極性を反転するように設定すればよい。

【0086】

まず、時刻T1において、転送制御線TXの電位を、電位LTXから電位HTXに変化させる。転送制御線TXの電位が電位HTXになると、第1のトランジスタ104Aはオン状態になる。なお、時刻T1において、選択制御線SEには電位LSEが与えられ、リセ

50

ット制御線 P R には電位 L P R が与えられている。

【 0 0 8 7 】

時刻 T 2 において、リセット制御線 P R の電位を、電位 L P R から電位 H P R に変化させる。また、時刻 T 2 において、転送制御線 T X の電位は電位 H T X のままであり、選択制御線 S E の電位は電位 L S E のままである。第 1 のフォトダイオード 1 0 2 A に順バイアスの電圧が印加される。こうして、第 2 のトランジスタ 1 0 5 A のゲート (F D) にはリセット制御線 P R の電位 H P R が与えられるため、第 2 のトランジスタ 1 0 5 A のゲート (F D) に保持されている電荷は放電される。

【 0 0 8 8 】

時刻 T 3 において、リセット制御線 P R の電位を、電位 H P R から電位 L P R に変化させる。時刻 T 3 の直前まで、第 2 のトランジスタ 1 0 5 A のゲート (F D) の電位は電位 H P R に保たれているため、リセット制御線 P R の電位が電位 L P R になると、第 1 のフォトダイオード 1 0 2 A に逆方向バイアスの電圧が印加されることになる。そして、第 1 のフォトダイオード 1 0 2 A に逆バイアスの電圧が印加された状態で、第 1 のフォトダイオード 1 0 2 A に可視光が入射すると、第 1 のフォトダイオード 1 0 2 A 内でリセット制御線 P R の向きに電流 (光電流) が流れる。光電流の電流値は入射した光の強度に従って変化する。すなわち、第 1 のフォトダイオード 1 0 2 A に入射する光の強度が高いほど光電流の電流値は高くなり、第 2 のトランジスタ 1 0 5 A のゲート (F D) と第 1 のフォトダイオード 1 0 2 A の間を移動する電荷の量も大きくなる。逆に、第 1 のフォトダイオード 1 0 2 A に入射する光の強度が低いほど光電流の電流値は低くなり、第 2 のトランジスタ 1 0 5 A のゲート (F D) と第 1 のフォトダイオード 1 0 2 A の間を移動する電荷の量も小さくなる。よって、第 2 のトランジスタ 1 0 5 A のゲート (F D) の電位は、光の強度が高いほど変化が大きく、光の強度が低いほど変化が小さい。

【 0 0 8 9 】

時刻 T 4 において、転送制御線 T X の電位を電位 H T X から電位 L T X に変化させると、第 1 のトランジスタ 1 0 4 A はオフ状態になる。よって、第 2 のトランジスタ 1 0 5 A のゲート (F D) と第 1 のフォトダイオード 1 0 2 A の間での電荷の移動が止まるため、第 2 のトランジスタ 1 0 5 A のゲート (F D) の電位が定まる。

【 0 0 9 0 】

時刻 T 5 において、選択制御線 S E の電位を電位 L S E から電位 H S E に変化させると、第 3 のトランジスタ 1 0 6 A はオン状態になる。すると、ノード F D の電位に応じて配線 V R と第 1 の出力信号線 V I O U T の間で電荷の移動が生じる。

【 0 0 9 1 】

なお、時刻 T 5 以前に、第 1 の出力信号線 V I O U T の電位を所定の電位にする動作 (プリチャージ動作) を完了させておく。なお、図 4 (B) では、第 1 の出力信号線 V I O U T の電位は時刻 T 5 以前にローレベルの電位にプリチャージされ、時刻 T 5 から時刻 T 6 の間に光強度に応じて第 1 の出力信号線 V I O U T の電位が上昇する場合を示したがこれに限定されない。第 1 の出力信号線 V I O U T の電位は時刻 T 5 以前にハイレベルの電位にプリチャージされ、時刻 T 5 から時刻 T 6 の間に光強度に応じて第 1 の出力信号線 V I O U T の電位が低下してもよい。

【 0 0 9 2 】

プリチャージ動作は、例えば第 1 の出力信号線 V I O U T と、所定の電位が与えられる配線とをトランジスタ等のスイッチング素子を介して電気的に接続し、当該トランジスタをオン状態とすることによって行うことができる。プリチャージ動作を完了した後は、当該トランジスタはオフ状態とする。

【 0 0 9 3 】

時刻 T 6 において、選択制御線 S E の電位を電位 H S E から電位 L S E に変化させると、配線 V R から第 1 の出力信号線 V I O U T への電荷の移動が停止し、第 1 の出力信号線 V I O U T の電位が決定する。この第 1 の出力信号線 V I O U T の電位が、光検出装置 1 0 1 の出力信号の電位に相当する。そして、出力信号の電位には、被検出物の情報が含まれ

10

20

30

40

50

ている。

【0094】

光検出装置101の上記一連の動作は、リセット動作、蓄積動作、選択動作に分類することができる。すなわち、時刻T2から時刻T3までの動作がリセット動作、時刻T3から時刻T4までの動作が蓄積動作、時刻T5から時刻T6までの動作が選択動作に相当する。また、蓄積動作が終了してから選択動作が開始されるまでの期間、すなわち、時刻T4から時刻T5までの期間が、第2のトランジスタ105Aのゲート(FD)において電荷が保持されている電荷保持期間に相当する。なお、複数の光検出装置101の駆動方法として、各光検出装置において、リセット動作と蓄積動作と選択動作とを順次行う、所謂ローリングシャッタ方式を用いることができる。また、複数の光検出装置101の駆動方法として、各光検出装置において、リセット動作と蓄積動作とを同時にを行い、選択動作を順次行う、所謂グローバルシャッタ方式を用いることができる。10

【0095】

ここで、時刻T1や時刻T4において転送制御線TXの電位を変化させるときに、転送制御線TXと第2のトランジスタ105Aのゲート(FD)との間の寄生容量によって、第2のトランジスタ105Aのゲート(FD)の電位が変化する。この電位の変化が大きい場合、出力信号を正確に出力することができない。転送制御線TXの電位を変化させるときの第2のトランジスタ105Aのゲート(FD)の電位の変化を抑制するために、第1のトランジスタ104Aのゲートとソースの間、またはゲートとドレインの間の容量を低減することが有効である。また、第2のトランジスタ105Aのゲート容量を増大することが有効である。更に、第2のトランジスタ105Aのゲート(FD)に容量素子を電気的に接続することが有効である。なお、図4(B)では、これらの対策を施す等して、転送制御線TXの電位を変化させるときの第2のトランジスタ105Aのゲート(FD)の電位の変化は無視できるものとしている。20

【0096】

なお、各行の光検出装置101について、転送制御線TXとリセット制御線PRと選択制御線SEとを、各々2本設け、第1の增幅回路103Aにおける動作と第2の增幅回路103Bにおける動作とを独立に行う構成が有効である。すなわち、光検出装置101において、第1のフォトダイオード102Aの一方の電極を第1のリセット制御線に接続し、第2のフォトダイオード102Bの一方の電極を第2のリセット制御線に接続し、第1のトランジスタ104Aのゲートを第1の転送制御線に接続し、第1のトランジスタ104Bのゲートを第2の転送制御線に接続し、第3のトランジスタ106Aのゲートを第1の選択制御線に接続し、第3のトランジスタ106Bのゲートを第2の選択制御線に接続し、第1の転送制御線と第2の転送制御線との制御を独立に行い、第1のリセット制御線と第2のリセット制御線との制御を独立に行う構成が有効である。このような構成とすることで、光検出装置101の更なる高機能化が可能である。なお、第1の期間において、第1の增幅回路103Aにおける動作と第2の增幅回路103Bにおける動作とを独立に行い、第2の期間において、第1の增幅回路103Aにおける動作と第2の增幅回路103Bにおける動作とを並列に行う構成としてもよい。30

【0097】

前記構成の一例として、光検出装置101において、第1のフォトダイオード102Aによる検出のみ行う構成が可能である。このような構成とすることで、光検出装置101の低消費電力化が可能である。具体的には、第1の增幅回路103Aにおいてリセット動作、蓄積動作、選択動作を行う際に、第2の增幅回路103Bにおいてリセット動作、蓄積動作、選択動作の少なくとも1つを行わない構成とする。なお、第1の期間において、第1のフォトダイオード102Aによる検出のみ行い、第2の期間において、第1の増幅回路103Aにおける動作と第2の増幅回路103Bにおける動作とを並列に行う構成としてもよい。40

【0098】

また、前記構成の他の例として、光検出装置 101において、第2の增幅回路 103Bにおいてリセット動作、蓄積動作、選択動作を行う際に、第1の增幅回路 103Aにおいて蓄積動作のみ行う構成が可能である。このような構成とすることで、光検出装置 101の低消費電力化が可能である。更に、第1のフォトダイオード 102Aは特定波長領域の光を吸収するフィルタとして機能するため、第2のフォトダイオード 102Bによる検出の精度を向上することが可能である。なお、第1の期間において、第2の増幅回路 103Bにおいてリセット動作、蓄積動作、選択動作を行う際に、第1の増幅回路 103Aにおいて蓄積動作のみ行い、第2の期間において、第1の増幅回路 103Aにおける動作と第2の増幅回路 103Bにおける動作とを並列に行う構成としてもよい。

【0099】

10

以上説明したように本実施の形態の構成では、可視光センサである第1のフォトダイオード及び赤外光センサである第2のフォトダイオードを並置して設けて構成する光検出装置において、各センサを配置する際の面積を共有することで専有面積を小さくすることができる。その結果各センサを配置する際の面積を縮小することによる、画素サイズの縮小を図れる光検出装置を提供することができる。従って、相対的に各センサの面積を大きくすることもできるため、可視光及び赤外光に対する各センサの感度を向上させることができる。

【0100】

また本実施の形態の構成では、可視光センサである第1のフォトダイオードの半導体層である非晶質シリコンが外部より入射される可視光を吸収し、外部より入射される赤外光を透過する特性を有する。その結果、赤外光センサである第2のフォトダイオードへの可視光の入射を低減することができる。従って結晶性シリコンを半導体層として赤外光を検出する構成とする第2のフォトダイオードの場合、可視光の入射による赤外光検出時のノイズを低減する光学フィルタを第2のフォトダイオード上に別途設ける必要がないため、製造コストの低減を図ることができる。

20

【0101】

(実施の形態 2)

本実施の形態では、マトリクス状に配置された複数の光検出装置に加えて、マトリクス状に配置された複数の表示素子も有する表示装置の構成の一例について説明する。このような表示装置は、光学式タッチパネル等と呼ばれ、表示画面が情報入力領域を兼ねる。なお、光検出装置の構成や、光検出装置同士の接続構成は、実施の形態 1 に示した構成を採用することができる。また、光検出装置の動作に関しては実施の形態 1 において示した動作と同様に行うことができる。

30

【0102】

図 5 に、表示装置の構成の一部の回路図を示す。図 5 では、画素 520 が、4つの表示素子 521 と、1つの光検出装置 101 とを有している。画素 520 を基本構成とし、画素 520 が m 行 n 列のマトリクス状に複数配置され、情報入力領域を兼ねる表示画面を構成する。図 5 では、図 1 (A) に示した構成を有する光検出装置 101 を画素 520 に用いる場合を例示している。なお、各画素の有する表示素子 521 と光検出装置 101 の数は、図 5 に示した形態に限定されない。複数の光検出装置と複数の表示素子とは配置密度が同じであっても良いし、異なっていてもよい。つまり、表示素子 1 つに対して光検出装置 1 つが配置されていても良いし、表示素子 2 つ以上に対して光検出装置 1 つが配置されていても良いし、光検出装置 2 つ以上に対して表示素子 1 つが配置されていても良い。

40

【0103】

図 5 に示す構成では、表示素子 521 は液晶素子 522 を有する構成を例示する。表示素子 521 は、液晶素子 522 と、液晶素子 522 の動作を制御するトランジスタなどの回路素子とを有する。具体的に、図 5 では、表示素子 521 が、液晶素子 522 と、スイッチング素子として機能するトランジスタ 523 と、容量素子 524 とを有する場合を例示している。液晶素子 522 は、画素電極、対向電極、及び前記画素電極と前記対向電極により電圧が印加される液晶層を有する。

50

【 0 1 0 4 】

トランジスタ 523 のゲート電極は、走査線 G L (G L 1 、 G L 2) に接続されている。トランジスタ 523 は、第 1 端子が信号線 S L (S L 1 、 S L 2) に接続されており、第 2 端子が液晶素子 522 の画素電極に接続されている。容量素子 524 が有する一対の電極は、一方が液晶素子 522 の画素電極に接続され、他方は固定の電位が与えられる配線 C O M に接続されている。信号線 S L には表示する画像に対応した電位が入力される。トランジスタ 523 は走査線 G L の信号によってオン状態となると、信号線 S L の電位は、容量素子 524 が有する一対の電極のうちの一方、及び液晶素子 522 の画素電極に与えられる。容量素子 524 は、液晶層に印加する電圧に対応する電荷を保持する。電圧を印加することで液晶層の偏光方向が変化することを利用して液晶層を透過する光の明暗（階調）を作り、画像表示を行う。液晶層を透過する光にはバックライトから照射される可視光を用いる。10

【 0 1 0 5 】

図 5 に示した構成において、マトリクス状に配置された表示素子の動作に関しては、公知の表示装置と同様とすることができる。

【 0 1 0 6 】

なおトランジスタ 523 は、光検出装置 101 が具備するトランジスタと同じ作製工程で形成されることが好ましい。その結果、表示装置の作製工程を簡略化することができる。

【 0 1 0 7 】

本実施の形態は、他の実施の形態と自由に組み合わせて実施することが可能である。20

【 0 1 0 8 】**(実施の形態 3)**

本発明の一態様に係る光検出装置は、センサの感度を向上させ、製造コストを低減できるという特徴を有している。

【 0 1 0 9 】

本発明の一態様に係る光検出装置は、表示装置、ノート型パーソナルコンピュータ、記録媒体を備えた画像再生装置（代表的には D V D : D i g i t a l V e r s a t i l e D i s c 等の記録媒体を再生し、その画像を表示しうるディスプレイを有する装置）に用いることができる。その他に、本発明の一態様に係る光検出装置を用いることができる電子機器として、携帯電話、携帯型ゲーム機、携帯情報端末、電子書籍、ビデオカメラ、デジタルスチルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、デジタルオーディオプレイヤー等）、複写機、ファクシミリ、プリンター、プリンター複合機、現金自動預け入れ払い機（ A T M ）、自動販売機などが挙げられる。これら電子機器の具体例を図 6 に示す。30

【 0 1 1 0 】

図 6 (A) は表示装置であり、筐体 5001 、表示部 5002 、支持台 5003 等を有する。本発明の一態様に係る光検出装置は、表示部 5002 に用いることができる。表示部 5002 に本発明の一態様に係る光検出装置を用いることで、センサの感度を向上させ、製造コストを低減できる表示装置を提供することができる。なお、表示装置には、パーソナルコンピュータ用、 T V 放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。40

【 0 1 1 1 】

図 6 (B) は携帯情報端末であり、筐体 5101 、表示部 5102 、操作キー 5103 等を有する。本発明の一態様に係る光検出装置は、表示部 5102 に用いることができる。表示部 5102 に本発明の一態様に係る光検出装置を用いることで、センサの感度を向上させ、製造コストを低減できる携帯情報端末を提供することができる。

【 0 1 1 2 】

図 6 (C) は現金自動預け入れ払い機であり、筐体 5201 、表示部 5202 、硬貨投入口 5203 、紙幣投入口 5204 、カード投入口 5205 、通帳投入口 5206 等を有する。本発明の一態様に係る光検出装置は、表示部 5202 に用いることができる。表示部50

5202に本発明の一態様に係る光検出装置を用いることで、センサの感度を向上させ、製造コストを低減できる現金自動預け入れ払い機を提供することができる。

【0113】

図6(D)は携帯型ゲーム機であり、筐体5301、筐体5302、表示部5303、表示部5304、マイクロホン5305、スピーカー5306、操作キー5307、スタイルス5308等を有する。本発明の一態様に係る光検出装置は、表示部5303または表示部5304に用いることができる。表示部5303または表示部5304に本発明の一態様に係る光検出装置を用いることで、センサの感度を向上させ、製造コストを低減できる携帯型ゲーム機を提供することができる。なお、図6(D)に示した携帯型ゲーム機は、2つの表示部5303と表示部5304とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。
10

【0114】

本実施の形態は、上記実施の形態と適宜組み合わせて実施することが可能である。

【0115】

(実施の形態4)

実施の形態1で開示した構成において、第1のトランジスタ104Aと第1のトランジスタ104Bとは、極めてオフ電流の少ないトランジスタで構成することが好ましい。このような構成とすることで、第1のフォトダイオード102Aと第2のフォトダイオード102Bにおける光電流に応じて蓄積された電荷の保持特性を向上することができる。したがって、光検出装置101の検出精度を向上することができる。特に、複数の光検出装置の駆動方法として、グローバルシャッタ方式を用いる場合には、各光検出装置で電荷の保持期間が異なるので、前記構成が好ましい。極めてオフ電流の少ないトランジスタを構成するには、第1のトランジスタ104Aと第2のトランジスタ104Bとの半導体層を、例えば、ワイドギャップ半導体である酸化物半導体を用いた酸化物半導体層で構成することが好ましい。
20

【0116】

前記酸化物半導体層に用いる酸化物半導体として、四元系金属酸化物であるIn-Sn-Ga-Zn系酸化物や、三元系金属酸化物であるIn-Ga-Zn系酸化物、In-Sn-Zn系酸化物、In-Al-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物や、二元系金属酸化物であるIn-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物や、酸化インジウム、酸化スズ、酸化亜鉛などを用いることができる。また、上記の材料にSiO₂を含ませてもよい。ここで、例えば、In-Ga-Zn系酸化物とは、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)を有する酸化物、という意味であり、その組成比は特に問わない。また、InとGaとZn以外の元素を含んでいてもよい。なお、酸化物半導体層は、単結晶でも、非単結晶でもよい。非単結晶の場合、アモルファスでも、多結晶でもよい。また、アモルファス中に結晶性を有する部分を含む構成でも、非アモルファスでもよい。
30
40

【0117】

実施の形態1で開示した構成において、第1のトランジスタ104Aと第2のトランジスタ104Bとの半導体層を酸化物半導体で構成する場合、例えば、基板上に第2のフォトダイオード102Bと第2のトランジスタ105Aと第2のトランジスタ105Bと第3のトランジスタ106Aと第3のトランジスタ106Bとを形成し、第2のフォトダイオード102Bと第2のトランジスタ105Aと第2のトランジスタ105Bと第3のトランジスタ106Aと第3のトランジスタ106Bとの上に第1の絶縁膜を形成し、第1の
50

絶縁膜の上に第1のトランジスタ104Aと第1のトランジスタ104Bとを形成し、第1のトランジスタ104Aと第1のトランジスタ104Bとの上に第2の絶縁膜を形成し、第2の絶縁膜の上に第2のフォトダイオード102Bを形成する構成とすることができる。

【0118】

本実施の形態は、上記実施の形態と適宜組み合わせて実施することが可能である。

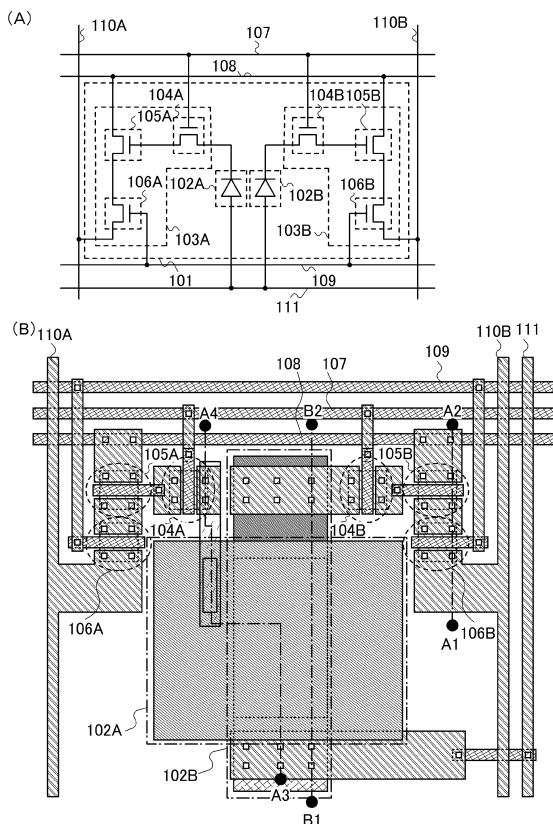
【符号の説明】

【0119】

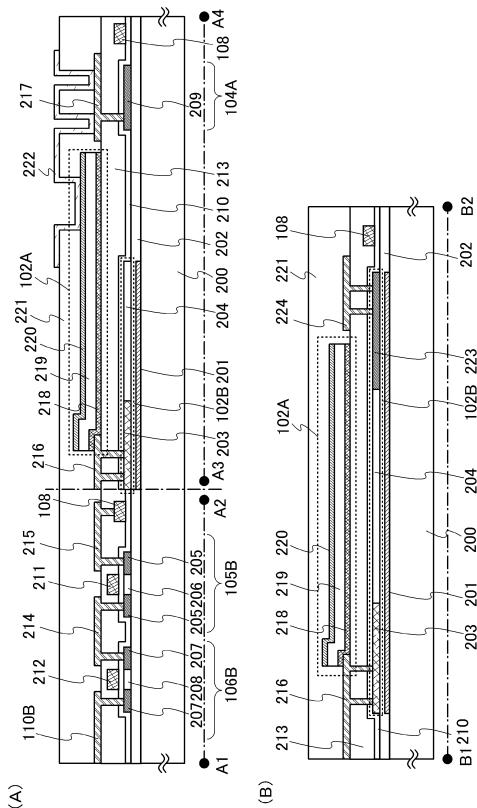
101	光検出装置	
102A	第1のフォトダイオード	10
102B	第2のフォトダイオード	
103A	第1の増幅回路	
103B	第2の増幅回路	
104A	第1のトランジスタ	
104B	第1のトランジスタ	
105A	第2のトランジスタ	
105B	第2のトランジスタ	
106A	第3のトランジスタ	
106B	第3のトランジスタ	
107	転送制御線	20
108	電源線	
109	選択制御線	
110A	第1の出力信号線	
110B	第2の出力信号線	
111	リセット制御線	
200	透光性基板	
201	遮光層	
202	下地膜	
203	p型半導体領域	
204	i型半導体領域	30
205	n型半導体領域	
206	i型半導体領域	
207	n型半導体領域	
208	i型半導体領域	
209	n型半導体領域	
210	絶縁層	
211	ゲート電極	
212	ゲート電極	
213	絶縁層	
214	導電層	40
215	導電層	
216	導電層	
217	導電層	
218	p型半導体領域	
219	i型半導体領域	
220	n型半導体領域	
221	絶縁層	
222	導電層	
223	n型半導体領域	
224	導電層	50

2 6 1	導電層	
3 0 0	パックライト	
3 0 1	液晶層	
3 0 2	対向基板	
3 0 3	被検出物	
3 0 4	破線矢印	
3 0 5	一点鎖線矢印	
3 0 6	光源	10
3 0 7	導光板	
3 0 8	固定材	
5 2 0	画素	
5 2 1	表示素子	
5 2 2	液晶素子	
5 2 3	トランジスタ	
5 2 4	容量素子	
5 0 0 1	筐体	
5 0 0 2	表示部	
5 0 0 3	支持台	
5 1 0 1	筐体	
5 1 0 2	表示部	20
5 1 0 3	操作キー	
5 2 0 1	筐体	
5 2 0 2	表示部	
5 2 0 3	硬貨投入口	
5 2 0 4	紙幣投入口	
5 2 0 5	カード投入口	
5 2 0 6	通帳投入口	
5 3 0 1	筐体	
5 3 0 2	筐体	
5 3 0 3	表示部	30
5 3 0 4	表示部	
5 3 0 5	マイクロホン	
5 3 0 6	スピーカー	
5 3 0 7	操作キー	
5 3 0 8	スタイルス	

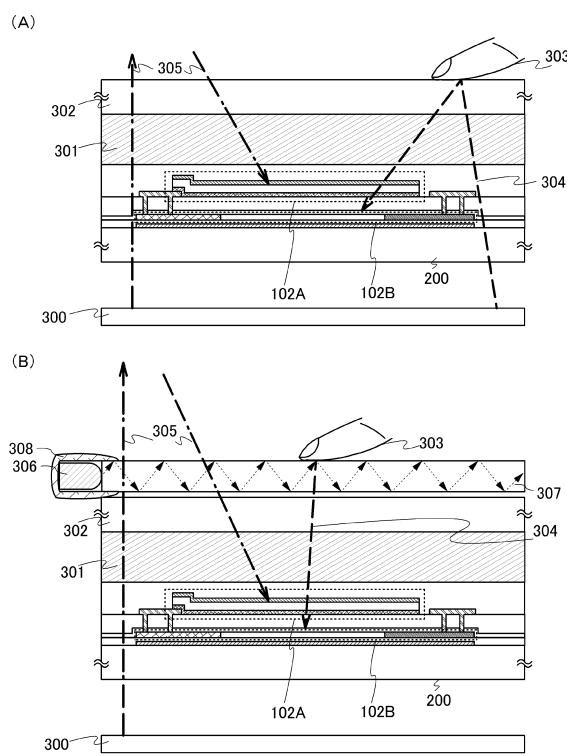
【図1】



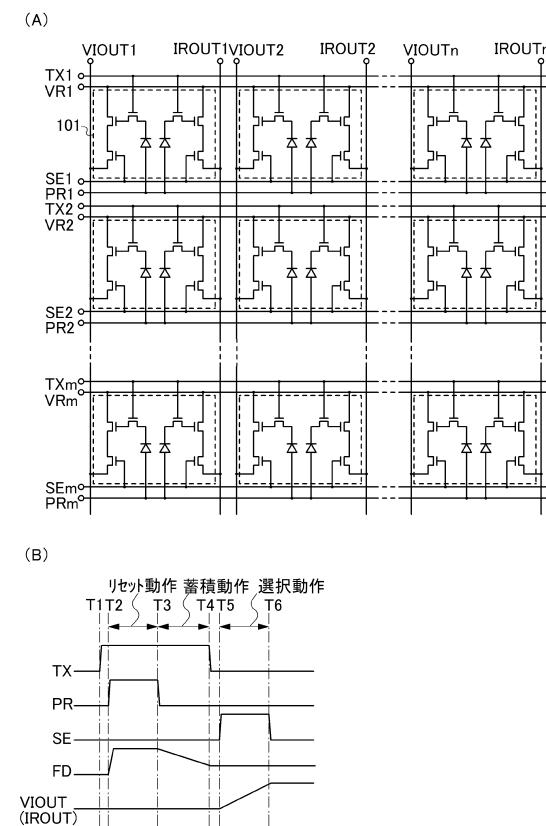
【図2】



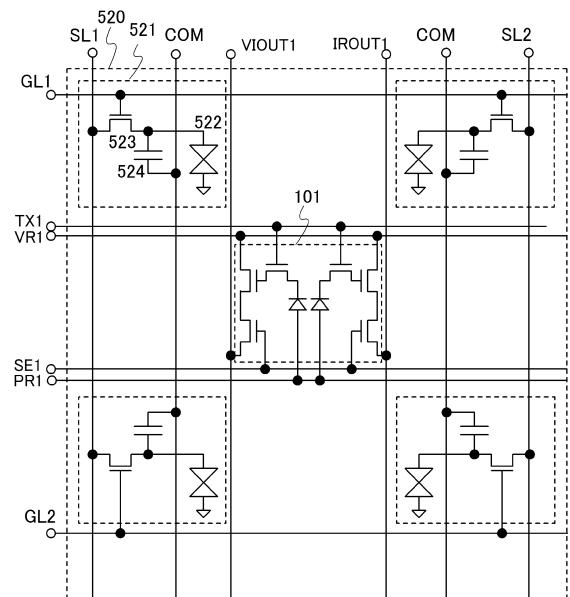
【図3】



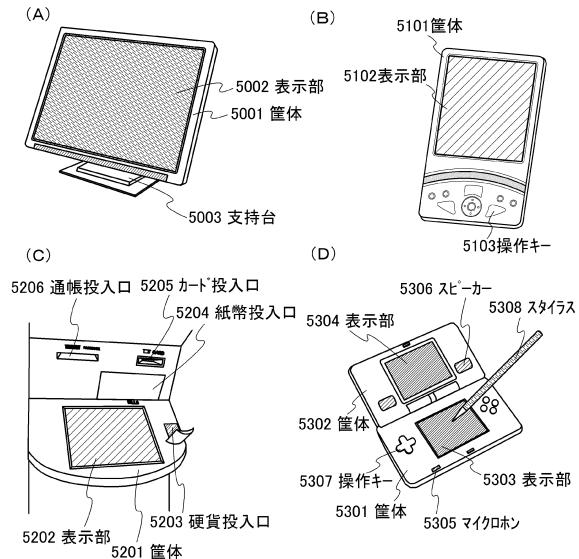
【図4】



【図5】



【図6】



フロントページの続き

(56)参考文献 特開平3 - 284883 (JP, A)
特開平6 - 177416 (JP, A)
特開2008 - 252074 (JP, A)
特開2009 - 200086 (JP, A)
特開昭55 - 52277 (JP, A)
特開2010 - 153834 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L31/10