



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0014559

(43) 공개일자 2016년02월11일

(51) 국제특허분류(Int. Cl.)

H03F 1/02 (2006.01) H03F 3/189 (2006.01)

H03F 3/24 (2006.01) H04B 1/40 (2015.01)

(52) CPC특허분류(Coo. Cl.)

H03F 1/0227 (2013.01)

H03F 3/189 (2013.01)

(21) 출원번호 10-2015-0107227

(22) 출원일자 2015년07월29일

심사청구일자 없음

(30) 우선권주장

62/030,224 2014년07월29일 미국(US)

14/803,355 2015년07월20일 미국(US)

(71) 출원인

스카이워크스 솔루션즈, 인코포레이티드

미국 01801 메사추세츠주 워번 실반 로드 20

(72) 발명자

발테누, 플로리넬 지

미국 92618 캘리포니아주 엘바인 스펙트럼 4347

막세도, 호세 알레한드로

캐나다 케이2티 0이2 온타리오 오타와 파니셋 애비뉴 116

(뒷면에 계속)

(74) 대리인

양영준, 백만기, 정은진

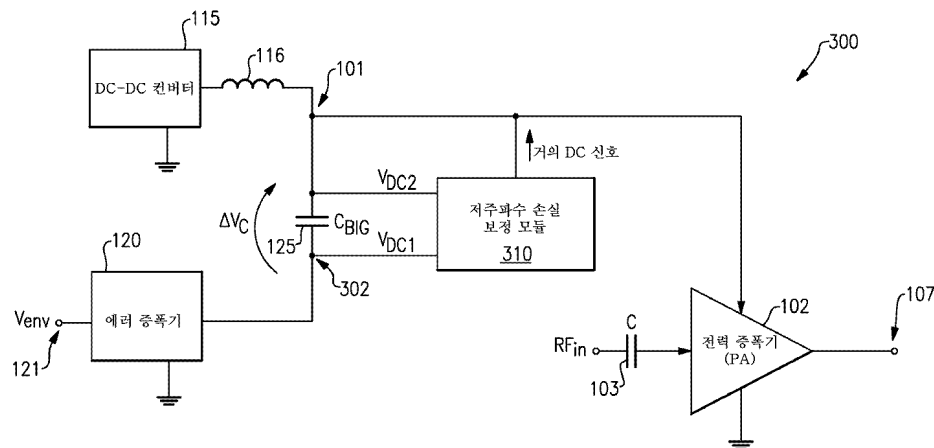
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 저주파수 손실 보정을 이용하는 엔벨로프 트래킹

(57) 요약

거의 DC 저주파수들에서의 전력 증폭기의 효율을 개선하는 저주파수 손실 보정 회로. 저주파수 손실 보정 회로는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로를 포함할 수 있다. 저주파수 손실 보정 회로는 에러 신호를 저주파수 보정 신호로 변환하고, 저주파수 보정 신호를 전압 공급선에 제공하도록 구성된 구동 회로를 포함할 수 있으며, 저주파수 보정 신호는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함한다.

대표도



(52) CPC특허분류(Coo. Cl.)

H03F 3/245 (2013.01)

H04B 1/40 (2013.01)

(72) 발명자

포플레웰, 피터 해리스 로버트

캐나다 케이2제이 1티6 온타리오 오타와 필리스 스트리트 19

핀고트, 자쿠브 에프

캐나다 케이1브이 2지8 온타리오 오타와 골든아이웨이 4308

특허청구의 범위

청구항 1

저주파수 손실 보정 회로로서,

용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로; 및

상기 에러 신호를 저주파수 보정 신호로 변환하고, 상기 저주파수 보정 신호를 전압 공급선에 제공하도록 구성된 구동 회로를 포함하고,

상기 저주파수 보정 신호는 상기 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 상기 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함하는 저주파수 손실 보정 회로.

청구항 2

제1항에 있어서, 상기 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 상기 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 검출 노드들을 포함하는 저주파수 손실 보정 회로.

청구항 3

제1항에 있어서, 상기 신호 에러 검출 회로는 상기 용량성 경로에 걸쳐 감지된 제1 및 제2 신호들 각각의 함수로서 상기 에러 신호를 생성하도록 구성된 비교기를 포함하는 저주파수 손실 보정 회로.

청구항 4

제1항에 있어서, 상기 구동 회로는 상기 전압 공급선에 결합된 구동 트랜지스터를 포함하는 저주파수 손실 보정 회로.

청구항 5

제4항에 있어서, 상기 구동 트랜지스터의 단자가 상기 전압 공급선에서 유래하는 전압 분배기(voltage divider)의 일부에 결합되는, 저주파수 손실 보정 회로.

청구항 6

제1항에 있어서, 상기 구동 회로는 상기 에러 신호 및 기준 신호를 이용하여 상기 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함하는 저주파수 손실 보정 회로.

청구항 7

제1항에 있어서, 전력 증폭기의 공급 전압에 엔벨로프 신호를 제공하도록 구성된 엔벨로프 트래킹 모듈에 포함되는 저주파수 손실 보정 회로.

청구항 8

전력 증폭기 모듈로서,

복수의 컴포넌트를 수용하도록 구성된 패키징 기판;

상기 패키징 기판상에 포함된 다이에 제공되는 전력 증폭기 회로 - 상기 전력 증폭기는 전압 공급선을 포함함 -;

상기 전압 공급선에 결합된 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로; 및

상기 에러 신호를 저주파수 보정 신호로 변환하고, 상기 저주파수 보정 신호를 상기 전압 공급선에 제공하도록 구성된 구동 회로를 포함하고,

상기 저주파수 보정 신호는 상기 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 상기 트래킹

신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함하는 전력 증폭기 모듈.

청구항 9

제8항에 있어서, 상기 트래킹 신호를 제공하도록 구성된 트래킹 회로를 더 포함하고, 상기 트래킹 신호는 상기 전력 증폭기에 의해 증폭된 무선 주파수 신호의 전압 엔벨로프를 특징으로 하는, 전력 증폭기 모듈.

청구항 10

제8항에 있어서, 상기 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 상기 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 검출 노드들을 포함하는 전력 증폭기 모듈.

청구항 11

제8항에 있어서, 상기 신호 에러 검출 회로는 상기 용량성 경로에 걸쳐 감지된 제1 및 제2 신호들 각각의 함수로서 상기 에러 신호를 생성하도록 구성된 비교기를 포함하는 전력 증폭기 모듈.

청구항 12

제8항에 있어서, 상기 구동 회로는 상기 전압 공급선에 결합된 구동 트랜지스터를 포함하는 전력 증폭기 모듈.

청구항 13

제12항에 있어서, 상기 구동 트랜지스터의 단자가 상기 전압 공급선에서 유래하는 전압 분배기의 일부에 결합되는, 전력 증폭기 모듈.

청구항 14

제8항에 있어서, 상기 구동 회로는 상기 에러 신호 및 기준 신호를 이용하여 상기 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함하는 전력 증폭기 모듈.

청구항 15

무선 디바이스로서,

전압 공급선을 포함하는 전력 증폭기 회로;

상기 전압 공급선에 결합된 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로; 및

상기 에러 신호를 저주파수 보정 신호로 변환하고, 상기 저주파수 보정 신호를 상기 전압 공급선에 제공하도록 구성된 구동 회로를 포함하고,

상기 저주파수 보정 신호는 상기 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 상기 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함하는, 무선 디바이스.

청구항 16

제15항에 있어서, 상기 트래킹 신호를 제공하도록 구성된 트래킹 회로를 더 포함하고, 상기 트래킹 신호는 상기 전력 증폭기에 의해 증폭된 무선 주파수 신호의 전압 엔벨로프를 특징으로 하는, 무선 디바이스.

청구항 17

제15항에 있어서, 상기 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 상기 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 검출 노드들을 포함하는 무선 디바이스.

청구항 18

제15항에 있어서, 상기 구동 회로는 상기 전압 공급선에 결합된 구동 트랜지스터를 포함하는 무선 디바이스.

청구항 19

제18항에 있어서, 상기 구동 트랜지스터의 단자가 상기 전압 공급선에서 유래하는 전압 분배기의 일부에 결합되

는, 무선 디바이스.

청구항 20

제15항에 있어서, 상기 구동 회로는 상기 에러 신호 및 기준 신호를 이용하여 상기 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함하는 무선 디바이스.

명세서

기술 분야

[0001] 관련 출원(들)에 대한 상호 참조

[0002] 본 출원은 2014년 7월 29일자로 "ENVELOPE TRACKING WITH LOW FREQUENCY LOSS CORRECTION"이라는 명칭으로 출원된 미국 가출원 제62/030,224호의 우선권을 주장하고, 해당 출원의 개시 내용 전체가 참고로 본 명세서에 포함된다.

[0003] 본 개시 내용은 일반적으로 무선 통신 시스템들에 관한 것으로, 더욱 특히 무선 통신 시스템들에서 전력 증폭기들의 효율을 개선하는 것에 관한 것이다.

배경 기술

[0004] 전력 증폭기들은 디바이스에 의해 전송된 정보-함유 신호의 전송 전력 레벨을 설정하기 위해 다양한 통신 네트워크에서 널리 사용된다. 예를 들어, 전력 증폭기들은 광 통신 네트워크들에서 펄스 레이저(pulsed laser)들에 의해 방출되는 펄스 에너지를 설정하는데 사용된다. 전력 증폭기들은 또한 안테나를 통해 전송되는 신호의 전력 레벨을 설정하기 위해 무선 반송파 네트워크 디바이스들 - 예를 들어, 기지국들, 리피터들, 및 이동 디바이스들 - 의 무선 주파수(RF) 전단(front end) 컴포넌트들에서 사용된다. 전력 증폭기들은 또한 서버들, 컴퓨터들, 랩톱들 및 주변 장치들의 유선 및 무선 연결 모두를 지원하기 위해 근거리 통신망에서 사용된다.

[0005] 전력 증폭기의 동작을 관리하는 것은 종종 이동 디바이스들에서 특히 관심있는 것이다. 전력 증폭기의 효율은 종종 RF 전단의 효율, 및 결국 이동 디바이스의 배터리 수명에 주요 인자가 된다. 엔벨로프 트래킹은 전력 증폭기 효율을 개선하는데 사용될 수 있다. 엔벨로프 트래킹은 전력 증폭기에 의해 증폭된 RF 신호의 엔벨로프와 관련하여, 전력 증폭기에 제공된 전압 공급 레벨을 적응시키는 것을 포함한다. 달리 말하자면, 전력 증폭기에 제공된 전압 공급 레벨은 RF 신호의 엔벨로프의 증가에 응답하여 증가한다. 유사하게, 전압 공급 레벨은 RF 신호의 엔벨로프의 감소에 응답하여 감소한다. 전압 공급 레벨이 RF 신호의 엔벨로프를 트래킹하게 함으로써 전력 증폭기에 걸친 피크 대 평균 전압 강하비(peak-to-average voltage drop ratio)를 감소시키고, 결국 전력 증폭기에 의해 인출된 전류를 감소시킨다. 엔벨로프 트래킹은, 전력 증폭기에 의해 인출된 전류가 통상 피크인, RF 신호 트로프(trough)들 내에서 전류 인출을 감소시키는데 특히 유용하다.

[0006] 결합 커패시터는 전형적으로 엔벨로프 트래킹 회로의 DC 전압 레벨을 전력 증폭기의 DC 공급 전압과 분리하는데 사용된다. 그러나 결합 커패시터의 제한된 크기 때문에, 거의 DC(near-DC) 저주파수들은 또한 전형적으로 엔벨로프 트래킹 회로의 DC 전압 레벨과 함께 결합 커패시터에 의해 차단된다. 그 결과, 거의 DC 저주파수들에서의 전력 증폭기의 효율은 결합 커패시터의 한정된 제한 때문에 공지된 방법들 및 회로 배열들을 이용하는 엔벨로프 트래킹에 의해 개선될 수 없다.

발명의 내용

[0007] 일부 구현에 따르면, 본 개시 내용은 거의 DC 저주파수들에서의 전력 증폭기의 효율을 개선하는 저주파수 손실 보정 회로에 관한 것이다. 저주파수 손실 보정 회로는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로를 포함할 수 있다. 저주파수 손실 보정 회로는 에러 신호를 저주파수 보정 신호로 변환하고, 저주파수 보정 신호를 전압 공급선에 제공하도록 구성된 구동 회로를 포함할 수 있으며, 저주파수 보정 신호는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함한다.

[0008] 일부 구현에서, 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 검출 노드들을 포함한다.

- [0009] 일부 구현에서, 신호 에러 검출 회로는 용량성 경로에 걸쳐 감지된 제1 및 제2 신호들 각각의 함수로서 에러 신호를 생성하도록 구성된 비교기를 포함한다.
- [0010] 일부 구현에서, 구동 회로는 전압 공급선에 결합된 구동 트랜지스터를 포함한다.
- [0011] 일부 구현에서, 구동 트랜지스터의 단자는 전압 공급선에서 유래하는 전압 분배기의 일부에 결합된다.
- [0012] 일부 구현에서, 구동 회로는 에러 신호 및 기준 신호를 이용하여 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함한다.
- [0013] 일부 구현에서, 제어기는 엔벨로프 신호를 전력 증폭기의 공급 전압에 제공하도록 구성된 엔벨로프 트래킹 모듈에 포함될 수 있다.
- [0014] 일부 구현에서, 본 개시 내용은 복수의 컴포넌트를 수용하도록 구성된 패키징 기판을 포함하는 전력 증폭기(PA: Power Amplifier) 모듈에 관한 것이다. PA 모듈은 패키징 기판상에 포함된 다이에 제공된 전력 증폭기 회로를 더 포함하며, 전력 증폭기는 전압 공급선을 포함한다. PA 모듈은 전압 공급선에 결합된 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로를 더 포함한다. PA 모듈은 에러 신호를 저주파수 보정 신호로 변환하고 저주파수 보정 신호를 전압 공급선에 제공하도록 구성된 구동 회로를 더 포함하며, 저주파수 보정 신호는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함한다.
- [0015] 일부 구현에서, PA 모듈은 트래킹 신호를 제공하도록 구성된 트래킹 회로를 더 포함할 수 있으며, 트래킹 신호는 전력 증폭기에 의해 증폭된 무선 주파수 신호의 전압 엔벨로프를 특징으로 한다.
- [0016] 일부 구현에서, 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 노드들을 포함한다.
- [0017] 일부 구현에서, 신호 에러 검출 회로는 용량성 경로에 걸쳐 감지된 제1 및 제2 신호들 각각의 함수로서 에러 신호를 생성하도록 구성된 비교기를 포함한다.
- [0018] 일부 구현에서, 구동 회로는 전압 공급선에 결합된 구동 트랜지스터를 포함한다.
- [0019] 일부 구현에서, 구동 트랜지스터의 단자는 전압 공급선에서 유래하는 전압 분배기의 일부에 결합된다.
- [0020] 일부 구현에서, 구동 회로는 에러 신호 및 기준 신호를 이용하여 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함한다.
- [0021] 일부 교시에 따르면, 본 개시 내용은 전압 공급선을 포함하는 전력 증폭기 회로를 포함하는 무선 디바이스에 관한 것이다. 무선 디바이스는 전압 공급선에 결합된 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분을 검출한 것에 응답하여 에러 신호를 생성하도록 구성된 신호 에러 검출 회로를 더 포함한다. 무선 디바이스는 에러 신호를 저주파수 보정 신호로 변환하고 저주파수 보정 신호를 전압 공급선에 제공하도록 구성된 구동 회로를 더 포함하며, 저주파수 보정 신호는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 트래킹 신호의 하나 이상의 주파수 성분 중 적어도 일부를 포함한다.
- [0022] 일부 구현에서, 무선 디바이스는 트래킹 신호를 제공하도록 구성된 트래킹 회로를 더 포함하며, 트래킹 신호는 전력 증폭기에 의해 증폭된 무선 주파수 신호의 전압 엔벨로프를 특징으로 한다.
- [0023] 일부 구현에서, 신호 에러 검출 회로는 제1 및 제2 신호들 각각을 감지하도록 구성된, 용량성 경로에 걸쳐 연결 가능한 제1 및 제2 노드들을 포함한다.
- [0024] 일부 구현에서, 구동 회로는 전압 공급선에 결합된 구동 트랜지스터를 포함한다.
- [0025] 일부 구현에서, 구동 트랜지스터의 단자는 전압 공급선에서 유래하는 전압 분배기의 일부에 결합된다.
- [0026] 일부 구현에서, 구동 회로는 에러 신호 및 기준 신호를 이용하여 저주파수 보정 신호를 생성하도록 구성된 차동 증폭기를 포함한다.
- [0027] 일부 교시에 따르면, 본 개시 내용은 저주파수 손실 보정을 이용하여 엔벨로프 트래킹하는 방법에 관한 것이다. 방법은 용량성 경로를 통해 엔벨로프 신호의 저주파수 성분 손실을 검출하는 단계를 포함한다. 방법은 저주파수 성분 손실을 나타내는 에러 신호를 생성하는 단계를 더 포함한다. 방법은 에러 전압 신호를 손실 보정 신호

로 변환하는 단계를 더 포함한다. 방법은 손실 보정 신호를 전력 증폭기의 전압 공급선에 부가하는 단계를 더 포함한다.

도면의 간단한 설명

[0028]

본 개시 내용이 더 상세히 이해될 수 있도록 더 구체적인 설명이 다양한 구현의 피쳐(feature)들을 참고하여 이루어질 수 있으며, 그 중 일부는 첨부 도면에 예시된다. 그러나 첨부 도면은 본 개시 내용의 더 적절한 피쳐를 예시할 뿐이고, 이에 따라 설명은 다른 효과적인 피쳐들을 인정할 수 있으므로 첨부 도면은 제한으로서 고려해서는 안 된다.

도 1은 일부 구현에 따르는 전력 증폭기 동작 제어 구성의 개요도이다.

도 2는 엔벨로프 신호가 도 1에 도시된 전력 증폭기로 전달되는 주파수 대역을 예시한 성능도이다.

도 3은 일부 구현에 따르는, 저주파수 손실 보정을 갖는 전력 증폭기 동작 제어 구성의 개요도이다.

도 4는 엔벨로프 신호가 도 2에 도시된 전력 증폭기로 전달되는 주파수 대역을 예시한 성능도이다.

도 5는 일부 구현에 따르는, 저주파수 손실 보정을 갖는 전력 증폭기 동작 제어 구성의 개요도이다.

도 6은 도 5의 저주파수 손실 보정 회로의 하나의 컴포넌트의 개요도이다.

도 7은 도 5의 저주파수 손실 보정 회로의 컴포넌트들의 개요도이다.

도 8은 일부 구현에 따르는 저주파수 신호 성분 손실의 보정 방법의 구현의 순서도이다.

도 9a-9c는 도 5의 저주파수 손실 보정 회로의 상이한 집적 회로 구현들의 개요도들이다.

도 10은 도 5의 저주파수 손실 보정을 포함하는 모듈의 구현의 개요도이다.

도 11은 도 5의 저주파수 손실 보정 회로를 포함하는 무선 디바이스의 구현의 개요도이다.

일반적인 관행에 따라, 도면에 예시된 다양한 피쳐들은 일정한 비율로 도시되지 않을 수 있다. 이에 따라, 다양한 피쳐들의 치수는 명확성을 위해 임의로 확대 또는 감소될 수 있다. 또한, 도면 중 일부는 주어진 시스템, 방법 또는 디바이스의 컴포넌트들 모두를 도시하지 않을 수 있다. 마지막으로, 유사한 도면 부호는 명세서 및 도면에 걸쳐 유사한 피쳐들을 지칭하는데 이용될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0029]

본 명세서에 제공된 제목들은 만약 있다면 단지 편의상 있는 것이지, 청구범위 발명의 범위 또는 의미에 반드시 영향을 미치지 않는다.

[0030]

전력 증폭기들은 데이터 신호들의 전송 레벨을 설정하기 위해 통신 네트워크들에서 사용된다. 예를 들어, 전력 증폭기들은 광 통신 네트워크들에서 전송 펄스 레이저 에너지를 설정하는데 사용된다. 전력 증폭기들은 안테나를 통해 전송된 전력 레벨을 설정하기 위해 무선 디바이스들 - 예를 들어, 기지국들 및 이동 디바이스들 - 의 무선 주파수(RF) 컴포넌트들에 사용된다. 전력 증폭기들은 또한 서버들, 컴퓨터들, 랩톱들 및 주변 장치들의 연결을 지원하기 위해 근거리 통신망에 사용된다.

[0031]

전력 증폭기(PA) 동작을 관리하는 것은 PA의 효율이 종종 이동 디바이스의 배터리 수명에 크게 영향을 미치기 때문에 이동 디바이스에서 관심사이다. 엔벨로프 트래킹은 PA 효율을 개선하는데 사용될 수 있으며, PA에 의해 증폭된 RF 신호의 엔벨로프와 관련하여, PA에 공급된 전압을 조절하는 것을 포함한다. 즉, PA 공급 전압은 RF 신호의 전압 엔벨로프에서의 증가에 응답하여 증가되고, PA 공급 전압은 엔벨로프의 감소에 응답하여 감소된다. 일부 구현에서, 엔벨로프 트래킹은 신호 트로프 동안 PA에 대한 바이어스 전압을 감소시킴에 의해 PA 효율을 개선한다. 특히, 일부 구현에서, 엔벨로프 트래킹은 큰 피크 대 평균비들을 갖는 신호들을 증폭하는데 사용되는 시스템에 효과적이다.

[0032]

도 1은 엔벨로프 트래킹을 포함하는 예시적인 PA 동작 구성(100)의 개요도이다. 적절한 피쳐들이 예시되었다 할지라도, 통상의 기술자들은 간략함을 위해 또한 개시된 예의 더 적절한 양상들을 불명료하게 하지 않기 위해서 다른 피쳐들이 예시되지 않았음을 이해할 것이다. 그 목적을 위해, 비제한적인 예로서, PA 동작 구성(100)은 PA(102), DC-DC 컨버터(115) 및 예러 증폭기(120)를 포함한다.

- [0033] PA(102)는 결합 커패시터(103)(C)를 통해 RF 입력 신호(RF_{in})를 수신하고, 출력 노드(107) 상에 증폭된 RF 출력 신호(RF_{out})를 제공하도록 구성된다. 다양한 구현에서, 커패시터(103)는 단일 커패시터 또는 멀티 컴포넌트 용량성 회로 배열로서 구현된다.
- [0034] PA(102)는 또한 RF 입력 신호(RF_{in})의 전압 엔벨로프(즉, 엔벨로프 신호(V_{env}))를 트래킹하는 전압 공급 레벨을 수신하도록 제공된 전압 공급 노드(101)를 가진다. 그 목적을 위해, 전압 공급 노드(101)는 DC-DC 컨버터(115) 및 에러 증폭기(120)의 조합에 결합된다. DC-DC 컨버터(115)는 직렬 인덕터(116)(L_1)를 통해 전압 공급 노드(101)에 결합된다. DC-DC 컨버터(115)는 엔벨로프 신호(V_{env})를 개략적으로 트래킹하는 PA(102)에 DC 전압 레벨을 공급하도록 제공된다. 일부 구현에서, DC-DC 컨버터(115)는 DC-DC 컨버터(115)의 입력들(114)에 공급된 DC 전압 레벨들 사이를 스위칭함에 의해 엔벨로프 신호(V_{env})를 대략적으로 트래킹한다.
- [0035] 에러 증폭기(120)는 실질적으로 AC 전압 엔벨로프 신호(V_{env})를 PA(102)의 전압 공급 노드(101)에 공급하도록 제공한다. 커패시터(125)(C_{BIG})는 엔벨로프 신호(V_{env})를 전압 공급 노드(101)에 결합하는데 사용된다. 도 2를 참고하면, 이런 배열과 연관된 단점은 엔벨로프 신호(V_{env})의 더 낮은 주파수 성분들이 제한된 커패시턴스의 값 때문에 결합 커패시터(125)(C_{BIG})에 의해 차단된다는 것이다. 도 2는 엔벨로프 신호(V_{env}) 중 일부가 도 1에 도시된 PA(102)의 공급에 인가되는 통과 대역(210)을 예시하는 성능도(200)이다. 에러 증폭기(120)에 의해 제공된 엔벨로프 신호(V_{env})는 더 낮은 컷오프 주파수(f_{c2})를 갖는 대역폭(220)을 가진다. 그러나 커패시터(125)(C_{BIG})는 더 낮은 컷오프 주파수(f_{c1}) 아래의 엔벨로프 신호(V_{env})의 더 낮은 주파수 성분들을 실질적으로 차단하는, 더 낮은 컷오프 주파수(f_{c1})를 갖는 통과 대역(210)을 생성한다. 달리 말하자면, 커패시터(125)(C_{BIG})는 엔벨로프 신호(V_{env})의 대역폭(220)보다 작은 통과 대역(210)을 갖는 통과 대역 필터를 실질적으로 생성한다. 결과적으로, PA(102)의 효율 및 선형성 중 적어도 하나는 더 낮은 주파수 성분들이 결합 커패시터(125)(C_{BIG})에 의해 실질적으로 차단되기 때문에 가능한 최대로 이득을 얻지 못할 수 있다.
- [0036] 이와는 반대로, 본 명세서에 설명된 다양한 구현은 저주파수 엔벨로프 신호 손실들을 보정함에 의해 더 낮은 주파수들에서 더 바람직한 전력 증폭기 동작을 가능하게 하도록 구성된 시스템들, 방법들 및 디바이스들을 포함한다. 그 목적을 위해, 도 3은 일부 구현에 따르는 저주파수 엔벨로프 트래킹을 포함하는 PA 동작 구성(300)의 개요도이다. 도 3에 예시된 PA 동작 구성(300)은 도 1에 예시된 PA 동작 구성(100)과 유사하고 이로부터 적응된다. 각각에 공통적인 요소들은 공통 참조 부호를 포함하며, 도 1과 도 3 사이의 차이만이 간략함을 위해 본 명세서에 설명된다. 특히, PA 동작 구성(300)은 저주파수 손실 보정 모듈(310)을 포함한다. 간략하게, 저주파수 손실 보정 모듈(310)은 결합 커패시터(125)(C_{BIG})를 통해 실질적으로 감쇄되거나 또는 손실되는 엔벨로프 신호(V_{env})의 저주파수 부분을 검출하고, 이에 응답하여 저주파수 보정 신호를 전압 공급 노드(101)에 제공하도록 구성된다.
- [0037] 더욱 특히, 저주파수 손실 보정 모듈(310)은 결합 커패시터(125)(C_{BIG})에 걸친 저주파수 전압 성분 강하 - 이는 에러 신호로서 사용된다 -를 감지하도록 구성된다. 일부 구현에서, 저주파수 손실 보정 모듈(310)은 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 엔벨로프 신호의 하나 이상의 주파수 성분을 검출하도록 구성된 신호 에러 검출 회로를 포함한다. 일부 구현에서, 신호 에러 검출 회로는 용량성 경로(예를 들어, 결합 커패시터(125)(C_{BIG}))에 걸쳐 감지된 제1 및 제2 전압 신호들 각각의 함수로서 에러 신호를 생성하도록 구성된 비교기를 포함한다. 에러 신호는 PA(102)의 전압 공급 노드(101)에 공급되는 저주파수 보정 신호를 생성하는데 사용된다. 일부 구현에서, 저주파수 손실 보정 모듈(310)은 에러 신호를 저주파수 손실 보정 신호로 변환하고 저주파수 손실 보정 신호를 전력 증폭기의 전압 공급선에 제공하도록 구성된 구동 회로를 포함한다. 이런 방식으로, PA(102)는, 이전에 감쇄되거나 손실된 저주파수 엔벨로프 신호(V_{env}) 성분들이 이제 전압 공급 노드(101)에 제공되기 때문에, 저주파수들에서의 엔벨로프 트래킹으로부터 혜택을 받을 수 있다. 일부 구현에서, PA 효율은 저주파수 손실 보정 모듈을 이용하여 거의 DC 주파수들에서의 엔벨로프 트래킹으로부터 혜택을 받는다.
- [0038] 도 4는 엔벨로프 신호(V_{env})가 도 3에 도시된 PA(102)로 전달되는 주파수 대역을 예시하는 성능도(400)이다. 상술한 바와 같이, 에러 증폭기(120)에 의해 제공된 엔벨로프 신호(V_{env})는 더 낮은 컷오프 주파수(f_{c2})를 갖는 대

역폭(420)을 가진다. 커패시터(125)(C_{BIG})는 엔벨로프 신호(V_{env})의 더 낮은 주파수 성분들을 실질적으로 차단하고, 더 낮은 컷오프 주파수(f_{c1})보다 높은 주파수 성분들을 PA(102)의 전압 공급 노드(101)로 실질적으로 통과시킨다. 달리 말하자면, 커패시터(125)(C_{BIG})는 통과 가능한 주파수들의 대역폭을 실질적으로 제한한다. 그러나 저주파수 손실 보정 모듈(310)의 동작은 엔벨로프 신호(V_{env})의 주파수 성분들의 더 낮은 범위를 적어도 더 낮은 컷오프 주파수(f_{c2})로 확대하여, PA 효율 및/또는 선형성이 결합 커패시터(125)(C_{BIG})에 의해 구축된 더 낮은 컷오프 주파수(f_{c1}) 아래의 주파수들에서의 엔벨로프 트래킹으로부터 혜택을 받을 수 있다.

[0039] 도 5는 일부 구현에 따르는 저주파수 엔벨로프 트래킹을 포함하는 PA 동작 구성(500)의 개요도이다. PA 동작 구성(500)은 도 3에 예시된 PA 동작 구성(300)과 유사하고 이로부터 적응된다. 각각에 공통적인 요소들은 공통 참조 부호를 포함하며, 도 3과 도 5 사이의 차이만이 간략함을 위해 본 명세서에 설명된다.

[0040] 도 5에 도시된 에러 증폭기(120)는 차동 증폭기(520)(예를 들어, 오피앰프), 제1 및 제2 저항들(523, 524)를 포함하는 전압 분배기, 및 제3 저항(526)을 포함한다. 제1, 제2 및 제3 저항들(523, 524, 526)은 에러 증폭기(520)의 피드백 이득을 설정한다. 제1 및 제2 저항들(523, 524)은 전압 공급 노드(101)와 제1 입력 노드(521) 사이에 직렬로 결합된다. 제3 저항(526)은 차동 증폭기(520)의 출력 노드와 음의 입력 노드 사이에 결합된다. 제1 입력 노드(521)는 PA(102)에 의해 증폭된 RF 입력 신호(RF_{in})와 연관된 엔벨로프 신호(V_{env})를 수신하도록 제공된다. 제1 및 제2 저항들(523, 524)을 결합하는 노드(525)는 또한 차동 증폭기(520)의 음의 입력 노드에 결합된다. 제2 입력 노드(522)는 차동 증폭기(520)의 양의 입력 노드에 결합되며, 제1 기준 신호(V_{ref1})를 수신하도록 제공된다. 차동 증폭기(520)의 출력은 AC 결합 커패시터(125)(C_{BIG})에 결합된다. 차동 증폭기(520)의 출력은 또한 전류(I_{sense})를 히스테리시스 비교기(540)에 제공하도록 결합된다.

[0041] PA 동작 구성(500)은 도 3의 저주파수 손실 보정 모듈(310)과 유사한 방식으로 구성된 저주파수 손실 보정 모듈(510)의 구현을 포함한다. 저주파수 손실 보정 모듈(510)은 신호 에러 검출 회로(510a) 및 구동 회로(510b)를 포함한다. 신호 에러 검출 회로(510a)는 용량성 경로를 통해 실질적으로 감쇄되는 컷오프 주파수 아래의 엔벨로프 신호의 하나 이상의 주파수 성분을 검출하도록 구성된다. 그 목적을 위해, 신호 에러 검출 회로(510a)는 결합 커패시터(125)(C_{BIG})에 걸쳐 감지된 제1 및 제2 전압 신호들 각각의 함수로서 에러 신호를 생성하도록 구성된 비교기(514)를 포함한다. 에러 신호는 저항(516)을 통해 구동 회로(510b)에 제공된다. 유사하게, 기준 신호는 저항(517)을 통해 구동 회로(510b)에 제공된다. 일부 구현에서, 도 5에 도시된 바와 같이, 기준 신호는 전압원(530) 및 비교기(515)의 조합에 의해 제공된다.

[0042] 구동 회로(510b)는 차동 증폭기(511), 공칭 전류원(I_0)(561) 및 제어 가능한 전류원(I_{CTRL})(563)을 포함한다. 공칭 전류원(I_0)(561) 및 제어 가능한 전류원(I_{CTRL})(563)은 노드(525)와 접지 사이에 병렬로 결합된다. 차동 증폭기(511)의 음의 입력은 대응하는 저항들(516, 517)을 통해 각각의 에러 신호를 수신하도록 결합된다. 차동 증폭기(511)의 음의 입력은 제2 기준 신호(V_{ref2})를 수신하도록 결합된다. 커패시터(512)는 차동 증폭기(511)의 음의 입력 및 출력에 걸쳐 결합된다. 차동 증폭기(511)의 출력은 저주파수 손실 보정 모듈(510)의 출력으로서 작용하는 제어 가능한 전류원(I_{CTRL})(563)을 제어하는데 사용된다.

[0043] 동작시, 비교기(514)는 결합 커패시터(125)(C_{BIG})에 걸쳐 감지된 제1 및 제2 전압 신호들 각각의 함수로서 에러 신호를 생성한다. 차동 증폭기(511)는 에러 신호 및 기준 신호를 이용하여 저주파수 보정 신호를 생성하는데 사용된다. 저주파수 보정 신호는 제어 가능한 전류원(I_{CTRL})(563), 및 에러 증폭기(120)에 포함된 전압 분배기를 통해 PA(102)의 전압 공급 노드(101)에 공급된다. 이런 방식으로, PA(102)는 저주파수들에서의 엔벨로프 트래킹으로부터 혜택을 받을 수 있는데, 그 이유는 결합 커패시터(125)(C_{BIG})를 통해 감쇄되거나 손실되는 저주파수 엔벨로프 신호(V_{env}) 성분들이 이제 저주파수 손실 보정 모듈(510)에 의해 전압 공급 노드(101)에 제공되기 때문이다. 일부 구현에서, PA 효율은 저주파수 손실 보정 모듈을 이용하여 거의 DC 주파수들에서의 엔벨로프 트래킹으로부터 혜택을 받는다.

[0044] 도 6은 도 5의 차동 증폭기(520)의 구현의 개요도이다. 차동 증폭기(520)는 공급 전압(VDD)(601)과 제1 NMOS 트랜지스터(613)의 드레인 사이에서 드레인-소스 결합된 제1 및 제2 PMOS 트랜지스터들(611, 612)을 포함한다. 제1 NMOS 트랜지스터(613)의 소스는 제1 전류원(614)에 결합되며, 이는 최종적으로 접지에 결합된다.

유사하게, 차동 증폭기(520)는 또한 공급 전압(VDD)(601)과 클래스 AB 바이어스 회로(625) 사이에서 드레인-소스 결합된 제3 및 제4 PMOS 트랜지스터들(621, 622)을 포함한다. 클래스 AB 바이어스 회로(625)는 또한 제2 NMOS 트랜지스터(623)의 드레인에 결합된다. 제2 NMOS 트랜지스터(623)의 소스는 제2 전류원(624)에 결합되며, 이는 최종적으로 접지에 결합된다. 제1 NMOS 트랜지스터(613)의 드레인은 제1 및 제3 PMOS 트랜지스터들(611, 621)의 게이트들에 결합된다. 제2 및 제4 PMOS 트랜지스터들(612, 622)의 게이트들은 입력 바이어스 전압(V_{bias1})에 결합된다. 제1 및 제2 NMOS 트랜지스터들(613, 623)의 게이트들은 입력 바이어스 전압(V_{bias2})에 결합된다.

[0045] 차동 증폭기(520)는 또한 출력 PMOS 트랜지스터(631) 및 출력 NMOS 트랜지스터(633)를 포함하며, 이들은 공급 전압(VDD)(601)과 접지 사이에서 드레인-소스 결합된다. 출력 PMOS 트랜지스터(631)의 게이트는 제4 PMOS 트랜지스터(622)의 드레인에 결합된다. 출력 NMOS 트랜지스터(633)의 게이트는 제2 NMOS 트랜지스터(623)의 드레인에 결합된다. 차동 증폭기의 주 출력 노드(651)는 출력 PMOS 트랜지스터(631) 및 출력 NMOS 트랜지스터(633)의 드레인들로부터 추출된다.

[0046] 또한, 차동 증폭기(520)는 또한 전류 감지 PMOS 트랜지스터(641) 및 전류 감지 NMOS 트랜지스터(642)를 갖는다. 전류 감지 PMOS 트랜지스터(641)의 소스는 공급 전압(VDD)(601)에 결합되고, 게이트는 제4 PMOS 트랜지스터(622)의 드레인에 결합된다. 제1 전류 감지 출력은 전류 감지 PMOS 트랜지스터(641)의 드레인으로부터 추출된다. 유사하게 전류 감지 NMOS 트랜지스터(642)의 소스는 접지에 결합되고, 게이트는 제2 NMOS 트랜지스터(623)의 드레인에 결합된다. 제2 전류 감지 출력은 전류 감지 NMOS 트랜지스터(642)의 드레인으로부터 추출된다.

[0047] 도 7은 도 5의 차동 증폭기(520) 및 히스테리시스 비교기(540)의 개요도(700)이다. 히스테리시스 비교기(540)는 직렬로 결합된 전류 비교기(540a) 및 저역 통과 필터(540b)를 포함한다. 전류 비교기(540a)는 차동 증폭기(520)로부터 차동 전류(I_{sense})를 수신하도록 결합된다. 동작시, 차동 증폭기(520)로부터 유출되는 양의 전류 및 음의 전류는 $I_{sense_out_p}$ 및 $I_{sense_out_n}$ 에 의해 감지되고, 평균 DC-DC 전압의 상승 또는 하강(rise or fall)을 결정하도록 비교된다. 일부 구현에서, 전류 비교기는 비교를 수행하기 위해 활용된다. 비교기(540a)의 출력은 그 후 DC-DC 컨버터(115)에 의해 제공된 DC 전압을 보정하도록 인가되는 전압을 획득하기 위해 저역 통과 필터(540b)에 의해 조절된다. 즉, 최종 신호는 DC-DC 컨버터의 입력에 다시 결합되어, 피드백 루프를 폐쇄한다. 일부 구현에서, 발진을 회피하기 위해 비교기(540a)는 상한 및 하한(I_{high} 및 I_{low})을 갖는 히스테리시스 비교기이다. 전류 차이(즉, $I_{high} - I_{low}$)가 높다면, 고주파수 콘텐츠가 덜 획득된다. 따라서, 저역 통과 필터(540b)와 결합하여 바람직한 필터 특성이 생성된다.

[0048] 도 8은 용량성 경로를 통해 엔벨로프 신호를 전력 증폭기의 공급 전압에 결합하는데 연관되는 저주파수 성분 손실을 보정하는 방법(800)의 구현의 순서도이다. 일부 구현에서, 방법(800)은 전력 관리 시스템, 및/또는 전력 증폭기와 연관된 제어기에 의해 수행된다. 간략하게, 방법(800)은 용량성 경로를 통해 실질적으로 감쇄되거나 손실되는 엔벨로프 신호의 저주파수 부분을 검출하는 단계, 및 이에 응답하여 저주파수 보정 신호를 전력 증폭기의 전압 공급 노드에 제공하는 단계를 포함한다.

[0049] 그 목적을 위해, 블록(8-1)에 나타난 바와 같이, 방법(800)은 용량성 경로를 통해 엔벨로프 신호의 저주파수 성분 손실을 검출하는 단계를 포함한다. 예를 들어, 블록(8-1a)에 나타난 바와 같이, 도 5를 더 참고하면, 방법(800)은 결합 커패시터(C_{BIG})의 각각의 단자들 상의 전압 신호들을 감지하는 단계를 포함한다. 블록(8-2)에 나타난 바와 같이, 방법(800)은 저주파수 성분 손실을 나타내는 에러 신호를 생성하는 단계를 포함한다. 예를 들어, 블록(8-2a)에 나타난 바와 같이, 도 5를 더 참고하면, 방법(800)은 저주파수 성분 손실을 검출하기 위해 결합 커패시터(C_{BIG})에 걸쳐 감지된 전압 신호들 사이의 성분 차이를 비교기(514)를 이용하여 결정하는 단계를 포함한다. 블록(8-3)에 나타난 바와 같이, 방법(800)은 에러 전압 신호를 손실 보정 신호로 변환하는 단계를 포함한다. 예를 들어, 블록(8-3a)에 나타난 바와 같이, 도 5를 더 참고하면, 방법(800)은 차동 증폭기(511)를 이용하여 손실 보정 신호를 생성하는 단계를 포함한다. 블록(8-4)에 나타난 바와 같이, 방법(800)은 손실 보정 신호를 전력 증폭기의 전압 공급선에 결합하거나 또는 추가하는 단계를 포함한다.

[0050] 도 9a-9c는 도 5의 저주파수 손실 보정 모듈(510)의 상이한 집적 회로 구현들의 개요도들이다. 일부 예시적인 피쳐들이 도시되나 할지라도, 통상의 기술자들은 간략함과 본 명세서에 개시된 예시적인 구현들의 더 적절한 양상들을 불명료하게 하지 않도록 다양한 다른 피쳐들이 예시되지 않았음을 본 개시 내용으로부터 이해할 것이다. 그 목적을 위해, 예를 들어, 도 9a는 일부 구현에서 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분이 반

도체 다이(1000)의 일부일 수 있다는 것을 보여준다. 일례로서, 저주파수 손실 보정 모듈(510)은 다이(1000)의 기관(1002)상에 형성될 수 있다. 복수의 연결 패드(1004)가 또한 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분과 연관된 기능들을 촉진하기 위해 기관(1002) 상에 형성될 수 있다.

[0051] 도 9b는 일부 구현에서 기관(1002)을 갖는 반도체 다이(1000)가 도 5의 에러 증폭기(120)의 일부 또는 모든 부분, 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분을 포함할 수 있다는 것을 보여준다. 복수의 연결 패드(1004)가 또한 도 5의 에러 증폭기(120)의 일부 또는 모든 부분, 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분과 연관된 기능들을 촉진하기 위해 기관(1002) 상에 형성될 수 있다.

[0052] 도 9c는 일부 구현에서 기관(1002)을 갖는 반도체 다이(1000)가 도 5의 PA 회로(102)의 일부 또는 모든 부분, 에러 증폭기(120)의 일부 또는 모든 부분, 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분을 포함할 수 있다는 것을 보여준다. 복수의 연결 패드(1004)가 또한 도 5의 PA 회로(102), 에러 증폭기(120), 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분과 연관된 기능들을 촉진하기 위해 기관(1002) 상에 형성될 수 있다.

[0053] 일부 구현에서, 본 명세서에 설명된 하나 이상의 피처는 하나의 모듈에 포함될 수 있다. 도 10은 도 5의 저주파수 손실 보정 모듈(510)을 포함하는 모듈(1100)의 구현의 개요도이다. 일부 예시적인 피처들이 도시된다 할지라도, 통상의 기술자들은 간략함과 본 명세서에 개시된 예시적인 구현들의 더 적절한 양상들을 불명료하게 하지 않도록 다양한 다른 피처들이 예시되지 않았음을 본 개시 내용으로부터 이해할 것이다. 모듈(1100)은 패키징 기관(1152), 연결 패드들(1156), 상보형 금속 산화물 반도체(CMOS: Complementary Metal Oxide Semiconductor) 다이(1000), 이중 접합 바이폴라 트랜지스터(HBT: Heterojunction Bipolar Transistor) 다이(1110), 정합 회로망(108), 및 하나 이상의 표면 실장 디바이스(1160)를 포함한다.

[0054] CMOS 다이(1000)는 도 5의 에러 증폭기(120)의 일부 또는 모든 부분, 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분을 포함하는 기관(1002)을 포함한다. 복수의 연결 패드(1004)가 도 5의 에러 증폭기(120)의 일부 또는 모든 부분, 및 저주파수 손실 보정 모듈(510)의 일부 또는 모든 부분과 연관된 기능들을 촉진하기 위해 기관(1002) 상에 형성된다. 유사하게, HBT 다이(1110)는 PA(102)의 일부 또는 모든 부분들, 및 PA(102)의 정지 조건(quiescent condition)들을 설정하도록 제공된 바이어스 회로의 일부 또는 모든 부분을 포함하는 기관(1102)을 포함한다. HBT 다이(1110)는 또한 PA(102)의 일부 또는 모든 부분들, 및 바이어스 회로(1103)의 일부 또는 모든 부분과 연관된 기능들을 촉진하기 위해 기관(1102) 상에 형성된 복수의 연결 패드(1104)를 포함한다.

[0055] 패키징 기관(1152) 상의 연결 패드들(1156)은 CMOS 다이(1000) 및 HBT 다이(1110) 각각으로/으로부터의 전기 연결을 촉진한다. 예를 들어, 연결 패드들(1156)은 다양한 신호 및 공급 전류들 및/또는 전압들을 CMOS 다이(1000) 및 HBT 다이(1110) 각각에 전달하기 위한 와이어본드(1154)의 사용을 촉진한다.

[0056] 일부 구현에서, 패키징 기관(1152)상에 장착된 또는 패키징 기관(1152) 상에 또는 그 안에 형성된 컴포넌트들은 예를 들어, 하나 이상의 표면 실장 디바이스(SMD: surface mount device)들(예를 들어, 1160) 및 하나 이상의 정합 회로망(예를 들어, 108)을 더 포함할 수 있다. 일부 구현에서, 패키징 기관(1152)은 적층 기관을 포함할 수 있다.

[0057] 일부 구현에서, 모듈(1100)은 또한 예를 들어, 보호를 제공하고 모듈(1100)의 보다 용이한 조작을 촉진하기 위해 하나 이상의 패키징 구조를 포함할 수 있다. 이런 패키징 구조는 패키징 기관(1152) 위에 형성되고 다양한 회로 및 컴포넌트를 실질적으로 캡슐화하도록 치수가 정해진 오버몰드(overmold)를 포함할 수 있다.

[0058] 모듈(1100)이 와이어본드-기반 전기 연결들의 문맥에서 설명된다 할지라도, 본 개시 내용의 하나 이상의 피처가 또한 플립칩 구성을 포함하는 다른 패키징 구성에서 구현될 수 있음을 이해할 것이다.

[0059] 일부 구현에서, 본 명세서에 설명된 하나 이상의 피처를 갖는 디바이스 및/또는 회로는 무선 디바이스와 같은 RF 디바이스에 포함될 수 있다. 이런 디바이스 및/또는 회로는 직접 무선 디바이스에, 또는 본 명세서에 설명된 모듈러 형태로, 또는 그 일부 조합으로 구현될 수 있다. 일부 구현에서, 이런 무선 디바이스는 예를 들어, 셀룰러 폰, 스마트폰, 전화 기능을 갖거나 갖지 않는 핸드헬드 무선 디바이스, 무선 태블릿, 무선 라우터, 무선 액세스 포인트, 무선 기지국 등을 포함할 수 있다. 즉, 통상의 기술자들은 또한, 다양한 구현에서 저주파수 손실 보정 모듈이 예를 들어, 컴퓨터, 랩톱 컴퓨터, 태블릿 디바이스, 노트북, 인터넷 키오스크, 개인 휴대 단말기, 광 모뎀, 기지국, 리피터, 무선 라우터, 이동 전화, 스마트폰, 게임 디바이스, 컴퓨터 서버, 또는 임의의 다른 컴퓨팅 디바이스와 같은 다양한 디바이스들에 포함될 수 있음을 본 개시 내용으로부터 이해할 것이다. 다양한 구현에서, 이런 디바이스는 하나 이상의 프로세서, 하나 이상의 메모리 타입, 디스플레이 및/또는 다른 사

용자 인터페이스 컴포넌트들(예를 들어, 키보드, 터치 스크린 디스플레이, 마우스, 트랙 패드, 디지털 카메라 및/또는 기능을 추가하기 위한 임의의 수의 보조 디바이스들)을 포함한다.

[0060] 도 11은 예를 들어, 도 5의 저주파수 손실 보정 모듈(510)과 같은 본 명세서에 설명된 하나 이상의 피처를 포함하는 무선 디바이스(1200)의 구현의 개요도이다. 일부 예시적인 피처들이 도시된다 할지라도, 통상의 기술자들은 간략함과 본 명세서에 개시된 예시적인 구현들의 더 적절한 양상들을 불명료하게 하지 않도록 다양한 다른 피처들이 예시되지 않았음을 본 개시 내용으로부터 이해할 것이다.

[0061] 본 명세서에 설명된 하나 이상의 PA(1216)는 각각의 바이어스 회로(들)(도시 안 됨)에 의해 바이어싱되고 각각의 보상 회로(들)(도시 안 됨)에 의해 보상된다. 일부 구현에서, PA들(1216)은 정합 회로들(100)을 포함하는 하나의 모듈에 패키징된다. PA들(1216)은 송수신기(1214)로부터 각각의 RF 신호들을 수신할 수 있으며, 송수신기는 증폭되고 전송될 RF 신호들을 생성하고 수신된 신호를 처리하기 위해 공지된 방식으로 구성되고 동작할 수 있다. 송수신기(1214)는 사용자에게 적당한 데이터 및/또는 음성 신호들과 송수신기(1214)에 적당한 RF 신호들 사이의 변환을 제공하도록 구성된 기저대역 서브시스템(1210)과 상호작용하는 것으로 도시된다. 송수신기(1214)는 무선 디바이스(1200)의 동작을 위한 전력을 관리하도록 구성된 엔벨로프 트래킹 모듈(1206)에 연결되는 것으로 도시된다. 이런 전력 관리는 또한 기저대역 서브 시스템(1210), 및 PA들(1216)에 결합된 저주파수 손실 보정 모듈(1208)의 동작들을 제어할 수 있다.

[0062] 기저대역 서브시스템(1210)은 사용자에게 제공되고 사용자로부터 수신되는 음성 및/또는 데이터의 다양한 입력 및 출력을 촉진하기 위해 사용자 인터페이스(1202)에 연결되는 것으로 도시된다. 기저대역 서브시스템(1210)은 또한 무선 디바이스의 동작을 촉진하기 위해 데이터 및/또는 명령들을 저장하고/하거나 사용자에게 대한 정보의 저장을 제공하도록 구성된 메모리(1204)에 연결될 수 있다.

[0063] 예시적인 무선 디바이스(1200)에서, PA들(1216)의 출력들은 각각의 듀플렉서들(1220) 및 대역 선택 스위치(1222)를 통해 안테나(1224)에 정합되고 라우팅되는 것으로 도시된다. 대역 선택 스위치(1222)는 예를 들어, 동작 대역(예를 들어, 대역 2)의 선택을 허용하기 위한 단극 다투(single-pole-multiple-throw)(예를 들어, SP4T) 스위치를 포함할 수 있다. 일부 구현에서, 각각의 듀플렉서(1220)는 공통 안테나(예를 들어, 1224)를 이용하여 동시에 수행될 전송 및 수신 동작들을 허용할 수 있다.

[0064] 다수의 다른 무선 디바이스 구성은 본 명세서에 설명된 하나 이상의 피처를 이용할 수 있다. 예를 들어, 무선 디바이스는 다중 대역 디바이스일 필요가 없다. 다른 예에서, 무선 디바이스는 다이버시티 안테나와 같은 추가 안테나, 및 와이파이, 블루투스 및 GPS와 같은 추가 연결 피처들을 포함할 수 있다.

[0065] 본 개시 내용은 다양한 피처들을 설명하며, 그것들 중 어느 하나도 본 명세서에 설명된 이점들을 단독으로 책임 지지지는 않는다. 본 명세서에 설명된 다양한 피처들이 통상의 기술자들에게 자명한 바와 같이 조합, 수정 또는 생략될 수 있음을 이해할 것이다. 본 명세서에 특별히 설명된 이외의 다른 조합 및 서브조합이 통상의 기술자들에게는 자명할 것이고, 본 개시 내용의 일부를 형성하는 것으로 의도된다. 다양한 방법들은 다양한 순서도 단계들 및/또는 페이지들과 결합해서 본 명세서에 설명된다. 많은 경우에, 순서도에 표시된 다수의 단계 및/또는 페이지가 단일 단계 및/또는 페이지로서 수행될 수 있도록 소정의 단계들 및/또는 페이지들이 함께 결합될 수 있음을 이해할 것이다. 또한, 소정의 단계들 및/또는 페이지들은 별도로 수행될 추가적인 서브컴포넌트들로 나뉘질 수 있다. 일부 경우에, 단계들 및/또는 페이지들의 순서는 재배열될 수 있고, 소정의 단계들 및/또는 페이지들은 전체가 생략될 수 있다. 또한, 본 명세서에 설명된 방법들은 본 명세서에 도시되고 설명된 것들에 대한 추가 단계들 및/또는 페이지들이 또한 수행될 수 있도록 포괄적인 것으로 이해되어야 한다.

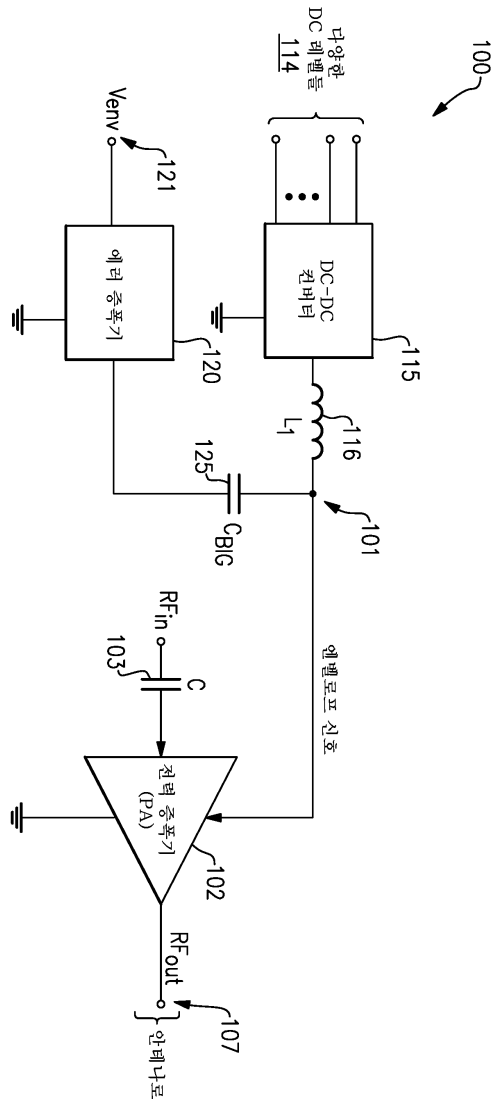
[0066] 본 명세서에 설명된 시스템 및 방법들의 일부 양상은 예를 들어, 컴퓨터 소프트웨어, 하드웨어, 펌웨어, 또는 컴퓨터 소프트웨어, 하드웨어 및 펌웨어의 임의의 조합을 이용하여 이롭게 구현될 수 있다. 컴퓨터 소프트웨어는 실행될 때 본 명세서에 설명된 기능들을 수행하는 컴퓨터 판독 가능 매체(예를 들어, 비일시적인 컴퓨터 판독 가능 매체)에 저장된 컴퓨터 실행 가능한 코드를 포함할 수 있다. 일부 구현에서, 컴퓨터 실행 가능한 코드는 하나 이상의 범용 컴퓨터 프로세서에 의해 실행된다. 통상의 기술자는 범용 컴퓨터 상에서 실행될 소프트웨어를 이용하여 구현될 수 있는 임의의 피처 또는 기능이 또한 하드웨어, 소프트웨어 및 펌웨어의 상이한 조합을 이용하여 구현될 수 있음을 본 개시 내용을 고려하여 이해할 것이다. 예를 들어, 이런 모듈은 집적 회로들의 조합을 이용하는 하드웨어로 완전히 구현될 수 있다. 대안적으로 또는 부가적으로, 이런 피처 또는 기능은 범용 컴퓨터들에 의한 것이기 보다는 본 명세서에 설명된 특정 기능들을 수행하도록 설계된 특수 목적 컴퓨터들을 이용하여 완전히 또는 부분적으로 구현될 수 있다.

- [0067] 다수의 분산된 컴퓨팅 디바이스가 본 명세서에 설명된 임의의 하나의 컴퓨팅 디바이스를 대체할 수 있다. 이런 분산된 실시예들에서, 하나의 컴퓨팅 디바이스의 기능들은 일부 기능들이 분산된 컴퓨팅 디바이스들 각각에서 수행되도록 (예를 들어, 네트워크를 통해) 분산된다.
- [0068] 일부 구현은 방정식, 알고리즘 및/또는 순서도 예시들을 참고하여 설명될 것이다. 이들 방법은 하나 이상의 컴퓨터상에서 실행 가능한 컴퓨터 프로그램 명령어들을 이용하여 구현될 수 있다. 이들 방법은 또한 별도의 컴퓨터 프로그램 제품들, 또는 장치 또는 시스템의 컴포넌트로서 구현될 수 있다. 이런 점에서, 각각의 방정식, 알고리즘, 블록, 또는 순서도의 단계, 및 이들의 조합은 하드웨어, 펌웨어, 및/또는 컴퓨터 판독 가능한 프로그램 코드 로직으로 구현되는 하나 이상의 컴퓨터 프로그램 명령어를 포함하는 소프트웨어로 구현될 수 있다. 이해되는 바와 같이, 임의의 이런 컴퓨터 프로그램 명령어는 제한 없이 범용 컴퓨터 또는 특수 목적 컴퓨터 또는 머신을 생성하기 위한 다른 프로그래밍 가능한 처리 장치를 포함하는 하나 이상의 컴퓨터상에 로드될 수 있어, 컴퓨터 프로그램 명령어들이 컴퓨터(들) 또는 다른 프로그래밍 가능한 처리 디바이스(들) 상에서 실행될 때 방정식들, 알고리즘들, 및/또는 순서도들에서 특정된 기능들을 구현한다. 또한, 순서도 예시들의 각각의 방정식, 알고리즘, 및/또는 블록, 및 이들의 조합이 특수 목적 하드웨어 및 컴퓨터 판독 가능한 프로그램 코드 로직 수단의 특정된 기능들 또는 단계들, 또는 이들의 조합에 의해 구현될 수 있음을 이해할 것이다.
- [0069] 더욱이, 컴퓨터 판독 가능한 프로그램 코드에서 구현되는 것과 같은 컴퓨터 프로그램 명령어들은 또한 하나 이상의 컴퓨터 또는 다른 프로그래밍 가능한 처리 디바이스들이 특정 방식으로 기능하도록 지시할 수 있는 컴퓨터 판독 가능한 메모리(예를 들어, 비일시적 컴퓨터 판독 가능 매체)에 저장될 수 있어, 컴퓨터 판독 가능한 메모리에 저장된 명령어들은 순서도(들)의 블록(들)에 특정된 기능(들)을 구현한다. 컴퓨터 프로그램 명령어들은 또한 하나 이상의 컴퓨터 또는 다른 프로그래밍 가능한 컴퓨팅 디바이스들 상에서 수행될 일련의 동작 단계들이 컴퓨터 구현 프로세스를 생성하게 하기 위해 하나 이상의 컴퓨터 또는 다른 프로그래밍 가능한 컴퓨팅 디바이스 상에 로드될 수 있어, 컴퓨터 또는 다른 프로그래밍 가능한 처리 장치상에서 실행되는 명령어들이 방정식(들), 알고리즘(들), 및/또는 순서도(들)의 블록(들)에서 특정된 기능들을 구현하기 위한 단계들을 제공한다.
- [0070] 본 명세서에 설명된 방법들 및 작업들의 일부 또는 모두는 컴퓨터 시스템에 의해 수행되고 완전 자동화될 수 있다. 컴퓨터 시스템은 일부 경우에, 설명된 기능들을 수행하기 위해 네트워크를 통해 통신하고 상호 동작하는 다수의 개별 컴퓨터들 또는 컴퓨팅 디바이스들(예를 들어, 물리적 서버들, 워크스테이션들, 스토리지 어레이들 등)을 포함할 수 있다. 각각의 이런 컴퓨팅 디바이스는 전형적으로, 메모리 또는 다른 비일시적인 컴퓨터 판독 가능 매체 또는 디바이스에 저장된 프로그램 명령어들 또는 모듈들을 실행하는 프로세서(또는 다수의 프로세서)를 포함한다. 본 명세서에 설명된 다양한 기능은 개시된 기능들 중 일부 또는 모두가 대안적으로 컴퓨터 시스템의 애플리케이션 특정 회로(예를 들어, ASIC들 또는 FPGA들)에서 구현될 수 있을지라도 이러한 프로그램 명령어들에서 구현될 수 있다. 컴퓨터 시스템이 다수의 컴퓨팅 디바이스를 포함하는 경우, 이들 디바이스는 함께 위치할 수 있지만 그럴 필요는 없다. 개시된 방법들 및 작업들의 결과들은 솔리스 스테이트 메모리 칩들 및/또는 자기 디스크들과 같은 물리적인 저장 디바이스들을 상이한 상태로 변환하여 영구적으로 저장될 수 있다.
- [0071] 문맥에서 달리 명확히 요구하지 않는 한, 명세서 및 청구항 전체에서, 표현 "포함한다", "포함하는" 등은 배타적이거나 배타적인 의미와는 상반된 포괄적인 의미(즉, "제한적이지 않게 포함하는" 의미)로 해석되어야 한다. 본 명세서에서 일반적으로 사용되는 표현 "결합된"은 직접 연결되거나 하나 이상의 중간 요소에 의해 연결될 수 있는 2 이상의 요소를 참고한다. 또한, "본 명세서에서", "상기", "하기" 및 유사한 중요한 표현들은, 본 출원에서 사용될 때 본 출원의 임의의 특정 부분이 아닌 전체로서 본 출원을 참고한다. 문맥이 허용하는 경우, 상기 상세한 설명에서 단수 또는 복수를 이용하는 표현은 또한 복수 또는 단수 각각을 포함할 수 있다. 2 이상의 아이템의 리스트와 관련된 표현 "또는"은 다음과 같은 해석들 모두를 커버한다: 리스트에 있는 아이템들 중 어느 하나, 리스트에 있는 아이템들 모두, 및 리스트에 있는 아이템들의 임의의 조합. 표현 "예시적인"은 본 명세서에서 "예제, 경우 또는 예시로서 작용하는"을 의미하는데 배타적으로 사용된다. 본 명세서에서 "예시적인" 것으로서 설명된 임의의 구현은 다른 구현에 비해 반드시 바람직하거나 이로운 것으로 해석될 필요가 없다.
- [0072] 본 개시 내용은 본 명세서에 도시된 구현들에 제한되는 것으로 의도되지 않는다. 본 개시 내용에 설명된 구현들에 대한 다양한 수정은 통상의 기술자들에게 너무 자명할 수 있으며, 본 명세서에 정의된 일반적인 정의는 본 개시 내용의 정신 또는 범위로부터 벗어남이 없이 다른 구현들에 적용될 수 있다. 본 명세서에 제공된 교시는 다른 방법들 및 시스템들에 적용될 수 있으며, 상술한 방법들 및 시스템들에 제한되지 않고, 상술한 다양한 실시예의 요소들 및 행동들은 추가 실시예를 제공하기 위해 결합될 수 있다. 이에 따라, 본 명세서에 설명된 신규한 방법들 및 시스템들은 다양한 다른 형태로 구현될 수 있으며, 더욱이 본 명세서에 설명된 방법들 및 시스템들의 형태에서 다양한 생각, 대체 및 변경은 본 개시 내용의 정신으로부터 벗어남이 없이 행해질 수 있다.

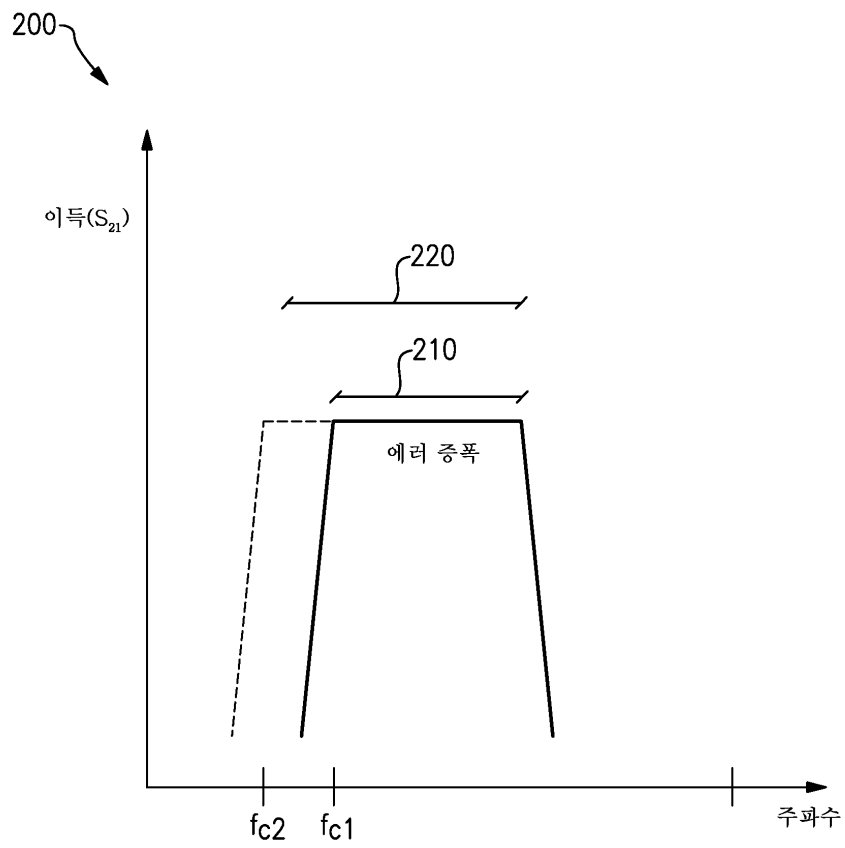
첨부된 청구항들 및 그 균등물들은 본 개시 내용의 범위 및 정신 내에 있는 이러한 형태들 또는 수정들을 커버한다고 의도된다.

도면

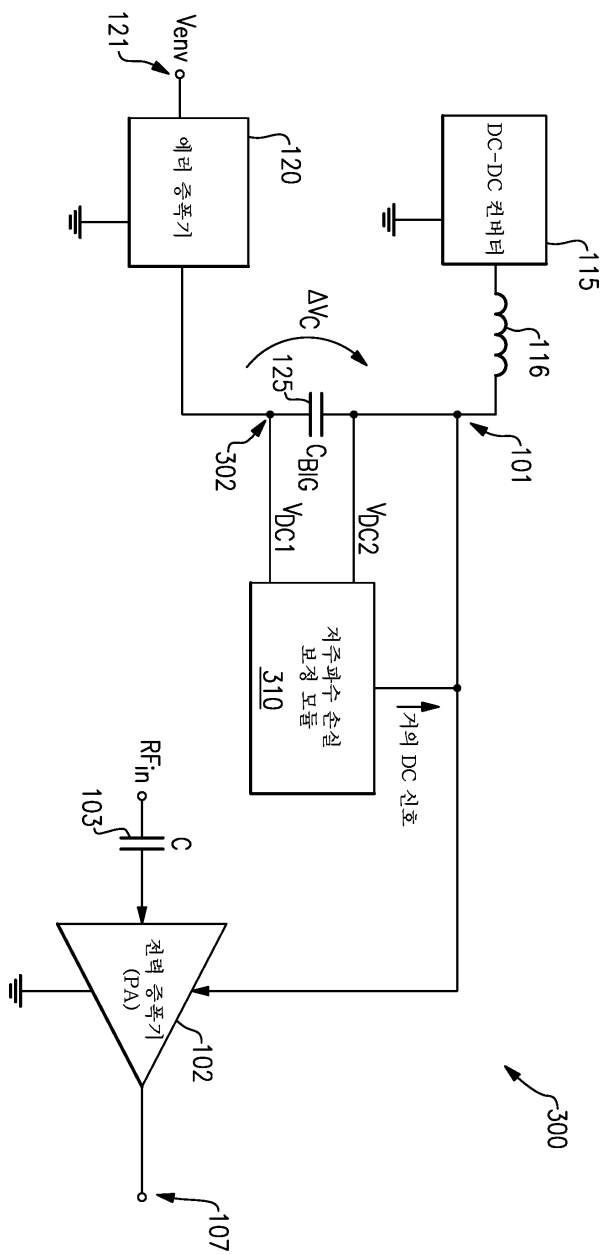
도면1



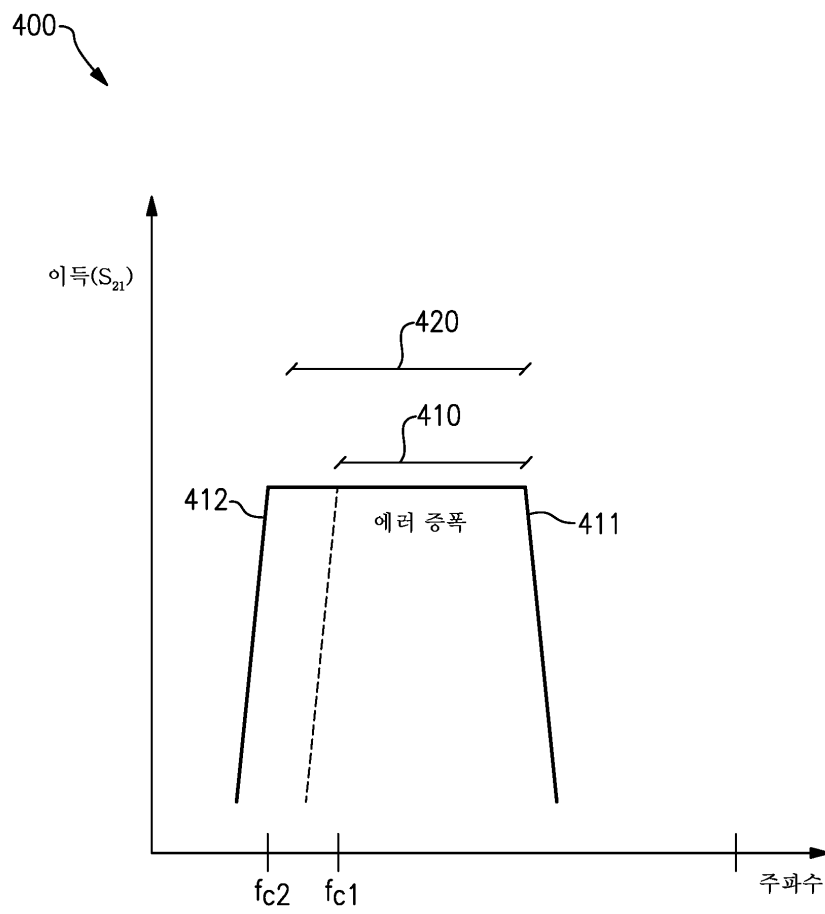
도면2



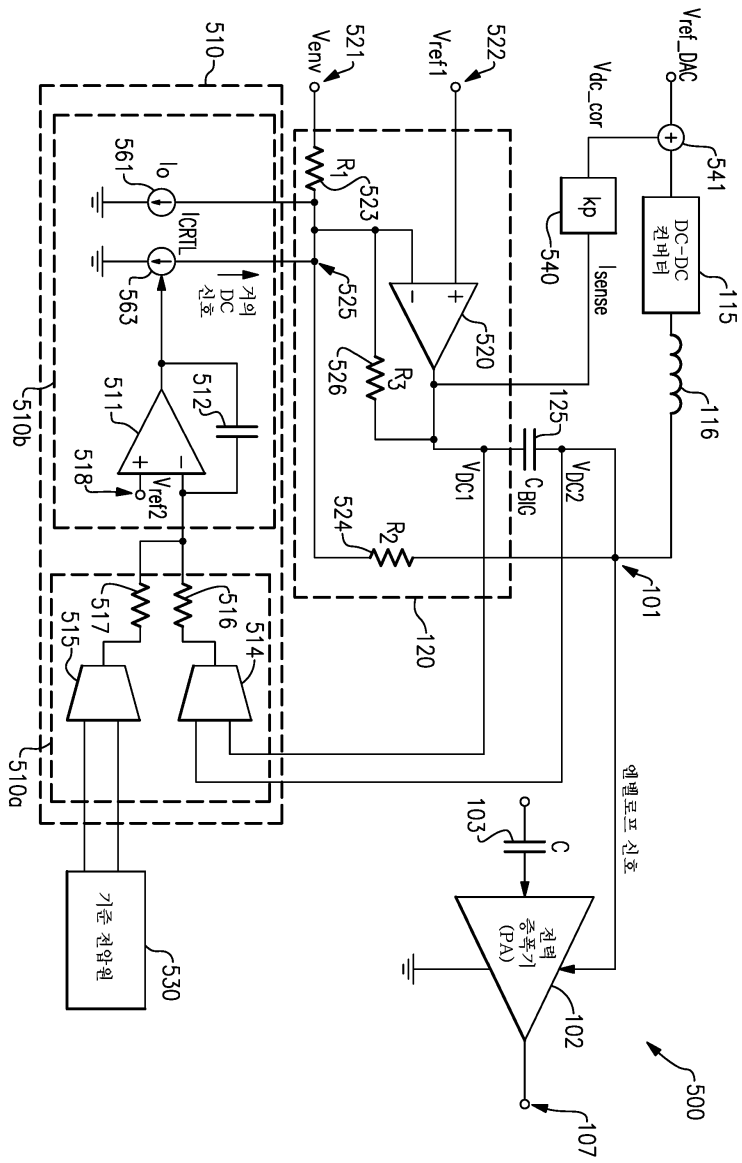
도면3



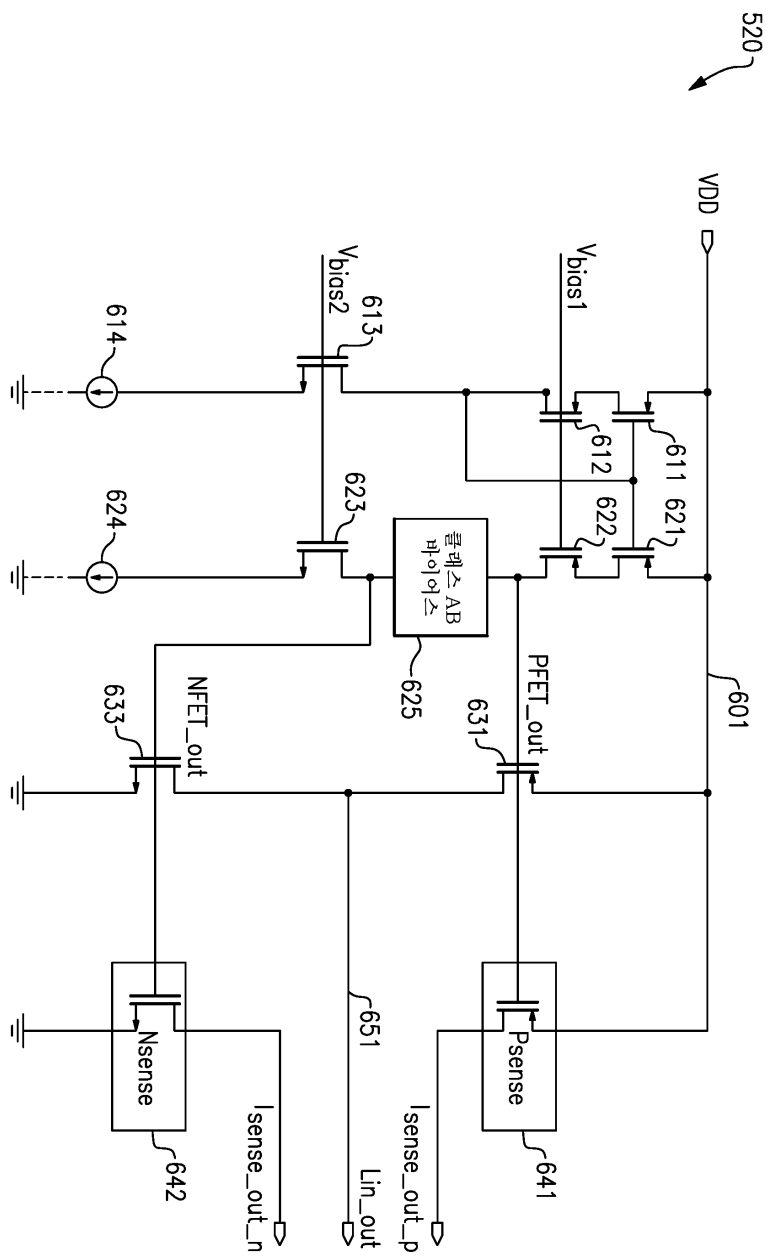
도면4



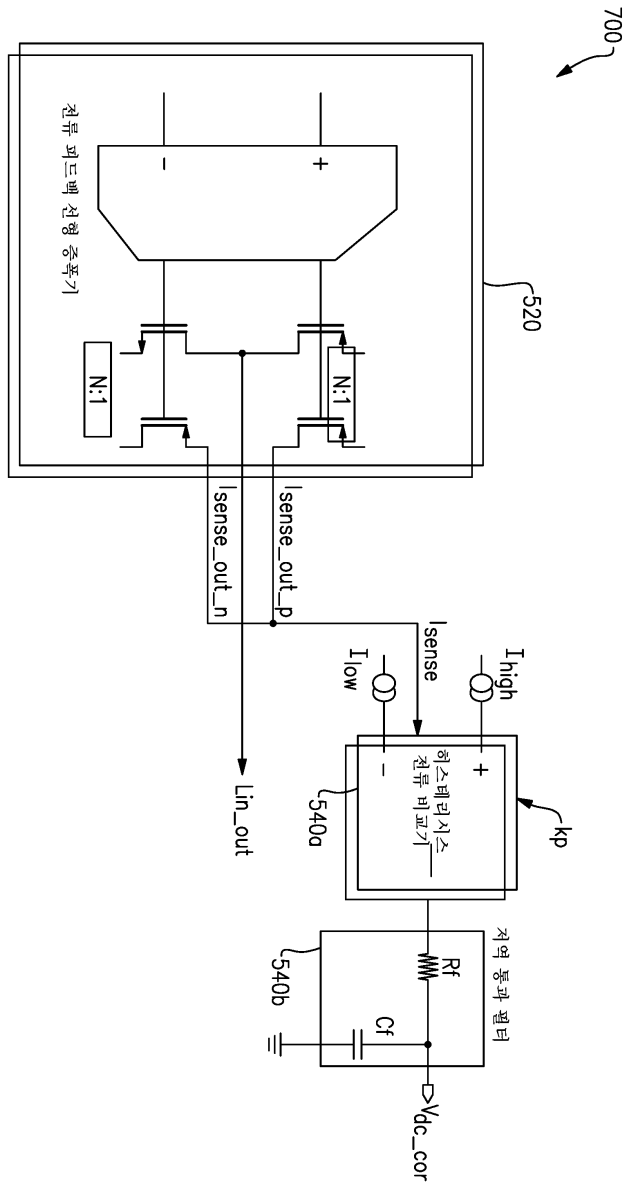
도면5



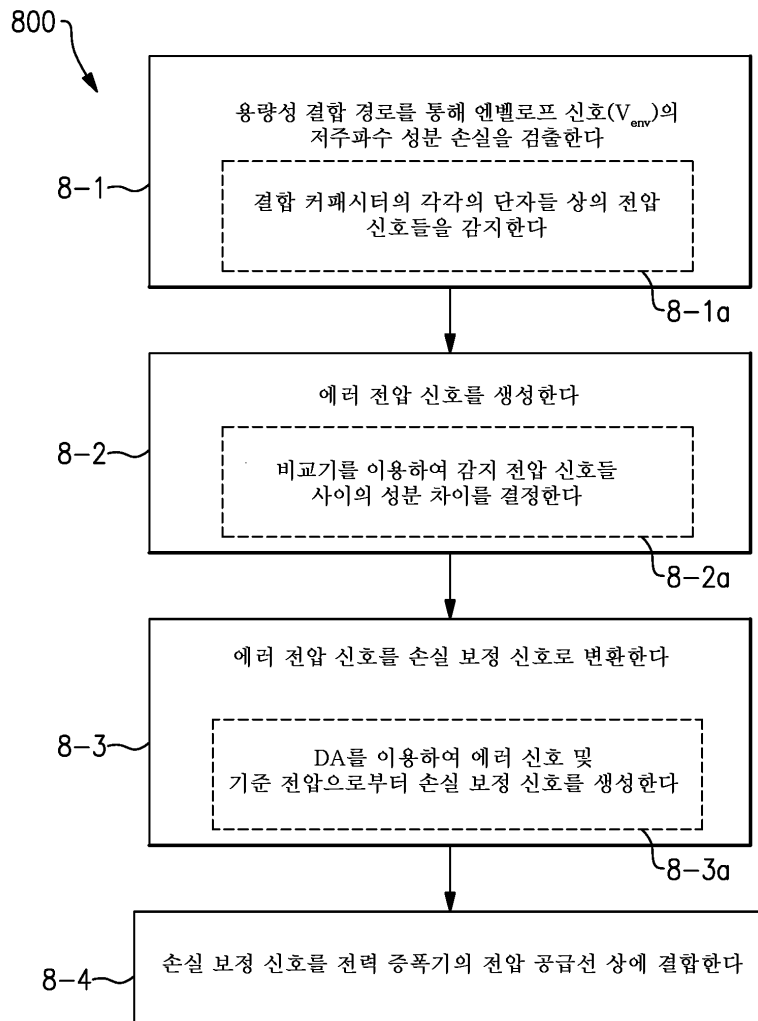
도면6



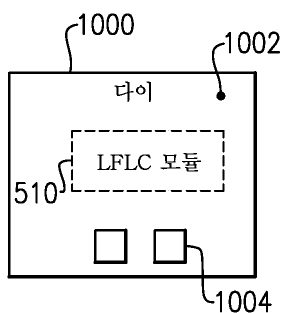
도면7



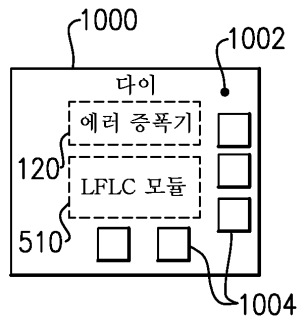
도면8



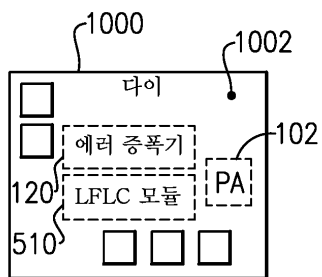
도면9a



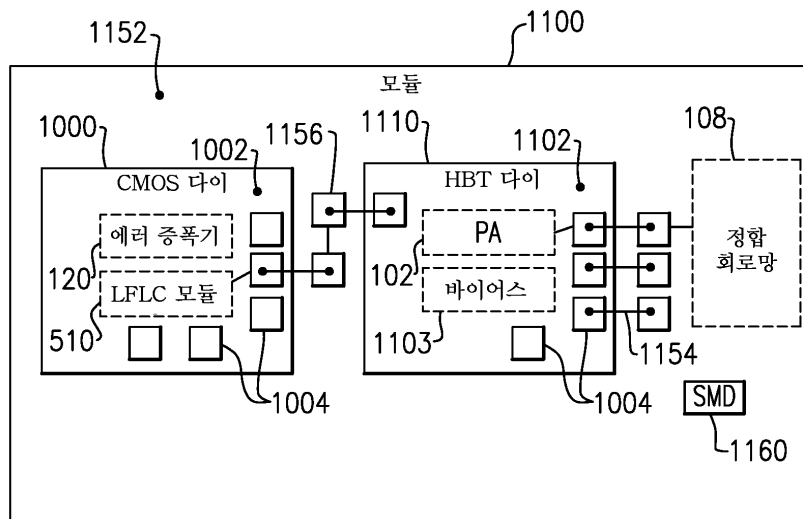
도면9b



도면9c



도면10



도면11

