

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 30 日(30.12.2015)



(10) 国際公開番号
WO 2015/199157 A1

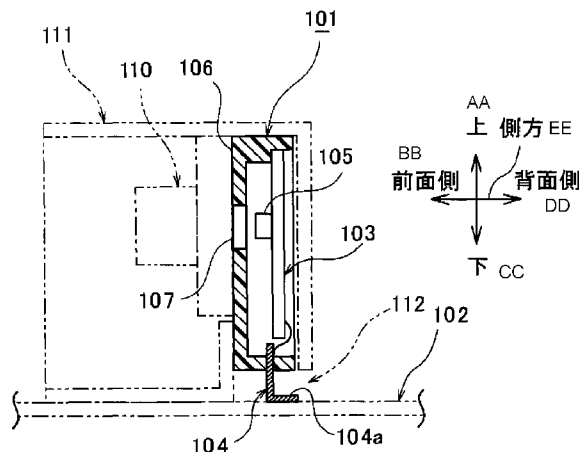
- (51) 国際特許分類:
H01R 13/46 (2006.01) H04B 10/00 (2013.01)
G02B 6/42 (2006.01) H05K 9/00 (2006.01)
H01R 12/71 (2011.01)
- (21) 国際出願番号: PCT/JP2015/068267
- (22) 国際出願日: 2015 年 6 月 24 日(24.06.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-128796 2014 年 6 月 24 日(24.06.2014) JP
特願 2015-100751 2015 年 5 月 18 日(18.05.2015) JP
特願 2015-100752 2015 年 5 月 18 日(18.05.2015) JP
- (71) 出願人: 矢崎総業株式会社(YAZAKI CORPORATION) [JP/JP]; 〒1088333 東京都港区三田 1 丁目 4 番 2 8 号 Tokyo (JP).
- (72) 発明者: 山形 智枝美(YAMAGATA Chiemi); 〒4101194 静岡県裾野市御宿 1 5 0 0 矢崎総業株式会社内 Shizuoka (JP). 遠藤 太嘉志(ENDO Takashi); 〒4101194 静岡県裾野市御宿 1 5 0 0 矢崎総業株式会社内 Shizuoka (JP).
- (74) 代理人: 特許業務法人栄光特許事務所, 外 (EIKOH PATENT FIRM, P.C. et al.); 〒1050003 東京都港区西新橋一丁目 7 番 1 3 号 虎ノ門イーストビルディング 1 0 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: FOT AND OPTIC COMMUNICATION MODULE

(54) 発明の名称: F O T 及び光通信モジュール

[図1]



AA Haut
BB Surface avant
CC Bas
DD Surface arrière
EE Côté

(57) Abstract: An optical element (105) is arranged so that the optical axis thereof is orthogonal to a mounting surface of a sub circuit board (103). The sub circuit board (103) is provided to be substantially perpendicular to a mounting surface of a main circuit board (102) that is disposed parallel to the optical axis of the optical element (105). A plurality of lead pins (104) protrude parallel to the sub circuit board (103) by substantially the same protrusion length. End portions (104a) are secured by being connected to the mounting surface of the main circuit board (102).

(57) 要約: 光素子 (105) は、サブ回路基板 (103) の実装面に対して光軸が直交して配設され、サブ回路基板 (103) は、光素子 (105) の光軸と平行配置されるメイン回路基板 (102) の実装面に対して略垂直に設けられ、複数のリードピン (104) は、略同一の突出長さでサブ回路基板 (103) と略平行に突出しており、端末部 (104a) がメイン回路基板 (102) の実装面に接続固定される。

WO 2015/199157 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： F O T 及び光通信モジュール

技術分野

[0001] 本発明は、F O T (Fiber Optic Transceiver) 及び光通信モジュールに関する。

背景技術

[0002] 従来、図 4 に示す光通信モジュールが知られている。図 4 は、従来の光通信モジュールを示す側面図である。図 4 に示すように、従来の光通信モジュールは、メイン回路基板 5 0 2 と、メイン回路基板 5 0 2 上に搭載されたサブ回路基板 5 0 3 と、サブ回路基板 5 0 3 上に設けられた光素子 5 0 5 とから構成されている。ここで、メイン回路基板 5 0 2 とサブ回路基板 5 0 3 とは平行配置されている。

[0003] このような光通信モジュールでは、光素子 5 0 5 の光軸がサブ回路基板 5 0 3 に対して平行である場合、光素子 5 0 5 から突出する複数のリードピン 5 0 4 をサブ回路基板 5 0 3 に向けて湾曲して折り曲げる必要がある。よって、リードピン 5 0 4 それぞれの長さが異なってしまうことがあり、高周波通信においてインピーダンス不整合から波形変形等を招いてしまう。

[0004] そこで、特許文献 1 に示されている光通信モジュールが知られている。図 5 は、特許文献 1 に記載の光通信モジュールを示す斜視図である。図 5 に示すように、特許文献 1 に記載の光通信モジュールは、上述のサブ回路基板 5 0 3 を第 1 のサブ回路基板 5 0 3 a と、第 2 のサブ回路基板 5 0 3 b との 2 つに分離した構成となっている。第 1 のサブ回路基板 5 0 3 a は、第 2 のサブ回路基板 5 0 3 b に対して直交状態に連結して電氣的に接続された配置となっている。第 2 のサブ回路基板 5 0 3 b はメイン回路基板に対して平行に搭載される。光素子 5 0 5 は第 1 のサブ回路基板 5 0 3 a に対して光軸が直交となっており、複数のリードピンを前述のように湾曲して折り曲げる必要がないことからリードピンの長さが不揃いになることがなく、インピーダン

ス不整合に関する問題の発生を防止することができる。

先行技術文献

特許文献

[0005] 特許文献1：日本国特開2012-3108号公報

発明の概要

発明が解決しようとする課題

[0006] しかし、特許文献1に開示された光通信モジュールでは、インピーダンス不整合の問題を解消できるものの、サブ回路基板が2つになってしまい光通信モジュールの大型化を招いてしまう。しかも、第2のサブ回路基板の側方に第1のサブ回路基板が設けられ、これらがスロット接続される構造であるため、振動に弱く車載用に適したものとはいえない。

[0007] 本発明はこのような従来の課題を解決するためになされたものであり、その目的とするところは、メイン回路基板に対して光軸が平行となる光素子を有する場合において、インピーダンス不整合の問題を解消しつつ小型化を図れ、且つ、車載用に適したFOT及び光通信モジュールを提供することにある。

課題を解決するための手段

[0008] 本発明に係るFOTは、樹脂製のパッケージと、前記パッケージに対して外方に突出して一体に設けられる複数のリードピンと、前記パッケージに内装されるサブ回路基板と、前記サブ回路基板に対して設けられた光素子とを有するFOTであって、前記光素子は、前記サブ回路基板の実装面に対して光軸が直交して配設され、前記サブ回路基板は、前記光素子の光軸と平行配置されるメイン回路基板の実装面に対して略垂直に設けられ、前記複数のリードピンは、略同一の突出長さで前記サブ回路基板と略平行に突出しており、端末部が前記メイン回路基板の実装面に接続固定されることを特徴とする。

[0009] 本発明に係るFOTによれば、光素子はサブ回路基板の実装面に対して光

軸が直交して配設され、サブ回路基板はメイン回路基板の実装面に対して略垂直に設けられるため、メイン回路基板に対して光素子の光軸は平行となる。また、複数のリードピンは、略同一の突出長さでサブ回路基板と略平行に突出しており、端末部がメイン回路基板の実装面に接続固定されるため、従来のようにリードピンを湾曲させる必要が無く、インピーダンス不整合の問題が生じ難い。しかも、サブ回路基板を複数備える必要が無く、小型化が図れる。加えて、スロット構造を備えることなく、リードピンをメイン回路基板の実装面に直接接続固定することにより、耐振動性能を高めることができる。従って、メイン回路基板に対して光軸が平行となる光素子を有する場合において、インピーダンス不整合の問題を解消しつつ小型化を図れ、且つ、車載用に適したFOTを提供することができる。

[0010] また、本発明に係るFOTにおいて、前記複数のリードピンの端末部は、前記メイン回路基板の平面方向と略平行となるように折り曲げられていることが好ましい。

[0011] このFOTによれば、複数のリードピンの端末部はメイン回路基板の平面方向と略平行となるように折り曲げられているため、各リードピンの端末部とメイン回路基板の表面との接触面積が大きくなり、メイン回路基板上に半田ペーストを乗せてリフロー方式での半田付けを行う際に半田接続不良が発生してしまう可能性を低減することができる。

[0012] また、本発明に係る光通信モジュールは、上記に記載のFOTと、前記FOTを内装するコネクタハウジングと、を備え、前記コネクタハウジングは、前記メイン回路基板の実装面に自立することを特徴とする。

[0013] 本発明に係る光通信モジュールによれば、コネクタハウジングがメイン回路基板の実装面に自立するため、FOTをコネクタハウジングに内装した状態で、コネクタハウジングをメイン回路基板上に載置してリフロー方式での半田付けを行うことができる。

[0014] また、本発明に係る光通信モジュールにおいて、前記コネクタハウジング

は、前記複数のリードピンの端末部と前記メイン回路基板の実装面との接続部分を上側方に露出する作業用の開窓部を備えていることが好ましい。

[0015] この光通信モジュールによれば、リフロー方式の半田付けを行った後に、接続部分が適切に接続されているか否かを容易に確認することができる。

発明の効果

[0016] 本発明によれば、メイン回路基板に対して光軸が平行となる光素子を有する場合において、インピーダンス不整合の問題を解消しつつ小型化を図れ、且つ、車載用に適したFOT及び光通信モジュールを提供することができる。

図面の簡単な説明

[0017] [図1]図1は、本発明の第1実施形態を示す略示的断面説明図である。

[図2]図2は、本発明の第1実施形態を示す略示的斜視図である。

[図3]図3は、図1に示す一部構成の正面図である。

[図4]図4は、従来の光通信モジュールを示す側面図である。

[図5]図5は、特許文献1に記載の光通信モジュールを示す斜視図である。

[図6]図6は、第2実施形態に係る光コネクタの概略構成を表す分解斜視図である。

[図7]図7は、第2実施形態に係る光コネクタを回路基板に実装した状態を表す斜視図である。

[図8]図8は、第2実施形態に係る光コネクタを回路基板に実装した状態を表す斜視図である。

[図9]図9は、変形伝送線路アンテナのモデルを表す模式図である。

[図10]図10は、第2実施形態に係る光コネクタのシールドケースの展開図である。

[図11]図11は、第2実施形態に係る光コネクタのスリットの端面長さの調整の一例を説明する模式図である。

[図12]図12は、第2実施形態に係る光コネクタにおけるスリットの端面長さとの関係の一例を示す線図である。

[図13]図13は、変形例に係る光コネクタのシールドケースの展開図である。

[図14]本発明の第3実施形態に係る組付構造を示す正面図である。

[図15]図14のA-A線に沿う断面図である。

[図16]図14に示すFOTのパッケージ側とサブ回路基板を分離して示す分解図であり、(a)がパッケージ側を示し、(b)はサブ回路基板を示している。

[図17]図16(a)のB-B線に沿う断面図である。

[図18]図16(b)のC-C線に沿う断面図である。

発明を実施するための形態

[0018] [第1実施形態]

以下、本発明の第1実施形態を図面と共に詳細に説明する。なお、本発明は以下に示す第1実施形態に限られるものではなく、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。

[0019] 図1は、本発明の第1実施形態を示す略示的断面説明図であり、図2は、本発明の第1実施形態を示す略示的斜視図である。また、図3は、図1に示す一部構成の正面図である。

[0020] 図1に示す第1実施形態の光通信モジュールは、FOT101と、絶縁性樹脂からなるコネクタハウジング111と、導光部材110とから構成されている。このような光通信モジュールは、FOT101がコネクタハウジング111の背面側に内装され、FOT101の複数のリードピン104がメイン回路基板102に電気接続される構成のものである。

[0021] FOT101は、図1及び図3に示すように、絶縁性の樹脂部材を方形の扁平ブロック状に形成したパッケージ106と、パッケージ106に対して外方（下方）に突出して一体に設けられる複数のリードピン104と、パッケージ106に内装されるサブ回路基板103と、サブ回路基板103に対して設けられた光素子105とを有するものである。

[0022] 光素子105は、サブ回路基板103の実装面に対して光軸が直交して配

設される発光素子や受光素子の素子である。パッケージ１０６は、その前面側に透光孔１０７が形成されている。この透光孔１０７は、光素子１０５と対応する位置に形成されており、光素子１０５の光軸が透光孔１０７と一致する。すなわち、透光孔１０７は、光の通り道となる。

[0023] サブ回路基板１０３は、光素子１０５を機能させるための電子部品が搭載されると共に、各種回路が形成されている。サブ回路基板１０３上の回路はボンディングワイヤＷにより複数のリードピン１０４に電氣的に接続されている。このようなサブ回路基板１０３は、図１からも明らかなように、光素子１０５の光軸と平行配置されるメイン回路基板１０２の実装面に対して略垂直に設けられている。

[0024] 複数のリードピン１０４は、パッケージ１０６の下端部から同一の突出長さで突出する導電性の金属部材であり、サブ回路基板１０３の平面方向に延びて形成されている。この複数のリードピン１０４の端末部１０４ａはメイン回路基板１０２の実装面に接続固定されるようになっている。

[0025] 加えて、各リードピン１０４の端末部１０４ａはパッケージ１０６の背面側に向けて一方向に揃えて略直角に曲折して形成されている。すなわち、各リードピン１０４の端末部１０４ａは、メイン回路基板１０２の平面方向と略平行となるように折り曲げられている。そして、この端末部１０４ａがメイン回路基板１０２の実装面に半田付けして接続固定されるようになっている。

[0026] このようなＦＯＴ１０１は、インピーダンス整合されており、サブ回路基板１０３上の回路の引き回し場所や、パッケージ１０６の材料、及び複数のリードピン１０４それぞれの幅などを変更することで、容量や抵抗成分を±１０％程度まで調整することができる。これによっても、高周波通信における波形劣化が抑えられている。特に、上記のＦＯＴ１０１では、市販のピン（例えばＭＡＣ８社製超小型ソケットピン用オスピン）を使用したときよりもインピーダンス不整合が抑えられており、特許文献１に近い特性を示すことができる。

- [0027] なお、上記 F O T 1 0 1 においてサブ回路基板 1 0 3 の厚さは例えば 0.4 mm 以上 1.0 mm 以下となっており、パッケージ 1 0 6 への内蔵に支障ない程度のものとなっている。サブ回路基板 1 0 3 の固定は、例えば導電性樹脂でリードフレーム部と接着することでなされる。また、光素子 1 0 5 の位置はアクティブアライメントにて適正に調整される。
- [0028] 加えて、図 1 に示す例ではサブ回路基板 1 0 3 の前面にしか部品が実装されていないように図示されているが、これに限らず、両面に部品を実装することが好ましい。
- [0029] また、図 1 及び図 2 に示すように、コネクタハウジング 1 1 1 は例えば方形のボックス状に形成されており、その形状からメイン回路基板 1 0 2 の実装面に対して自立する構成となっている。また、コネクタハウジング 1 1 1 には、図 2 に示すようにリードピン 1 0 4 とメイン回路基板 1 0 2 の実装面との接続部分を該コネクタハウジング 1 1 1 の上側方に露出する作業用の開窓部 1 1 2 が形成されている。
- [0030] 導光部材 1 1 0 は、F O T 1 0 1 の前面側に設けられる部材であって、例えば光ファイバが接続されるものである。導光部材 1 1 0 と光ファイバとの光接続については、公知の光コネクタ等の技術を流用すればよい。
- [0031] このような光通信モジュールでは、リフロー方式による半田付けが可能となっている。リフロー方式での半田付けにおいては、1) メイン回路基板 1 0 2 に対して F O T 1 0 1 を内蔵したコネクタハウジング 1 1 1 が自立すること、2) メイン回路基板 1 0 2 と複数のリードピン 1 0 4 との接続部分が視認可能であること、3) 複数のリードピン 1 0 4 のピッチ及びコプラナリティが安定していること、が必要とされる。
- [0032] ここで、本第 1 実施形態に係る光通信モジュールでは、コネクタハウジング 1 1 1 が方形に形成されており自立することから 1) を満たし、コネクタハウジング 1 1 1 に作業用の開窓部 1 1 2 が形成されていることから 2) についても満たす。さらに、パッケージ 1 0 6 の下方に複数のリードピン 1 0 4 を突出して構成しているため、ピッチ及びコプラナリティを安定させ易い

。よって、リフロー方式による半田付けも行うことができる。

[0033] このようにして、本第1実施形態に係るFOT101によれば、光素子105はサブ回路基板103の実装面に対して光軸が直交して配設され、サブ回路基板103はメイン回路基板102の実装面に対して略垂直に設けられるため、メイン回路基板102に対して光素子105の光軸は平行となる。また、複数のリードピン104は、略同一の突出長さでサブ回路基板103と略平行に突出しており、端末部104aがメイン回路基板102の実装面に接続固定されるため、従来のようにリードピンを湾曲させる必要が無く、インピーダンス不整合の問題が生じ難い。しかも、サブ回路基板103を複数備える必要が無く、小型化が図れる。加えて、スロット構造を備えることなく、リードピン104をメイン回路基板102の実装面に直接接続固定することにより、耐振動性能を高めることができ、車載用に適した構成とすることができる。従って、メイン回路基板102に対して光軸が平行となる光素子105を有する場合において、インピーダンス不整合の問題を解消しつつ小型化を図れ、且つ、車載用に適したFOT101を提供することができる。

[0034] また、複数のリードピン104の端末部104aはメイン回路基板102の平面方向と略平行となるように折り曲げられているため、ため、各リードピン104の端末部104aとメイン回路基板102の表面との接触面積が大きくなり、メイン回路基板102上に半田ペーストを乗せてリフロー方式での半田付けを行う際に半田接続不良が発生してしまう可能性を低減することができる。

[0035] さらに、本第1実施形態に係る光通信モジュールによれば、コネクタハウジング111がメイン回路基板102の実装面に自立するため、FOT101をコネクタハウジング111に内装した状態で、コネクタハウジング111をメイン回路基板102上に載置してリフロー方式での半田付けを行うことができる。

[0036] また、コネクタハウジング111は、リードピン104とメイン回路基板

１０２の実装面との接続部分を該コネクタハウジング１１１の上側方に露出する作業用の開窓部１１２を備えるため、リフロー方式の半田付けを行った後に、接続部分が適切に接続されているか否かを容易に確認することができる。

[0037] 以上、第１実施形態に基づき本発明を説明したが、本発明は上記第１実施形態に限られるものではなく、本発明の趣旨を逸脱しない範囲で、変更を加えてもよい。

[0038] 例えば、前記第１実施形態ではリードピン１０４の末端部１０４ａをメイン回路基板１０２の実装面に当接して半田付けするようにしているが、メイン回路基板１０２にスルーホールを形成してここにリードピン１０４の末端部１０４ａを差し込んで半田付けするようにしてもよい。

[0039] また、ＦＯＴ１０１の形状及びサブ回路基板１０３の内装構造は第１実施形態に限定されるものではなく、コネクタハウジング１１１との組付けの兼ね合い等、モジュール仕様に応じて任意に設計することができる。

[0040] 更に、このＦＯＴ１０１に導光部材１１０をサブアセンブリした構造とすることも可能である。

[0041] また、上記第１実施形態においてリードピン１０４は、１回だけ略直角に折り曲げられて、その末端部１０４ａがメイン回路基板１０２と略平行となっているが、これに限らず、複数回折り曲げられた結果、末端部１０４ａがメイン回路基板１０２と略平行となるものであってもよい。更に、末端部１０４ａはメイン回路基板１０２と平行でなくともよく、末端部１０４ａがバネ性を有してメイン回路基板１０２に接触するように、メイン回路基板１０２に対して角度を有する略平行となってもよい。

[0042] ここで、上述した本発明の第１実施形態に係るＦＯＴ及び光通信モジュールの特徴をそれぞれ以下〔１〕～〔４〕に簡潔に纏めて列記する。

〔１〕 樹脂製のパッケージ（１０６）と、前記パッケージに対して外方に突出して一体に設けられる複数のリードピン（１０４）と、前記パッケージに内装されるサブ回路基板（１０３）と、前記サブ回路基板に対して設けら

れた光素子（１０５）とを有するＦＯＴ（１０１）であって、

前記光素子は、前記サブ回路基板の実装面に対して光軸が直交して配設され、

前記サブ回路基板は、前記光素子の光軸と平行配置されるメイン回路基板（１０２）の実装面に対して略垂直に設けられ、

前記複数のリードピンは、略同一の突出長さで前記サブ回路基板と略平行に突出しており、端末部（１０４ a）が前記メイン回路基板の実装面に接続固定される

ＦＯＴ。

[２] 前記複数のリードピンの端末部は、前記メイン回路基板の平面方向に向くように折り曲げられている

上記[１]に記載のＦＯＴ。

[３] 上記[１]又は[２]に記載のＦＯＴと、

前記ＦＯＴを内装するコネクタハウジング（１１１）と、を備え、

前記コネクタハウジングは、前記メイン回路基板の実装面に自立する光通信モジュール。

[４] 前記コネクタハウジングは、前記複数のリードピンの端末部と前記メイン回路基板の実装面との接続部分を上側方に露出する作業用の開窓部（１１２）を備えている

上記[３]に記載の光通信モジュール。

[0043] [第２実施形態]

以下、本発明の第２実施形態について説明する。

[0044] [技術分野]

本発明の第２実施形態は、基板実装部品に関する。

[0045] [背景技術]

従来の基板実装部品として、例えば、特許文献２には、線条となる導電性のリードフレームを複数導出して回路基板に表面実装される基板実装部品としての光コネクタが開示されている。この光コネクタは、複数のリードフレ

ームの並び方向にのびてこれらを一括固定する絶縁性の平坦度確保部が設けられる。

[0046] [先行技術文献]

[特許文献]

[特許文献2] 日本国特開2013-4437号公報

[0047] [発明の概要]

[発明が解決しようとする課題]

ところで、このような基板実装部品は、電磁波ノイズを外に漏らさないようにするためにシールドケースが設けられるが、例えば、特定の周波数でノイズが増大する場合があるなど、更なる改善の余地がある。

[0048] 本発明の第2実施形態は、上記の事情に鑑みてなされたものであって、ノイズを抑制することができる基板実装部品を提供することを目的とする。

[0049] [課題を解決するための手段]

上記目的を達成するために、本発明の第2実施形態に係る基板実装部品は、導電性のリードフレームを介して回路基板に実装される基板実装部と、前記基板実装部に装着され、対向する一对の接地端子の間に、前記回路基板との間から前記リードフレームを露出させる部分を含む一連のスリットが形成されたシールドケースとを備え、前記スリットは、前記一对の接地端子の間の当該スリットの端面長さを L [mm]、光速を C [m/s]、予め設定される設定共振周波数下限値を f [Hz]、前記基板実装部の誘電率を ϵ_r [F/m]とした場合に、 $L \leq C / (2 \times f \times 0.001 \times \sqrt{\epsilon_r})$ の関係を満たすように形成されることを特徴とする。

[0050] また、上記基板実装部品では、前記設定共振周波数下限値 f は、 2.5 [GHz]に設定され、前記基板実装部は、誘電率 ϵ_r が 2.5 [F/m] $\leq \epsilon_r \leq 6.0$ [F/m]の範囲内の材料によって構成され、前記スリットは、当該スリットの端面長さ L が $L \leq 37.95$ [mm]の範囲内で形成されるものとすることができる。

[0051] また、上記基板実装部品では、前記設定共振周波数下限値 f は、 2.5 [

G H z] に設定され、前記基板実装部は、誘電率 ϵ_r が 3.7 [F/m] の材料によって構成され、前記スリットは、当該スリットの端面長さ L が $L \leq 31.19$ [mm] の範囲内で形成されるものとすることができる。

[0052] また、上記基板実装部品では、前記リードフレームは、複数並んで形成され、前記スリットは、当該スリットの端面長さ L が、前記複数のリードフレームの並び方向の長さ以上の範囲内で形成されるものとすることができる。

[0053] また、上記基板実装部品では、前記リードフレームは、複数並んで形成され、前記スリットは、当該スリットの端面長さ L が $L \geq 13.80$ [mm] の範囲内で形成されるものとすることができる。

[0054] また、上記基板実装部品では、前記スリットは、前記シールドケースの 1 つの面に形成され、前記一对の接地端子は、前記スリットが形成される面の両端部にそれぞれ位置するものとすることができる。

[0055] [発明の効果]

本発明の第 2 実施形態に係る基板実装部品は、スリットが $L \leq C / (2 \times f \times 0.001 \times \sqrt{(\epsilon_r)})$ の関係を満たすように形成されるので、共振周波数を予め任意に設定された設定共振周波数下限値以上とし、例えば、当該基板実装部品の使用状態において、相対的に影響の少ない周波数とすることができる。したがって、基板実装部品は、例えば、共振によって特定の周波数でノイズが増大することを抑制することができ、この結果、ノイズを抑制することができる、という効果を奏する。

[0056] [発明を実施するための形態]

以下に、本発明に係る第 2 実施形態を図面に基づいて詳細に説明する。なお、この実施形態によりこの発明が限定されるものではない。また、下記実施形態における構成要素には、当業者が置換可能かつ容易なもの、あるいは実質的に同一のものが含まれる。

[0057] 図 6 は、第 2 実施形態に係る光コネクタの概略構成を表す分解斜視図である。図 7、図 8 は、第 2 実施形態に係る光コネクタを回路基板に実装した状態を表す斜視図である。図 9 は、変形伝送線路アンテナのモデルを表す模式

図である。図 10 は、第 2 実施形態に係る光コネクタのシールドケースの展開図である。図 11 は、第 2 実施形態に係る光コネクタのスリットの端面長さの調整の一例を説明する模式図である。図 12 は、第 2 実施形態に係る光コネクタにおけるスリットの端面長さとの関係の一例を示す線図である。

[0058] 図 6 等 に示す本第 2 実施形態に係る基板実装部品としての光コネクタ 1 は、線条となる導電性のリードフレーム 51 を複数導出して回路基板 150 に表面実装される面実装用光コネクタである。光コネクタ 1 は、回路基板 150 と光ケーブルの端末に設けられる相手側光コネクタ 151 とを接続する、いわゆる、ケーブル対基板用の接続機構である。光コネクタ 1 は、この回路基板 150 と相手側光コネクタ 151 との接続が回路基板 150 の表面 152 で行われるように実装されている。本第 2 実施形態の光コネクタ 1 は、例えば、自動車に用いられる自動車用光コネクタであるが、これに限定されるものではない。

[0059] ここで、回路基板 150 は、表面 152 に所定の回路（配線パターン）を複数有している。回路基板 150 は、光コネクタ 1 に対応する回路に、電気的な接続部（不図示）が形成されている。回路基板 150 は、光コネクタ 1 の位置決め及び固定を行うための貫通孔 153 が形成されている。回路基板 150 は、貫通孔 153 に光コネクタ 1 の固定ピンが差し込まれることで、光コネクタ 1 が位置決め、固定される。

[0060] 本第 2 実施形態の光コネクタ 1 は、図 6、図 7、図 8 に示すように、基板実装部 2 と、シールドケース 3 とを備える。基板実装部 2 は、導電性のリードフレーム 51 を介して回路基板 150 に実装される本体部分である。シールドケース 3 は、基板実装部 2 に装着され、対向する一对の接地端子 37 の間に、回路基板 150 との間からリードフレーム 51 を露出させる部分を含む一連のスリット 39 が形成されるものである。

[0061] 具体的には、基板実装部 2 は、ハウジング 4 と、電子部品としての F O T (F i b e r O p t i c T r a n s c e i v e r) 5 と有する。

- [0062] ハウジング４は、絶縁性を有する樹脂成形品である。ハウジング４は、両端部が開口した中空の略矩形箱（直方体）状に形成され、内部にＦＯＴ５を収容可能である。ハウジング４は、コネクタ嵌合部４１と、ＦＯＴ収容部４２と、一对の壁部４３と、シールドケース嵌合部４４とを有している。
- [0063] なお、以下の説明では、ハウジング４の両端部の開口が対向する方向を「奥行き方向」という場合がある。また、以下の説明では、奥行き方向と直交する２つの方向をそれぞれ「幅方向」、「高さ方向」という場合がある。また、「高さ方向」の一方側を「上面側」、他方側を「下面側」という場合がある。典型的には、第１の方向としての奥行き方向と第２の方向としての高さ方向と第３の方向としての幅方向とは、相互に直交する。
- [0064] コネクタ嵌合部４１は、ハウジング４の奥行き方向の一方の開口によって、光ケーブルの相手側光コネクタ１５１との嵌合部分として形成される。コネクタ嵌合部４１は、光ケーブルの相手側光コネクタ１５１を嵌合させる際のガイド４５を含んで構成される。当該ガイド４５は、ハウジング４の内壁面に奥行き方向に沿って形成される。ハウジング４は、相手側光コネクタ１５１が奥行き方向に沿ってコネクタ嵌合部４１に嵌合される。
- [0065] ＦＯＴ収容部４２は、ハウジング４の奥行き方向の他方の開口によって、ＦＯＴ５を収容可能な収容部分として形成される。ＦＯＴ収容部４２は、ハウジング４の内部において、奥行き方向に沿ってコネクタ嵌合部４１と連通するように形成されている。ＦＯＴ収容部４２は、ＦＯＴ５を所定位置に収容保持することができるように形成されている。
- [0066] 一对の壁部４３は、ＦＯＴ収容部４２の幅方向両側に位置するとともに、奥行き方向に沿って延在する壁状の部分として形成されている。また、一对の壁部４３は、ＦＯＴ５の後述する複数のリードフレーム５１を保護する部分として、さらには、後述する平坦度確保部５３の幅方向への移動を規制する部分として形成されている。
- [0067] シールドケース嵌合部４４は、シールドケース３を嵌合させる部分として形成されている。シールドケース嵌合部４４は、ハウジング４の高さ方向上

面側及び幅方向両側面に跨るように凹部状に形成されている。シールドケース嵌合部44は、シールドケース3の嵌合にて覆われる部分の他に、シールドケース3の後述する被挟持部34の挿入先となる挟持部46と、シールドケース3の後述する縦スリット35の挿入先となるリブ47とを有している。挟持部46は、ハウジング4の幅方向両側面にそれぞれ形成されている。リブ47は、ハウジング4の幅方向両側面と一对の壁部43と間にそれぞれ形成されている。挟持部46とリブ47とは、ともに高さ方向に沿って延在して形成される。挟持部46とリブ47とは、挟持部46がコネクタ嵌合部41の開口側に、リブ47がFOT収容部42の開口側に形成される。挟持部46、リブ47は、ハウジング4と一体で形成される。

[0068] ここで、上記で説明したハウジング4のシールドケース嵌合部44に装着されるシールドケース3について説明する。

[0069] シールドケース3は、導電性を有する金属板をプレス加工することにより2面が開口した中空の略矩形箱（直方体）状のカバー部材として形成される。シールドケース3は、高さ方向下面側、及び、奥行き方向の一方側（ハウジング4に装着された状態におけるコネクタ嵌合部41側）が開口している。シールドケース3は、ハウジング4の高さ方向上面を覆う上壁31と、ハウジング4の幅方向両側面をそれぞれ覆う一对の側壁32と、ハウジング4のFOT収容部42側の開口を覆う後壁33とを有している。シールドケース3は、FOT5の周辺を覆ってシールドを施すことができるように形成されている。これにより、シールドケース3は、電磁波ノイズを外部に漏らさないようにしている。

[0070] シールドケース3は、一对の側壁32にそれぞれ被挟持部34と縦スリット35とを有する。各被挟持部34は、各側壁32において、ハウジング4の挟持部46に挿入されてシールドケース3の嵌合状態を形成するものである。各被挟持部34は、各側壁32の奥行き方向の一方側（ハウジング4に装着された状態におけるコネクタ嵌合部41側）の端部に段付き状の縁部として形成される。各縦スリット35は、各側壁32において、ハウジング4

のリップ４７に挿入されてシールドケース３の嵌合状態を形成するものである。各縦スリット３５は、各側壁３２の高さ方向下面側の縁から高さ方向に沿って上壁３１の近傍まで形成される。

[0071] また、シールドケース３は、一对の側壁３２の高さ方向下面側の縁にそれぞれ折曲部３６を有する。各折曲部３６は、各側壁３２において、回路基板１５０の表面１５２に対向するように折り曲げられた部分である。各折曲部３６は、各側壁３２において、奥行き方向に対して被挟持部３４と縦スリット３５との間に位置する部分の高さ方向下面側の端部に形成される。折曲部３６は、回路基板１５０のグランド（ＧＮＤ）に対して電氣的に接触するように配置形成されている。つまり、一对の側壁３２において当該折曲部３６が形成されている部分、すなわち、奥行き方向に対して被挟持部３４と縦スリット３５との間に位置する部分は、一对の接地端子３７となる。

[0072] さらに、シールドケース３は、一对の側壁３２と後壁３３とに渡って形成される横スリット３８を有する。横スリット３８は、一对の側壁３２、及び、後壁３３の高さ方向下面側の端部に形成される。横スリット３８は、光コネクタ１が回路基板１５０に実装された状態で回路基板１５０の表面１５２に対して所定の間隔をあけるようにして形成される。横スリット３８は、後壁３３において幅方向に沿って延在し、一对の側壁３２において、奥行き方向に沿って延在する。横スリット３８は、各側壁３２において奥行き方向の端部が各縦スリット３５の高さ方向下面側の端部と接続、連通される。横スリット３８は、回路基板１５０との間からリードフレーム５１を露出させる部分となる。一对の縦スリット３５、及び、横スリット３８は、対向する一对の接地端子３７の間に、回路基板１５０との間からリードフレーム５１を露出させる部分を含む一連のスリット３９を形成する。

[0073] 次に、上記で説明したハウジング４のＦＯＴ収容部４２に収容されるＦＯＴ５について説明する。

[0074] ＦＯＴ５は、複数のリードフレーム５１と、ＦＯＴ本体５２と、平坦度確保部５３とを有する。ここでは、ＦＯＴ５は、光送信部分と光受信部分とを

有するように構成されているが、これに限らず、光送信部分と光受信部分とを別体にして、2つのFOTとすることも可能であるものとする。複数のリードフレーム51は、光送信部分用の5本のリードフレーム51、及び、光受信部分用の5本のリードフレーム51の合計10本から構成されている。複数のリードフレーム51の並び方向は、ここでは、幅方向に沿っている。FOT本体52は、複数のリードフレーム51の一端側に設けられる。平坦度確保部53は、複数のリードフレーム51の他端側近傍に設けられる。

[0075] より詳細には、各リードフレーム51は、導電性を有しており、線條でかつ断面が矩形となる形状に形成されている。複数のリードフレーム51の一端側は、FOT本体52内の光素子（発光素子、受光素子）に対する接続部分として形成されている。また、複数のリードフレーム51の他端側は、回路基板150の表面152に対する表面実装部分54として形成されている。表面実装部分54は、回路基板150の表面152に形成される接続部に対し電氣的に接続される部分として形成されている。表面実装部分54は、例えば、半田ペーストを介して接続部に接触し、リフローにより半田付けされる部分として形成されている。FOT本体52は、奥行き方向に嵌合する前側ハウジング55及び後側ハウジング56と、これらの内部に配設される光素子（発光素子、受光素子）とを含んで構成されている。FOT本体52は、前側ハウジング55に相手側光コネクタ151のフェルールに対する挿通案内部分が形成される。具体的には、FOT本体52は、前側ハウジング55に筒部57が一对形成される。FOT本体52は、一对の筒部57の奥位置には光素子（発光素子、受光素子）が配置される。FOT本体52は、全体がハウジング4のFOT収容部42に収容保持されるように形成される。平坦度確保部53は、表面実装部分54の近傍に配設される。平坦度確保部53は、複数のリードフレーム51の並び方向、すなわち、幅方向にのびてこれらを一括固定する絶縁性の部材であって、例えば、略棒状となる形状にモールド成形されている。平坦度確保部53は、コプラナリティの精度を出すための部分として複数のリードフレーム51に跨るように設けられてい

る。平坦度確保部53は、幅方向両側の端面がハウジング4の一对の壁部43の間に挟まれるような位置関係で配置される。

[0076] 上記のように構成される光コネクタ1は、ハウジング4のFOT收容部42内にFOT5が收容、保持され、シールドケース嵌合部44にシールドケース3が装着された状態で、回路基板150の表面152に表面実装される。この場合、光コネクタ1は、シールドケース3のスリット39を構成する横スリット38と回路基板150との間からFOT5の複数のリードフレーム51が導出された状態で、回路基板150の表面152上に配置される。つまり、リードフレーム51は、スリット39を構成する横スリット38の延在方向に沿って並んで複数形成されることとなる。そして、光コネクタ1は、各リードフレーム51の表面実装部分54が回路基板150の表面152に形成される接続部に対して半田付け等によって電氣的に接続される。

[0077] ところで、光コネクタ1は、上述したように、シールドケース3によってFOT5の周辺を覆ってシールドすることで、電磁波ノイズの漏洩を抑制している。この場合、光コネクタ1は、ハウジング4や回路基板150の表面152等とシールドケース3との間に隙間がないことが理想的であるが、実際には、ハウジング4のリブ47が挿入される縦スリット35やリードフレーム51を導出するための横スリット38を含むスリット39等に隙間が空いている。

[0078] この場合に、このような光コネクタ1では、シールドケース3に形成された上記スリット39の部分が図9のモデルに示すような、いわゆる変形伝送線路アンテナ(MTLA: Modified Transmission Line Antenna)に相当する構成を形成する可能性があるということが見出された。ここで、図9に例示する変形伝送線路アンテナは、例えば、完全導体板上に置かれ、垂直素子の高さ(接地板と伝送線路との間隔)を h 、水平素子の幅(伝送線路の幅)を w 、水平素子の長さ(伝送線路の長さ)を l とすると、当該アンテナの長さ c は、下記の数式(1)に示すように、 $2h + 2w + l$ で表され、周波数 f_0 の波長に対し $\lambda_0/2$ とされる。

$$c = 2h + 2w + l = \lambda_0 / 2 \quad \dots \quad (1)$$

当該アンテナの長さ c は、光コネクタ 1 における一对の接地端子 37 の間のスリット 39 の端面長さ（後述の端面長さ L ）に相当する。つまり、数式（1）は、スリット 39 の端面長さの 2 分の 1 波長で共振することを表す。

[0079] そして、光コネクタ 1 は、シールドケース 3 によって電磁波ノイズの漏洩を抑制しているにもかかわらず、スリット 39 の部分が上記のような変形伝送線路アンテナを構成することに起因して所定の周波数帯で共振現象が発生するおそれがあり、これにより、例えば、当該シールドケース 3 を備えていない場合と比較してノイズが増大するおそれがあるという知見が得られた。

[0080] そこで、本第 2 実施形態の光コネクタ 1 は、上記を踏まえて、スリット 39 の端面長さが所定の寸法となるように当該スリット 39 を形成することで、共振によって特定の周波数でノイズが増大することを抑制し、これにより、ノイズを抑制している。

[0081] 具体的には、本第 2 実施形態のスリット 39 は、スリット 39 の端面長さを L [mm]、光速を C [m/s]、予め設定される設定共振周波数下限値を f [Hz]、基板実装部 2 の誘電率を ϵ_r [F/m] とした場合に、下記の数式（2）の関係を満たすように形成される。

$$L \leq C / (2 \times f \times 0.001 \times \sqrt{\epsilon_r}) \quad \dots \quad (2)$$

ここで、この光コネクタ 1 における共振周波数 F は、シールドケース 3 内にハウジング 4 等を含む基板実装部 2 があるので、波長短縮も考慮して、下記の数式（3）を用いて求めることができる。

$$F = C / (2 \times L \times 0.001 \times \sqrt{\epsilon_r}) \quad \dots \quad (3)$$

この数式（3）からも明らかなように、スリット 39 の端面長さ L を変化させることで、共振周波数 F を変化させることができる。

[0082] 上記数式（2）において、光速 C は、光が伝播する速さであり、 $C \approx 299792458$ [m/s] である。設定共振周波数下限値 f は、予め設定される任意の値であり、例えば、光コネクタ 1 が搭載される装置の常用域よりも高周波数帯に設定されることが好ましい。基板実装部 2 の誘電率 ϵ_r は、

物質内で電荷とそれによって与えられる力との関係を示す係数である。スリット39の端面長さ L は、スリット39を構成する一对の縦スリット35と横スリット38との合計の端面長さである（詳細については後述する。）。光コネクタ1は、スリット39の端面長さ L が数式（2）の関係を満たすように調整されることで、実際の共振周波数 F を当該設定共振周波数下限値 f 以上の高周波数帯に設定することができる。光コネクタ1は、スリット39の端面長さ L が相対的に小さくなるほど、実際の共振周波数 F が相対的に高くなる。また、実際の共振周波数 F を当該設定共振周波数下限値 f 以上の高周波数帯に設定するための当該スリット39の端面長さ L は、基板実装部2の誘電率 ϵ_r に応じて変化することとなる。

[0083] ここで、スリット39の端面長さ L は、一例として図10に示すようなシールドケース3の展開図等を用いて算出することができる。スリット39の端面長さ L は、スリット39の端面の起点 S から終点 G までの合計の長さに相当するが、ここでは、シールドケース3の各側壁32に重複部32aが形成されていることから、当該重複部32aに相当する部分を差し引く必要がある。当該重複部32aは、各側壁32において、後壁33側に折り返され当該後壁33と重ね合わせられる部分である。具体的には、スリット39の端面長さ L は、図10に示す例では、一方の縦スリット35の端面を構成する区間 $L_1 \sim L_7$ 、横スリット38の端面を構成する区間 $L_8 \sim L_{10}$ 、他方の縦スリット35の端面を構成する区間 $L_{11} \sim L_{17}$ の合計の長さに相当する。

[0084] 当該スリット39の端面長さ L を数式（2）の関係を満たすよう調整する場合には、例えば、図11に示すシールドケース3におけるスリット39に相当する各領域 $T_1 \sim T_3$ 等の全部または一部を適宜閉塞させたり開放させたりすることで、当該端面長さ L を調整することができる。ここでは、例えば、領域 T_1 は、横スリット38に相当する領域であり、領域 T_2 は、縦スリット35の横スリット38側の部分に相当する領域であり、領域 T_3 は、縦スリット35の横スリット38とは反対側の部分に相当する領域である。

光コネクタ 1 は、例えば、縦スリット 35 を閉塞させる場合、すなわち、スリット 39 を横スリット 38 で構成する場合には、ハウジング 4 のリブ 47 も廃止し、シールドケース 3 とハウジング 4 との嵌合状態を形成する部分を別個設ければよい。なお、ここでの領域分けはあくまでも一例であり、これに限られるものではない。

[0085] 図 12 は、上記のようにして設定されるスリット 39 の端面長さ L と、光コネクタ 1 の実際の共振周波数 F との関係の一例を示す線図であり、横軸を端面長さ L [mm]、縦軸を共振周波数 F [GHz] としている。図 12 を参照して、スリット 39 の端面長さ L の設定の一例について説明する。

[0086] 上述したように、数式 (2) において、設定共振周波数下限値 f は、典型的には、光コネクタ 1 が搭載される装置の常用域よりも高周波数帯に設定される。ここでは、光コネクタ 1 が自動車に搭載されることから、設定共振周波数下限値 f は、自動車用放射ノイズ規格の上限周波数以上、例えば、 $f = 2.5$ [GHz] に設定される。また、基板実装部 2 は、例えば、誘電率 ϵ_r が 2.5 [F/m] $\leq \epsilon_r \leq 6.0$ [F/m] の範囲内の材料によって構成される。図 12 中、実線 A は、 $\epsilon_r \div 6.0$ [F/m] の場合のスリット 39 の端面長さ L と共振周波数 F との関係の一例を表し、実線 B は、 $\epsilon_r \div 2.5$ [F/m] の場合のスリット 39 の端面長さ L と共振周波数 F との関係の一例を表す。この場合、数式 (2) の関係を満たすためのスリット 39 の端面長さ L は、実線 B に示す $\epsilon_r \div 2.5$ [F/m] の場合に上限値 L_{max1} となり、 $L_{max1} \div 37.95$ [mm] となる。当該上限値 L_{max1} は、 $\epsilon_r \div 2.5$ [F/m] である場合に、共振周波数 F が設定共振周波数下限値 $f = 2.5$ [GHz] となるスリット 39 の端面長さ L に相当する。この場合、スリット 39 は、少なくとも当該スリット 39 の端面長さ L が $L \leq L_{max1} = 37.95$ [mm] の範囲内で形成されることで、数式 (2) の関係を満たすことができ、これにより、光コネクタ 1 は、実際の共振周波数 F が当該設定共振周波数下限値 $f = 2.5$ [GHz] 以上の高周波数帯に設定されることとなる。

[0087] より好適には、基板実装部 2 は、誘電率 ϵ_r が $\epsilon_r \div 3.7$ [F/m] の材料、例えば、液晶ポリマー (LCP: Liquid crystal Polymer) によって構成される。図 12 中、実線 C は、 $\epsilon_r \div 3.7$ [F/m] の場合のスリット 39 の端面長さ L と共振周波数 F との関係の一例を表す。この場合、数式 (2) の関係を満たすためのスリット 39 の端面長さ L の上限値 L_{max2} は、 $L_{max2} \div 31.19$ [mm] となる。当該上限値 L_{max2} は、 $\epsilon_r \div 3.7$ [F/m] である場合に、共振周波数 F が設定共振周波数下限値 $f = 2.5$ [GHz] となるスリット 39 の端面長さ L に相当する。この場合、スリット 39 は、少なくとも当該スリット 39 の端面長さ L が $L \leq L_{max2} = 31.19$ [mm] の範囲内で形成されることで、数式 (2) の関係を満たすことができ、これにより、光コネクタ 1 は、実際の共振周波数 F が当該設定共振周波数下限値 $f = 2.5$ [GHz] 以上の高周波数帯に設定されることとなる。

[0088] なお、スリット 39 の端面長さ L の下限値 L_{min} は、例えば、複数のリードフレーム 51 の並び方向の長さ、すなわちここでは、複数のリードフレーム 51 の幅方向の長さに応じて設定される。上述したように、この光コネクタ 1 は、シールドケース 3 から複数のリードフレーム 51 を導出するために、最小限のスリット 39 の端面長さ L として、少なくとも複数のリードフレーム 51 の並び方向の長さが確保されている必要がある。ここでは、スリット 39 は、当該スリット 39 の端面長さ L が、複数のリードフレーム 51 の並び方向の長さ以上の範囲内で形成されることで、複数のリードフレーム 51 を導出可能な構成を確保することができる。スリット 39 の端面長さ L の下限値 L_{min} は、例えば、 $L_{min} \div 13.80$ [mm] に設定される。

[0089] つまり、光コネクタ 1 は、基板実装部 2 が 2.5 [F/m] $\leq \epsilon_r \leq 6.0$ [F/m] の範囲内の材料によって構成される場合、スリット 39 の端面長さ L が $L_{min} = 13.80$ [mm] $\leq L \leq L_{max1} = 37.95$ [mm] の範囲内でスリット 39 が形成されることで、複数のリードフレーム 51

1 を導出可能な構成を確保した上で、実際の共振周波数 F が設定共振周波数下限値 $f = 2.5$ [GHz] 以上の高周波数帯に設定される。より好適には、光コネクタ 1 は、基板実装部 2 が $\epsilon_r \doteq 3.7$ [F/m] である材料、例えば、LCP によって構成される場合、スリット 39 の端面長さ L が $L_{\min} = 13.80$ [mm] $\leq L \leq L_{\max} \times 2 = 31.19$ [mm] の範囲内でスリット 39 が形成されることで、複数のリードフレーム 51 を導出可能な構成を確保した上で、実際の共振周波数 F が設定共振周波数下限値 $f = 2.5$ [GHz] 以上の高周波数帯に設定される。

[0090] 以上で説明した光コネクタ 1 によれば、導電性のリードフレーム 51 を介して回路基板 150 に実装される基板実装部 2 と、基板実装部 2 に装着され、対向する一对の接地端子 37 の間に、回路基板 150 との間からリードフレーム 51 を露出させる部分を含む一連のスリット 39 が形成されたシールドケース 3 とを備える。スリット 39 は、一对の接地端子 37 の間の当該スリット 39 の端面長さを L [mm]、光速を C [m/s]、予め設定される設定共振周波数下限値を f [Hz]、基板実装部 2 の誘電率を ϵ_r [F/m] とした場合に、 $L \leq C / (2 \times f \times 0.001 \times \sqrt{\epsilon_r})$ の関係を満たすように形成される。

[0091] したがって、光コネクタ 1 は、スリット 39 が $L \leq C / (2 \times f \times 0.001 \times \sqrt{\epsilon_r})$ の関係を満たすように形成されるので、共振周波数 F を予め任意に設定された設定共振周波数下限値 f 以上とし、例えば、当該光コネクタ 1 の使用状態において、相対的に影響の少ない周波数とすることができ、これにより、光コネクタ 1 は、例えば、共振によって特定の周波数でノイズが増大することを抑制することができ、この結果、ノイズを抑制することができる。

[0092] 例えば、以上で説明した光コネクタ 1 によれば、設定共振周波数下限値 f は、 2.5 [GHz] に設定され、基板実装部 2 は、誘電率 ϵ_r が 2.5 [F/m] $\leq \epsilon_r \leq 6.0$ [F/m] の範囲内の材料によって構成され、スリット 39 は、当該スリット 39 の端面長さ L が $L \leq 37.95$ [mm] の範

囲内で形成される。したがって、光コネクタ 1 は、基板実装部 2 が $2.5 [F/m] \leq \epsilon_r \leq 6.0 [F/m]$ の範囲内の材料によって構成される場合に、スリット 39 の端面長さ L が $L \leq 37.95 [mm]$ の範囲内でスリット 39 が形成されることで、実際の共振周波数 F を設定共振周波数下限値 $f = 2.5 [GHz]$ 以上の高周波数帯に設定することができる。この結果、光コネクタ 1 は、設定共振周波数下限値 f 未満の周波数帯で共振が発生することを抑制し、ノイズを抑制することができる。

[0093] より詳細には、以上で説明した光コネクタ 1 によれば、設定共振周波数下限値 f は、 $2.5 [GHz]$ に設定され、基板実装部 2 は、誘電率 ϵ_r が $3.7 [F/m]$ の材料によって構成され、スリット 39 は、当該スリット 39 の端面長さ L が $L \leq 31.19 [mm]$ の範囲内で形成される。したがって、光コネクタ 1 は、基板実装部 2 が $\epsilon_r \doteq 3.7 [F/m]$ の材料によって構成される場合に、スリット 39 の端面長さ L が $L \leq 31.19 [mm]$ の範囲内でスリット 39 が形成されることで、実際の共振周波数 F を設定共振周波数下限値 $f = 2.5 [GHz]$ 以上の高周波数帯に設定することができる。この結果、光コネクタ 1 は、設定共振周波数下限値 f 未満の周波数帯で共振が発生することを抑制し、ノイズを抑制することができる。

[0094] さらに、以上で説明した光コネクタ 1 によれば、リードフレーム 51 は、複数並んで形成され、スリット 39 は、当該スリット 39 の端面長さ L が、複数のリードフレーム 51 の並び方向の長さ以上の範囲内で形成される。ここでは、スリット 39 は、当該スリット 39 の端面長さ L が $L \geq 13.80 [mm]$ の範囲内で形成される。したがって、光コネクタ 1 は、複数のリードフレーム 51 を導出可能な構成を確保した上で、実際の共振周波数 F を設定共振周波数下限値 f 以上の高周波数帯に設定することができ、ノイズを抑制することができる。

[0095] なお、上述した本発明の第 2 実施形態に係る基板実装部品は、上述した第 2 実施形態に限定されず、特許請求の範囲に記載された範囲で種々の変更が可能である。

[0096] 図13は、変形例に係る光コネクタのシールドケースの展開図である。図13に示す変形例に係る基板実装部品としての光コネクタ201は、シールドケース203を備え、シールドケース203に形成されるスリット239の端面長さ L を下限値 $L_{min}=13.80$ [mm] に設定した場合の変形例である。

[0097] シールドケース203は、対向する一对の接地端子237cの間に、回路基板150との間からリードフレーム51を露出させる部分を含む一連のスリット239が形成される。スリット239は、上述の縦スリット35を含まず、横スリット238を含んで構成される。この場合、光コネクタ201は、例えば、ハウジング4の挟持部46、リブ47、シールドケース203の被挟持部34も廃止し、シールドケース203とハウジング4との嵌合状態を形成する部分を別個設ければよい。

[0098] ここでは、シールドケース203は、一对の側壁32の高さ方向下面側の端部にそれぞれ3つずつ接地端子237a、237b、237cが形成されており、最も後壁33側に位置する一对の接地端子237cの間に、回路基板150との間からリードフレーム51を露出させる横スリット238が形成される。本第2実施形態のシールドケース203は、横スリット238を区画する一对の接地端子237cを、横スリット238が形成される後壁33に近接させることでスリット239の端面長さ L を下限値 L_{min} に設定することができる。本第2実施形態のスリット239（横スリット238）は、シールドケース203の1つの面、ここでは、後壁33の高さ方向下面側に形成され、スリット239を区画する一对の接地端子237cは、スリット239が形成される面である後壁33の両端部にそれぞれ位置する。この場合、スリット239の端面長さ L は、図13に示すように、スリット239（横スリット238）の端面を構成する区間 $L_{21} \sim L_{23}$ の合計の長さに相当する。

[0099] 以上で説明した変形例に係る光コネクタ201によれば、スリット239は、シールドケース203の1つの面に形成され、一对の接地端子237c

は、スリット239が形成される面の両端部にそれぞれ位置する。したがって、光コネクタ201は、シールドケース203の後壁33に形成された横スリット238によってスリット239の全体を構成することができ、当該スリット239の端面長さ L を、複数のリードフレーム51の並び方向の長さに応じた下限値 L_{min} 、ここでは、13.80 [mm] に設定に設定することができる。この結果、光コネクタ201は、スリット239の端面長さ L を複数のリードフレーム51の並び方向の長さに応じた下限値 L_{min} とすることで、共振周波数 F を確実に常用域から離れた高周波数帯に設定することができ、これにより、共振によって特定の周波数でノイズが増大することを確実に抑制することができる。

[0100] なお、以上で説明でした基板実装部品は、光コネクタ1、201であるものとして説明したが、これに限らず、複数のリードフレーム51を導出し、この複数のリードフレーム51を回路基板150に電氣的に接続しつつ実装を行う部品であればよい。基板実装部品は、光コネクタ1、201等の他、電気コネクタ、あるいは、光コネクタと電気コネクタとを一体化してなるハイブリッドコネクタ等であってもよい。また、以上の説明では、光コネクタ1、201は、表面実装に係る接続を例に挙げて説明をしたが、これに限らず、スルーホール等を介して回路基板150の裏面側で接続を行うようにしてもよいものとする。

[0101] 以上の説明では、設定共振周波数下限値 f は、2.5 [GHz] に設定されるものとして説明したが、これに限らず、上述したように任意に設定されてもよい。

[0102] なお、シールドケースに対して、回路基板との間からリードフレームを露出させる部分を含む一連のスリットが分断されて複数形成されている場合、上述の数式(2)を満たすようにスリットを形成する際には端面長さが最も長いスリットを対象として、上述の数式(2)を満たすように形成すればよい。

[0103] ここで、上述した本発明の第2実施形態に係る基板実装部品の特徴をそれ

ぞれ以下〔１〕～〔６〕に簡潔に纏めて列記する。

〔１〕 導電性のリードフレーム（５１）を介して回路基板（１５０）に実装される基板実装部（２）と、

前記基板実装部に装着され、対向する一对の接地端子（３７）の間に、前記回路基板との間から前記リードフレームを露出させる部分を含む一連のスリット（縦スリット３５、横スリット３８）が形成されたシールドケース（３）とを備え、

前記スリットは、前記一对の接地端子の間の当該スリットの端面長さを L 〔mm〕、光速を C 〔m/s〕、予め設定される設定共振周波数下限値を f 〔Hz〕、前記基板実装部の誘電率を ϵ_r 〔F/m〕とした場合に、 $L \leq C / (2 \times f \times 0.001 \times \sqrt{\epsilon_r})$ の関係を満たすように形成される、基板実装部品。

〔２〕 前記設定共振周波数下限値 f は、 2.5 〔GHz〕に設定され、

前記基板実装部は、誘電率 ϵ_r が 2.5 〔F/m〕 $\leq \epsilon_r \leq 6.0$ 〔F/m〕の範囲内の材料によって構成され、

前記スリットは、当該スリットの端面長さ L が $L \leq 37.95$ 〔mm〕の範囲内で形成される、

上記〔１〕に記載の基板実装部品。

〔３〕 前記設定共振周波数下限値 f は、 2.5 〔GHz〕に設定され、

前記基板実装部は、誘電率 ϵ_r が 3.7 〔F/m〕の材料によって構成され、

前記スリットは、当該スリットの端面長さ L が $L \leq 31.19$ 〔mm〕の範囲内で形成される、

上記〔１〕又は〔２〕に記載の基板実装部品。

〔４〕 前記リードフレームは、複数並んで形成され、

前記スリットは、当該スリットの端面長さ L が、前記複数のリードフレームの並び方向の長さ以上の範囲内で形成される、

上記〔１〕乃至〔３〕のいずれか１項に記載の基板実装部品。

[5] 前記リードフレームは、複数並んで形成され、
前記スリットは、当該スリットの端面長さ L が $L \geq 13.80$ [mm] の範囲内で形成される、

上記[1]乃至[4]のいずれか1項に記載の基板実装部品。

[6] 前記スリットは、前記シールドケースの1つの面に形成され、
前記一对の接地端子は、前記スリットが形成される面の両端部にそれぞれ位置する、

上記[1]乃至[5]のいずれか1項に記載の基板実装部品。

[0104] [第3実施形態]

以下、本発明の第3実施形態について説明する。

[0105] [技術分野]

本発明の第3実施形態は、光通信に用いられるFOT (Fiber Optic Transceiver) のパッケージとサブ回路基板との組付構造に関する。

[0106] [背景技術]

光通信に用いられるFOTは、方形に形成した樹脂製のパッケージと、パッケージの周壁の一側辺部に複数のリードピンを該パッケージから突出させてパッケージと一体にモールド成形されるリードフレームと、複数のリードピンと電氣的に接続されるサブ回路基板とを備え、このリードピンのサブ回路基板反対側端部をメイン回路基板に電氣的に接続するようにしている（特許文献3参照）。

[0107] [先行技術文献]

[特許文献]

[特許文献3] 日本国特開2009-237263号公報

[0108] [発明の概要]

[発明が解決しようとする課題]

ここで、パッケージには光ファイバが接続される導光部材の光軸上に透光孔が開設されており、サブ回路基板はその基板上に配設した光素子の光軸と導光部材の光軸とが揃うようにパッケージに組付けられる必要がある。

[0109] ところが、従来の構造ではパッケージにサブ回路基板を組付ける場合に、サブ回路基板を位置合わせするための基準がないため、相互の光軸調整に手間取って組付け作業性が悪くコスト的に不利となってしまう。

[0110] そこで、本発明の第3実施形態は、パッケージの透光孔に対して設けられる導光部材の光軸とサブ回路基板の光素子の光軸との調整について容易化を図り、コスト的にも有利なFOTのパッケージとサブ回路基板との組付構造を提供するものである。

[0111] 〔課題を解決するための手段〕

本発明に係るFOTのパッケージとサブ回路基板との組付構造は、光素子が搭載されたサブ回路基板と、前記サブ回路基板が開放部から搭載されて前記サブ回路基板を収納すると共に、前記サブ回路基板に搭載される光素子に対面した位置に透光孔が形成されたパッケージと、前記パッケージの周壁の一侧から複数のリードピンを外方に突出させた状態で、前記パッケージに一体にモールド成形されたリードフレームと、を備え、前記パッケージは、内壁に少なくとも1つの位置決め用の突起部を有し、前記サブ回路基板は、前記突起部に合致する突起受容部が形成され、これら突起部と突起受容部とにより前記サブ回路基板を前記パッケージに対して位置決め可能としたことを特徴とする。

[0112] 本発明のFOTのパッケージとサブ回路基板との組付構造によれば、パッケージの開放部からサブ回路基板をパッケージ内に搭載する際に、パッケージの内壁の突起部とこれに対応したサブ回路基板の突起受容部とが相互に合致して、適正に位置決めされる。これにより、サブ回路基板の光素子は、パッケージの透光孔と正対することとなり、導光部材の光軸とサブ回路基板の光素子の光軸との調整について容易化を図り、コスト的にも有利とすることができる。

[0113] また、このFOTのパッケージとサブ回路基板との組付構造において、前記パッケージは、方形に形成され、前記パッケージの内壁の方形隅部であって、互いに対角関係とならない位置に、それぞれ前記突起部を有し、前記サ

ブ回路基板は、前記突起部に対応した位置に突起受容部が形成されていることが好ましい。

[0114] この組付構造によれば、パッケージは内壁の方形隅部であって互いに対角関係とならない位置にそれぞれ突起部を有するため、パッケージに対するサブ回路基板の搭載方向を間違い難くすることができる。

[0115] また、このFOTのパッケージとサブ回路基板との組付構造において、前記パッケージは、当該パッケージを2つに隔てると共に前記サブ回路基板が載置される隔壁を有し、前記隔壁は、前記サブ回路基板の載置方向に突出する第2突起部を有し、前記サブ回路基板は、前記第2突起部に対応した位置に第2突起受容部が形成されていることが好ましい。

[0116] この組付構造によれば、パッケージを例えば発光素子側と受光素子側との2つに隔てる隔壁を利用して、位置決めを行うことができる。

[0117] [発明の効果]

本発明の第3実施形態によれば、導光部材の光軸とサブ回路基板の光素子の光軸との調整について容易化を図り、コスト的にも有利とすることができる。

[0118] [発明を実施するための形態]

以下、本発明の第3実施形態を図面と共に詳細に説明する。なお、本発明は以下に示す第3実施形態に限られるものではなく、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。

[0119] 図14は、本発明の第3実施形態に係るFOTのパッケージとサブ回路基板との組付構造を示す正面図であり、図15は、図14のA-A線に沿う断面図である。また、図16は、図14に示すFOTのパッケージ側とサブ回路基板を分離して示す分解図であり、図16(a)がパッケージ側を示し、図16(b)はサブ回路基板を示している。さらに、図17は、図16(a)のB-B線に沿う断面図であり、図18は、図16(b)のC-C線に沿う断面図である。

[0120] 図14～図18に示すように、FOT301は、概略的に、サブ回路基板

３０３と、パッケージ３０４と、リードフレーム３０２とから構成されている。

[0121] サブ回路基板３０３は、発光素子３０６や受光素子３０７などの光素子３０６，３０７が搭載された基板である。また、サブ回路基板３０３には、発光素子３０６や受光素子３０７を機能させるための電子部品が搭載されると共に、各種回路が形成されている。

[0122] パッケージ３０４は、サブ回路基板３０３が開放部３０４'から搭載されてサブ回路基板３０３を内側に収納する正面視して横長形状となる樹脂部材である。また、パッケージ３０４は、開放部３０４'の反対側が壁部３０４cによって閉塞された構造となっている。なお、この壁部３０４cには、光素子３０６，３０７に対面した位置に、光の通り道となる透光孔３０４dが形成されている。

[0123] リードフレーム３０２は、パッケージの周壁の一侧（図１４及び図１５において下側）から複数のリードピン３０５，３０８aを外方に突出させた状態で、パッケージ３０４に一体にモールド成形された導電性部材である。

[0124] これら複数のリードピン３０５，３０８aのうち第１リードピン群３０５は、一端側（モールドされてパッケージ３０４内に位置する側）がボンディングワイヤ３１０を介して、サブ回路基板３０３上に搭載される電子部品等に接続される、また、第１リードピン群３０５は、他端側が略直角に折り曲げられており、メイン回路基板３１１に接続される。すなわち、各第１リードピン群３０５の他端側は、メイン回路基板３１１の平面方向と略平行となるように折り曲げられており、メイン回路基板３１１に接続される。

[0125] また、複数のリードピン３０５，３０８aのうち第２リードピン群３０８aは、一端側において、パッケージ３０４内に設けられる導電金属プレート３０８と一体となっている。また、第２リードピン群３０８aは、他端側が略直角に折り曲げられており、メイン回路基板３１１のグランドとなる部位に接続される。すなわち、各第２リードピン群３０８aの他端側は、メイン回路基板３１１の平面方向と略平行となるように折り曲げられており、メイ

ン回路基板 311 のグランド部位に接続される。よって、導電金属プレート 308 及び第 2 リードピン群 308a は、電氣的にグランドレベルとなっている。

[0126] なお、導電金属プレート 308 には、光素子 306、307 の発光及び受光を阻害しないように、パッケージ 304 と同様に、透光孔 309 が形成されている。また、導電金属プレート 308 からは、耳片 308b がパッケージ 304 の上部から突出している。この耳片 308b は、製造上の関係から形成されてしまう部位である。

[0127] ここで、導電金属プレート 308 は、発光素子 306 側と受光素子 307 側とで分離した構成となっており、パッケージ 304 は、これら導電金属プレート 308 同士が接触することを防止すべく、パッケージ 304 の空間を 2 つに隔てる隔壁 304a を備えている。サブ回路基板 303 は、この隔壁 304a 上に載置される。

[0128] ここで、本実施形態においてパッケージ 304 は、その内壁に少なくとも 1 つの位置決め用の突起部 312 を有している。さらに、サブ回路基板 303 は、突起部 312 に合致する突起受容部 313 が形成されている。そして、本実施形態に係る組付構造では、これら突起部 312 と突起受容部 313 とによりサブ回路基板 303 をパッケージ 304 に対して位置決め可能となっている。このように本実施形態では、突起部 312 と突起受容部 313 とによってサブ回路基板 303 をパッケージ 304 に対して粗固定できるようになっている。

[0129] 詳細に、パッケージ 304 は、内壁の方形隅部であって、互いに対角関係とならない位置に、それぞれ突起部 312 を有している。すなわち、パッケージ 304 は、方形をなす 1 辺の両端位置となる隅部に突起部 312 が形成されている。この突起部 312 は、例えば扇形状となっている。また、サブ回路基板 303 は、これに対応して、基板の角部が扇形状に削り貫かれた突起受容部 313 が形成されている。このように、複数の突起部 312 及び突起受容部 313 によってパッケージ 304 に対するサブ回路基板 303 の搭

載方向を間違い難くすることができる。

[0130] さらに、パッケージ304の隔壁304aは、サブ回路基板303の載置方向に突出する円柱形状の第2突起部314を有している。さらに、サブ回路基板303は、第2突起部314に対応した位置に円形開口からなる第2突起受容部315が形成されている。よって、1つのパッケージ304内に発光素子306及び受光素子307を収納する場合に設けられる、発光素子306側と受光素子307側との2つに隔てる隔壁304aを利用して、粗固定を行うことができる。

[0131] なお、第2突起受容部315は、回路の引き回しの邪魔とならない位置に形成される。また、第2突起受容部315は、例えば第2突起部314が $\phi 1.0\text{ mm}$ 程度であるのに対して、 $\phi 1.2\text{ mm}$ 程度の開口となっている。

[0132] 次に、本実施形態に係るFOT301のパッケージ304とサブ回路基板303との組付工程を説明する。まず、上記に示したリードフレーム302をパッケージ304と一体に成形する。次いで、パッケージ304の開放部304'からサブ回路基板303をパッケージ304内に搭載する。このとき、突起部312と突起受容部313との位置関係、及び、第2突起部314と第2突起受容部315との位置関係が適切となるように、サブ回路基板303をパッケージ304内に搭載する。なお、サブ回路基板303は、ロボットの吸盤等によって吸着されてパッケージ304内に実装される。

[0133] これにより、突起部312と突起受容部313、及び、第2突起部314と第2突起受容部315によって、サブ回路基板303がパッケージ304に対して粗固定されて、光素子306、307が透光孔304dに正対することとなる。その後、第1リードピン群305をボンディングワイヤ310にてサブ回路基板303の所定箇所に電氣的に接続する。これにより、FOT301の組付が完了する。

[0134] そして、FOT301をシールドケースに収納した後に、光コネクタに搭載する。このとき、光素子306、307は、その光軸が光コネクタ内の導光部材の光軸と一致する状態となる。以上より、実装位置決め時間を短縮す

ることができ、実装コストの低減につなげることができる。

[0135] このようにして、本実施形態に係るFOT301のパッケージ304とサブ回路基板303との組付構造によれば、パッケージ304の開放部304'からサブ回路基板303をパッケージ304内に搭載する際に、パッケージ304の内壁の突起部312とこれに対応したサブ回路基板303の突起受容部313とが相互に合致して、適正に位置決めされる。これにより、サブ回路基板303の光素子306, 307は、パッケージ304の透光孔304dと正対することとなり、導光部材の光軸とサブ回路基板303の光素子306, 307の光軸との調整について容易化を図り、コスト的にも有利とすることができる。

[0136] また、パッケージ304は内壁の方形隅部であって互いに対角関係とならない位置にそれぞれ突起部312を有するため、パッケージ304に対するサブ回路基板303の搭載方向を間違い難くすることができる。

[0137] さらに、パッケージ304を2つに隔てる隔壁304aを有し、隔壁304aは第2突起部314を有し、サブ回路基板303は第2突起受容部315が形成されているため、パッケージ304を発光素子306側と受光素子307側との2つに隔てる隔壁304aを利用して、位置決めを行うことができる。

[0138] さらに、本実施形態によれば、パッケージ304が2つの突起部312と1つの第2突起部314とを有し、サブ回路基板303にはこれらに対応する位置に突起受容部313と第2突起受容部315が形成されているため、いわゆる3点による粗固定構造となっている。さらに、第2突起受容部315はサブ回路基板303の中心を除く位置に形成されており、第2突起部314もこれと対応する位置となっている。このため、サブ回路基板303の上下左右方向はもとより回転方向の位置ずれ防止効果を高めることができる。

[0139] 以上、実施形態に基づき本発明を説明したが、本発明は上記実施形態に限られるものではなく、本発明の趣旨を逸脱しない範囲で、変更を加えてもよ

い。

[0140] 例えば、本実施形態においてサブ回路基板 303 は、発光素子 306 及び受光素子 307 の双方が搭載されているが、これに限らず、いずれか一方のみが搭載されていてもよい。

[0141] 加えて、サブ回路基板 303 は、ロボットの吸盤等によって吸着されてパッケージ 304 内に実装されるため、サブ回路基板 303 の吸着位置と第 2 突起受容部 315 の位置とが一致しないように設計することが好ましいが、レイアウト上無理がある場合には、第 2 突起受容部 315 を有しないものであってもよい。この場合、パッケージ 304 には第 2 突起部 314 が設けられないことはいうまでもない。

[0142] さらに、突起部 312 及び突起受容部 313 の位置は上述の位置に限定されることはなく、サブ回路基板 303 の回路構成等に支障を来さない位置であれば、どの位置に設けてもよい。さらに、その数は 1 つ以上であればよい。

[0143] また、上記実施形態においてリードピン 305、308a は、1 回だけ略直角に折り曲げられて、その他端側がメイン回路基板 311 と略平行となっているが、これに限らず、複数回折り曲げられた結果、他端側がメイン回路基板 311 と略平行となるものであってもよい。更に、他端側はメイン回路基板 311 と平行でなくともよく、他端側がバネ性を有してメイン回路基板 311 に接触するように、メイン回路基板 311 に対して角度を有する略平行となってもよい。

[0144] ここで、上述した本発明の第 3 実施形態に係る FOT のパッケージとサブ回路基板との組付構造の特徴をそれぞれ以下 [1] ～ [3] に簡潔に纏めて列記する。

[1] 光素子（発光素子 306、受光素子 307）が搭載されたサブ回路基板（303）と、

前記サブ回路基板が開放部から搭載されて前記サブ回路基板を収納すると共に、前記サブ回路基板に搭載される光素子に対面した位置に透光孔（30

4 d) が形成されたパッケージ (304) と、

前記パッケージの周壁の一側から複数のリードピン (305) を外方に突出させた状態で、前記パッケージに一体にモールド成形されたリードフレーム (302) と、を備え、

前記パッケージは、内壁に少なくとも1つの位置決め用の突起部 (312) を有し、

前記サブ回路基板は、前記突起部に合致する突起受容部 (313) が形成され、

これら突起部と突起受容部とにより前記サブ回路基板を前記パッケージに対して位置決め可能とした

FOTのパッケージとサブ回路基板との組付構造。

[2] 前記パッケージは、方形に形成され、前記パッケージの内壁の方形隅部であって、互いに対角関係とならない位置に、それぞれ前記突起部を有し、

前記サブ回路基板は、前記突起部に対応した位置に突起受容部が形成されている

上記[1]に記載のFOTのパッケージとサブ回路基板との組付構造。

[3] 前記パッケージは、当該パッケージを2つに隔てると共に前記サブ回路基板が載置される隔壁 (304a) を有し、

前記隔壁は、前記サブ回路基板の載置方向に突出する第2突起部 (314) を有し、

前記サブ回路基板は、前記第2突起部に対応した位置に第2突起受容部 (315) が形成されている

上記[1]又は上記[2]に記載のFOTのパッケージとサブ回路基板との組付構造。

[0145] 本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。

[0146] 本出願は、2014年6月24日出願の日本特許出願（特願2014-128796）、2015年5月18日出願の日本特許出願（特願2015-100751）、2015年5月18日出願の日本特許出願（特願2015-100752）、に基づくものであり、その内容はここに参照として取り込まれる。

産業上の利用可能性

[0147] 本発明によれば、メイン回路基板に対して光軸が平行となる光素子を有する場合において、インピーダンス不整合の問題を解消しつつ小型化を図れ、且つ、車載用に適したF O T及び光通信モジュールを提供することができる。この効果を奏する本発明は、F O T（Fiber Optic Transceiver）及び光通信モジュールに関して有用である。

符号の説明

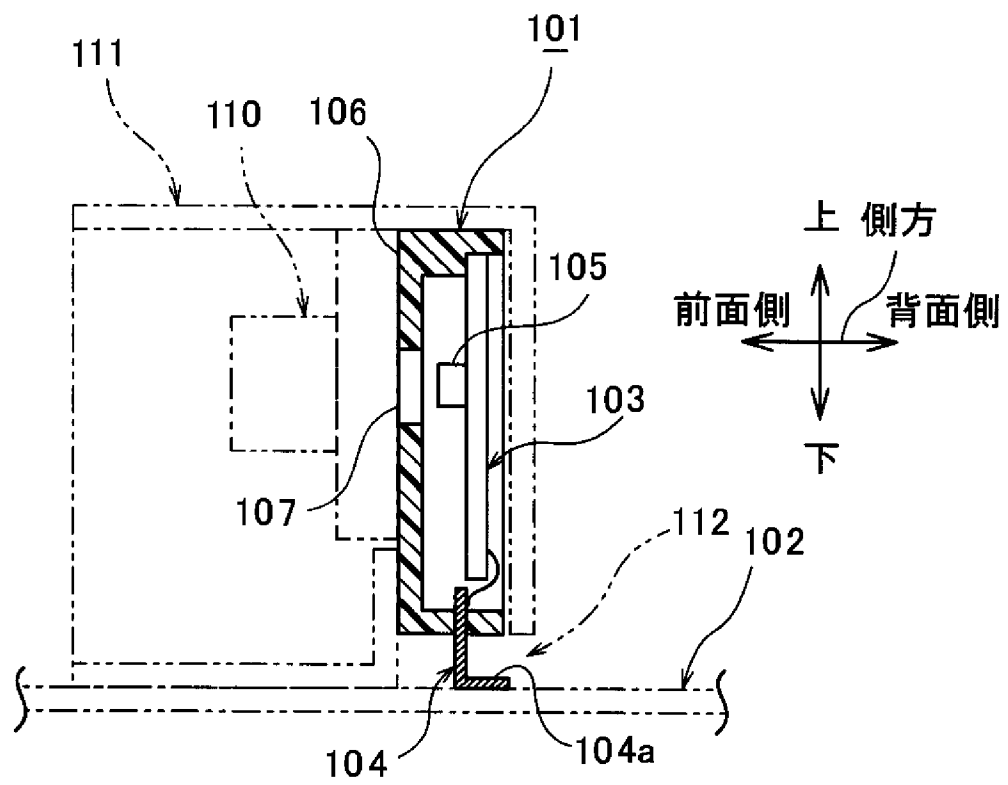
- [0148]
- | | |
|-----------------------------|---------------|
| 1 0 1 | F O T |
| 1 0 2 | メイン回路基板 |
| 1 0 3 | サブ回路基板 |
| 1 0 4 | リードピン |
| 1 0 4 a | 端末部 |
| 1 0 5 | 光素子 |
| 1 0 6 | パッケージ |
| 1 0 7 | 透光孔 |
| 1 1 0 | 導光部材 |
| 1 1 1 | コネクタハウジング |
| 1 1 2 | 作業用の開窓部 |
| 1、2 0 1 | 光コネクタ（基板実装部品） |
| 2 | 基板実装部 |
| 3、2 0 3 | シールドケース |
| 4 | ハウジング |
| 3 5 | 縦スリット |
| 3 7、2 3 7 a、2 3 7 b、2 3 7 c | 接地端子 |

- 38、238 横スリット
- 39、239 スリット
- 51 リードフレーム
- 150 回路基板
- 301 FOT
- 302 リードフレーム
- 303 サブ回路基板
- 304 パッケージ
- 304' 開放部
- 304a 隔壁
- 304c 壁部
- 304d 透光孔
- 305、308a リードピン
- 306 発光素子
- 307 受光素子
- 308 導電金属プレート
- 309 透光孔
- 311 メイン回路基板
- 312 突起部
- 313 突起受容部
- 314 第2突起部
- 315 第2突起受容部

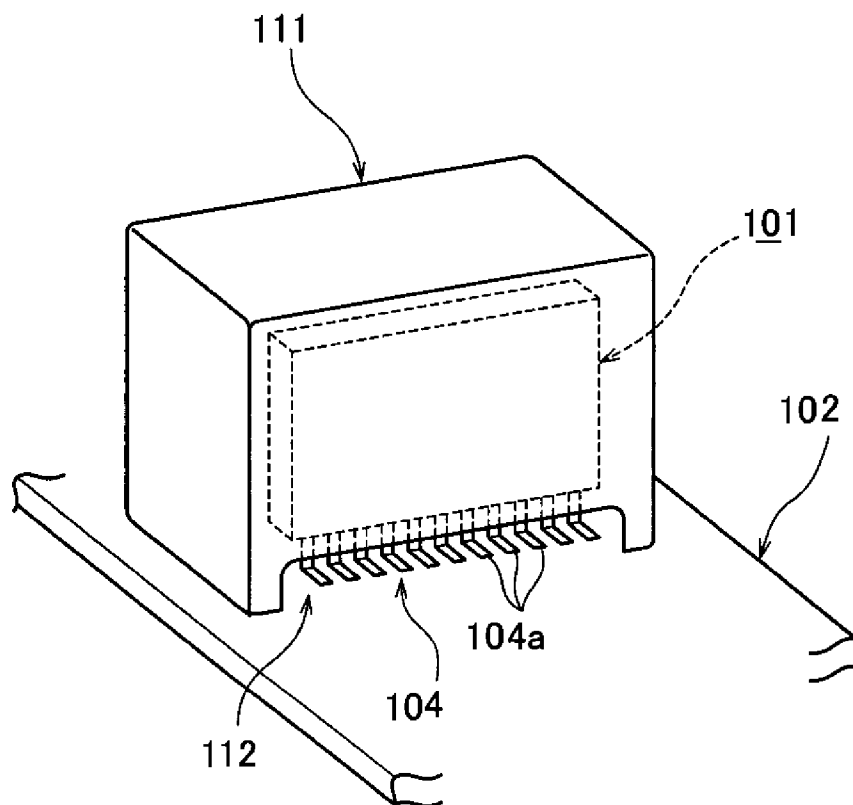
請求の範囲

- [請求項1] 樹脂製のパッケージと、前記パッケージに対して外方に突出して一体に設けられる複数のリードピンと、前記パッケージに内装されるサブ回路基板と、前記サブ回路基板に対して設けられた光素子とを有するFOTであって、
- 前記光素子は、前記サブ回路基板の実装面に対して光軸が直交して配設され、
- 前記サブ回路基板は、前記光素子の光軸と平行配置されるメイン回路基板の実装面に対して略垂直に設けられ、
- 前記複数のリードピンは、略同一の突出長さで前記サブ回路基板と略平行に突出しており、端末部が前記メイン回路基板の実装面に接続固定される
- FOT。
- [請求項2] 前記複数のリードピンの端末部は、前記メイン回路基板の平面方向に向くように折り曲げられている
- 請求項1に記載のFOT。
- [請求項3] 請求項1又は請求項2に記載のFOTと、
- 前記FOTを内装するコネクタハウジングと、を備え、
- 前記コネクタハウジングは、前記メイン回路基板の実装面に自立する
- 光通信モジュール。
- [請求項4] 前記コネクタハウジングは、前記複数のリードピンの端末部と前記メイン回路基板の実装面との接続部分を上側方に露出する作業用の開窓部を備えている
- 請求項3に記載の光通信モジュール。

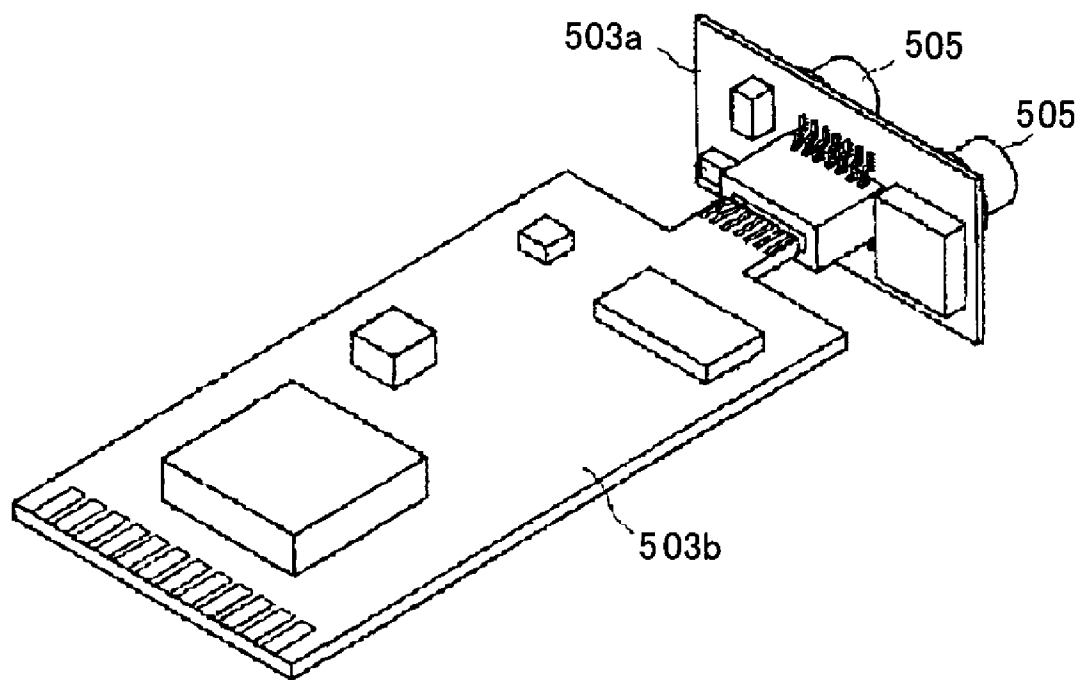
[図1]



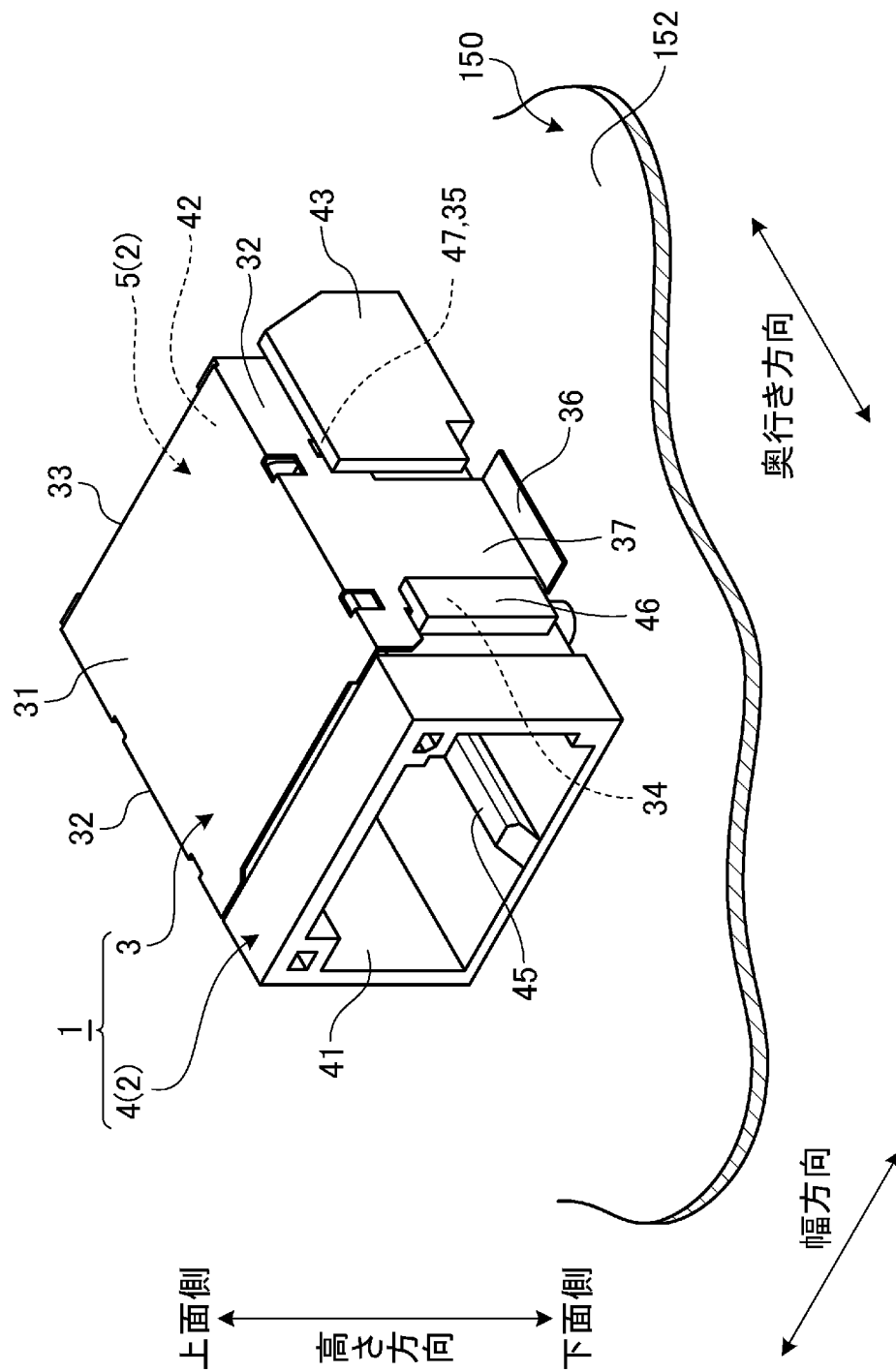
[図2]



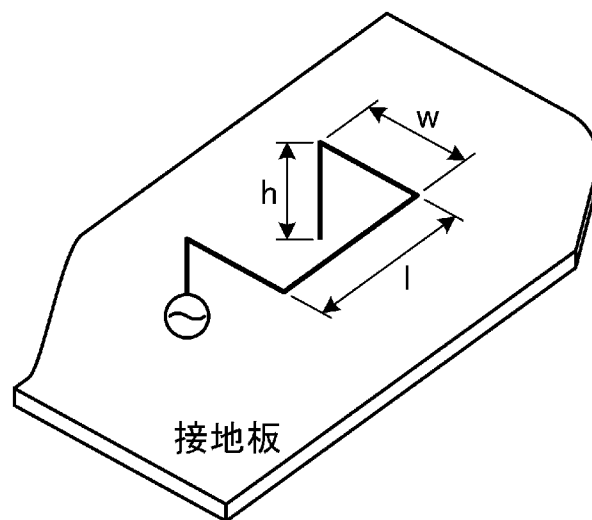
[図5]



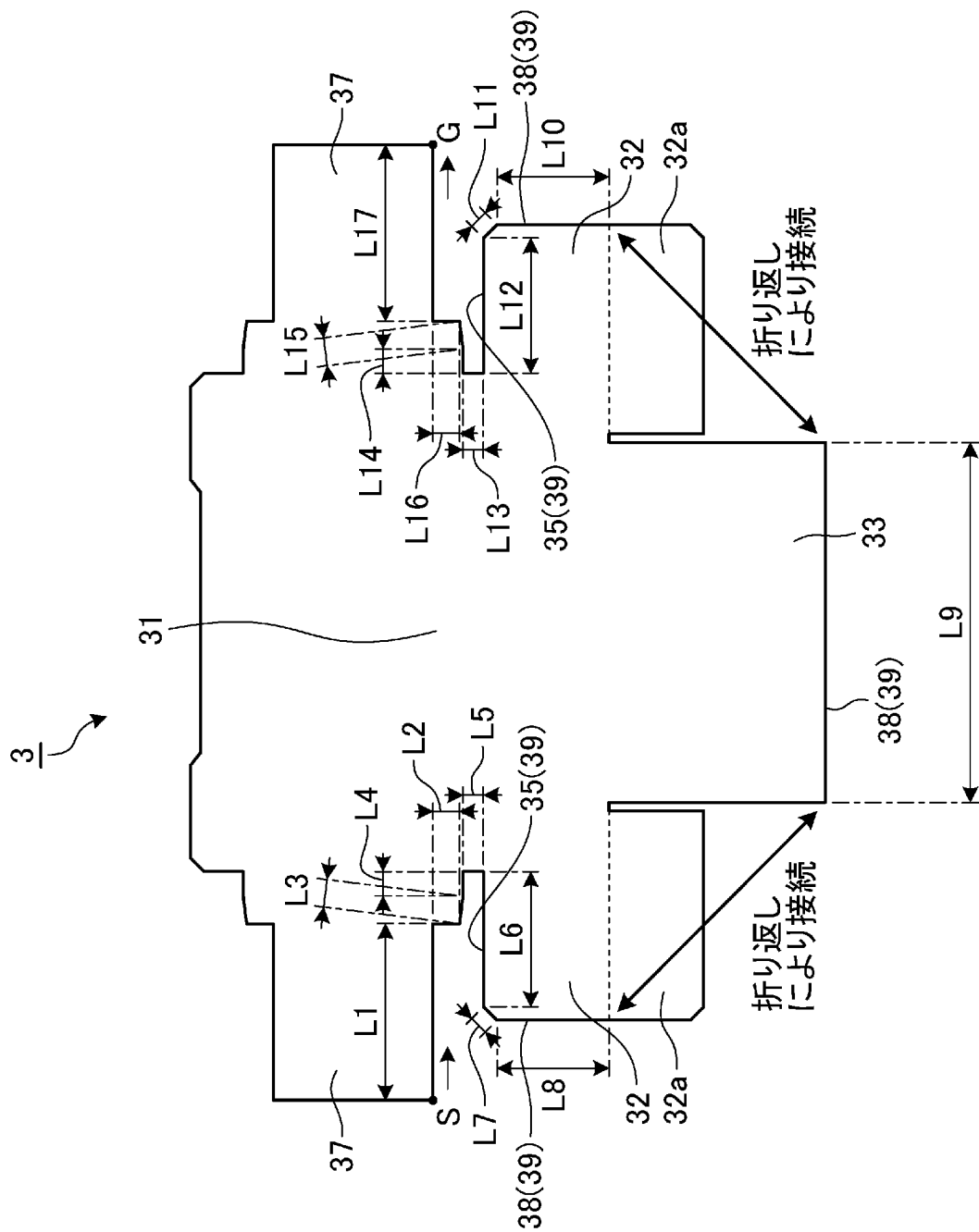
[図7]



[図9]

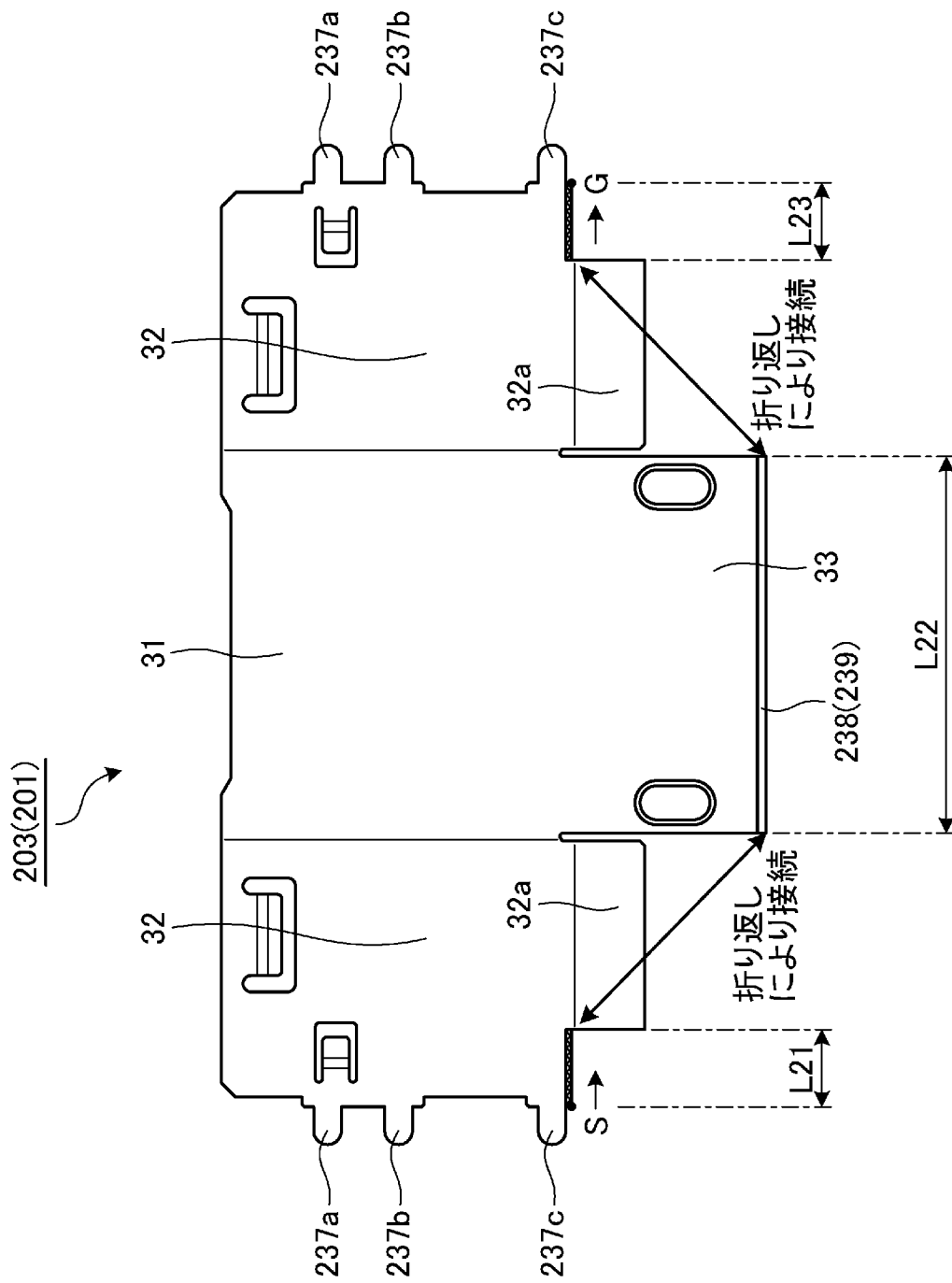


[図10]

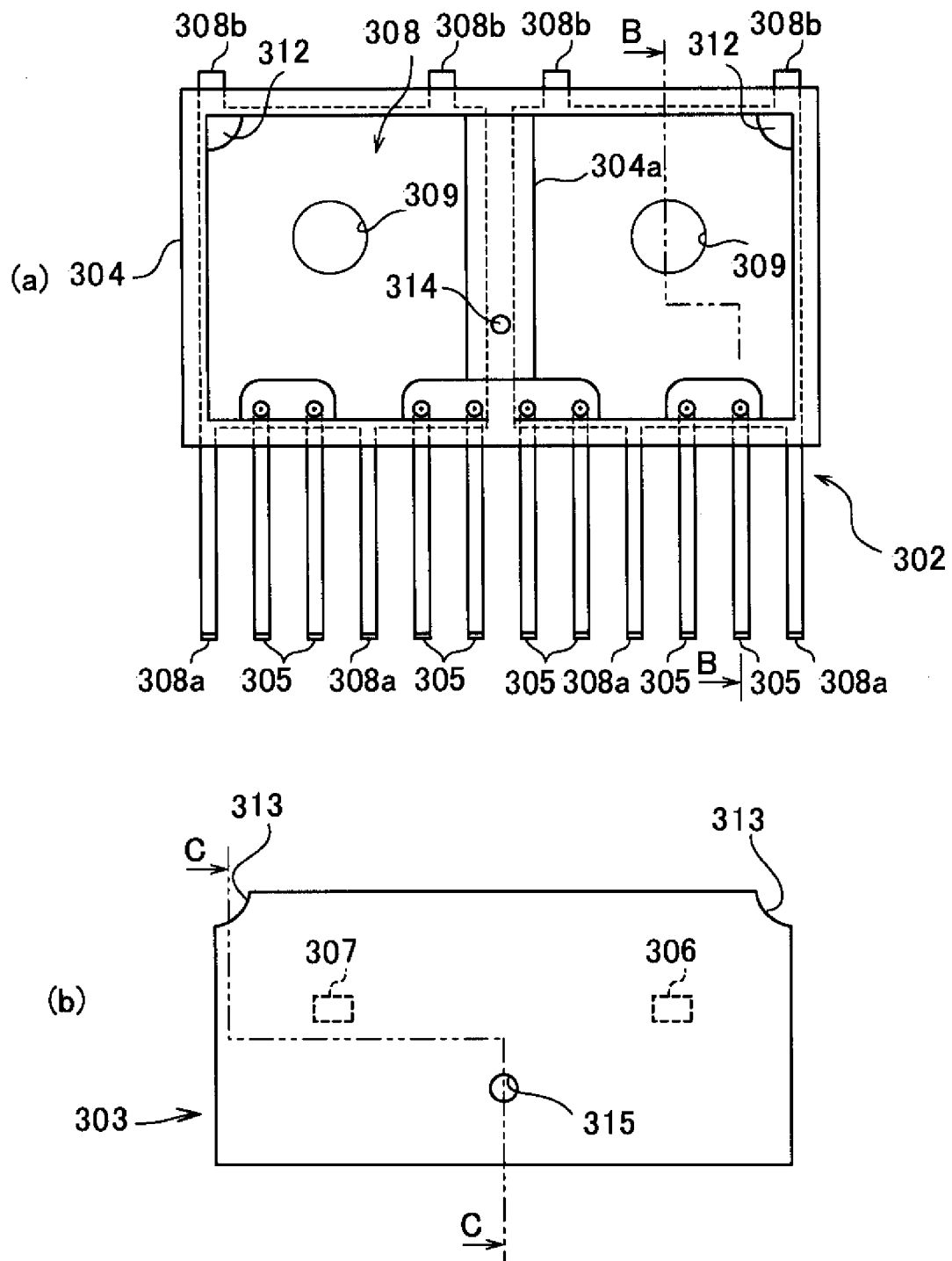


This diagram shows a cross-sectional view of a semiconductor device 3. It features a substrate 31 with a top surface 32. A first conductive layer 33 is formed on the top surface 32. A second conductive layer 34 is formed on the top surface 32, with a portion of it being a raised portion 35. A third conductive layer 36 is formed on the top surface 32, with a portion of it being a raised portion 37. A fourth conductive layer 38 is formed on the top surface 32, with a portion of it being a raised portion 39. The device includes a first region T1, a second region T2, and a third region T3, which are defined by the conductive layers and the substrate.

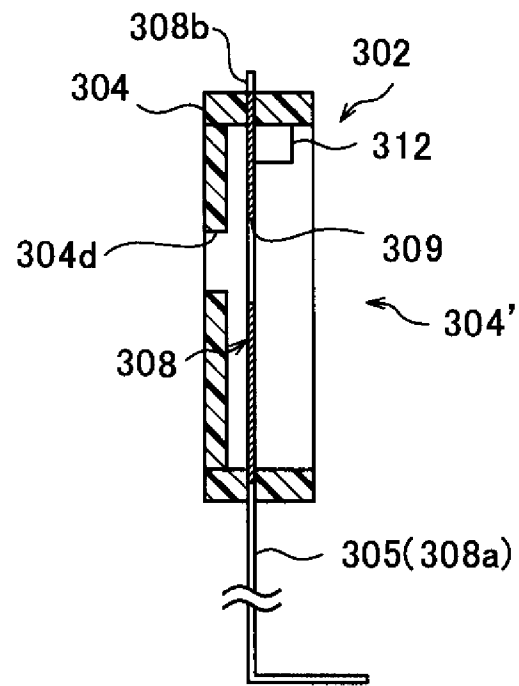
[図13]



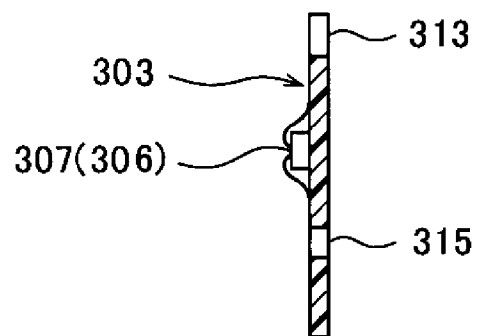
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/068267

A. CLASSIFICATION OF SUBJECT MATTER

H01R13/46(2006.01)i, G02B6/42(2006.01)i, H01R12/71(2011.01)i, H04B10/00(2013.01)i, H05K9/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01R13/46, G02B6/42, H01R12/71, H04B10/00, H05K9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-4437 A (Yazaki Corp.), 07 January 2013 (07.01.2013), paragraphs [0027], [0038] to [0042]; fig. 1 to 4 (Family: none)	1-4
Y	JP 2011-233500 A (Sumitomo Electric Industries, Ltd.), 17 November 2011 (17.11.2011), paragraphs [0022] to [0024]; fig. 2, 3 & JP 2011-232731 A & JP 2011-233501 A & US 2011/0262082 A1 & US 2013/0322831 A1 & CN 102279448 A & TW 201218549 A	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 September 2015 (11.09.15)

Date of mailing of the international search report
29 September 2015 (29.09.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/068267

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-119119 A (Hirose Electric Co., Ltd.), 16 June 2011 (16.06.2011), paragraph [0037] & US 2011/0136379 A1 & CN 102157858 A & KR 10-2011-0066847 A & TW 201126834 A	4
A	JP 2004-138708 A (Autonetwoks Technologies, Ltd.), 13 May 2004 (13.05.2004), entire text; all drawings & US 2004/0076385 A1 & DE 10348218 A	1-4

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01R13/46(2006.01)i, G02B6/42(2006.01)i, H01R12/71(2011.01)i, H04B10/00(2013.01)i, H05K9/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01R13/46, G02B6/42, H01R12/71, H04B10/00, H05K9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-4437 A（矢崎総業株式会社）2013.01.07, 段落 [0027], 段落 [0038] - [0042], 図1 - 4 (ファミリーなし)	1-4
Y	JP 2011-233500 A（住友電気工業株式会社）2011.11.17, 段落 [0022] - [0024], 図2, 図3 & JP 2011-232731 A & JP 2011-233501 A & US 2011/0262082 A1 & US 2013/0322831 A1 & CN 102279448 A & TW 201218549 A	1-4

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 9 . 2 0 1 5

国際調査報告の発送日

2 9 . 0 9 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

石川 貴志

3 T

4 4 8 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 6 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-119119 A (ヒロセ電機株式会社) 2011. 06. 16, 段落 [0037] & US 2011/0136379 A1 & CN 102157858 A & KR 10-2011-0066847 A & TW 201126834 A	4
A	JP 2004-138708 A (株式会社オートネットワーク技術研究所) 2004. 05. 13, 全文, 全図 & US 2004/0076385 A1 & DE 10348218 A	1-4