

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6676316号  
(P6676316)

(45) 発行日 令和2年4月8日 (2020. 4. 8)

(24) 登録日 令和2年3月16日 (2020. 3. 16)

(51) Int. Cl.	F I
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78 6 1 9 A
HO 1 L 29/786 (2006. 01)	HO 1 L 29/78 6 1 8 B
	HO 1 L 29/78 6 1 8 A
	HO 1 L 29/78 6 2 7 F

請求項の数 8 (全 82 頁)

(21) 出願番号	特願2015-177625 (P2015-177625)	(73) 特許権者	000153878
(22) 出願日	平成27年9月9日 (2015. 9. 9)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2016-63225 (P2016-63225A)		神奈川県厚木市長谷398番地
(43) 公開日	平成28年4月25日 (2016. 4. 25)	(72) 発明者	肥塚 純一
審査請求日	平成30年9月3日 (2018. 9. 3)		栃木県栃木市都賀町升塚161-2 アド
(31) 優先権主張番号	特願2014-186092 (P2014-186092)		バンスト フィルム デバイス インク
(32) 優先日	平成26年9月12日 (2014. 9. 12)		株式会社内
(33) 優先権主張国・地域又は機関	日本国 (JP)	(72) 発明者	黒崎 大輔
			栃木県栃木市都賀町升塚161-2 アド
			バンスト フィルム デバイス インク
			株式会社内
		(72) 発明者	島 行徳
			栃木県栃木市都賀町升塚161-2 アド
			バンスト フィルム デバイス インク
			株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

第1乃至第6の工程を有する半導体装置の作製方法であって、  
 前記第1の工程は、酸化物半導体膜を形成する工程を有し、  
 前記第2の工程は、前記酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、  
 前記第5の工程は、前記酸化物絶縁膜を加熱する工程を有し、  
 前記第3の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、  
 前記第4の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、

前記第6の工程は、前記保護膜を除去する工程を有し、

前記第1の工程において、

前記酸化物半導体膜は、酸素欠損が形成される条件で成膜され、

前記第4の工程のあとに、

前記酸化物絶縁膜中の前記酸素が、前記酸素欠損を補填する、

ことを特徴とする半導体装置の作製方法。

【請求項 2】

第1乃至第7の工程を有する半導体装置の作製方法であって、

前記第1の工程は、酸化物半導体膜を形成する工程を有し、

前記第2の工程は、前記酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、

前記第5の工程は、前記酸化物絶縁膜を加熱する工程を有し、

10

20

前記第 3 の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、  
 前記第 4 の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、  
 前記第 6 の工程は、前記保護膜を除去する工程を有し、  
 前記第 7 の工程は、前記酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、  
 前記第 1 の工程において、  
 前記酸化物半導体膜は、酸素欠損が形成される条件で成膜され、  
 前記第 4 の工程のあとに、  
 前記酸化物絶縁膜中の前記酸素が、前記酸素欠損を補填する、  
 ことを特徴とする半導体装置の作製方法。

10

### 【請求項 3】

第 1 乃至第 10 の工程を有する半導体装置の作製方法であって、  
 前記第 8 の工程は、ゲート電極を形成する工程を有し、  
 前記第 9 の工程は、前記ゲート電極上にゲート絶縁膜を形成する工程を有し、  
 前記第 1 の工程は、前記ゲート絶縁膜上に酸化物半導体膜を形成する工程を有し、  
 前記第 10 の工程は、前記酸化物半導体膜上にソース電極及びドレイン電極を形成する工程を有し、  
 前記第 2 の工程は、前記酸化物半導体膜、前記ソース電極、及び前記ドレイン電極上に酸化物絶縁膜を形成する工程を有し、  
 前記第 5 の工程は、前記酸化物絶縁膜を加熱する工程を有し、  
 前記第 3 の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、  
 前記第 4 の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、  
 前記第 6 の工程は、前記保護膜を除去する工程を有し、  
 前記第 7 の工程は、前記酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、  
 前記第 1 の工程において、  
 前記酸化物半導体膜は、酸素欠損が形成される条件で成膜され、  
 前記第 4 の工程のあとに、  
 前記酸化物絶縁膜中の前記酸素が、前記酸素欠損を補填する、  
 ことを特徴とする半導体装置の作製方法。

20

30

### 【請求項 4】

第 1 乃至第 6 の工程を有する半導体装置の作製方法であって、  
前記第 1 の工程は、酸化物半導体膜を形成する工程を有し、  
前記第 2 の工程は、前記酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、  
前記第 5 の工程は、前記酸化物絶縁膜を加熱する工程を有し、  
前記第 3 の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、  
前記第 4 の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、  
前記第 6 の工程は、前記保護膜を除去する工程を有し、  
前記第 1 の工程において、  
前記酸化物半導体膜は、スパッタリング装置内における、酸素分圧が 0 % を超えて 5 0 % 未満である条件で成膜され、  
前記第 4 の工程のあとに、加熱処理を行う、  
ことを特徴とする半導体装置の作製方法。

40

### 【請求項 5】

第 1 乃至第 7 の工程を有する半導体装置の作製方法であって、  
前記第 1 の工程は、酸化物半導体膜を形成する工程を有し、  
前記第 2 の工程は、前記酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、  
前記第 5 の工程は、前記酸化物絶縁膜を加熱する工程を有し、  
前記第 3 の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、

50

前記第 4 の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、

前記第 6 の工程は、前記保護膜を除去する工程を有し、

前記第 7 の工程は、前記酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、

前記第 1 の工程において、

前記酸化物半導体膜は、スパッタリング装置内における、酸素分圧が 0 % を超えて 5 0 % 未満である条件で成膜され、

前記第 4 の工程のあとに、加熱処理を行う、

ことを特徴とする半導体装置の作製方法。

#### 【請求項 6】

第 1 乃至第 1 0 の工程を有する半導体装置の作製方法であって、

前記第 8 の工程は、ゲート電極を形成する工程を有し、

前記第 9 の工程は、前記ゲート電極上にゲート絶縁膜を形成する工程を有し、

前記第 1 の工程は、前記ゲート絶縁膜上に酸化物半導体膜を形成する工程を有し、

前記第 1 0 の工程は、前記酸化物半導体膜上にソース電極及びドレイン電極を形成する工程を有し、

前記第 2 の工程は、前記酸化物半導体膜、前記ソース電極、及び前記ドレイン電極上に酸化物絶縁膜を形成する工程を有し、

前記第 5 の工程は、前記酸化物絶縁膜を加熱する工程を有し、

前記第 3 の工程は、前記酸化物絶縁膜上に、保護膜を形成する工程を有し、

前記第 4 の工程は、前記保護膜を介して、前記酸化物絶縁膜に酸素を添加する工程を有し、

前記第 6 の工程は、前記保護膜を除去する工程を有し、

前記第 7 の工程は、前記酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、

前記第 1 の工程において、

前記酸化物半導体膜は、スパッタリング装置内における、酸素分圧が 0 % を超えて 5 0 % 未満である条件で成膜され、

前記第 4 の工程のあとに、加熱処理を行う、

ことを特徴とする半導体装置の作製方法。

#### 【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、

前記保護膜は、

In、Zn、Ga、Sn、Ti、Al、W、Ta、Mo または Si の中から選ばれる少なくとも 1 以上を有する、

ことを特徴とする半導体装置の作製方法。

#### 【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項において、

前記酸化物半導体膜は、

In と、Zn と、M (M は、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf を表す) と、を有する、

ことを特徴とする半導体装置の作製方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明の一態様は、酸化物半導体膜を有する半導体装置の作製方法に関する。

#### 【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関する。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物 (コンポジション・オブ・マター) に関する。特に、本発明の一態様は、半導体装置、表示装置、液晶表示装置、発光

10

20

30

40

50

装置、蓄電装置、記憶装置、それらの駆動方法、またはそれらの製造方法に関する。

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタ（電界効果トランジスタ（FET）、または薄膜トランジスタ（TFET）ともいう）を構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコンを代表とする半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている（例えば、特許文献1）。

【0004】

また、チャネルを形成する酸化物半導体層の下地絶縁層に、加熱により酸素を放出する絶縁層を用い、該酸化物半導体層の酸素欠損を低減する半導体装置が開示されている（例えば、特許文献2）。

【0005】

また、酸化物半導体層上に酸化物絶縁層を形成し、酸化物絶縁層を通過して酸素を導入（添加）し、加熱処理を行い、該酸素導入及び該加熱処理によって、水素、水分、水酸基または水素化物などの不純物を酸化物半導体層より排除し、酸化物半導体層を高純度化する半導体装置の作製方法が開示されている（例えば、特許文献3）。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2006-165529号公報

【特許文献2】特開2012-009836号公報

【特許文献3】特開2011-199272号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

酸化物半導体膜をチャネル領域に用いてトランジスタを作製する場合、酸化物半導体膜中のチャネル領域に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜中のチャネル領域に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜中のチャネル領域にキャリア供給源が生成されると、酸化物半導体膜を有するトランジスタの電気特性の変動、代表的にはしきい値電圧のシフトが生じる。また、トランジスタごとに電気特性がばらつくという問題がある。したがって、酸化物半導体膜のチャネル領域においては、酸素欠損が少ないほど好ましい。

【0008】

上記問題に鑑み、本発明の一態様は、酸化物半導体を有する半導体装置において、電気特性の変動を抑制すると共に、信頼性を向上させることを課題の1つとする。または、本発明の一態様は、酸化物半導体を有する半導体装置において、電気特性の変動を抑制すると共に、信頼性を向上させる半導体装置の作製方法を提供することを課題の1つとする。または、本発明の一態様は、消費電力が低減された半導体装置の作製方法を提供することを課題の1つとする。または、本発明の一態様は、新規な半導体装置を提供することを課題の1つとする。または、本発明の一態様は、新規な半導体装置の作製方法を提供することを課題の1つとする。または、本発明の一態様は、新規な表示装置を提供することを課題の1つとする。

【0009】

なお、上記の課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。上記以外の課題は、明細書等の記載から自ずと明らかになるものであり、明細書等の記載から上記以外の課題を抽出することが可能である。

10

20

30

40

50

## 【課題を解決するための手段】

## 【0010】

本発明の一態様は、第1乃至第4の工程を有する半導体装置の作製方法であって、第1の工程は、酸化物半導体膜を形成する工程を有し、第2の工程は、酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、第3の工程は、酸化物絶縁膜上に、保護膜を形成する工程を有し、第4の工程は、保護膜を介して、酸化物絶縁膜に酸素を添加する工程を有し、第1の工程において、酸化物半導体膜は、酸素欠損が形成される条件で成膜され、第4の工程のあとに、酸化物絶縁膜中の酸素が、酸素欠損を補填することを特徴とする半導体装置の作製方法である。

## 【0011】

10

また、本発明の他の一態様は、第1乃至第5の工程を有する半導体装置の作製方法であって、第1の工程は、酸化物半導体膜を形成する工程を有し、第2の工程は、酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、第5の工程は、酸化物絶縁膜を加熱する工程を有し、第3の工程は、酸化物絶縁膜上に、保護膜を形成する工程を有し、第4の工程は、保護膜を介して、酸化物絶縁膜に酸素を添加する工程を有し、第1の工程において、酸化物半導体膜は、酸素欠損が形成される条件で成膜され、第4の工程のあとに、酸化物絶縁膜中の酸素が、酸素欠損を補填することを特徴とする半導体装置の作製方法である。

## 【0012】

20

また、本発明の他の一態様は、第1乃至第6の工程を有する半導体装置の作製方法であって、第1の工程は、酸化物半導体膜を形成する工程を有し、第2の工程は、酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、第5の工程は、酸化物絶縁膜を加熱する工程を有し、第3の工程は、酸化物絶縁膜上に、保護膜を形成する工程を有し、第4の工程は、保護膜を介して、酸化物絶縁膜に酸素を添加する工程を有し、第6の工程は、保護膜を除去する工程を有し、第1の工程において、酸化物半導体膜は、酸素欠損が形成される条件で成膜され、第4の工程のあとに、酸化物絶縁膜中の酸素が、酸素欠損を補填することを特徴とする半導体装置の作製方法である。

## 【0013】

30

また、本発明の他の一態様は、第1乃至第7の工程を有する半導体装置の作製方法であって、第1の工程は、酸化物半導体膜を形成する工程を有し、第2の工程は、酸化物半導体膜上に、酸化物絶縁膜を形成する工程を有し、第5の工程は、酸化物絶縁膜を加熱する工程を有し、第3の工程は、酸化物絶縁膜上に、保護膜を形成する工程を有し、第4の工程は、保護膜を介して、酸化物絶縁膜に酸素を添加する工程を有し、第6の工程は、保護膜を除去する工程を有し、第7の工程は、酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、第1の工程において、酸化物半導体膜は、酸素欠損が形成される条件で成膜され、第4の工程のあとに、酸化物絶縁膜中の酸素が、酸素欠損を補填することを特徴とする半導体装置の作製方法である。

## 【0014】

40

また、本発明の他の一態様は、第1乃至第10の工程を有する半導体装置の作製方法であって、第8の工程は、ゲート電極を形成する工程を有し、第9の工程は、ゲート電極上にゲート絶縁膜を形成する工程を有し、第1の工程は、ゲート絶縁膜上に酸化物半導体膜を形成する工程を有し、第10の工程は、酸化物半導体膜上にソース電極及びドレイン電極を形成する工程を有し、第2の工程は、酸化物半導体膜、ソース電極、及びドレイン電極上に酸化物絶縁膜を形成する工程を有し、第5の工程は、酸化物絶縁膜を加熱する工程を有し、第3の工程は、酸化物絶縁膜上に、保護膜を形成する工程を有し、第4の工程は、保護膜を介して、酸化物絶縁膜に酸素を添加する工程を有し、第6の工程は、保護膜を除去する工程を有し、第7の工程は、酸化物絶縁膜上に、窒化物絶縁膜を形成する工程を有し、第1の工程において、酸化物半導体膜は、酸素欠損が形成される条件で成膜され、第4の工程のあとに、酸化物絶縁膜中の酸素が、酸素欠損を補填することを特徴とする半導体装置の作製方法である。

50

## 【 0 0 1 5 】

また、上記各構成において、第 1 の工程の酸化物半導体膜は、スパッタリング装置を用いて形成され、酸素欠損が形成される条件は、スパッタリング装置内における、酸素分圧が 0 % を超えて 5 0 % 未満であると好ましい。

## 【 0 0 1 6 】

また、上記各構成において、第 1 の工程の後に、さらに、酸化物半導体膜を加熱する工程を行い、酸化物半導体膜を加熱する工程において、酸化物半導体膜中に酸素欠損を形成すると好ましい。また、上記酸化物半導体膜を加熱する工程は、酸素分圧が 1 % 以下である雰囲気で行われると好ましい。

## 【 0 0 1 7 】

また、上記各構成において、酸素を添加する工程は、プラズマ処理装置を用いて行われると好ましい。

## 【 0 0 1 8 】

また、上記各構成において、保護膜は、In、Zn、Ga、Sn、Ti、Al、W、Ta、Mo または Si の中から選ばれる少なくとも 1 以上を有すると好ましい。

## 【 0 0 1 9 】

また、上記各構成において、酸化物半導体膜は、In と、Zn と、M (M は、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf を表す) と、を有すると好ましい。また、酸化物半導体膜は、結晶部を有し、結晶部は、結晶部の c 軸が酸化物半導体膜の被形成面の法線ベクトルに平行である部分を有すると好ましい。

## 【 発明の効果 】

## 【 0 0 2 0 】

本発明の一態様により、酸化物半導体を有する半導体装置において、電気特性の変動を抑制すると共に、信頼性を向上させることができる。または、本発明の一態様により、酸化物半導体を有する半導体装置において、電気特性の変動を抑制すると共に、信頼性を向上させる半導体装置の作製方法を提供することができる。または、本発明の一態様により、消費電力が低減された半導体装置の作製方法を提供することができる。または、本発明の一態様により、新規な半導体装置を提供することができる。または、本発明の一態様により、新規な半導体装置の作製方法を提供することができる。または、本発明の一態様により、新規な表示装置を提供することができる。

## 【 0 0 2 1 】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

## 【 図面の簡単な説明 】

## 【 0 0 2 2 】

【 図 1 】 半導体装置及び半導体装置の作製工程の一例を示す断面図。

【 図 2 】 過剰酸素の移動の計算に用いたモデル図。

【 図 3 】 過剰酸素の移動の計算に用いたモデル図。

【 図 4 】 過剰酸素の移動の計算に用いたモデル図。

【 図 5 】 過剰酸素の移動の計算に用いたモデル図。

【 図 6 】 過剰酸素の移動のしやすさを説明する計算結果。

【 図 7 】 酸素欠損の移動の計算に用いたモデル図。

【 図 8 】 酸素欠損の移動の計算に用いたモデル図。

【 図 9 】 酸素欠損の移動のしやすさを説明する計算結果。

【 図 1 0 】 半導体装置の作製工程の一例を示す断面図。

【 図 1 1 】 半導体装置の一例を示す上面図及び断面図。

【 図 1 2 】 半導体装置の一例を示す上面図及び断面図。

【 図 1 3 】 半導体装置の一例を示す上面図及び断面図。

10

20

30

40

50

【図 1 4】半導体装置の一例を示す上面図及び断面図。

【図 1 5】半導体装置の一例を示す断面図。

【図 1 6】バンド構造を説明する図。

【図 1 7】半導体装置の作製工程の一例を示す断面図。

【図 1 8】半導体装置の作製工程の一例を示す断面図。

【図 1 9】半導体装置の作製工程の一例を示す断面図。

【図 2 0】半導体装置の作製工程の一例を示す断面図。

【図 2 1】半導体装置の作製工程の一例を示す断面図。

【図 2 2】半導体装置の作製工程の一例を示す断面図。

【図 2 3】TDS 分析結果を説明する図。

10

【図 2 4】CAAC - OS の断面における Cs 補正高分解能 TEM 像、および CAAC - OS の断面模式図。

【図 2 5】CAAC - OS の平面における Cs 補正高分解能 TEM 像。

【図 2 6】CAAC - OS および単結晶酸化物半導体の XRD による構造解析を説明する図。

【図 2 7】CAAC - OS の電子回折パターンを示す図。

【図 2 8】In - Ga - Zn 酸化物の電子照射による結晶部の変化を示す図。

【図 2 9】表示装置を説明するブロック図及び回路図。

【図 3 0】タッチパネルの一例を示す斜視図。

【図 3 1】表示装置の一例を示す断面図。

20

【図 3 2】タッチセンサの一例を示す断面図。

【図 3 3】タッチパネルの一例を示す断面図。

【図 3 4】タッチセンサのブロック図及びタイミングチャート図。

【図 3 5】タッチセンサの回路図。

【図 3 6】表示モジュールを説明する図。

【図 3 7】電子機器を説明する図。

【図 3 8】実施例における試料の水素濃度のデプスプロファイルを説明する図。

【図 3 9】実施例におけるトランジスタの電気測定を説明する図。

【図 4 0】実施例におけるトランジスタの電気測定を説明する図。

【図 4 1】実施例におけるトランジスタの電気測定を説明する図。

30

【図 4 2】実施例におけるトランジスタの電気測定を説明する図。

【図 4 3】実施例におけるトランジスタの GBT ストレス試験結果、及びトランジスタの Stress time に対する Vth を説明する図である。

【図 4 4】参考例における試料の酸素濃度のデプスプロファイルを説明する図。

【図 4 5】半導体装置の一例を示す断面図。

【図 4 6】表示装置の一例を示す断面図。

【発明を実施するための形態】

【0023】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

40

【0024】

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。

【0025】

また、本明細書などにおいて、第 1、第 2 等として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。そのため、例えば、「第 1 の」を「第 2 の」又は「第 3 の」などと適宜置き換えて説明することができる。また、本明細書等に記

50

載されている序数詞と、本発明の一態様を特定するために用いられる序数詞は一致しない場合がある。

【 0 0 2 6 】

また、本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

【 0 0 2 7 】

また、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。撮像装置、表示装置、液晶表示装置、発光装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は、半導体装置を有する場合がある。

10

【 0 0 2 8 】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャンネル領域を有しており、ドレインとチャンネル領域とソースとを介して電流を流すことができるものである。なお、本明細書等において、チャンネル領域とは、電流が主として流れる領域をいう。

20

【 0 0 2 9 】

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、ソースやドレインの用語は、入れ替えて用いることができるものとする。

【 0 0 3 0 】

また、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

30

【 0 0 3 1 】

なお、本明細書等において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【 0 0 3 2 】

また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

40

【 0 0 3 3 】

また、本明細書において、「平行」とは、二つの直線が  $-10^{\circ}$  以上  $10^{\circ}$  以下の角度で配置されている状態をいう。したがって、 $-5^{\circ}$  以上  $5^{\circ}$  以下の場合も含まれる。また、「略平行」とは、二つの直線が  $-30^{\circ}$  以上  $30^{\circ}$  以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が  $80^{\circ}$  以上  $100^{\circ}$  以下の角度で配置されている状態をいう。したがって、 $85^{\circ}$  以上  $95^{\circ}$  以下の場合も含まれる。また、「略垂直」とは、二つの直線が  $60^{\circ}$  以上  $120^{\circ}$  以下の角度で配置されている状態をいう。

【 0 0 3 4 】

（実施の形態 1）

50



本実施の形態では、本発明の一態様の半導体装置及び当該半導体装置の作製方法等について、図1乃至図10及び図23を参照して説明する。

【0035】

<1-1. 半導体装置の構成例>

図1(A)は、本発明の一態様の半導体装置100を説明する断面図であり、図1(B)乃至(E)は、半導体装置100の作製方法を説明する断面図である。

【0036】

図1(A)に示す半導体装置100は、基板102上の酸化物半導体膜108と、酸化物半導体膜108上の酸化物絶縁膜114と、酸化物絶縁膜114上の保護膜130と、を有する。なお、本実施の形態においては、酸化物絶縁膜114は、酸化物絶縁膜114aと、酸化物絶縁膜114a上の酸化物絶縁膜114bと、を有する。

10

【0037】

本発明の一態様の半導体装置100は、酸化物半導体膜108を形成する工程において、酸化物半導体膜108中に酸素欠損(Voともいう)を形成させる。その後、酸化物半導体膜108上の酸化物絶縁膜114から酸素を供給し、当該酸素欠損を補填する。なお、酸化物半導体膜108を形成する工程において、酸化物半導体膜108中に酸素欠損を形成させると同時に、微小欠陥または格子欠陥を形成してもよい。また、酸化物絶縁膜114から酸化物半導体膜108中に酸素を供給する際に、酸素欠損、微小欠陥、または格子欠陥を過剰酸素の拡散経路として用いることで、酸化物半導体膜108中に酸素を好適に供給することができる。

20

【0038】

また、本発明の一態様の半導体装置100は、酸化物絶縁膜114上に保護膜130を形成し、保護膜130を介して酸化物絶縁膜114中に酸素を添加する。保護膜130を介して酸化物絶縁膜114中に酸素を添加することにより、化学量論的組成よりも多い酸素を有する酸化物絶縁膜114とすることができる。また、酸化物絶縁膜114は、加熱することにより酸素を放出する。該酸素の放出により、酸化物半導体膜108中に酸素を供給することができる。

【0039】

このように、本発明の一態様の半導体装置100においては、酸化物半導体膜108の形成段階においては、酸素欠損が多い酸化物半導体膜であるが、酸化物絶縁膜114から過剰酸素を酸化物半導体膜108中に供給することで、酸素欠損の少ない酸化物半導体膜108とすることができる。

30

【0040】

まず、半導体装置100の各構成要素について、以下説明を行う。

【0041】

(基板)

基板102に用いることのできる材料に大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板102として用いてもよい。また、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板102として用いてもよい。なお、基板102として、ガラス基板を用いる場合、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の大面積基板を用いることで、大型の表示装置を作製することができる。

40

【0042】

また、基板102として、可撓性基板を用い、可撓性基板上に直接、酸化物半導体膜108を形成してもよい。または、基板102と酸化物半導体膜108との間に剥離層を設けてもよい。剥離層は、その上に半導体装置100を一部あるいは全部完成させた後、基

50

板 102 より分離し、他の基板に転載するのに用いることができる。その際、半導体装置 100 としては、耐熱性の劣る基板や可撓性の基板にも転載できる。

【0043】

(酸化物半導体膜)

酸化物半導体膜 108 は、In と、Zn と、M (M は、Ti、Ga、Y、Zr、La、Ce、Nd、Sn、または Hf を表す) と、を有する。代表的には、酸化物半導体膜 108 は、In - Ga 酸化物、In - Zn 酸化物、In - M - Zn 酸化物を用いることができる。とくに、酸化物半導体膜 108 としては、M を Ga とする、In - Ga - Zn 酸化物 (以下、IGZO と呼ぶ。) を用いると好ましい。

【0044】

酸化物半導体膜 108 が In - M - Zn 酸化物の場合、In - M - Zn 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn M を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In : M : Zn = 1 : 1 : 1、In : M : Zn = 1 : 1 : 1.2、In : M : Zn = 2 : 1 : 3、In : M : Zn = 3 : 1 : 2、In : M : Zn = 4 : 2 : 4.1 が好ましい。なお、成膜される酸化物半導体膜 108 の原子数比はそれぞれ、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス 40 % の変動を含む。例えば、スパッタリングターゲットとして、原子数比が In : Ga : Zn = 4 : 2 : 4.1 を用いる場合、成膜される酸化物半導体膜 108 の原子数比は、In : Ga : Zn = 4 : 2 : 3 近傍となる場合がある。

【0045】

なお、酸化物半導体膜 108 が In - M - Zn 酸化物膜であるとき、Zn 及び O を除いての In と M の原子数比率は、好ましくは In が 25 atomic % より高く、M が 75 atomic % 未満、さらに好ましくは In が 34 atomic % より高く、M が 66 atomic % 未満とする。

【0046】

また、酸化物半導体膜 108 は、エネルギーギャップが 2 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3 eV 以上である。

【0047】

また、酸化物半導体膜 108 の厚さは、3 nm 以上 200 nm 以下、好ましくは 3 nm 以上 100 nm 以下、さらに好ましくは 3 nm 以上 50 nm 以下とする。

【0048】

また、酸化物半導体膜 108 としては、キャリア密度の低い酸化物半導体膜を用いる。例えば、酸化物半導体膜 108 は、キャリア密度が  $1 \times 10^{17}$  個 /  $\text{cm}^3$  以下、好ましくは  $1 \times 10^{15}$  個 /  $\text{cm}^3$  以下、さらに好ましくは  $1 \times 10^{13}$  個 /  $\text{cm}^3$  以下、より好ましくは  $1 \times 10^{11}$  個 /  $\text{cm}^3$  以下とする。

【0049】

また、酸化物半導体膜 108 は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述する CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、後述する微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OS は最も欠陥準位密度が低い。

【0050】

酸化物半導体膜 108 は、例えば非晶質構造でもよい。非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【0051】

なお、酸化物半導体膜 108 が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OS の領域、単結晶構造の領域の二種以上を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CA

10

20

30

40

50

AC - OS の領域、単結晶構造の領域のいずれか二種以上の領域を有する単層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC - OS の領域、単結晶構造の領域のいずれか二種以上の領域を有する積層構造を有する場合がある。

【0052】

(酸化物絶縁膜)

酸化物絶縁膜 114 は、酸化物半導体膜 108 に酸素を供給する機能を有する。

【0053】

酸化物絶縁膜 114 としては、酸素とシリコンとを有する構成とすることができる。一例としては、酸化物絶縁膜 114 として、酸化シリコン膜または酸化窒化シリコン膜を用いることができる。

10

【0054】

また、酸化物絶縁膜 114 としては、1 層からなる単層構造、または 2 層以上からなる積層構造としてもよい。本実施の形態においては、酸化物絶縁膜 114 として、酸化物絶縁膜 114 a と、酸化物絶縁膜 114 b との 2 層からなる積層構造を設ける構成について説明する。

【0055】

酸化物絶縁膜 114 a としては、厚さが 5 nm 以上 150 nm 以下、好ましくは 5 nm 以上 50 nm 以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

【0056】

20

また、酸化物絶縁膜 114 a は、欠陥量が少ないことが好ましく、代表的には、ESR 測定により、シリコンのダングリングボンドに由来する  $g = 2.001$  に現れる信号のスピン密度が  $3 \times 10^{17} \text{ spins/cm}^3$  以下であることが好ましい。これは、酸化物絶縁膜 114 a に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、酸化物絶縁膜 114 a における酸素の透過量が減少してしまう。

【0057】

なお、酸化物絶縁膜 114 a においては、外部から酸化物絶縁膜 114 a に入った酸素が全て酸化物絶縁膜 114 a の外部に移動せず、酸化物絶縁膜 114 a にとどまる酸素もある。また、酸化物絶縁膜 114 a に酸素が入ると共に、酸化物絶縁膜 114 a に含まれる酸素が酸化物絶縁膜 114 a の外部へ移動することで、酸化物絶縁膜 114 a において酸素の移動が生じる場合もある。酸化物絶縁膜 114 a として酸素を透過することができる酸化物絶縁膜を形成すると、酸化物絶縁膜 114 a 上に設けられる、酸化物絶縁膜 114 b から脱離する酸素を、酸化物絶縁膜 114 a を介して酸化物半導体膜 108 に移動させることができる。

30

【0058】

また、酸化物絶縁膜 114 a は、窒素酸化物に起因する準位密度が低い酸化物絶縁膜を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、酸化物半導体膜の価電子帯の上端のエネルギー ( $E_{v\_os}$ ) と酸化物半導体膜の伝導帯の下端のエネルギー ( $E_{c\_os}$ ) の間に形成され得る場合がある。上記酸化物絶縁膜として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

40

【0059】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法 (TDS (Thermal Desorption Spectroscopy)) において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が  $1 \times 10^{18} \text{ 個/cm}^3$  以上  $5 \times 10^{19} \text{ 個/cm}^3$  以下である。なお、アンモニアの放出量は、膜の表面温度が 50 以上 650 以下、好ましくは 50 以上 550 以下の加熱処理による放出量とする。

【0060】

酸化物絶縁膜 114 b は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物

50

絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、昇温脱離ガス分析法にて、酸素原子に換算しての酸素の放出量が  $1.0 \times 10^{19} \text{ atoms/cm}^3$  以上、好ましくは  $3.0 \times 10^{20} \text{ atoms/cm}^3$  以上である酸化物絶縁膜である。なお、上記 TDS 分析時における膜の表面温度としては 100 以上 700 以下、または 100 以上 500 以下の範囲が好ましい。

【0061】

酸化物絶縁膜 114b としては、厚さが 30 nm 以上 500 nm 以下、好ましくは 50 nm 以上 400 nm 以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0062】

また、酸化物絶縁膜 114b は、欠陥量が少ないことが好ましく、代表的には、ESR 測定により、シリコンのダングリングボンドに由来する  $g = 2.001$  に現れる信号のスピン密度が  $1.5 \times 10^{18} \text{ spins/cm}^3$  未満、さらには  $1 \times 10^{18} \text{ spins/cm}^3$  以下であることが好ましい。なお、酸化物絶縁膜 114b は、酸化物絶縁膜 114a と比較して酸化物半導体膜 108 から離れているため、酸化物絶縁膜 114a より、欠陥密度が多くともよい。

【0063】

また、酸化物絶縁膜 114a と酸化物絶縁膜 114b とは、同種の材料の絶縁膜を用いることができるため、酸化物絶縁膜 114a と酸化物絶縁膜 114b との界面が明確に確認できない場合がある。なお、本実施の形態においては、酸化物絶縁膜 114a と酸化物絶縁膜 114b の 2 層構造について説明したが、これに限定されず、例えば、酸化物絶縁膜 114a、または酸化物絶縁膜 114b の単層構造としてもよい。

【0064】

(保護膜)

保護膜 130 は、酸化物絶縁膜 114 から酸素の放出を抑制する機能を有する。また、保護膜 130 は、In、Zn、Ga、Sn、Ti、Al、W、Ta、Mo または Si の中から選ばれる少なくとも 1 以上を有する。保護膜 130 の一例としては、上述した元素の酸化物、または窒化物を用いることができる。また、保護膜 130 として、In と、Sn と、Si と、を有する酸化物 (In-Sn-Si 酸化物: ITSO ともいう) を用いると、酸素を添加する際には酸素を透過し、酸素を添加した後には酸素の放出を抑制できるため好適である。

【0065】

< 1-2. 半導体装置の作製方法 >

次に、図 1 (B) 乃至 (E) を用いて、半導体装置 100 の作製方法について説明する。

【0066】

(1. 酸化物半導体膜を形成する工程)

基板 102 上に酸化物半導体膜 108 を形成する (図 1 (B) 参照)。

【0067】

本実施の形態では、酸化物半導体膜 108 として、スパッタリング装置を用いて形成する。なお、スパッタリング装置には、In-Ga-Zn 金属酸化物ターゲット (In:Ga:Zn = 4:2:4.1 [原子数比]) が設けられる。また、酸化物半導体膜 108 は、酸素欠損が形成される条件で成膜される。

【0068】

また、スパッタリング装置を用いて酸化物半導体膜 108 を形成する場合、スパッタリングガスは、希ガス (代表的にはアルゴン)、酸素、または希ガス及び酸素の混合ガスを用いる。なお、混合ガスの場合、希ガスに対して酸素のガス比を低くすることで、酸化物半導体膜 108 中の酸素欠損を増加させることができるので好適である。例えば、スパッタリング装置内における酸素分圧が 0 % を超えて 50 % 未満とすることで、酸化物半導体膜 108 中の酸素欠損を増加させることができる。なお、スパッタリング装置内における

酸素分圧が0%の場合、酸化物半導体膜108中の酸素欠損が増加しすぎる、または酸化物半導体膜108の膜質が変化するため、後に酸化物半導体膜108中に過剰酸素を添加しても、酸素欠損を補填できない、あるいは酸化物半導体膜108の抵抗が下がらない場合がある。したがって、酸化物半導体膜108を形成する際には、少なくとも0%を超える酸素分圧とすると好ましい。また、酸化物半導体膜108を形成する場合、例えば、スパッタリング装置内における酸素分圧が50%以上100%以下としてもよい。この場合、酸化物半導体膜108中の酸素欠損が少ないため、酸化物半導体膜108の形成後から酸化物絶縁膜114の形成前までに加熱する工程を行うことで、酸化物半導体膜108中の酸素欠損を増加させてもよい。

【0069】

10

なお、本実施の形態においては、酸化物半導体膜108として、スパッタリング装置内の酸素分圧が30%の条件で形成する。

【0070】

また、スパッタリング装置を用いて酸化物半導体膜108を形成する場合、スパッタリングガスの高純度化も必要である。例えば、スパッタリングガスとして用いる酸素ガスやアルゴンガスは、露点が-40以下、好ましくは-80以下、より好ましくは-100以下、より好ましくは-120以下にまで高純度化したガスを用いることで酸化物半導体膜108に水分等が取り込まれることを可能な限り防ぐことができる。また、スパッタリング装置におけるチャンバーは、酸化物半導体膜108にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて、高真空排気( $5 \times 10^{-7}$  Paから $1 \times 10^{-4}$  Pa程度まで)することが好ましい。または、ターボ分子ポンプとコールドトラップを組み合わせることで排気系からチャンバー内に気体、特に炭素または水素を含む気体が逆流しないようにしておくことが好ましい。

20

【0071】

酸化物半導体膜108の形成後に加熱する工程を行う場合、150以上基板の歪み点未満、好ましくは200以上450以下、さらに好ましくは300以上450以下の温度とすればよい。ここでの加熱する工程は、酸化物半導体膜の高純度化処理の一つであり、酸化物半導体膜108に含まれる水素、水等を低減することができる。また、ここでの加熱する工程は、酸化物半導体膜108中の酸素欠損を増加させる処理の一つである。

30

【0072】

酸化物半導体膜108への加熱する工程は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、短時間に限り基板の歪み点以上の温度で熱処理を行うことができる。そのため、加熱時間を短縮することが可能となる。

【0073】

また、酸化物半導体膜108の形成後に加熱する工程を行う場合、窒素、超乾燥空気(水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下の空気)、または希ガス(アルゴン、ヘリウム等)の雰囲気下で行えばよい。あるいは、酸化物半導体膜108の形成後に加熱する工程を行う場合、減圧雰囲気下(大気圧よりも低い雰囲気下)で行ってもよい。また、酸化物半導体膜108の形成後に加熱する工程を行う場合、酸素分圧が1%以下である雰囲気で行われると好適である。例えば、酸化物半導体膜108の形成後に加熱する工程を行う場合、酸素分圧が1%を超えた雰囲気で行うと、酸化物絶縁膜114の形成前に酸化物半導体膜108中に酸素が供給され、酸化物半導体膜108中の酸素欠損が補填される場合がある。

40

【0074】

なお、酸化物半導体膜108中の酸素欠損としては、酸化物絶縁膜114の過剰酸素によって補填される方が好適である。例えば、酸化物半導体膜108の形成後に、酸素分圧が1%を超えた雰囲気で行う加熱工程を行う場合、酸化物半導体膜108の表面近傍の酸素欠損が補填され、酸化物半導体膜108の膜中または形成面近傍の酸素欠損が埋まらない場合がある。

50

## 【0075】

また、酸化物半導体膜108が後述するCAAC-OSのような結晶性の酸化物半導体膜の場合、c軸方向に重なった複数のIn-O層が、過剰酸素の通過を抑制する場合がある。この場合、酸化物半導体膜108の表面近傍に対してプラズマ処理等を行い、酸化物半導体膜108の表面近傍の結晶性を悪く、別言すると、酸化物半導体膜108の表面近傍に微小欠陥または格子欠陥を増加させてもよい。酸化物半導体膜108の表面近傍に微小欠陥または格子欠陥を増加させることで、該微小欠陥または該格子欠陥を介して酸化物半導体膜中に過剰酸素を好適に添加することが可能となる。あるいは、酸化物半導体膜108の表面近傍に微小欠陥または格子欠陥を増加させることで、酸化物半導体膜108の上面側に接する酸化物絶縁膜114から酸素を供給する際に、酸化物半導体膜108の下

10

## 【0076】

(2. 酸化物絶縁膜を形成する工程)

次に、酸化物半導体膜108上に酸化物絶縁膜114を形成する(図1(C)参照)。

## 【0077】

なお、本実施の形態では、酸化物絶縁膜114aと、酸化物絶縁膜114bとして、それぞれ酸化窒化シリコン膜を用いる。

## 【0078】

また、酸化物絶縁膜114aを形成した後、大気に曝すことなく、連続的に酸化物絶縁膜114bを形成することが好ましい。酸化物絶縁膜114aを形成後、大気開放せず、原料ガスの流量、圧力、高周波電力及び基板温度の一以上を調整して、酸化物絶縁膜114bを連続的に形成することで、酸化物絶縁膜114aと酸化物絶縁膜114bとの界面において大気成分由来の不純物濃度を低減することができる。

20

## 【0079】

例えば、酸化物絶縁膜114aとして、PECVD法を用いて、酸化窒化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、一酸化二窒素、二酸化窒素等がある。また、上記の堆積性気体に対する酸化性気体を20倍より大きく100倍未満、好ましくは40倍以上80倍以下とし、処理室内の圧力を100Pa未満、好ましくは50Pa

30

## 【0080】

本実施の形態においては、酸化物絶縁膜114aとして、基板102を保持する温度を220とし、流量50sccmのシラン及び流量2000sccmの一酸化二窒素を原料ガスとし、処理室内の圧力を20Paとし、平行平板電極に供給する高周波電力を13.56MHz、100W(電力密度としては $1.6 \times 10^{-2} \text{ W/cm}^2$ )とするPECVD法を用いて、酸化窒化シリコン膜を形成する。

## 【0081】

酸化物絶縁膜114bとしては、PECVD装置の真空排気された処理室内に載置された基板を180以上280以下、さらに好ましくは200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm<sup>2</sup>以上0.5W/cm<sup>2</sup>以下、さらに好ましくは0.25W/cm<sup>2</sup>以上0.35W/cm<sup>2</sup>以下の高周波電力を供給する条件により、酸化窒化シリコン膜を形成する。

40

## 【0082】

酸化物絶縁膜114bの成膜条件として、上記圧力の反応室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜114b中における酸素含有量が化

50

学量論的組成よりも多くなる。一方、基板温度が、上記温度で形成された膜では、シリコンと酸素との結合力が弱いので、後の工程の加熱処理により膜中の酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。

#### 【0083】

なお、酸化物絶縁膜114bの成膜条件において、酸化性気体に対するシリコンを含む堆積性気体の流量を増加することで、酸化物絶縁膜114bの欠陥量を低減することが可能である。代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $6 \times 10^{17} \text{ spins/cm}^3$ 未満、好ましくは $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $1.5 \times 10^{17} \text{ spins/cm}^3$ 以下である欠陥量の少ない酸化物絶縁膜を形成することができる。

10

#### 【0084】

また、酸化物絶縁膜114を形成する工程のあとに、酸化物絶縁膜114を加熱する工程を行ってもよい。酸化物絶縁膜114を形成する工程のあとに、酸化物絶縁膜114を加熱することで、酸化物絶縁膜114中の水素、水等の不純物を除去することができる。

#### 【0085】

酸化物絶縁膜114を加熱する工程としては、代表的には、150 以上400 以下、好ましくは300 以上400 以下、好ましくは320 以上370 以下とする。加熱処理は、窒素、酸素、超乾燥空気（水の含有量が20 ppm以下、好ましくは1 ppm以下、好ましくは10 ppm以下の空気）、または希ガス（アルゴン、ヘリウム等）の雰囲気で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい該加熱処理には、電気炉、RTA装置等を用いることができる。

20

#### 【0086】

##### （3．保護膜を形成する工程）

次に、酸化物絶縁膜114上に、保護膜130を形成する（図1（D）参照）。

#### 【0087】

本実施の形態では、保護膜130として、ITSO膜を用いる。保護膜130として用いるITSO膜としては、スパッタリング装置を用いて、膜厚5 nmとして形成する。なお、保護膜130の厚さは、1 nm以上20 nm以下、または2 nm以上10 nm以下とすると好適に酸素を透過し、且つ酸素の放出を抑制できるため好ましい。

30

#### 【0088】

##### （4．酸化物絶縁膜に酸素を添加する工程）

次に、保護膜130を介して、酸化物絶縁膜114に酸素142を添加する（図1（E）参照）。

#### 【0089】

保護膜130を介して酸化物絶縁膜114に酸素142を添加する方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。酸素142の添加方法としては、プラズマ装置を用いると、酸化物絶縁膜114中に多くの酸素を添加できるため好適である。また、保護膜130を介して酸化物絶縁膜114に酸素142を添加する際に、酸化物半導体膜108中にも酸素142を添加してもよい。

40

#### 【0090】

また、酸素142を添加する際に、基板102側にバイアス電圧を印加することで効果的に酸素142を酸化物絶縁膜114に添加することができる。上記バイアス電圧としては、例えば、アッシング装置を用い、該アッシング装置の基板側に印加するバイアス電圧の電力密度を $1 \text{ W/cm}^2$ 以上 $5 \text{ W/cm}^2$ 以下とすればよい。また、酸素142を添加する際の基板温度としては、室温以上300 以下、好ましくは、100 以上250 以下とすることで、酸化物絶縁膜114に効率よく酸素を添加することができる。また、プラズマ処理で酸素の導入を行う場合、マイクロ波で酸素を励起し、高密度な酸素プラズマを発生させることで、酸化物絶縁膜114への酸素導入量を増加させてもよい。

50

## 【0091】

酸化物絶縁膜114上に保護膜130を設けて酸素142を添加することで、保護膜130が酸化物絶縁膜114から酸素が放出することを抑制する保護膜として機能する。このため、酸化物絶縁膜114に多くの酸素を添加することができる。

## 【0092】

(5. 酸化物半導体膜中の酸素欠損を補填する工程)

次に、酸化物半導体膜108中の酸素欠損を、酸化物絶縁膜114中の酸素によって補填する。

## 【0093】

一例としては、(4. 酸化物絶縁膜に酸素を添加する工程)において、酸素142の添加時に、酸化物絶縁膜114中の酸素及び酸素142が、酸化物半導体膜108中の酸素欠損を補填する。または、(4. 酸化物絶縁膜に酸素を添加する工程)のあとに、加熱処理を行うことで、酸化物絶縁膜114中の酸素(酸化物絶縁膜114を構成する酸素、または酸素を添加する工程において添加された酸素)が、酸化物半導体膜108の酸素欠損を補填する。上記加熱処理としては、100 以上600 以下、好ましくは、100 以上350 以下、さらに好ましくは、150 以上350 以下である。

## 【0094】

以上のように、本発明の一態様の半導体装置100においては、酸化物半導体膜108の形成時において、酸素欠損を形成し、該酸素欠損を酸化物絶縁膜114中の酸素により補填する。酸素欠損を形成することで、酸化物絶縁膜114から酸素を拡散させる際に、酸素欠損を酸素の拡散経路として用いることができる。したがって、酸素欠損が少ない状態で、酸化物半導体膜108を形成するよりも、好適に酸化物絶縁膜114から酸素を拡散させることができるため、酸素欠損が少ない酸化物半導体膜108を作製することができる。

## 【0095】

<1-3. 酸化物半導体膜の酸素透過性について>

ここで、酸化物半導体膜108の形成条件を変えることによる、酸化物半導体膜108の酸素透過性について、図23を用いて説明を行う。

## 【0096】

まず、酸化物半導体膜108の酸素透過性を評価するために、以下の試料を作製した。

## 【0097】

基板上に酸化物絶縁膜114として機能する、膜厚400nmの酸化窒化シリコン膜を形成した。該酸化窒化シリコン膜の形成条件としては、基板温度を220 とし、流量50sccmのシランガスと、流量2000sccmの一酸化二窒素ガスをチャンバー内に導入し、圧力を20Paとし、PECVD装置内に設置された平行平板の電極間に100WのRF電力を供給して成膜した。

## 【0098】

次に、熱処理を行った。該熱処理としては、窒素ガス雰囲気下で350 1時間とした。

## 【0099】

次に、上記酸化窒化シリコン膜上に保護膜130として機能する、膜厚5nmのITSO膜を形成した。該ITSO膜としては、スパッタリング装置を用いて形成した。なお、ITSO膜に用いたターゲットの組成としては、 $\text{In}_2\text{O}_3 : \text{SnO}_2 : \text{SiO}_2 = 85 : 10 : 5$  [重量%]とした。

## 【0100】

次に、上記ITSO膜上から酸素添加処理を行った。該酸素添加処理としては、アッシング装置を用い、流量250sccmの酸素ガスをチャンバー内に導入し、圧力を15Paとし、基板側にバイアスが印加されるように、アッシング装置内に設置された平行平板の電極間に4500WのRF電力を供給して行った。

## 【0101】



次に、上記 I T S O 膜を除去した。該 I T S O 膜の除去方法としては、ウェットエッチング装置を用い、濃度 5 % のシュウ酸水溶液を用いて 3 0 0 s e c エッチングした。

#### 【 0 1 0 2 】

次に、上記酸化窒化シリコン膜上に、酸化物半導体膜 1 0 8 として機能する、膜厚 1 0 n m の I G Z O 膜を形成した。該 I G Z O 膜としては、I n : G a : Z n = 4 : 2 : 4 . 1 [ 原子数比 ] の金属酸化物の多結晶ターゲットを用いて、スパッタリング法により形成した。

#### 【 0 1 0 3 】

なお、上記 I G Z O 膜としては、形成時の酸素分圧を 1 0 % 、 2 0 % 、 3 0 % 、 4 0 % 、及び 5 0 % と 5 つの条件とした。

10

#### 【 0 1 0 4 】

次に、上記 5 つの条件により作製した試料の T D S 分析を行った。T D S 分析の測定結果を図 2 3 に示す。図 2 3 において、縦軸が各試料から放出される質量電荷比 ( m / z ) が 3 2 、すなわち酸素に相当する強度を、横軸が温度を、それぞれ示す。

#### 【 0 1 0 5 】

図 2 3 に示すように、I G Z O 膜の形成時の酸素分圧が 1 0 % 、 2 0 % 、 3 0 % 、 4 0 % の条件においては、T D S 分析における酸素放出量が、酸素分圧が 5 0 % の条件と比較して多い結果であった。別言すると、I G Z O 膜の形成時の酸素分圧が 0 % を超えて 5 0 % 未満とすることで、酸素分圧が 5 0 % 以上 1 0 0 % 以下よりも酸素透過性を高くすることができる。また、図 2 3 に示すように、T D S 分析における酸素放出量としては、酸素分圧が 1 0 % 、 2 0 % 、 3 0 % 、 4 0 % 、 5 0 % の順で多い結果であった。なお、図 2 3 に示す結果は、酸化物絶縁膜 1 1 4 と酸化物半導体膜 1 0 8 とを合わせた酸素放出量である。ただし、酸化物絶縁膜 1 1 4 と酸化物半導体膜 1 0 8 との酸素の含有量を考慮すると、概ね酸化物絶縁膜 1 1 4 中の酸素が、酸化物半導体膜 1 0 8 を介して、放出された結果である。

20

#### 【 0 1 0 6 】

このように、酸化物半導体膜 1 0 8 の形成時の酸素分圧を変えることで、酸化物半導体膜 1 0 8 の酸素透過性を制御することができる。なお、酸化物半導体膜 1 0 8 の酸素透過性としては、酸化物半導体膜 1 0 8 中に酸素欠損が多い、酸化物半導体膜 1 0 8 中に微小欠陥が多い、または酸化物半導体膜 1 0 8 中の格子欠陥が多いと、酸素透過性が高いと示唆される。すなわち、酸化物半導体膜 1 0 8 中に酸素欠損、微小欠陥、または格子欠陥を多く形成することで、該酸素欠損、該微小欠陥、または該格子欠陥が、酸素の拡散経路となり、酸素透過性が高くなり得る。

30

#### 【 0 1 0 7 】

< 1 - 4 . 酸化物半導体膜に酸素を供給する概念について >

次に、図 2 乃至図 9 に示すモデル図及び計算結果をもとに、酸化物半導体膜 1 0 8 中に酸素を供給するための概念について、以下説明を行う。

#### 【 0 1 0 8 】

ここでは、酸化物半導体膜 1 0 8 の一例として、I G Z O 膜における、過剰酸素 ( 化学量論比を満たす酸素よりも多くの酸素 ) 及び酸素欠損の移動のしやすさについて説明する。

40

#### 【 0 1 0 9 】

また、本実施の形態においては、原子数比が I n : G a : Z n = 3 : 1 : 2 となる I G Z O 膜の一つの I n - O 面に過剰酸素または酸素欠損が一つ存在するモデルを構造最適化によって作成し、N E B ( N u d g e d E l a s t i c B a n d ) 法を用いて最小エネルギー経路に沿った中間構造に対するエネルギーをそれぞれ計算した。

#### 【 0 1 1 0 】

また、計算としては、密度汎関数理論 ( D F T ) に基づく計算プログラムソフト「O p e n M X」を用いた。計算に用いたパラメータとしては、基底関数には、擬原子局在基底関数を用いた。なお、基底関数は、分極基底系 S T O ( S l a t e r T y p e O r b

50

ital)に分類される。汎関数には、GGA/PBE(Generalized-Gradient-Approximation/Perdew-Burke-Ernzerhof)を用いた。また、カットオフエネルギーは、200 Ryとした。また、サンプリング点 $k$ 点は、 $5 \times 5 \times 3$ とした。

#### 【0111】

また、過剰酸素の移動のしやすさについての計算では、計算モデル内に存在する原子の数を85個とし、酸素欠損の移動のしやすさについての計算では、計算モデル内に存在する原子の数を83個とした。

#### 【0112】

なお、過剰酸素の移動のしやすさ、または酸素欠損の移動のしやすさは、過剰酸素または酸素欠損が各々のサイトへ移動する際に越えることを要するエネルギーバリアの高さ $E_b$ を計算することにより評価した。すなわち、移動に際して越えるエネルギーバリアの高さ $E_b$ が高ければ移動しにくく、エネルギーバリアの高さ $E_b$ が低ければ移動しやすい。

#### 【0113】

(過剰酸素の移動について)

まず、過剰酸素の移動について説明する。原子数比が $I n : G a : Z n = 3 : 1 : 2$ となるIGZO膜の一つの $I n - O$ 面に過剰酸素が一つ存在するモデルを、図2乃至図5に示す。

#### 【0114】

((1)過剰酸素の第1の遷移)

図2(A)は、IGZO膜のモデル図であり、図2(B)は、図2(A)に示す領域a1の拡大図のモデル図であり、図2(C)は、図2(B)に示すモデル図から、過剰酸素が遷移する様子を表したモデル図である。なお、図2(B)から図2(C)への遷移を、過剰酸素の第1の遷移とする。また、過剰酸素の第1の遷移は、過剰酸素が $I n O_2$ 層から $(G a, Z n) O$ 層へ拡散する遷移である。

#### 【0115】

((2)過剰酸素の第2の遷移)

図3(A)は、IGZO膜のモデル図であり、図3(B)は、図3(A)に示す領域a2の拡大図のモデル図であり、図3(C)は、図3(B)に示すモデル図から、過剰酸素が遷移する様子を表したモデル図である。なお、図3(B)から図3(C)への遷移を、過剰酸素の第2の遷移とする。また、過剰酸素の第2の遷移は、過剰酸素が第1の $(G a, Z n) O$ 層から第2の $(G a, Z n) O$ 層へ拡散する遷移である。

#### 【0116】

((3)過剰酸素の第3の遷移)

図4(A)は、IGZO膜のモデル図であり、図4(B)は、図4(A)に示す領域a3の拡大図のモデル図であり、図4(C)は、図4(B)に示すモデル図から、過剰酸素が遷移する様子を表したモデル図である。なお、図4(B)から図4(C)への遷移を過剰酸素の第3の遷移とする。また、過剰酸素の第3の遷移は、過剰酸素が $I n$ 層に沿って拡散する遷移である。

#### 【0117】

((4)過剰酸素の第4の遷移)

図5(A)は、IGZO膜のモデル図であり、図5(B)は、図5(A)に示す領域a4の拡大図のモデル図であり、図5(C)は、図5(B)に示すモデル図から、過剰酸素が遷移する様子を表したモデル図である。なお、図5(B)から図5(C)への遷移を過剰酸素の第4の遷移とする。また、過剰酸素の第4の遷移は、過剰酸素が $I n$ 層を乗り越えて拡散する遷移である。

#### 【0118】

なお、図2(B)(C)、図4(B)(C)、及び図5(B)(C)中の"1"と表記されている酸素原子を第1の酸素原子とよぶ。図2(B)(C)、図4(B)(C)、及び図5(B)(C)中の"2"と表記されている酸素原子を第2の酸素原子とよぶ。図3

10

20

30

40

50

(B)(C)、図4(B)(C)、及び図5(B)(C)中の"3"と表記されている酸素原子を第3の酸素原子とよぶ。図3(B)(C)中の"4"と表記されている酸素原子を第4の酸素原子とよぶ。

#### 【0119】

過剰酸素の移動のしやすさの計算結果を図6に示す。なお、図6においては、上述の4つの遷移形態について計算し、横軸を過剰酸素の移動の経路長とし、縦軸を図2乃至図5の(B)に示す状態のエネルギーに対する、移動に要するエネルギーとしている。

#### 【0120】

図6に示すように、過剰酸素の第1の遷移のエネルギーバリアの高さ $E_b$ の最大値( $E_{b_{max}}$ )は、 $0.62\text{ eV}$ であり、過剰酸素の第2の遷移のエネルギーバリアの高さ $E_b$ の最大値( $E_{b_{max}}$ )は、 $0.29\text{ eV}$ であり、過剰酸素の第3の遷移のエネルギーバリアの高さ $E_b$ の最大値( $E_{b_{max}}$ )は、 $0.53\text{ eV}$ であり、過剰酸素の第4の遷移のエネルギーバリアの高さ $E_b$ の最大値( $E_{b_{max}}$ )は、 $2.38\text{ eV}$ である。そのため、過剰酸素の第1の遷移乃至第3の遷移では、過剰酸素の第4の遷移よりもエネルギーバリアの高さ $E_b$ の最大値( $E_{b_{max}}$ )が低い。そのため、過剰酸素の第1の遷移乃至第3の遷移に要するエネルギーは、過剰酸素の第4の遷移に要するエネルギーよりも小さく、過剰酸素の第1の遷移乃至第3の遷移のほうが過剰酸素の第4の遷移よりも起こりやすいといえる。

#### 【0121】

すなわち、図2(B)、図4(B)、及び図5(B)のモデルに示す第1の酸素原子は、図5(B)(C)に示すように、第3の酸素原子を押し出す方向よりも、図2(B)(C)及び図4(B)(C)に示すように、第2の酸素原子を押し出す方向に移動しやすい。

#### 【0122】

また、図3(B)のモデルに示す第3の酸素原子は、図3(C)に示すように、第4の酸素原子を押し出す方向に移動しやすい。したがって、酸素原子は、インジウム原子の層を乗り越えて移動するよりもインジウム原子の層に沿って移動しやすいといえる。また、酸素原子は、インジウム原子の層を乗り越えて移動するよりも、 $\text{InO}_2$ 層から(Ga, Zn)O層へ、及び第1の(Ga, Zn)O層から第2の(Ga, Zn)O層へ移動しやすいといえる。

#### 【0123】

(酸素欠損の移動について)

次に、酸素欠損の移動について説明する。原子数比が $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ となるIGZO膜の一つのIn-O面に酸素欠損が一つ存在するモデルを、図7及び図8に示す。

#### 【0124】

((5)酸素欠損の第1の遷移)

図7(A)は、IGZO膜のモデル図であり、図7(B)は、図7(A)に示す領域a5の拡大図のモデル図であり、図7(C)は、図7(B)に示すモデル図から、酸素欠損が遷移する様子を表したモデル図である。なお、図7(B)から図7(C)への遷移を酸素欠損の第1の遷移とする。また、酸素欠損の第1の遷移は、酸素欠損がIn層に沿って拡散する遷移である。

#### 【0125】

((6)酸素欠損の第2の遷移)

図8(A)は、IGZO膜のモデル図であり、図8(B)は、図8(A)に示す領域a6の拡大図のモデル図であり、図8(C)は、図8(B)に示すモデル図から、酸素欠損が遷移する様子を表したモデル図である。なお、図8(B)から図8(C)への遷移を酸素欠損の第2の遷移とする。また、酸素欠損の第2の遷移は、酸素欠損がIn層を乗り越えて拡散する遷移である。

#### 【0126】

なお、図7(B)(C)及び図8(B)(C)中の点線の丸は、酸素欠損を表している

。

## 【 0 1 2 7 】

酸素欠損の移動のしやすさの計算結果を図 9 に示す。なお、図 9 においては、上述の 2 つの遷移形態について計算し、横軸を酸素欠損の移動の経路長とし、縦軸を図 7 及び図 8 の ( B ) に示す状態のエネルギーに対する、移動に要するエネルギーとしている。

## 【 0 1 2 8 】

図 9 に示すように、酸素欠損の第 1 の遷移のエネルギーバリアの高さ  $E_b$  の最大値 ( $E_{b_{max}}$ ) は、 $1.81 \text{ eV}$  であり、酸素欠損の第 2 の遷移のエネルギーバリアの高さ  $E_b$  の最大値 ( $E_{b_{max}}$ ) は、 $4.10 \text{ eV}$  である。酸素欠損の第 1 の遷移では、酸素欠損の第 2 の遷移よりもエネルギーバリアの高さ  $E_b$  の最大値 ( $E_{b_{max}}$ ) が低い。このため、酸素欠損の第 1 の遷移に要するエネルギーは、酸素欠損の第 2 の遷移に要するエネルギーよりも小さい。すなわち、酸素欠損の第 1 の遷移のほうが、酸素欠損の第 2 の遷移よりも起こりやすいといえる。

10

## 【 0 1 2 9 】

したがって、先に説明する過剰酸素の移動と同様に、酸素欠損もインジウム原子の層を乗り越えて移動するよりもインジウム原子の層に沿って移動しやすいといえる。

## 【 0 1 3 0 】

( 遷移の温度依存性について )

次に、上述の 6 つの遷移形態の起こりやすさを別の側面から比較するために、これらの遷移の温度依存性について、以下説明する。

20

## 【 0 1 3 1 】

これらの遷移の温度依存性としては、単位時間あたりの移動頻度により比較する。ここで、ある温度における移動頻度  $Z$  ( 回 / 秒 ) は、化学的に安定な位置における酸素原子の振動数  $Z_o$  ( 回 / 秒 ) を用いると、以下の数式 ( 1 ) で表される。

## 【 0 1 3 2 】

【 数 1 】

$$Z = Z_o \cdot \exp\left(-\frac{E_{b_{max}}}{kT}\right) \quad (1)$$

30

## 【 0 1 3 3 】

なお、数式 ( 1 ) において、 $E_{b_{max}}$  は各遷移におけるエネルギーバリアの高さ  $E_b$  の最大値を、 $k$  はボルツマン定数を、 $T$  は絶対温度を、 $Z_o$  は安定位置における原子の振動数を、それぞれ表す。なお、典型的なデバイ振動数では、 $Z_o = 1.0 \times 10^{13}$  ( 回 / 秒 ) であるため、本実施の形態においては、 $Z_o = 1.0 \times 10^{13}$  ( 回 / 秒 ) を計算に用いる。

## 【 0 1 3 4 】

$T = 300 \text{ K}$  ( 27 ) の場合の  $Z$  は、以下の通りである。

- ( 1 ) 過剰酸素の第 1 の遷移  $T = 300 \text{ K}$  において  $Z = 3.9 \times 10^2$  ( 回 / 秒 )
- ( 2 ) 過剰酸素の第 2 の遷移  $T = 300 \text{ K}$  において  $Z = 1.2 \times 10^8$  ( 回 / 秒 )
- ( 3 ) 過剰酸素の第 3 の遷移  $T = 300 \text{ K}$  において  $Z = 1.2 \times 10^4$  ( 回 / 秒 )
- ( 4 ) 過剰酸素の第 4 の遷移  $T = 300 \text{ K}$  において  $Z = 1.0 \times 10^{-27}$  ( 回 / 秒 )
- ( 5 ) 酸素欠損の第 1 の遷移  $T = 300 \text{ K}$  において  $Z = 4.3 \times 10^{-18}$  ( 回 / 秒 )
- ( 6 ) 酸素欠損の第 2 の遷移  $T = 300 \text{ K}$  において  $Z = 1.4 \times 10^{-56}$  ( 回 / 秒 )

40

## 【 0 1 3 5 】

また、 $T = 723 \text{ K}$  ( 450 ) の場合の  $Z$  は、以下の通りである。

- ( 1 ) 過剰酸素の第 1 の遷移  $T = 723 \text{ K}$  において  $Z = 4.8 \times 10^8$  ( 回 / 秒 )
- ( 2 ) 過剰酸素の第 2 の遷移  $T = 723 \text{ K}$  において  $Z = 9.2 \times 10^{10}$  ( 回 / 秒 )
- ( 3 ) 過剰酸素の第 3 の遷移  $T = 723 \text{ K}$  において  $Z = 2.0 \times 10^9$  ( 回 / 秒 )

50

(4) 過剰酸素の第4の遷移  $T = 723 \text{ K}$ において  $Z = 2.5 \times 10^{-4}$  (回/秒)

(5) 酸素欠損の第1の遷移  $T = 723 \text{ K}$ において  $Z = 2.5$  (回/秒)

(6) 酸素欠損の第2の遷移  $T = 723 \text{ K}$ において  $Z = 2.5 \times 10^{-16}$  (回/秒)

【0136】

上記の通り、過剰酸素は、 $T = 300 \text{ K}$ においても  $T = 723 \text{ K}$ においても、インジウム原子の層を乗り越えて移動するよりもインジウム原子の層に沿って移動しやすいといえる。また、酸素欠損も、 $T = 300 \text{ K}$ においても  $T = 723 \text{ K}$ においても、インジウム原子の層を乗り越えて移動するよりもインジウム原子の層に沿って移動しやすいといえる。

【0137】

また、 $T = 300 \text{ K}$ において、インジウム原子の層に沿った過剰酸素の移動、 $\text{InO}_2$ 層から  $(\text{Ga}, \text{Zn})\text{O}$ 層への過剰酸素の移動、及び第1の  $(\text{Ga}, \text{Zn})\text{O}$ 層から第2の  $(\text{Ga}, \text{Zn})\text{O}$ 層への過剰酸素の移動は起こりやすいが、他の遷移形態は起こりにくい。 $T = 723 \text{ K}$ においては、上記過剰酸素の移動のみならず、インジウム原子の層に沿う酸素欠損の移動も起こりやすいが、過剰酸素についても酸素欠損についてもインジウム原子の層を乗り越えての移動が困難である。

【0138】

なお、上記の説明においては、過剰酸素または酸素欠損がインジウム原子の層を乗り越える場合について説明したが、酸化物半導体膜に含まれるインジウム以外の他の金属についても同様である。

【0139】

以上のように、過剰酸素及び酸素欠損についてもインジウム原子の層を乗り越えての移動、別言すると、過剰酸素及び酸素欠損としては、 $c$ 軸方向での移動が困難である。しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜を形成する工程において、酸素欠損を形成し、該酸素欠損を過剰酸素の拡散経路とすることで、好適に酸化物半導体中に過剰酸素を供給することができる。

【0140】

< 1 - 5 . 半導体装置の作製方法 >

次に、< 1 - 2 . 半導体装置の作製方法 > に示す作製方法と異なる作製方法について、図10を用いて以下説明する。なお、図10(A)(B)は、半導体装置の作製方法を示す断面図である。

【0141】

(6 . 保護膜を除去する工程)

まず、図1(B)乃至(E)に示す工程を行う。次に、エッチャント144を用いて、保護膜130を除去し、酸化物絶縁膜114の表面を露出させる(図10(A)参照)。

【0142】

エッチャント144としては、保護膜130を除去できればよく、薬液、またはエッチングガスを用いればよい。本実施の形態においては、保護膜130の除去方法として、薬液を用い、該薬液としては濃度0.5%のフッ化水素酸を用いる。または、上記薬液としては、濃度5%のシュウ酸水溶液を用いてもよい。または、保護膜130の除去方法としては、濃度5%のシュウ酸水溶液を用いてエッチングし、続けて濃度0.5%のフッ化水素酸を用いてエッチングしてもよい。

【0143】

(7 . 窒化物絶縁膜を形成する工程)

次に、酸化物絶縁膜114上に窒化物絶縁膜118を形成する(図10(B)参照)。

【0144】

窒化物絶縁膜118は、窒素を有する。また、窒化物絶縁膜118は、窒素及びシリコンを有する。また、窒化物絶縁膜118は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。窒化物絶縁膜118を設けることで、酸化物半導体膜108からの酸素の外部への拡散と、酸化物絶縁膜114に含まれる酸素の外部への拡散と、外部から酸化物半導体膜108及び酸化物絶縁膜114への水素、水等の

10

20

30

40

50

入り込みを防ぐことができる。窒化物絶縁膜 118 としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等が挙げられる。

【0145】

窒化物絶縁膜 118 としては、PECVD 法で形成する場合、酸化物絶縁膜 114 から酸素が放出される温度で形成すると好ましく、代表的には、基板温度が 150 以上 400 以下で形成すると好ましい。

【0146】

例えば、窒化物絶縁膜 118 として PECVD 法により窒化シリコン膜を形成する場合、シリコンを含む堆積性気体、窒素、及びアンモニアを原料ガスとして用いることが好ましい。窒素と比較して少量のアンモニアを用いることで、プラズマ中でアンモニアが解離し、活性種が発生する。該活性種が、シリコンを含む堆積性気体に含まれるシリコン及び水素の結合、及び窒素の三重結合を切断する。この結果、シリコン及び窒素の結合が促進され、シリコン及び水素の結合が少なく、欠陥が少なく、緻密な窒化シリコン膜を形成することができる。一方、窒素に対するアンモニアの量が多いと、シリコンを含む堆積性気体及び窒素の分解が進まず、シリコン及び水素結合が残存してしまい、欠陥が増大した、且つ粗な窒化シリコン膜が形成されてしまう。これらのため、原料ガスにおいて、アンモニアに対する窒素の流量比を 5 以上 50 以下、10 以上 50 以下とすることが好ましい。

【0147】

本実施の形態においては、窒化物絶縁膜 118 として、PECVD 装置を用いて、シラン、窒素、及びアンモニアの原料ガスから、厚さ 50 nm の窒化シリコン膜を形成する。流量は、シランが 50 sccm、窒素が 5000 sccm であり、アンモニアが 100 sccm である。処理室の圧力を 100 Pa、基板温度を 350 とし、27.12 MHz の高周波電源を用いて 1000 W の高周波電力を平行平板電極に供給する。PECVD 装置は電極面積が 6000 cm<sup>2</sup> である平行平板型の PECVD 装置であり、供給した電力を単位面積あたりの電力（電力密度）に換算すると  $1.7 \times 10^{-1} \text{ W/cm}^2$  である。

【0148】

また、窒化物絶縁膜 118 を加熱成膜とすることで、酸化物絶縁膜 114 に含まれる過剰酸素を酸化物半導体膜 108 中に拡散させ、酸化物半導体膜 108 中の酸素欠損を補填することができる。

【0149】

なお、本実施の形態において、本発明の一態様について述べた。ただし、本発明の一態様は、これらに限定されない。例えば、本発明の一態様として、酸化物半導体に対して適用した場合の例を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様は、別の半導体に適用しなくてもよい。場合によっては、または、状況に応じて、本発明の一態様は、酸化物半導体に適用しなくてもよい。例えば、本発明の一態様として、酸素欠損を補填して、酸素欠損を少なくする場合の例を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様では、酸素欠損を少なくしなくてもよい。例えば、本発明の一態様として、酸化物半導体膜よりも上に設けられた膜の上から過剰酸素を酸化物半導体膜中に拡散させる場合の例を示したが、本発明の一態様は、これに限定されない。

【0150】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせ用いることができる。

【0151】

（実施の形態 2）

本実施の形態においては、先の実施の形態 1 に示す半導体装置と異なる構成の半導体装置及び該半導体装置の作製方法について、図 11 乃至図 22 を参照して説明する。

【0152】

< 2-1. 半導体装置の構成例 >

図 11 (A) は、本発明の一態様の半導体装置であるトランジスタ 200 の上面図であ

10

20

30

40

50

り、図 1 1 ( B ) は、図 1 1 ( A ) に示す一点鎖線 X 1 - X 2 間における切断面の断面図に相当し、図 1 1 ( C ) は、図 1 1 ( A ) に示す一点鎖線 Y 1 - Y 2 間における切断面の断面図に相当する。なお、図 1 1 ( A ) において、煩雑になることを避けるため、トランジスタ 2 0 0 の構成要素の一部（ゲート絶縁膜として機能する絶縁膜等）を省略して図示している。また、一点鎖線 X 1 - X 2 方向をチャンネル長方向、一点鎖線 Y 1 - Y 2 方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図 1 1 ( A ) と同様に、構成要素の一部を省略して図示する場合がある。

#### 【 0 1 5 3 】

トランジスタ 2 0 0 は、基板 2 0 2 上のゲート電極として機能する導電膜 2 0 4 と、基板 2 0 2 及び導電膜 2 0 4 上の絶縁膜 2 0 6 と、絶縁膜 2 0 6 上の絶縁膜 2 0 7 と、絶縁膜 2 0 7 上の酸化物半導体膜 2 0 8 と、酸化物半導体膜 2 0 8 に電氣的に接続されるソース電極として機能する導電膜 2 1 2 a と、酸化物半導体膜 2 0 8 に電氣的に接続されるドレイン電極として機能する導電膜 2 1 2 b と、を有する。また、トランジスタ 2 0 0 上、より詳しくは、導電膜 2 1 2 a 、 2 1 2 b 及び酸化物半導体膜 2 0 8 上には酸化物絶縁膜 2 1 4 、及び窒化物絶縁膜 2 1 8 が設けられる。酸化物絶縁膜 2 1 4 及び窒化物絶縁膜 2 1 8 は、トランジスタ 2 0 0 の保護絶縁膜としての機能を有する。

#### 【 0 1 5 4 】

また、絶縁膜 2 0 6 及び絶縁膜 2 0 7 は、トランジスタ 2 0 0 のゲート絶縁膜としての機能を有する。また、酸化物絶縁膜 2 1 4 は、酸化物絶縁膜 2 1 4 a と、酸化物絶縁膜 2 1 4 b と、を有する。

#### 【 0 1 5 5 】

トランジスタ 2 0 0 が有する酸化物半導体膜 2 0 8 は、酸素欠損が形成されるとキャリアである電子が生じ、ノーマリーオン特性になりやすい。したがって、酸化物半導体膜 2 0 8 中の酸素欠損を減らすことが、安定したトランジスタ特性を得る上でも重要となる。本発明の一態様のトランジスタの構成においては、酸化物半導体膜 2 0 8 を形成する工程において、酸化物半導体膜 2 0 8 中に酸素欠損を形成させる。その後、酸化物半導体膜 2 0 8 上の酸化物絶縁膜 2 1 4 から酸素を供給し、当該酸素欠損を補填することの特徴とする。なお、酸化物半導体膜 2 0 8 を形成する工程において、酸化物半導体膜 2 0 8 中に酸素欠損を形成させると同時に、微小欠陥または格子欠陥を形成してもよい。また、酸化物絶縁膜 2 1 4 から酸化物半導体膜 2 0 8 中に酸素を供給する際に、酸素欠損、微小欠陥、または格子欠陥を過剰酸素の拡散経路として用いることで、好適に酸化物半導体膜 2 0 8 中に酸素を供給することの特徴とする。

#### 【 0 1 5 6 】

基板 2 0 2 としては、先の実施の形態 1 に示す基板 1 0 2 と同様の構成とすればよい。また、窒化物絶縁膜 2 1 8 としては、先の実施の形態 1 に示す窒化物絶縁膜 1 1 8 と同様の構成とすればよい。トランジスタ 2 0 0 に含まれる、その他の構成要素について、以下説明する。

#### 【 0 1 5 7 】

##### （導電膜）

ゲート電極として機能する導電膜 2 0 4 、及びソース電極及びドレイン電極として機能する導電膜 2 1 2 a 、 2 1 2 b としては、クロム（ C r ） 、銅（ C u ） 、アルミニウム（ A l ） 、金（ A u ） 、銀（ A g ） 、亜鉛（ Z n ） 、モリブデン（ M o ） 、タンタル（ T a ） 、チタン（ T i ） 、タングステン（ W ） 、マンガン（ M n ） 、ニッケル（ N i ） 、鉄（ F e ） 、コバルト（ C o ） から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

#### 【 0 1 5 8 】

また、導電膜 2 0 4 、 2 1 2 a 、 2 1 2 b は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜

上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

#### 【0159】

また、導電膜204、212a、212bには、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用すること

10

#### 【0160】

また、導電膜204、212a、212bには、Cu-X合金膜(Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi)を適用してもよい。Cu-X合金膜を用いることで、ウエットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。

#### 【0161】

(ゲート絶縁膜)

トランジスタ200のゲート絶縁膜として機能する絶縁膜206、207としては、プラズマ化学気相堆積(PECVD: (Plasma Enhanced Chemical Vapor Deposition))法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を、それぞれ用いることができる。なお、絶縁膜206、207の積層構造とせずに、上述の材料から選択された単層の絶縁膜、または3層以上の絶縁膜を用いてもよい。

20

#### 【0162】

なお、トランジスタ200のチャネル領域として機能する酸化物半導体膜208と接する絶縁膜207は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域(酸素過剰領域)を有することがより好ましい。別言すると、絶縁膜207は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜207に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜207を形成すればよい。または、成膜後の絶縁膜207に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理等を用いることができる。

30

#### 【0163】

また、絶縁膜207として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いた場合と比べて、絶縁膜207の膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。

40

#### 【0164】

なお、本実施の形態では、絶縁膜206として窒化シリコン膜を形成し、絶縁膜207として酸化シリコン膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きい

50



ジスタ 200 のゲート絶縁膜として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、トランジスタ 200 の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタ 200 の静電破壊を抑制することができる。

#### 【0165】

(酸化物半導体膜)

酸化物半導体膜 208 としては、実施の形態 1 に記載の酸化物半導体膜 108 と同様の構成とすればよい。さらに、酸化物半導体膜 208 としては、以下の構成であると、さらに好ましい。

#### 【0166】

また、酸化物半導体膜 208 は、エネルギーギャップが 2 eV 以上、好ましくは 2 . 5 eV 以上、より好ましくは 3 eV 以上である。エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ 200 のオフ電流を低減することができる。

#### 【0167】

なお、酸化物半導体膜 208 としては、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧等)に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体膜 208 のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

#### 【0168】

なお、酸化物半導体膜 208 として、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができる。ここでは、不純物濃度が低く、欠陥準位密度の低い(酸素欠損の少ない)ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性(ノーマリーオンともいう。)になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が  $1 \times 10^6 \mu\text{m}$  でチャネル長  $L$  が  $10 \mu\text{m}$  の素子であっても、ソース電極とドレイン電極間の電圧(ドレイン電圧)が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち  $1 \times 10^{-13} \text{ A}$  以下という特性を得ることができる。

#### 【0169】

したがって、上記高純度真性、または実質的に高純度真性の酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとすることができる。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

#### 【0170】

酸化物半導体膜 208 に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子(または酸素が脱離した部分)に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜 208 は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜 208 において、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)により得られる水素濃度を、 $2 \times 10^{20} \text{ atoms/cm}^3$  以下、好ましくは  $5 \times 10^{19} \text{ atoms/cm}^3$  以下、より好ましくは  $1 \times 10^{19} \text{ atoms/cm}^3$  以下とするのが好ましい。

$\text{ms/cm}^3$  以下、より好ましくは  $1 \times 10^{19} \text{ atoms/cm}^3$  以下、 $5 \times 10^{18} \text{ atoms/cm}^3$  以下、好ましくは  $1 \times 10^{18} \text{ atoms/cm}^3$  以下、より好ましくは  $5 \times 10^{17} \text{ atoms/cm}^3$  以下、さらに好ましくは  $1 \times 10^{16} \text{ atoms/cm}^3$  以下とする。

#### 【0171】

また、酸化物半導体膜 208 において、SIMS 分析により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$  以下、好ましくは  $2 \times 10^{16} \text{ atoms/cm}^3$  以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜 208 のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

10

#### 【0172】

また、酸化物半導体膜 208 に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n 型化しやすい。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、SIMS 分析により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$  以下にすることが好ましい。

#### 【0173】

(酸化物絶縁膜)

酸化物絶縁膜 214 としては、実施の形態 1 に記載の酸化物絶縁膜 114 と同様の構成とすればよい。さらに、酸化物絶縁膜 214 としては、以下の構成であると、さらに好ましい。

20

#### 【0174】

酸化物絶縁膜 214 は、酸化物半導体膜 208 の保護絶縁膜としての機能を有する。

#### 【0175】

また、酸化物絶縁膜 214 a は、窒素酸化物の放出量の少ない材料を用いると好適である。窒素酸化物 ( $\text{NO}_x$ 、 $x$  は 0 以上 2 以下、好ましくは 1 以上 2 以下)、代表的には  $\text{NO}_2$  または  $\text{NO}$  は、酸化物絶縁膜 214 a などに準位を形成する。当該準位は、酸化物半導体膜 208 のエネルギーギャップ内に位置する。そのため、窒素酸化物が、酸化物絶縁膜 214 a 及び酸化物半導体膜 208 の界面近傍に拡散すると、当該準位が酸化物絶縁膜 214 a 側において電子をトラップする場合があります。この結果、トラップされた電子が、酸化物絶縁膜 214 a 及び酸化物半導体膜 208 界面近傍に留まるため、トランジスタ 200 のしきい値電圧をプラス方向にシフトさせてしまう。

30

#### 【0176】

また、窒素酸化物は、加熱処理においてアンモニア及び酸素と反応する。酸化物絶縁膜 214 a に含まれる窒素酸化物は、加熱処理において、酸化物絶縁膜 214 b に含まれるアンモニアと反応するため、酸化物絶縁膜 214 a に含まれる窒素酸化物が低減される。このため、酸化物絶縁膜 214 a 及び酸化物半導体膜 208 の界面近傍において、電子がトラップされにくい。

#### 【0177】

酸化物絶縁膜 214 a として、上記酸化物絶縁膜を用いることで、トランジスタ 200 のしきい値電圧のシフトを低減することが可能であり、トランジスタ 200 の電気特性の変動を低減することができる。

40

#### 【0178】

なお、トランジスタ 200 の作製工程の加熱処理、代表的には 300 以上基板歪み点未満の加熱処理により、酸化物絶縁膜 214 a は、100 K 以下の ESR で測定して得られたスペクトルにおいて  $g$  値が 2.037 以上 2.039 以下である第 1 のシグナル、 $g$  値が 2.001 以上 2.003 以下である第 2 のシグナル、及び  $g$  値が 1.964 以上 1.966 以下である第 3 のシグナルが観測される。なお、第 1 のシグナル及び第 2 のシグナルのスプリット幅、並びに第 2 のシグナル及び第 3 のシグナルのスプリット幅は、 $X$  バ

50

ンドのESR測定において約5mTである。また、g値が2.037以上2.039以下である第1のシグナル、g値が2.001以上2.003以下である第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が $1 \times 10^{18} \text{ spins/cm}^3$ 未満であり、代表的には $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である。

【0179】

なお、100K以下のESRスペクトルにおいてg値が2.037以上2.039以下である第1シグナル、g値が2.001以上2.003以下である第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルは、窒素酸化物( $\text{NO}_x$ 、xは0以上2以下、好ましくは1以上2以下)起因のシグナルに相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。すなわち、g値が2.037以上2.039以下である第1シグナル、g値が2.001以上2.003以下である第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が少ないほど、酸化物絶縁膜214aに含まれる窒素酸化物の含有量が少ないといえる。

10

【0180】

また、酸化物絶縁膜214aは、SIMS分析で測定される窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下である。

【0181】

基板温度が220℃以上、または280℃以上、または350℃以上であり、シラン及び一酸化二窒素を用いたPECVD法を用いて、絶縁膜を形成することで、緻密であり、且つ硬度の高い酸化物絶縁膜214aを形成することができる。

20

【0182】

(窒化物絶縁膜)

窒化物絶縁膜218としては、実施の形態1に記載の窒化物絶縁膜118と同様の構成とすればよい。

【0183】

<2-2.半導体装置の構成例>

次に、図11(A)(B)(C)に示すトランジスタ200と異なる構成例について、図12(A)(B)(C)を用いて説明する。なお、先に説明した機能と同様の機能を有する場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

30

【0184】

図12(A)は、本発明の一態様の半導体装置であるトランジスタ250の上面図であり、図12(B)は、図12(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図12(C)は、図12(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

【0185】

トランジスタ250は、基板202上のゲート電極として機能する導電膜204と、基板202及び導電膜204上の絶縁膜206と、絶縁膜206上の絶縁膜207と、絶縁膜207上の酸化物半導体膜208と、酸化物半導体膜208上の酸化物絶縁膜214と、酸化物絶縁膜214に設けられる開口部251aを介して酸化物半導体膜208に電氣的に接続されるソース電極として機能する導電膜212aと、酸化物絶縁膜214に設けられる開口部251bを介して酸化物半導体膜208に電氣的に接続されるドレイン電極として機能する導電膜212bと、を有する。また、トランジスタ250上、より詳しくは、導電膜212a、212b、及び酸化物絶縁膜214上には窒化物絶縁膜218が設けられる。酸化物絶縁膜214は、酸化物半導体膜208の保護絶縁膜としての機能を有する。窒化物絶縁膜218は、トランジスタ250の保護絶縁膜としての機能を有する。なお、酸化物絶縁膜214は、酸化物絶縁膜214aと、酸化物絶縁膜214bと、を有する。

40

【0186】

50

先に示すトランジスタ２００においては、チャネルエッチ型の構造であったのに対し、図１２（Ａ）（Ｂ）（Ｃ）に示すトランジスタ２５０は、チャネル保護型の構造である。このように、本発明の一態様の半導体装置は、チャネルエッチ型及びチャネル保護型の双方のトランジスタ構造に適用することができる。その他の構成は、トランジスタ２００と同様であり、同様の効果を奏する。

#### 【０１８７】

< ２－３．半導体装置の構成例 >

次に、図１２（Ａ）（Ｂ）（Ｃ）に示すトランジスタ２５０と異なる構成例について、図１３（Ａ）（Ｂ）（Ｃ）を用いて説明する。なお、先に説明した機能と同様の機能を有する場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

10

#### 【０１８８】

図１３（Ａ）は、本発明の一態様の半導体装置であるトランジスタ２６０の上面図であり、図１３（Ｂ）は、図１３（Ａ）に示す一点鎖線Ｘ１－Ｘ２間における切断面の断面図に相当し、図１３（Ｃ）は、図１３（Ａ）に示す一点鎖線Ｙ１－Ｙ２間における切断面の断面図に相当する。

#### 【０１８９】

トランジスタ２６０は、基板２０２上のゲート電極として機能する導電膜２０４と、基板２０２及び導電膜２０４上の絶縁膜２０６と、絶縁膜２０６上の絶縁膜２０７と、絶縁膜２０７上の酸化物半導体膜２０８と、酸化物半導体膜２０８上の酸化物絶縁膜２１４と、酸化物半導体膜２０８に電気的に接続されるソース電極として機能する導電膜２１２ａと、酸化物半導体膜２０８に電気的に接続されるドレイン電極として機能する導電膜２１２ｂと、を有する。また、トランジスタ２６０上、より詳しくは、導電膜２１２ａ、２１２ｂ、及び酸化物絶縁膜２１４上には窒化物絶縁膜２１８が設けられる。酸化物絶縁膜２１４は、酸化物半導体膜２０８の保護絶縁膜としての機能を有する。窒化物絶縁膜２１８は、トランジスタ２６０の保護絶縁膜としての機能を有する。なお、酸化物絶縁膜２１４は、酸化物絶縁膜２１４ａと、酸化物絶縁膜２１４ｂと、を有する。

20

#### 【０１９０】

トランジスタ２６０は、図１２（Ａ）（Ｂ）（Ｃ）に示すトランジスタ２５０と酸化物絶縁膜２１４の形状が相違する。具体的には、トランジスタ２６０の酸化物絶縁膜２１４は、酸化物半導体膜２０８のチャネル領域上に島状に設けられる。その他の構成は、トランジスタ２５０と同様であり、同様の効果を奏する。

30

#### 【０１９１】

< ２－４．半導体装置の構成例 >

次に、図１１（Ａ）（Ｂ）（Ｃ）に示すトランジスタ２００と異なる構成例について、図１４（Ａ）（Ｂ）（Ｃ）を用いて説明する。なお、先に説明した機能と同様の機能を有する場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

#### 【０１９２】

図１４（Ａ）は、本発明の一態様の半導体装置であるトランジスタ２７０の上面図であり、図１４（Ｂ）は、図１４（Ａ）に示す一点鎖線Ｘ１－Ｘ２間における切断面の断面図に相当し、図１４（Ｃ）は、図１４（Ａ）に示す一点鎖線Ｙ１－Ｙ２間における切断面の断面図に相当する。

40

#### 【０１９３】

トランジスタ２７０は、基板２０２上の第１のゲート電極として機能する導電膜２０４と、基板２０２及び導電膜２０４上の絶縁膜２０６と、絶縁膜２０６上の絶縁膜２０７と、絶縁膜２０７上の酸化物半導体膜２０８と、酸化物半導体膜２０８上の酸化物絶縁膜２１４と、酸化物半導体膜２０８に電気的に接続されるソース電極として機能する導電膜２１２ａと、酸化物半導体膜２０８に電気的に接続されるドレイン電極として機能する導電膜２１２ｂと、導電膜２１２ａ、２１２ｂ及び酸化物絶縁膜２１４上の窒化物絶縁膜２１８と、窒化物絶縁膜２１８上の導電膜２２０ａ、２２０ｂと、を有する。なお、酸化物絶縁膜２１４は、酸化物絶縁膜２１４ａと、酸化物絶縁膜２１４ｂと、を有する。

50

## 【 0 1 9 4 】

また、トランジスタ 2 7 0 において、酸化物絶縁膜 2 1 4 及び窒化物絶縁膜 2 1 8 は、トランジスタ 2 7 0 の第 2 のゲート絶縁膜としての機能を有する。また、トランジスタ 2 7 0 において、導電膜 2 2 0 a は、例えば、表示装置に用いる画素電極としての機能を有する。また、導電膜 2 2 0 a は、酸化物絶縁膜 2 1 4 及び窒化物絶縁膜 2 1 8 に設けられる開口部 2 5 2 c を介して、導電膜 2 1 2 b と接続される。また、トランジスタ 2 7 0 において、導電膜 2 2 0 b は、第 2 のゲート電極（バックゲート電極ともいう）として機能する。

## 【 0 1 9 5 】

また、図 1 4 ( C ) に示すように導電膜 2 2 0 b は、絶縁膜 2 0 6、2 0 7、酸化物絶縁膜 2 1 4、及び窒化物絶縁膜 2 1 8 に設けられる開口部 2 5 2 a、2 5 2 b において、第 1 のゲート電極として機能する導電膜 2 0 4 に接続される。よって、導電膜 2 2 0 b と導電膜 2 0 4 とは、同じ電位が与えられる。

10

## 【 0 1 9 6 】

なお、本実施の形態においては、開口部 2 5 2 a、2 5 2 b を設け、導電膜 2 2 0 b と導電膜 2 0 4 を接続する構成について例示したが、これに限定されない。例えば、開口部 2 5 2 a または開口部 2 5 2 b のいずれか一方の開口部のみを形成し、導電膜 2 2 0 b と導電膜 2 0 4 を接続する構成、または開口部 2 5 2 a 及び開口部 2 5 2 b を設けずに、導電膜 2 2 0 b と導電膜 2 0 4 を接続しない構成としてもよい。なお、導電膜 2 2 0 b と導電膜 2 0 4 を接続しない構成の場合、導電膜 2 2 0 b と導電膜 2 0 4 には、それぞれ異なる電位を与えることができる。

20

## 【 0 1 9 7 】

また、図 1 4 ( B ) に示すように、酸化物半導体膜 2 0 8 は、第 1 のゲート電極として機能する導電膜 2 0 4 と、第 2 のゲート電極として機能する導電膜 2 2 0 b のそれぞれと対向するように位置し、2 つのゲート電極として機能する導電膜に挟まれている。第 2 のゲート電極として機能する導電膜 2 2 0 b のチャネル長方向の長さ及びチャネル幅方向の長さは、酸化物半導体膜 2 0 8 のチャネル長方向の長さ及びチャネル幅方向の長さよりもそれぞれ長く、酸化物半導体膜 2 0 8 の全体は、酸化物絶縁膜 2 1 4 及び窒化物絶縁膜 2 1 8 を介して導電膜 2 2 0 b に覆われている。また、第 2 のゲート電極として機能する導電膜 2 2 0 b と第 1 のゲート電極として機能する導電膜 2 0 4 とは、絶縁膜 2 0 6、2 0 7、酸化物絶縁膜 2 1 4、及び窒化物絶縁膜 2 1 8 に設けられる開口部 2 5 2 a、2 5 2 b において接続されるため、酸化物半導体膜 2 0 8 のチャネル幅方向の側面は、酸化物絶縁膜 2 1 4、及び窒化物絶縁膜 2 1 8 を介して第 2 のゲート電極として機能する導電膜 2 2 0 b と対向している。

30

## 【 0 1 9 8 】

別言すると、トランジスタ 2 7 0 のチャネル幅方向において、第 1 のゲート電極として機能する導電膜 2 0 4 及び第 2 のゲート電極として機能する導電膜 2 2 0 b は、ゲート絶縁膜として機能する絶縁膜 2 0 6、2 0 7 及び第 2 のゲート絶縁膜として機能する酸化物絶縁膜 2 1 4、及び窒化物絶縁膜 2 1 8 に設けられる開口部において接続すると共に、ゲート絶縁膜として機能する絶縁膜 2 0 6、2 0 7 並びに第 2 のゲート絶縁膜として機能する酸化物絶縁膜 2 1 4 及び窒化物絶縁膜 2 1 8 を介して酸化物半導体膜 2 0 8 を囲む構成である。

40

## 【 0 1 9 9 】

このような構成を有することで、トランジスタ 2 7 0 に含まれる酸化物半導体膜 2 0 8 を、第 1 のゲート電極として機能する導電膜 2 0 4 及び第 2 のゲート電極として機能する導電膜 2 2 0 b の電界によって電気的に囲むことができる。トランジスタ 2 7 0 のように、第 1 のゲート電極及び第 2 のゲート電極の電界によって、チャネル領域が形成される酸化物半導体膜を電気的に囲むトランジスタのデバイス構造を *surrounded channel (s-channel)* 構造と呼ぶことができる。

## 【 0 2 0 0 】

50

トランジスタ270は、s-channel構造を有するため、第1のゲート電極として機能する導電膜204によってチャネルを誘起させるための電界を効果的に酸化物半導体膜208に印加することができるため、トランジスタ270の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ270を微細化することが可能となる。また、トランジスタ270は、第1のゲート電極として機能する導電膜204及び第2のゲート電極として機能する導電膜220bによって囲まれた構造を有するため、トランジスタ270の機械的強度を高めることができる。

#### 【0201】

< 2 - 5 . 半導体装置の構成例 >

10

次に、図11(A)(B)(C)に示すトランジスタ200と異なる構成例について、図15(A)(B)(C)(D)を用いて説明する。なお、先に説明した機能と同様の機能を有する場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

#### 【0202】

図15(A)(B)は、図14(B)(C)に示すトランジスタ270の変形例の断面図である。また、図15(C)(D)は、図14(B)(C)に示すトランジスタ270の変形例の断面図である。

#### 【0203】

図15(A)(B)に示すトランジスタ270Aは、図14(B)(C)に示すトランジスタ270が有する酸化物半導体膜208を3層の積層構造としている。より具体的には、トランジスタ270Aが有する酸化物半導体膜208は、酸化物半導体膜208aと、酸化物半導体膜208bと、酸化物半導体膜208cと、を有する。

20

#### 【0204】

図15(C)(D)に示すトランジスタ270Bは、図14(B)(C)に示すトランジスタ270が有する酸化物半導体膜208を2層の積層構造としている。より具体的には、トランジスタ270Bが有する酸化物半導体膜208は、酸化物半導体膜208bと、酸化物半導体膜208cと、を有する。

#### 【0205】

ここで、酸化物半導体膜208a、208b、208c、及び酸化物半導体膜に接する絶縁膜のバンド構造について、図16を用いて説明する。

30

#### 【0206】

図16(A)は、絶縁膜207、酸化物半導体膜208a、208b、208c、及び酸化物絶縁膜214aを有する積層構造の膜厚方向のバンド構造の一例である。また、図16(B)は、絶縁膜207、酸化物半導体膜208b、208c、及び酸化物絶縁膜214aを有する積層構造の膜厚方向のバンド構造の一例である。なお、バンド構造は、理解を容易にするため絶縁膜207、酸化物半導体膜208a、208b、208c、及び酸化物絶縁膜214aの伝導帯下端のエネルギー準位(Ec)を示す。

#### 【0207】

また、図16(A)は、絶縁膜207、及び酸化物絶縁膜214aとして酸化シリコン膜を用い、酸化物半導体膜208aとして金属元素の原子数比をIn:Ga:Zn=1:3:2の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜208bとして金属元素の原子数比をIn:Ga:Zn=1:1:1の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜208cとして金属元素の原子数比をIn:Ga:Zn=1:3:2の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

40

#### 【0208】

また、図16(B)は、絶縁膜207、及び酸化物絶縁膜214aとして酸化シリコン膜を用い、酸化物半導体膜208bとして金属元素の原子数比をIn:Ga:Zn=1:1:1の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜208cとして金属元素の原子数比をIn:Ga:Zn=1:3:2の金属酸化物ター

50

ゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

【0209】

図16(A)(B)に示すように、酸化物半導体膜208a、208b、208cにおいて、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、連続的に変化または連続接合するともいうことができる。このようなバンド構造を有するためには、酸化物半導体膜208aと酸化物半導体膜208bとの界面、または酸化物半導体膜208bと酸化物半導体膜208cとの界面において、トラップ中心や再結合中心のような欠陥準位、を形成するような不純物が存在しないとする。

【0210】

酸化物半導体膜208a、208b、208cに連続接合を形成するためには、ロード  
10 ロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。

【0211】

図16(A)(B)に示す構成とすることで酸化物半導体膜208bがウェル（井戸）となり、上記積層構造を用いたトランジスタにおいて、チャネル領域が酸化物半導体膜208bに形成されることがわかる。

【0212】

なお、酸化物半導体膜208a、208cを設けることにより、酸化物半導体膜208bに形成されうるトラップ準位を酸化物半導体膜208bより遠ざけることができる。

【0213】

また、トラップ準位がチャネル領域として機能する酸化物半導体膜208bの伝導帯下端のエネルギー準位（Ec）より真空準位から遠くなることがあり、トラップ準位に電子が蓄積しやすくなってしまう。トラップ準位に電子が蓄積されることで、マイナスの固定電荷となり、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。したがって、トラップ準位が酸化物半導体膜208bの伝導帯下端のエネルギー準位（Ec）より真空準位に近くなるような構成にすると好ましい。このようにすることで、トラップ準位に電子が蓄積しにくくなり、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。

【0214】

また、酸化物半導体膜208a、208cは、酸化物半導体膜208bよりも伝導帯下端のエネルギー準位が真空準位に近く、代表的には、酸化物半導体膜208bの伝導帯下端のエネルギー準位と、酸化物半導体膜208a、208cの伝導帯下端のエネルギー準位との差が、0.15eV以上、または0.5eV以上、かつ2eV以下、または1eV以下である。すなわち、酸化物半導体膜208a、208cの電子親和力と、酸化物半導体膜208bの電子親和力との差が、0.15eV以上、または0.5eV以上、かつ2eV以下、または1eV以下である。

【0215】

このような構成を有することで、酸化物半導体膜208bが電流の主な経路となり、チャネル領域として機能する。また、酸化物半導体膜208a、208cは、チャネル領域が形成される酸化物半導体膜208bを構成する金属元素の一種以上から構成される酸化物半導体膜であるため、酸化物半導体膜208aと酸化物半導体膜208bとの界面、または酸化物半導体膜208bと酸化物半導体膜208cとの界面において、界面散乱が起こりにくい。従って、該界面においてはキャリアの動きが阻害されないため、トランジスタの電界効果移動度が高くなる。

【0216】

また、酸化物半導体膜208a、208cは、チャネル領域の一部として機能することを防止するため、導電率が十分に低い材料を用いるものとする。または、酸化物半導体膜208a、208cには、電子親和力（真空準位と伝導帯下端のエネルギー準位との差）が酸化物半導体膜208bよりも小さく、伝導帯下端のエネルギー準位が酸化物半導体膜208bの伝導帯下端エネルギー準位と差分（バンドオフセット）を有する材料を用いる

10

20

30

40

50

ものとする。また、ドレイン電圧の大きさに依存したしきい値電圧の差が生じることを抑制するためには、酸化物半導体膜 208 a、208 c の伝導帯下端のエネルギー準位が、酸化物半導体膜 208 b の伝導帯下端のエネルギー準位よりも 0.2 eV より真空準位に近い材料、好ましくは 0.5 eV 以上真空準位に近い材料を適用することが好ましい。

#### 【0217】

また、酸化物半導体膜 208 a、208 c は、膜中にスピネル型の結晶構造が含まれないことが好ましい。酸化物半導体膜 208 a、208 c の膜中にスピネル型の結晶構造を含む場合、該スピネル型の結晶構造と他の領域との界面において、導電膜 212 a、212 b の構成元素が酸化物半導体膜 208 b へ拡散してしまう場合がある。なお、酸化物半導体膜 208 a、208 c が後述する CAAC-OS である場合、導電膜 212 a、212 b の構成元素、例えば、銅元素のブロッキング性が高くなり好ましい。

10

#### 【0218】

酸化物半導体膜 208 a、208 c の膜厚は、導電膜 212 a、212 b の構成元素が酸化物半導体膜 208 b に拡散することを抑制することのできる膜厚以上であって、酸化物絶縁膜 214 a から酸化物半導体膜 208 b への酸素の供給を抑制する膜厚未満とする。例えば、酸化物半導体膜 208 a、208 c の膜厚が 10 nm 以上であると、導電膜 212 a、212 b の構成元素が酸化物半導体膜 208 b へ拡散するのを抑制することができる。また、酸化物半導体膜 208 a、208 c の膜厚を 100 nm 以下とすると、酸化物絶縁膜 214 a から酸化物半導体膜 208 b へ効果的に酸素を供給することができる。

#### 【0219】

20

酸化物半導体膜 208 a、208 c が In-M-Zn 酸化物であるとき、M として Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf を In より高い原子数比で有することで、酸化物半導体膜 208 a、208 c のエネルギーギャップを大きく、電子親和力を小さくする。よって、酸化物半導体膜 208 b との電子親和力の差を M の組成によって制御することが可能となる場合がある。また、Ti、Ga、Y、Zr、La、Ce、Nd、Sn または Hf は、酸素との結合力が強い金属元素であるため、これらの元素を In より高い原子数比で有することで、酸素欠損が生じにくくなる。

#### 【0220】

また、酸化物半導体膜 208 a、208 c が In-M-Zn 酸化物であるとき、Zn および O を除いての In および M の原子数比率は、好ましくは、In が 50 atomic % 未満、M が 50 atomic % より高く、さらに好ましくは、In が 25 atomic % 未満、M が 75 atomic % より高くする。また、酸化物半導体膜 208 a、208 c として、酸化ガリウム膜を用いてもよい。

30

#### 【0221】

また、酸化物半導体膜 208 a、208 b、208 c が、In-M-Zn 酸化物の場合、酸化物半導体膜 208 b と比較して、酸化物半導体膜 208 a、208 c に含まれる M の原子数比が大きく、代表的には、酸化物半導体膜 208 b に含まれる上記原子と比較して、1.5 倍以上、好ましくは 2 倍以上、さらに好ましくは 3 倍以上高い原子数比である。

#### 【0222】

40

また、酸化物半導体膜 208 a、208 b、208 c が、In-M-Zn 酸化物の場合、酸化物半導体膜 208 b を  $\text{In} : \text{M} : \text{Zn} = x_1 : y_1 : z_1$  [原子数比]、酸化物半導体膜 208 a、208 c を  $\text{In} : \text{M} : \text{Zn} = x_2 : y_2 : z_2$  [原子数比] とすると、 $y_2 / x_2$  が  $y_1 / x_1$  よりも大きく、好ましくは、 $y_2 / x_2$  が  $y_1 / x_1$  よりも 1.5 倍以上である。より好ましくは、 $y_2 / x_2$  が  $y_1 / x_1$  よりも 2 倍以上大きく、さらに好ましくは、 $y_2 / x_2$  が  $y_1 / x_1$  よりも 3 倍以上または 4 倍以上大きい。このとき、酸化物半導体膜 208 b において、 $y_1$  が  $x_1$  以上であると、酸化物半導体膜 208 b を用いるトランジスタに安定した電気特性を付与できるため好ましい。ただし、 $y_1$  が  $x_1$  の 3 倍以上になると、酸化物半導体膜 208 b を用いるトランジスタの電界効果移動度が低下してしまうため、 $y_1$  は  $x_1$  の 3 倍未満であると好ましい。

50



## 【0223】

酸化物半導体膜208bがIn-M-Zn酸化物の場合、酸化物半導体膜208bを成膜するために用いるターゲットにおいて、金属元素の原子数比を $\text{In}:\text{M}:\text{Zn} = x_1:y_1:z_1$ とすると、 $x_1/y_1$ は、1/3以上6以下、さらには1以上6以下であって、 $z_1/y_1$ は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、 $z_1/y_1$ を1以上6以下とすることで、酸化物半導体膜208bとして後述のCAAC-OSが形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、 $\text{In}:\text{M}:\text{Zn} = 1:1:1$ 、 $\text{In}:\text{M}:\text{Zn} = 1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn} = 3:1:2$ 等がある。

## 【0224】

10

また、酸化物半導体膜208a、208cがIn-M-Zn酸化物の場合、酸化物半導体膜208a、208cを成膜するために用いるターゲットにおいて、金属元素の原子数比を $\text{In}:\text{M}:\text{Zn} = x_2:y_2:z_2$ とすると、 $x_2/y_2 < x_1/y_1$ であって、 $z_2/y_2$ は、1/3以上6以下、さらには1以上6以下であることが好ましい。また、Inに対するMの原子数比率を大きくすることで、酸化物半導体膜208a、208cのエネルギーギャップを大きく、電子親和力を小さくすることが可能であるため、 $y_2/x_2$ を3以上、または4以上とすることが好ましい。ターゲットの金属元素の原子数比の代表例としては、 $\text{In}:\text{M}:\text{Zn} = 1:3:2$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:4$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:5$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:6$ 、 $\text{In}:\text{M}:\text{Zn} = 1:4:2$ 、 $\text{In}:\text{M}:\text{Zn} = 1:4:4$ 、 $\text{In}:\text{M}:\text{Zn} = 1:4:5$ 、 $\text{In}:\text{M}:\text{Zn} = 1:5:5$ 等がある。

20

## 【0225】

また、酸化物半導体膜208a、208cがIn-M酸化物の場合、Mとして2価の金属原子（例えば、亜鉛など）を含まない構成とすることで、スピネル型の結晶構造を含有しない酸化物半導体膜208a、208cを形成することができる。また、酸化物半導体膜208a、208cとしては、例えば、In-Ga酸化物膜を用いることができる。該In-Ga酸化物としては、例えば、In-Ga金属酸化物ターゲット（ $\text{In}:\text{Ga} = 7:93$ ）を用いて、スパッタリング法により形成することができる。また、酸化物半導体膜208a、208cを、DC放電を用いたスパッタリング法で成膜するためには、 $\text{In}:\text{M} = x:y$  [原子数比]としたときに、 $y/(x+y)$ を0.96以下、好ましくは0.95以下、例えば0.93とするとよい。

30

## 【0226】

なお、酸化物半導体膜208a、208b、208cの原子数比はそれぞれ、上記の原子数比のプラスマイナス40%程度変動することがある。

## 【0227】

また、本実施の形態に係るトランジスタは、上記の構造のそれぞれを自由に組み合わせることが可能である。

## 【0228】

<2-6. 半導体装置の作製方法>

次に、本発明の一態様の半導体装置であるトランジスタ200の作製方法について、図17及び図18を用いて以下詳細に説明する。

40

## 【0229】

まず、基板202上に導電膜を形成し、該導電膜をリソグラフィ工程及びエッチング工程を行い加工して、ゲート電極として機能する導電膜204を形成する。次に、導電膜204上にゲート絶縁膜として機能する絶縁膜206、207を形成する（図17（A）参照）。

## 【0230】

ゲート電極として機能する導電膜204は、スパッタリング法、化学気相堆積（CVD）法、真空蒸着法、パルスレーザ堆積（PLD）法、を用いて形成することができる。または、塗布法や印刷法で形成することができる。成膜方法としては、スパッタリング法、

50

プラズマ化学気相堆積 ( P E C V D ) 法が代表的であるが、先に説明した有機金属化学気相堆積 ( M O C V D ) 法等の熱 C V D 法、又は原子層堆積 ( A L D ) 法を用いてもよい。

【 0 2 3 1 】

本実施の形態では、基板 2 0 2 としてガラス基板を用い、ゲート電極として機能する導電膜 2 0 4 として厚さ 1 0 0 n m のタングステン膜をスパッタリング法で形成する。

【 0 2 3 2 】

ゲート絶縁膜として機能する絶縁膜 2 0 6、2 0 7 は、スパッタリング法、P E C V D 法、熱 C V D 法、真空蒸着法、P L D 法等を用いて形成することができる。本実施の形態では、P E C V D 法により、絶縁膜 2 0 6 として厚さ 4 0 0 n m の窒化シリコン膜を形成し、絶縁膜 2 0 7 として厚さ 5 0 n m の酸化窒化シリコン膜を形成する。

10

【 0 2 3 3 】

なお、絶縁膜 2 0 6 としては、窒化シリコン膜の積層構造とすることができる。具体的には、絶縁膜 2 0 6 を、第 1 の窒化シリコン膜と、第 2 の窒化シリコン膜と、第 3 の窒化シリコン膜との 3 層積層構造とすることができる。該 3 層積層構造の一例としては、以下のように形成することができる。

【 0 2 3 4 】

第 1 の窒化シリコン膜としては、例えば、流量 2 0 0 s c c m のシラン、流量 2 0 0 0 s c c m の窒素、及び流量 1 0 0 s c c m のアンモニアガスを原料ガスとして P E - C V D 装置の反応室に供給し、反応室内の圧力を 1 0 0 P a に制御し、2 7 . 1 2 M H z の高周波電源を用いて 2 0 0 0 W の電力を供給して、厚さが 5 0 n m となるように形成すれば

20

【 0 2 3 5 】

第 2 の窒化シリコン膜としては、流量 2 0 0 s c c m のシラン、流量 2 0 0 0 s c c m の窒素、及び流量 2 0 0 0 s c c m のアンモニアガスを原料ガスとして P E C V D 装置の反応室に供給し、反応室内の圧力を 1 0 0 P a に制御し、2 7 . 1 2 M H z の高周波電源を用いて 2 0 0 0 W の電力を供給して、厚さが 3 0 0 n m となるように形成すればよい。

【 0 2 3 6 】

第 3 の窒化シリコン膜としては、流量 2 0 0 s c c m のシラン、及び流量 5 0 0 0 s c c m の窒素を原料ガスとして P E C V D 装置の反応室に供給し、反応室内の圧力を 1 0 0 P a に制御し、2 7 . 1 2 M H z の高周波電源を用いて 2 0 0 0 W の電力を供給して、厚さが 5 0 n m となるように形成すればよい。

30

【 0 2 3 7 】

なお、上記第 1 の窒化シリコン膜、第 2 の窒化シリコン膜、及び第 3 の窒化シリコン膜形成時の基板温度は 3 5 0 とすることができる。

【 0 2 3 8 】

絶縁膜 2 0 6 を、窒化シリコン膜の 3 層の積層構造とすることで、例えば、導電膜 2 0 4 に銅 ( C u ) を含む導電膜を用いる場合において、以下の効果を奏する。

【 0 2 3 9 】

第 1 の窒化シリコン膜は、導電膜 2 0 4 からの銅 ( C u ) 元素の拡散を抑制することができる。第 2 の窒化シリコン膜は、水素を放出する機能を有し、ゲート絶縁膜として機能する絶縁膜の耐圧を向上させることができる。第 3 の窒化シリコン膜は、第 3 の窒化シリコン膜からの水素放出が少なく、且つ第 2 の窒化シリコン膜からの放出される水素の拡散を抑制することができる。

40

【 0 2 4 0 】

絶縁膜 2 0 7 としては、後に形成される酸化物半導体膜 2 0 8 との界面特性を向上させるため、酸素を含む絶縁膜で形成されると好ましい。

【 0 2 4 1 】

次に、絶縁膜 2 0 7 上に酸化物半導体膜 2 0 8 を形成する ( 図 1 7 ( B ) 参照 ) 。

【 0 2 4 2 】

本実施の形態では、I n - G a - Z n 金属酸化物ターゲット ( I n : G a : Z n = 4 :

50

2 : 4 . 1 [ 原子数比 ] ) を有するスパッタリング装置を用いて、酸化物半導体膜を成膜する。該酸化物半導体膜は、酸素欠損が形成される条件で成膜される。なお、上記酸化物半導体膜としては、スパッタリング装置内における酸素分圧が 0 % を超えて 5 0 % 未満とすることで、該酸化物半導体膜中の酸素欠損を増加させることができる。本実施の形態においては、酸化物半導体膜として、スパッタリング装置内の酸素分圧が 3 0 % の条件で形成する。次に、上記酸化物半導体膜上にリソグラフィ工程によりマスクを形成し、該酸化物半導体膜を所望の形状に加工することで島状の酸化物半導体膜 2 0 8 を形成する。

【 0 2 4 3 】

また、島状の酸化物半導体膜 2 0 8 を形成後、酸化物半導体膜 2 0 8 中の酸素欠損を増加させるため、加熱する工程を行ってもよい。該加熱する工程としては、実施の形態 1 の酸化物半導体膜 1 0 8 の形成後の加熱する工程と同様である。

10

【 0 2 4 4 】

次に、絶縁膜 2 0 7 及び酸化物半導体膜 2 0 8 上にソース電極及びドレイン電極として機能する導電膜 2 1 2 a、2 1 2 b を形成する ( 図 1 7 ( C ) 参照 ) 。

【 0 2 4 5 】

本実施の形態では、導電膜 2 1 2 a、2 1 2 b として、厚さ 5 0 n m のタングステン膜と、厚さ 4 0 0 n m のアルミニウム膜との積層膜をスパッタリング法により成膜し、該積層膜上にリソグラフィ工程によりマスクを形成し、該積層膜を所望の領域に加工することで、導電膜 2 1 2 a、2 1 2 b を形成する。なお、本実施の形態においては、導電膜 2 1 2 a、2 1 2 b の 2 層の積層構造としたが、これに限定されない。例えば、導電膜 2 1 2 a、2 1 2 b として、厚さ 5 0 n m のタングステン膜と、厚さ 4 0 0 n m のアルミニウム膜と、厚さ 1 0 0 n m のチタン膜との 3 層の積層構造としてもよい。

20

【 0 2 4 6 】

また、導電膜 2 1 2 a、2 1 2 b を形成後に、酸化物半導体膜 2 0 8 の表面 ( バックチャネル側 ) を洗浄してもよい。該洗浄方法としては、例えば、リン酸等の薬液を用いた洗浄が挙げられる。リン酸等の薬液を用いた洗浄を行うことで、酸化物半導体膜 2 0 8 の表面に付着した不純物 ( 例えば、導電膜 2 1 2 a、2 1 2 b に含まれる元素等 ) を除去することができる。

【 0 2 4 7 】

また、図 1 1 ( B ) ( C ) 及び図 1 7 ( C ) に示すように、導電膜 2 1 2 a、2 1 2 b の形成時及び上記洗浄工程のいずれか一方または双方において、酸化物半導体膜 2 0 8 の一部に凹部が形成される場合がある。

30

【 0 2 4 8 】

なお、導電膜 2 1 2 a、2 1 2 b の形成時及び上記洗浄工程において、酸化物半導体膜 2 0 8 の一部に凹部が形成されない場合は、図 4 5 ( A ) ( B ) に示すような断面構造となる。

【 0 2 4 9 】

以上の工程でトランジスタ 2 0 0 が形成される。

【 0 2 5 0 】

次に、トランジスタ 2 0 0 上、具体的にはトランジスタ 2 0 0 の酸化物半導体膜 2 0 8 、及び導電膜 2 1 2 a、2 1 2 b 上にトランジスタ 2 0 0 の保護絶縁膜として機能する酸化物絶縁膜 2 1 4 ( 酸化物絶縁膜 2 1 4 a 及び酸化物絶縁膜 2 1 4 b ) を形成する ( 図 1 7 ( D ) 参照 ) 。

40

【 0 2 5 1 】

酸化物絶縁膜 2 1 4 a、2 1 4 b としては、それぞれ、先の実施の形態 1 に示す酸化物絶縁膜 1 1 4 a、1 1 4 b と同様の材料及び同様の方法により形成することができる。

【 0 2 5 2 】

酸化物絶縁膜 2 1 4 を形成した後、加熱処理を行ってもよい。該加熱処理により、酸化物絶縁膜 2 1 4 に含まれる窒素酸化物を低減することができる。また、上記加熱処理により、酸化物絶縁膜 2 1 4 に含まれる酸素の一部を酸化物半導体膜 2 0 8 に移動させ、酸化

50

物半導体膜 208 に含まれる酸素欠損量を低減することができる。本実施の形態では、酸素及び酸素雰囲気中、350℃、1時間の加熱処理を行う。

【0253】

次に、酸化物絶縁膜 214 上に保護膜 230 を形成する（図 18（A）参照）。

【0254】

保護膜 230 としては、先の実施の形態 1 に示す保護膜 130 と同様の材料、及び同様の方法により形成することができる。

【0255】

次に、保護膜 230 を介して酸化物絶縁膜 214 に酸素 242 を添加する（図 18（B）参照）。

10

【0256】

酸素 242 の添加方法としては、先の実施の形態 1 に示す酸素 142 と同様の方法を用いればよい。

【0257】

次に、エッチャント 244 を用いて、保護膜 230 を除去する（図 18（C）参照）。

【0258】

保護膜 230 の除去方法としては、先の実施の形態 1 に示す保護膜 130 と同様の方法を用いればよい。

【0259】

次に、酸化物絶縁膜 214 上に窒化物絶縁膜 218 を形成することで、図 11 に示すトランジスタ 200 を形成することができる（図 18（D）参照）。

20

【0260】

窒化物絶縁膜 218 としては、先の実施の形態 1 に示す窒化物絶縁膜 118 と同様の材料、及び同様の方法で形成すればよい。

【0261】

以上の工程により、図 11 に示すトランジスタ 200 を作製することができる。

【0262】

< 2 - 7 . 半導体装置の作製方法 >

次に、図 12 に示すトランジスタ 250 の作製方法について、図 19 及び図 20 を用いて、以下詳細に説明する。

30

【0263】

まず、図 17（B）に示す工程まで行い、その後、絶縁膜 207、及び酸化物半導体膜 208 上に酸化物絶縁膜 214、及び保護膜 230 を形成する（図 19（A）参照）。

【0264】

次に、保護膜 230 を介して酸化物絶縁膜 214 に酸素 242 を添加する（図 19（B）参照）。

【0265】

次に、エッチャント 244 を用いて、保護膜 230 を除去する（図 19（C）参照）。

【0266】

次に、酸化物絶縁膜 214 上にリソグラフィ工程によりマスクを形成し、酸化物絶縁膜 214 の所望の領域に開口部 251 a、251 b を形成する。なお、開口部 251 a、251 b は、酸化物半導体膜 208 に達する（図 19（D）参照）。

40

【0267】

次に、開口部 251 a、251 b を覆うように、酸化物半導体膜 208 及び酸化物絶縁膜 214 上に導電膜を成膜し、該導電膜上にリソグラフィ工程によりマスクを形成し、該導電膜を所望の領域に加工することで、導電膜 212 a、212 b を形成する（図 20（A）参照）。

【0268】

次に、酸化物絶縁膜 214、及び導電膜 212 a、212 b 上に窒化物絶縁膜 218 を形成する（図 20（B）参照）。

50

## 【0269】

以上の工程で図12に示すトランジスタ250を作製することができる。

## 【0270】

なお、図13(A)(B)(C)に示すトランジスタ260としては、開口部251a、251bを形成する工程において、酸化物半導体膜208のチャネル領域上に酸化物絶縁膜214を残す構成とすることで作製することができる。

## 【0271】

<2-8. 半導体装置の作製方法>

次に、図14に示すトランジスタ270の作製方法について、図21及び図22を用いて、以下詳細に説明する。

10

## 【0272】

なお、図21(A)(C)及び図22(A)(C)は、作製工程における、トランジスタ270のチャネル長方向の断面図を表し、図21(B)(D)及び図22(B)(D)は、作製工程における、トランジスタ270のチャネル幅方向の断面図を表す。

## 【0273】

まず、図18(D)に示す工程まで行う(図21(A)(B)参照)。

## 【0274】

次に、窒化物絶縁膜218上にリソグラフィ工程によりマスクを形成し、酸化物絶縁膜214、及び窒化物絶縁膜218の所望の領域に開口部252cを形成する。また、窒化物絶縁膜218上にリソグラフィ工程によりマスクを形成し、絶縁膜206、207、酸化物絶縁膜214、及び窒化物絶縁膜218の所望の領域に開口部252a、252bを形成する。なお、開口部252cは、導電膜212bに達するように形成される。また、開口部252a、252bは、それぞれ導電膜204に達するように形成される(図21(C)(D)参照)。

20

## 【0275】

なお、開口部252a、252bと開口部252cとは、同じ工程で形成してもよく、異なる工程で形成してもよい。開口部252a、252bと開口部252cを同じ工程で形成する場合、例えば、グレートーンマスクまたはハーフトーンマスクを用いて形成することができる。

## 【0276】

30

次に、開口部252a、252b、252cを覆うように窒化物絶縁膜218上に導電膜220を形成する(図22(A)(B)参照)。

## 【0277】

導電膜220としては、例えば、インジウム(In)、亜鉛(Zn)、錫(Sn)の中から選ばれた一種を含む材料を用いることができる。とくに、導電膜220としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを含むインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。また、導電膜220と、保護膜230とを同じ材料を用いて形成することで、製造コストを抑制できるため好適である。

40

## 【0278】

また、導電膜220としては、例えば、スパッタリング装置を用いて形成することができる。本実施の形態においては、膜厚110nmのITO膜を、スパッタリング装置を用いて形成する。

## 【0279】

次に、導電膜220上にリソグラフィ工程によりマスクを形成し、導電膜220を所望の形状に加工し、導電膜220a、220bを形成する(図22(C)(D)参照)。

## 【0280】

以上の工程で図14に示すトランジスタ270を作製することができる。

## 【0281】

50

なお、トランジスタを構成する膜（導電膜、絶縁膜、酸化物半導体膜などの様々な膜）は、スパッタリング法やPECVD法により形成することができるが、他の方法、例えば、熱CVD（Chemical Vapor Deposition）法により形成してもよい。熱CVD法の例としてMOCVD（Metal Organic Chemical Vapor Deposition）法やALD（Atomic Layer Deposition）法を用いても良い。あるいは、導電膜、絶縁膜、酸化物半導体膜などの様々な膜は、塗布法や印刷法で形成してもよい。

【0282】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

10

【0283】

熱CVD法は、原料ガスと酸化剤を同時にチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0284】

また、ALD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスが順次にチャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ（高速バルブとも呼ぶ）を切り替えて2種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後に不活性ガス（アルゴン、或いは窒素など）などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の層を成膜し、後から導入される第2の原料ガスと反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。MOCVD法やALD法などの熱CVD法は、上記実施形態の導電膜、絶縁膜、酸化物半導体膜、金属酸化膜などの様々な膜を形成することができる。

20

30

【0285】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせる用いることができる。

【0286】

（実施の形態3）

本実施の形態では、本発明の一態様の半導体装置に含まれる酸化物半導体膜の構成について詳細に説明する。まず、酸化物半導体膜の有しうる構造について以下説明する。

【0287】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体とに分けられる。

40

【0288】

非単結晶酸化物半導体としては、CAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor）、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体などがある。また、結晶性酸化物半導体としては、単結晶酸化物半導体、CAAC-OS、多結晶酸化物半導体、微結晶酸化物半導体などがある。

【0289】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体とに分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、CAAC-

50

OS、多結晶酸化物半導体、微結晶酸化物半導体などがある。

【0290】

<3-1. CAAC-OS>

まずは、CAAC-OSについて説明する。なお、CAAC-OSを、CAN(C- Axis Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。

【0291】

CAAC-OSは、c軸配向した複数の結晶部(ペレットともいう。)を有する酸化物半導体の一つである。

【0292】

透過型電子顕微鏡(TEM: Transmission Electron Microscope)によって、CAAC-OSの明視野像と回折パターンとの複合解析像(高分解能TEM像ともいう。)を観察すると、複数のペレットを確認することができる。一方、高分解能TEM像ではペレット同士の境界、すなわち結晶粒界(グレインバウンダリーともいう。)を明確に確認することができない。そのため、CAAC-OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0293】

例えば、図24(A)に示すように、試料面と略平行な方向から、CAAC-OSの断面の高分解能TEM像を観察する。ここでは、球面収差補正(Spherical Aberration Corrector)機能を用いてTEM像を観察する。なお、球面収差補正機能を用いた高分解能TEM像を、以下では、特にCs補正高分解能TEM像と呼ぶ。なお、Cs補正高分解能TEM像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡JEM-ARM200Fなどによって行うことができる。

【0294】

以下では、TEMによって観察したCAAC-OSについて説明する。図24(A)に、試料面と略平行な方向から観察した、CAAC-OSの断面の高分解能TEM像を示す。高分解能TEM像の観察には、球面収差補正(Spherical Aberration Corrector)機能を用いた。球面収差補正機能を用いた高分解能TEM像を、特にCs補正高分解能TEM像と呼ぶ。Cs補正高分解能TEM像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡JEM-ARM200Fなどによって行うことができる。

【0295】

図24(A)の領域(1)を拡大したCs補正高分解能TEM像を図24(B)に示す。図24(B)より、ペレットにおいて、金属原子が層状に配列していることを確認できる。金属原子の各層の配列は、CAAC-OSの膜を形成する面(被形成面ともいう。)または上面の凹凸を反映しており、CAAC-OSの被形成面または上面と平行となる。

【0296】

図24(B)に示すように、CAAC-OSは特徴的な原子配列を有する。図24(C)は、特徴的な原子配列を、補助線で示したものである。図24(B)および図24(C)より、ペレット一つの大きさは1nm以上3nm以下程度であり、ペレットとペレットとの傾きにより生じる隙間の大きさは0.8nm程度であることがわかる。したがって、ペレットを、ナノ結晶(nc: nanocrystal)と呼ぶこともできる。

【0297】

ここで、Cs補正高分解能TEM像から、基板5120上のCAAC-OSのペレット5100の配置を模式的に示すと、レンガまたはブロックが積み重なったような構造となる(図24(D)参照。)。図24(C)で観察されたペレットとペレットとの間で傾きが生じている箇所は、図24(D)に示す領域5161に相当する。

【0298】

また、図25(A)に、試料面と略垂直な方向から観察したCAAC-OSの平面のCs補正高分解能TEM像を示す。図25(A)の領域(1)、領域(2)および領域(3

10

20

30

40

50

を拡大したCs補正高分解能TEM像を、それぞれ図25(B)、図25(C)および図25(D)に示す。図25(B)、図25(C)および図25(D)より、ペレットは、金属原子が三角形、四角形または六角形に配列していることを確認できる。しかしながら、異なるペレット間で、金属原子の配列に規則性は見られない。

#### 【0299】

次に、X線回折(XRD: X-Ray Diffraction)によって解析したCAAC-Osについて説明する。例えば、InGaZnO<sub>4</sub>の結晶を有するCAAC-Osに対し、out-of-plane法による構造解析を行うと、図26(A)に示すように回折角(2θ)が31°近傍にピークが現れる場合がある。このピークは、InGaZnO<sub>4</sub>の結晶の(009)面に帰属されることから、CAAC-Osの結晶がc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることが確認できる。

10

#### 【0300】

なお、CAAC-Osのout-of-plane法による構造解析では、2θが31°近傍のピークの他に、2θが36°近傍にもピークが現れる場合がある。2θが36°近傍のピークは、CAAC-Os中の一部に、c軸配向性を有さない結晶が含まれることを示している。より好ましいCAAC-Osは、out-of-plane法による構造解析では、2θが31°近傍にピークを示し、2θが36°近傍にピークを示さない。

#### 【0301】

一方、CAAC-Osに対し、c軸に略垂直な方向からX線を入射させるin-plane法による構造解析を行うと、2θが56°近傍にピークが現れる。このピークは、InGaZnO<sub>4</sub>の結晶の(110)面に帰属される。CAAC-Osの場合は、2θを56°近傍に固定し、試料面の法線ベクトルを軸(c軸)として試料を回転させながら分析(スキャン)を行っても、図26(B)に示すように明瞭なピークは現れない。これに対し、InGaZnO<sub>4</sub>の単結晶酸化物半導体であれば、2θを56°近傍に固定してスキャンした場合、図26(C)に示すように(110)面と等価な結晶面に帰属されるピークが6本観察される。したがって、XRDを用いた構造解析から、CAAC-Osは、a軸およびb軸の配向が不規則であることが確認できる。

20

#### 【0302】

次に、電子回折によって解析したCAAC-Osについて説明する。例えば、InGaZnO<sub>4</sub>の結晶を有するCAAC-Osに対し、試料面に平行な方向からプローブ径が300nmの電子線を入射させると、図27(A)に示すような回折パターン(制限視野透過電子回折パターンともいう。)が現れる場合がある。この回折パターンには、InGaZnO<sub>4</sub>の結晶の(009)面に起因するスポットが含まれる。したがって、電子回折によっても、CAAC-Osに含まれるペレットがc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直な方向からプローブ径が300nmの電子線を入射させたときの回折パターンを図27(B)に示す。図27(B)より、リング状の回折パターンが確認される。したがって、電子回折によっても、CAAC-Osに含まれるペレットのa軸およびb軸は配向性を有さないことがわかる。なお、図27(B)における第1リングは、InGaZnO<sub>4</sub>の結晶の(010)面および(100)面などに起因すると考えられる。また、図27(B)における第2リングは(110)面などに起因すると考えられる。

30

40

#### 【0303】

また、CAAC-Osは、欠陥準位密度の低い酸化物半導体である。酸化物半導体の欠陥としては、例えば、不純物に起因する欠陥や、酸素欠損などがある。したがって、CAAC-Osは、不純物濃度の低い酸化物半導体ということもできる。また、CAAC-Osは、酸素欠損の少ない酸化物半導体ということもできる。

#### 【0304】

酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。また、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。

50



## 【0305】

なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。

## 【0306】

また、欠陥準位密度の低い（酸素欠損が少ない）酸化物半導体は、キャリア密度を低くすることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。CAAC-OSは、不純物濃度が低く、欠陥準位密度が低い。即ち、高純度真性または実質的に高純度真性な酸化物半導体となりやすい。したがって、CAAC-OSを用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性な酸化物半導体は、キャリアトラップが少ない。酸化物半導体のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体を用いたトランジスタは、電気特性が不安定となる場合がある。一方、CAAC-OSを用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

## 【0307】

また、CAAC-OSは欠陥準位密度が低いため、光の照射によって欠陥準位に捕獲されるキャリアは少なくなる。したがって、CAAC-OSを用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

## 【0308】

## &lt; 3 - 2 . 微結晶酸化物半導体 &gt;

次に、微結晶酸化物半導体について説明する。

## 【0309】

微結晶酸化物半導体は、高分解能TEM像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。微結晶酸化物半導体に含まれる結晶部は、1 nm以上100 nm以下、または1 nm以上10 nm以下の大きさであることが多い。特に、1 nm以上10 nm以下、または1 nm以上3 nm以下の微結晶であるナノ結晶を有する酸化物半導体を、nc-OS (nanocrystalline Oxide Semiconductor) と呼ぶ。また、nc-OSは、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、CAAC-OSにおけるペレットと同じ起源を有する可能性がある。そのため、以下ではnc-OSの結晶部をペレットと呼ぶ場合がある。

## 【0310】

nc-OSは、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有する。また、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OSに対し、ペレットよりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OSに対し、ペレットよりも大きいプローブ径（例えば50 nm以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OSに対し、ペレットの大きさと近いペレットより小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、nc-OSに対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。さらに、リング状の領域内に複数のスポットが観測される場合がある。

## 【0311】

このように、ペレット（ナノ結晶）間では結晶方位が規則性を有さないことから、nc-OSを、RANC(Random Aligned nanocrystals)を有する酸化物半導体、またはNANC(Non-Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。

## 【0312】

nc-OSは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、nc-OSは、非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、nc-OSは、CAAC-OSと比べて欠陥準位密度が高くなる。

10

## 【0313】

<3-3. 非晶質酸化物半導体>

次に、非晶質酸化物半導体について説明する。

## 【0314】

非晶質酸化物半導体は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体である。石英のような無定形状態を有する酸化物半導体が一例である。

## 【0315】

非晶質酸化物半導体は、高分解能TEM像において結晶部を確認することができない。

## 【0316】

非晶質酸化物半導体に対し、XRD装置を用いた構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体に対し、電子回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体に対し、ナノビーム電子回折を行うと、スポットが観測されず、ハローパターンが観測される。

20

## 【0317】

非晶質構造については、様々な見解が示されている。例えば、原子配列に全く秩序性を有さない構造を完全な非晶質構造(completely amorphous structure)と呼ぶ場合がある。また、最近接原子間距離または第2近接原子間距離まで秩序性を有し、かつ長距離秩序性を有さない構造を非晶質構造と呼ぶ場合もある。したがって、最も厳格な定義によれば、僅かでも原子配列に秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。また、少なくとも、長距離秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。よって、結晶部を有することから、例えば、CAAC-OSおよびnc-OSを、非晶質酸化物半導体または完全な非晶質酸化物半導体と呼ぶことはできない。

30

## 【0318】

<3-4. 非晶質ライク酸化物半導体>

なお、酸化物半導体は、nc-OSと非晶質酸化物半導体との間の物性を示す構造を有する場合がある。そのような構造を有する酸化物半導体を、とくに非晶質ライク酸化物半導体(a-like OS: amorphous-like Oxide Semiconductor)と呼ぶ。

40

## 【0319】

a-like OSは、高分解能TEM像において鬆(ボイドともいう。)が観察される場合がある。また、高分解能TEM像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。

## 【0320】

鬆を有するため、a-like OSは、不安定な構造である。以下では、a-like OSが、CAAC-OSおよびnc-OSと比べて不安定な構造であることを示すため、電子照射による構造の変化を示す。

## 【0321】

電子照射を行う試料として、a-like OS(試料Aと表記する)、nc-OS(

50

試料Bと表記する)およびC A A C - O S (試料Cと表記する)を準備する。いずれの試料もI n - G a - Z n酸化物である。

【0322】

まず、各試料の高分解能断面T E M像を取得する。高分解能断面T E M像により、各試料は、いずれも結晶部を有することがわかる。

【0323】

なお、結晶部の判定は、以下のように行えばよい。例えば、I n G a Z n O<sub>4</sub>の結晶の単位格子は、I n - O層を3層有し、またG a - Z n - O層を6層有する、計9層がc軸方向に層状に重なった構造を有することが知られている。これらの近接する層同士の間隔は、(009)面の格子面間隔(d値ともいう。)と同程度であり、結晶構造解析からその値は0.29nmと求められている。したがって、格子縞の間隔が0.28nm以上0.30nm以下である箇所を、I n G a Z n O<sub>4</sub>の結晶部と見なすことができる。なお、格子縞は、I n G a Z n O<sub>4</sub>の結晶のa - b面に対応する。

【0324】

図28は、各試料の結晶部(22箇所から45箇所)の平均の大きさを調査した例である。ただし、上述した格子縞の長さを結晶部の大きさとしている。図28より、a - l i k e O Sは、電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。具体的には、図28中に(1)で示すように、T E Mによる観察初期においては1.2nm程度の大きさだった結晶部が、累積照射量が $4.2 \times 10^8 \text{ e}^- / \text{nm}^2$ においては2.6nm程度の大きさまで成長していることがわかる。一方、n c - O SおよびC A A C - O Sは、電子照射開始時から電子の累積照射量が $4.2 \times 10^8 \text{ e}^- / \text{nm}^2$ までの範囲で、結晶部の大きさに変化が見られないことがわかる。具体的には、図28中の(2)及び(3)で示すように、電子の累積照射量によらず、n c - O S及びC A A C - O Sの結晶部の大きさは、それぞれ1.4nm程度及び2.1nm程度であることがわかる。

【0325】

このように、a - l i k e O Sは、電子照射によって結晶部の成長が見られる場合がある。一方、n c - O SおよびC A A C - O Sは、電子照射による結晶部の成長がほとんど見られないことがわかる。すなわち、a - l i k e O Sは、n c - O SおよびC A A C - O Sと比べて、不安定な構造であることがわかる。

【0326】

また、鬆を有するため、a - l i k e O Sは、n c - O SおよびC A A C - O Sと比べて密度の低い構造である。具体的には、a - l i k e O Sの密度は、同じ組成の単結晶の密度の78.6%以上92.3%未満となる。また、n c - O Sの密度およびC A A C - O Sの密度は、同じ組成の単結晶の密度の92.3%以上100%未満となる。単結晶の密度の78%未満となる酸化物半導体は、成膜すること自体が困難である。

【0327】

例えば、I n : G a : Z n = 1 : 1 : 1 [原子数比]を満たす酸化物半導体において、菱面体晶構造を有する単結晶I n G a Z n O<sub>4</sub>の密度は $6.357 \text{ g} / \text{cm}^3$ となる。よって、例えば、I n : G a : Z n = 1 : 1 : 1 [原子数比]を満たす酸化物半導体において、a - l i k e O Sの密度は $5.0 \text{ g} / \text{cm}^3$ 以上 $5.9 \text{ g} / \text{cm}^3$ 未満となる。また、例えば、I n : G a : Z n = 1 : 1 : 1 [原子数比]を満たす酸化物半導体において、n c - O Sの密度およびC A A C - O Sの密度は $5.9 \text{ g} / \text{cm}^3$ 以上 $6.3 \text{ g} / \text{cm}^3$ 未満となる。

【0328】

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異なる単結晶を組み合わせることにより、所望の組成における単結晶に相当する密度を見積もることができる。所望の組成の単結晶に相当する密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせで見積もることが好ましい。

【0329】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。なお、酸化物半導体は、例えば、非晶質酸化物半導体、a - l i k e O S、微結晶酸化物半導体、C A A C - O Sのうち、二種以上を有する積層膜であってもよい。

【0330】

以上のいずれかの構造を有する酸化物半導体膜を用いて本発明の一態様に係る半導体装置を構成することができる。

【0331】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせる用いることができる。

【0332】

(実施の形態4)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図29を用いて説明を行う。

【0333】

< 4. 表示装置に関する説明 >

図29(A)に示す表示装置は、表示素子の画素を有する領域(以下、画素部502という)と、画素部502の外側に配置され、画素を駆動するための回路を有する回路部(以下、駆動回路部504という)と、素子の保護機能を有する回路(以下、保護回路506という)と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

【0334】

駆動回路部504の一部、または全部は、画素部502と同一基板上に形成されていることが望ましい。これにより、部品数や端子数を減らすことができる。駆動回路部504の一部、または全部が、画素部502と同一基板上に形成されていない場合には、駆動回路部504の一部、または全部は、COGやTAB(Tape Automated Bonding)によって、実装することができる。

【0335】

画素部502は、X行(Xは2以上の自然数)Y列(Yは2以上の自然数)に配置された複数の表示素子を駆動するための回路(以下、画素回路501という)を有し、駆動回路部504は、画素を選択する信号(走査信号)を出力する回路(以下、ゲートドライバ504aという)、画素の表示素子を駆動するための信号(データ信号)を供給するための回路(以下、ソースドライバ504b)などの駆動回路を有する。

【0336】

ゲートドライバ504aは、シフトレジスタ等を有する。ゲートドライバ504aは、端子部507を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートドライバ504aは、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ504aは、走査信号が与えられる配線(以下、走査線GL\_\_1乃至GL\_\_Xという)の電位を制御する機能を有する。なお、ゲートドライバ504aを複数設け、複数のゲートドライバ504aにより、走査線GL\_\_1乃至GL\_\_Xを分割して制御してもよい。または、ゲートドライバ504aは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

【0337】

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号(画像信号)が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線(以下、データ線DL\_\_1乃至DL\_\_Yという)の電位を制御する機能を有す

10

20

30

40

50

る。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

#### 【0338】

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

#### 【0339】

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数のデータ線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込み及び保持が制御される。例えば、m行n列目の画素回路501は、走査線GL<sub>m</sub>（mはX以下の自然数）を介してゲートドライバ504aからパルス信号が入力され、走査線GL<sub>m</sub>の電位に応じてデータ線DL<sub>n</sub>（nはY以下の自然数）を介してソースドライバ504bからデータ信号が入力される。

#### 【0340】

図29(A)に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GLに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線であるデータ線DLに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源及び制御信号、及び画像信号を入力するための端子が設けられた部分をいう。

#### 【0341】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。

#### 【0342】

図29(A)に示すように、画素部502と駆動回路部504にそれぞれ保護回路506を設けることにより、ESD(Electro Static Discharge: 静電気放電)などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

#### 【0343】

また、図29(A)においては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を実装する構成としても良い。

#### 【0344】

また、図29(A)に示す複数の画素回路501は、例えば、図29(B)に示す構成とすることができる。

#### 【0345】

図29(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。トランジスタ550に先の実施の形態に示すトランジスタを適用することができる。

#### 【0346】

ここで、図29(B)に示すトランジスタ550に、図11に示すトランジスタ200

10

20

30

40

50

を用い、図 29 (B) に示す容量素子 560 の一方の電極に酸化物導電膜を用いる構成について、図 46 を用いて説明する。なお、図 46 は、表示装置の一例を示す断面図である。

#### 【0347】

図 46 に示す表示装置 500 は、液晶素子 570 と、トランジスタ 550 と、容量素子 560 と、を有する。また、トランジスタ 550 のソース電極及びドレイン電極の一方に、画素電極として機能する導電膜 520 が電氣的に接続されている。また、容量素子 560 の一方の電極は、トランジスタ 550 の酸化物半導体膜と同一の酸化物半導体膜を加工することで形成される酸化物導電膜 528 であり、容量素子 560 の他方の電極は、画素電極として機能する導電膜 520 である。また、容量素子 560 は、酸化物導電膜 528 と導電膜 520 との間に窒化物絶縁膜 518 を有する。窒化物絶縁膜 518 は、トランジスタ 550 の保護膜としての機能と、容量素子 560 の誘電体層としての機能を有する。

10

#### 【0348】

また、酸化物導電膜 528 は、トランジスタ 550 の酸化物半導体膜と同一の酸化物半導体膜を加工することで形成されるが、酸化物導電膜 528 に接する窒化物絶縁膜 518 から水素が供給され、酸化物半導体膜の導電性が高められる。したがって、酸化物導電膜 528 は、容量素子 560 の一方の電極として機能することができる。

#### 【0349】

また、液晶素子 570 は、導電膜 520 と、液晶層 546 と、導電膜 540 と、を有する。また、導電膜 520 と液晶層 546 との間には配向膜 544a が設けられ、導電膜 540 と、液晶層 546 との間には配向膜 544b が設けられる。また、導電膜 540 の上方には、絶縁膜 533、遮光層 531、着色層 532 等が設けられる。また、トランジスタ 550 の上方には、液晶層 546 の厚さ、いわゆるセルギャップを制御するスペーサ 542 が設けられる。液晶素子 570 の一方の電極である導電膜 520 と、液晶素子 570 の他方の電極である導電膜 540 との間に電圧を印加することで、液晶層 546 の配向状態を変えることができる。

20

#### 【0350】

液晶素子 570 の一对の電極の一方の電位は、画素回路 501 の仕様に依じて適宜設定される。液晶素子 570 は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路 501 のそれぞれが有する液晶素子 570 の一对の電極の一方に共通の電位（コモン電位）を与えてもよい。また、各行の画素回路 501 の液晶素子 570 の一对の電極の一方に異なる電位を与えてもよい。

30

#### 【0351】

例えば、液晶素子 570 を有する表示装置の駆動方法としては、TN (Twisted Nematic) モード、STN (Super-Twisted Nematic) モード、VA (Vertical Alignment) モード、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric Aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、または TBA (Transverse Bend Alignment) モードなどを用いてもよい。

40

#### 【0352】

また、表示装置の駆動方法としては、上述した駆動方法の他、ECB (Electrically Controlled Birefringence) モード、PDLC (Polymer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲスト

50

ホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0353】

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一方は、データ線DL<sub>n</sub>に電氣的に接続され、他方は液晶素子570の一对の電極の他方に電氣的に接続される。また、トランジスタ550のゲート電極は、走査線GL<sub>m</sub>に電氣的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0354】

容量素子560の一对の電極の一方は、電位が供給される配線（以下、電位供給線VL）に電氣的に接続され、他方は、液晶素子570の一对の電極の他方に電氣的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に応じて適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

【0355】

例えば、図29（B）の画素回路501を有する表示装置では、例えば、図29（A）に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。

【0356】

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

【0357】

また、図29（A）に示す複数の画素回路501は、例えば、図29（C）に示す構成とすることができる。

【0358】

図29（C）に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。トランジスタ552及びトランジスタ554のいずれか一方または双方に先の実施の形態に示すトランジスタを適用することができる。

【0359】

トランジスタ552のソース電極及びドレイン電極の一方は、データ信号が与えられる配線（以下、信号線DL<sub>n</sub>という）に電氣的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線（以下、走査線GL<sub>m</sub>という）に電氣的に接続される。

【0360】

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0361】

容量素子562の一对の電極の一方は、電位が与えられる配線（以下、電位供給線VL<sub>a</sub>という）に電氣的に接続され、他方は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

【0362】

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

【0363】

トランジスタ554のソース電極及びドレイン電極の一方は、電位供給線VL<sub>a</sub>に電氣的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

【0364】

発光素子572のアノード及びカソードの一方は、電位供給線VL<sub>b</sub>に電氣的に接続され、他方は、トランジスタ554のソース電極及びドレイン電極の他方に電氣的に接続される。

【0365】

10

20

30

40

50

発光素子 572 としては、例えば有機エレクトロルミネセンス素子（有機 EL 素子ともいう）などを用いることができる。ただし、発光素子 572 としては、これに限定されず、無機材料からなる無機 EL 素子を用いても良い。

【0366】

なお、電位供給線 VL\_\_a 及び電位供給線 VL\_\_b の一方には、高電源電位 VDD が与えられ、他方には、低電源電位 VSS が与えられる。

【0367】

図 29 (C) の画素回路 501 を有する表示装置では、例えば、図 29 (A) に示すゲートドライバ 504a により各行の画素回路 501 を順次選択し、トランジスタ 552 をオン状態にしてデータ信号のデータを書き込む。

10

【0368】

データが書き込まれた画素回路 501 は、トランジスタ 552 がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ 554 のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子 572 は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

【0369】

また、本実施の形態においては、表示装置の表示素子として、液晶素子 570 及び発光素子 572 を有する構成について例示したが、これに限定されず、表示装置は様々な素子を有していてもよい。

【0370】

20

表示装置は、例えば、液晶素子、EL 素子（有機物及び無機物を含む EL 素子、有機 EL 素子、無機 EL 素子）、LED（白色 LED、赤色 LED、緑色 LED、青色 LED など）、トランジスタ（電流に応じて発光するトランジスタ）、電子放出素子、電子インク、電気泳動素子、グレーティングライトバルブ（GLV）、プラズマディスプレイ（PDP）、MEMS（マイクロ・エレクトロ・メカニカル・システム）を用いた表示素子、デジタルマイクロミラーデバイス（DMD）、DMS（デジタル・マイクロ・シャッター）、MIRASOL（登録商標）、IMOD（インターフェアレンス・モジュレーション）素子、シャッター方式の MEMS 表示素子、光干渉方式の MEMS 表示素子、エレクトロウェットティング素子、圧電セラミックディスプレイ、カーボンナノチューブを用いた表示素子など、電氣的または磁氣的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有していてもよい。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（FED）又は SED 方式平面型ディスプレイ（SED: Surface-conduction Electron-emitter Display）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAM などの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

30

40

【0371】

また、本実施の形態の表示装置の表示方式としては、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（R は赤、G は緑、B は青を表す）の三色に限定されない。例えば、R の画素と G の画素と B の画素と W（白）の画素の四画素から構成されてもよい。または、ペンタイル配列のように、RGB のうちの 2 色分で一つの色要素を構成し、色要素によって、異なる 2 色を選択して構成してもよい。または RGB に、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なって

50



いてもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

【0372】

また、表示装置にバックライト（有機EL素子、無機EL素子、LED、蛍光灯など）に白色光（W）を設けてもよい。また、表示装置に着色層（カラーフィルタともいう。）を設けてもよい。着色層としては、例えば、レッド（R）、グリーン（G）、ブルー（B）、イエロー（Y）などを適宜組み合わせる用いることができる。着色層を用いることで、着色層を用いない場合と比べて色の再現性を高くすることができる。このとき、着色層を有する領域と、着色層を有さない領域と、を配置することによって、着色層を有さない領域における白色光を直接表示に利用しても構わない。一部に着色層を有さない領域を配置することで、明るい表示の際に、着色層による輝度の低下を少なくでき、消費電力を2割から3割程度低減できる場合がある。ただし、有機EL素子や無機EL素子などの自発光素子を用いてフルカラー表示する場合、R、G、B、Y、ホワイト（W）を、それぞれの発光色を有する素子から発光させても構わない。自発光素子を用いることで、着色層を用いた場合よりも、さらに消費電力を低減できる場合がある。

10

【0373】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

【0374】

（実施の形態5）

20

本実施の形態においては、本発明の一態様の半導体装置を有する表示装置、及び該表示装置に入力装置を取り付けた電子機器について、図30乃至図35を用いて説明を行う。

【0375】

<5-1. タッチパネルに関する説明>

なお、本実施の形態において、電子機器の一例として、表示装置と、入力装置とを合わせたタッチパネル2000について説明する。また、入力装置の一例として、タッチセンサを用いる場合について説明する。

【0376】

図30（A）（B）は、タッチパネル2000の斜視図である。なお、図30（A）（B）において、明瞭化のため、タッチパネル2000の代表的な構成要素を示す。

30

【0377】

タッチパネル2000は、表示装置2501とタッチセンサ2595とを有する（図30（B）参照）。また、タッチパネル2000は、基板2510、基板2570、及び基板2590を有する。なお、基板2510、基板2570、及び基板2590はいずれも可撓性を有する。ただし、基板2510、基板2570、及び基板2590のいずれか一つまたは全てが可撓性を有さない構成としてもよい。

【0378】

表示装置2501は、基板2510上に複数の画素及び該画素に信号を供給することができる複数の配線2511を有する。複数の配線2511は、基板2510の外周部にまで引き回され、その一部が端子2519を構成している。端子2519はFPC2509（1）と電気的に接続する。

40

【0379】

基板2590は、タッチセンサ2595と、タッチセンサ2595と電気的に接続する複数の配線2598とを有する。複数の配線2598は、基板2590の外周部に引き回され、その一部は端子を構成する。そして、該端子はFPC2509（2）と電気的に接続される。なお、図30（B）では明瞭化のため、基板2590の裏面側（基板2510と対向する面側）に設けられるタッチセンサ2595の電極や配線等を実線で示している。

【0380】

タッチセンサ2595として、例えば静電容量方式のタッチセンサを適用できる。静電

50

容量方式としては、表面型静電容量方式、投影型静電容量方式等がある。

【0381】

投影型静電容量方式としては、主に駆動方式の違いから自己容量方式、相互容量方式などがある。相互容量方式を用いると同時多点検出が可能となるため好ましい。

【0382】

なお、図30(B)に示すタッチセンサ2595は、投影型静電容量方式のタッチセンサを適用した構成である。

【0383】

なお、タッチセンサ2595には、指等の検知対象の近接または接触を検知することができる、様々なセンサを適用することができる。

10

【0384】

投影型静電容量方式のタッチセンサ2595は、電極2591と電極2592とを有する。電極2591は、複数の配線2598のいずれかと電氣的に接続し、電極2592は複数の配線2598の他のいずれかと電氣的に接続する。

【0385】

電極2592は、図30(A)(B)に示すように、一方向に繰り返し配置された複数の四辺形が角部で接続される形状を有する。

【0386】

電極2591は四辺形であり、電極2592が延在する方向と交差する方向に繰り返し配置されている。

20

【0387】

配線2594は、電極2592を挟む二つの電極2591と電氣的に接続する。このとき、電極2592と配線2594の交差部の面積ができるだけ小さくなる形状が好ましい。これにより、電極が設けられていない領域の面積を低減でき、透過率のバラツキを低減できる。その結果、タッチセンサ2595を透過する光の輝度のバラツキを低減することができる。

【0388】

なお、電極2591及び電極2592の形状はこれに限定されず、様々な形状を取りうる。例えば、複数の電極2591をできるだけ隙間が生じないように配置し、絶縁層を介して電極2592を、電極2591と重ならない領域ができるように離間して複数設ける構成としてもよい。このとき、隣接する2つの電極2592の間に、これらとは電氣的に絶縁されたダミー電極を設けると、透過率の異なる領域の面積を低減するため好ましい。

30

【0389】

なお、電極2591、電極2592、配線2598などの導電膜、つまり、タッチパネルを構成する配線や電極に用いることのできる材料として、酸化インジウム、酸化錫、酸化亜鉛等を有する透明導電膜(例えば、ITOなど)が挙げられる。また、タッチパネルを構成する配線や電極に用いることのできる材料として、例えば、抵抗値が低い方が好ましい。一例として、銀、銅、アルミニウム、カーボンナノチューブ、グラフェン、ハロゲン化金属(ハロゲン化銀など)などを用いてもよい。さらに、非常に細くした(例えば、直径が数ナノメートル)複数の導電体を用いて構成されるような金属ナノワイヤを用いてもよい。または、導電体を網目状にした金属メッシュを用いてもよい。一例としては、Agナノワイヤ、Cuナノワイヤ、Alナノワイヤ、Agメッシュ、Cuメッシュ、Alメッシュなどを用いてもよい。例えば、タッチパネルを構成する配線や電極にAgナノワイヤを用いる場合、可視光において透過率を89%以上、シート抵抗値を $40 \text{ } \Omega / \text{cm}^2$ 以上 $100 \text{ } \Omega / \text{cm}^2$ 以下とすることができる。また、上述したタッチパネルを構成する配線や電極に用いることのできる材料の一例である、金属ナノワイヤ、金属メッシュ、カーボンナノチューブ、グラフェンなどは、可視光において透過率が高いため、表示素子に用いる電極(例えば、画素電極または共通電極など)として用いてもよい。

40

【0390】

50

## &lt; 5 - 2 . 表示装置に関する説明 &gt;

次に、図 3 1 ( A ) ( B ) を用いて、表示装置 2 5 0 1 の詳細について説明する。図 3 1 ( A ) ( B ) は、図 3 0 ( B ) に示す一点鎖線 X 1 - X 2 間の断面図に相当する。

## 【 0 3 9 1 】

表示装置 2 5 0 1 は、マトリクス状に配置された複数の画素を有する。該画素は表示素子と、該表示素子を駆動する画素回路とを有する。

## 【 0 3 9 2 】

( 表示素子として E L 素子を用いる構成 )

まず、表示素子として E L 素子を用いる構成について、図 3 1 ( A ) を用いて以下説明を行う。なお、以下の説明においては、白色の光を射出する E L 素子を適用する場合につ  
10  
いて説明するが、E L 素子はこれに限定されない。例えば、隣接する画素毎に射出する光の色が異なるように、発光色が異なる E L 素子を適用してもよい。

## 【 0 3 9 3 】

基板 2 5 1 0 及び基板 2 5 7 0 としては、例えば、水蒸気の透過率が  $10^{-5} \text{ g / ( m}^2 \cdot \text{day)}$  以下、好ましくは  $10^{-6} \text{ g / ( m}^2 \cdot \text{day)}$  以下である可撓性を有する材料を好適に用いることができる。または、基板 2 5 1 0 の熱膨張率と、基板 2 5 7 0 の熱膨張率とが、およそ等しい材料を用いると好適である。例えば、線膨張率が  $1 \times 10^{-3} / \text{K}$  以下、好ましくは  $5 \times 10^{-5} / \text{K}$  以下、より好ましくは  $1 \times 10^{-5} / \text{K}$  以下である材料を好適に用いることができる。

## 【 0 3 9 4 】

なお、基板 2 5 1 0 は、E L 素子への不純物の拡散を防ぐ絶縁層 2 5 1 0 a と、可撓性基板 2 5 1 0 b と、絶縁層 2 5 1 0 a 及び可撓性基板 2 5 1 0 b を貼り合わせる接着層 2 5 1 0 c と、を有する積層体である。また、基板 2 5 7 0 は、E L 素子への不純物の拡散を防ぐ絶縁層 2 5 7 0 a と、可撓性基板 2 5 7 0 b と、絶縁層 2 5 7 0 a 及び可撓性基板 2 5 7 0 b を貼り合わせる接着層 2 5 7 0 c と、を有する積層体である。  
20

## 【 0 3 9 5 】

接着層 2 5 1 0 c 及び接着層 2 5 7 0 c としては、例えば、ポリエステル、ポリオレフィン、ポリアミド ( ナイロン、アラミド等 )、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂、もしくはシロキサン結合を有する樹脂を含む材料を用いることができる。  
30

## 【 0 3 9 6 】

また、基板 2 5 1 0 と基板 2 5 7 0 との間に封止層 2 5 6 0 を有する。封止層 2 5 6 0 は、空気より大きい屈折率を有すると好ましい。また、図 3 1 ( A ) に示すように、封止層 2 5 6 0 側に光を取り出す場合は、封止層 2 5 6 0 は光学層を兼ねることができる。

## 【 0 3 9 7 】

また、封止層 2 5 6 0 の外周部にシール材を形成してもよい。当該シール材を用いることにより、基板 2 5 1 0、基板 2 5 7 0、封止層 2 5 6 0、及びシール材で囲まれた領域に E L 素子 2 5 5 0 を有する構成とすることができる。なお、封止層 2 5 6 0 として、不活性気体 ( 窒素やアルゴン等 ) を充填してもよい。また、当該不活性気体内に、乾燥材を設けて、水分等を吸着させる構成としてもよい。また、上述のシール材としては、例えば  
40  
、エポキシ系樹脂やガラスフリットを用いるのが好ましい。また、シール材に用いる材料としては、水分や酸素を透過しない材料を用いると好適である。

## 【 0 3 9 8 】

また、図 3 1 ( A ) に示す表示装置 2 5 0 1 は、画素 2 5 0 5 を有する。また、画素 2 5 0 5 は、発光モジュール 2 5 8 0 と、E L 素子 2 5 5 0 と、E L 素子 2 5 5 0 に電力を供給することができるトランジスタ 2 5 0 2 t と、を有する。なお、トランジスタ 2 5 0 2 t は、画素回路の一部として機能する。

## 【 0 3 9 9 】

また、発光モジュール 2 5 8 0 は、E L 素子 2 5 5 0 と、着色層 2 5 6 7 とを有する。  
50  
また、E L 素子 2 5 5 0 は、下部電極と、上部電極と、下部電極と上部電極との間に E L

層とを有する。

【0400】

また、封止層2560が光を取り出す側に設けられている場合、封止層2560は、EL素子2550と着色層2567に接する。

【0401】

着色層2567は、EL素子2550と重なる位置にある。これにより、EL素子2550が発する光の一部は着色層2567を透過して、図中に示す矢印の方向の発光モジュール2580の外部に射出される。

【0402】

また、表示装置2501には、光を射出する方向に遮光層2568が設けられる。遮光層2568は、着色層2567を囲むように設けられている。

10

【0403】

着色層2567としては、特定の波長帯域の光を透過する機能を有していればよく、例えば、赤色の波長帯域の光を透過するカラーフィルタ、緑色の波長帯域の光を透過するカラーフィルタ、青色の波長帯域の光を透過するカラーフィルタ、黄色の波長帯域の光を透過するカラーフィルタなどを用いることができる。各カラーフィルタは、様々な材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などで形成することができる。

【0404】

また、表示装置2501には、絶縁層2521が設けられる。絶縁層2521はトランジスタ2502t等を覆う。なお、絶縁層2521は、画素回路に起因する凹凸を平坦化するための機能を有する。また、絶縁層2521に不純物の拡散を抑制できる機能を付与してもよい。これにより、不純物の拡散によるトランジスタ2502t等の信頼性の低下を抑制できる。

20

【0405】

また、EL素子2550は、絶縁層2521の上方に形成される。また、EL素子2550が有する下部電極には、該下部電極の端部に重なる隔壁2528が設けられる。なお、基板2510と、基板2570との間隔を制御するスペーサを、隔壁2528上に形成してもよい。

【0406】

また、走査線駆動回路2504は、トランジスタ2503tと、容量素子2503cとを有する。なお、駆動回路を画素回路と同一の工程で同一基板上に形成することができる。

30

【0407】

また、基板2510上には、信号を供給することができる配線2511が設けられる。また、配線2511上には、端子2519が設けられる。また、端子2519には、FPC2509(1)が電氣的に接続される。また、FPC2509(1)は、ビデオ信号、クロック信号、スタート信号、リセット信号等を供給する機能を有する。なお、FPC2509(1)にはプリント配線基板(PWB)が取り付けられていても良い。

【0408】

なお、トランジスタ2502t及びトランジスタ2503tのいずれか一方または双方に先の実施の形態に示すトランジスタを適用すればよい。本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ状態における電流値(オフ電流値)を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを表示装置2501に用いることで、画素回路のスイッチングトランジスタと、駆動回路に使用するドライバトランジスタを同一基板上に形成することができる。

40

50

すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素回路においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

#### 【0409】

(表示素子として液晶素子を用いる構成)

次に、表示素子として、液晶素子を用いる構成について、図31(B)を用いて以下説明を行う。なお、以下の説明においては、外光を反射して表示する反射型の液晶表示装置について説明するが、液晶表示装置はこれに限定されない。例えば、光源(バックライト、サイドライト等)を設けて、透過型の液晶表示装置、または反射型と透過型の両方の機能を備える液晶表示装置としてもよい。

10

#### 【0410】

図31(B)に示す表示装置2501は、図31(A)に示す表示装置2501と以下の点が異なる。それ以外の構成については、図31(A)に示す表示装置2501と同様である。

#### 【0411】

図31(B)に示す表示装置2501の画素2505は、液晶素子2551と、液晶素子2551に電力を供給することができるトランジスタ2502tと、を有する。

#### 【0412】

また、液晶素子2551は、下部電極(画素電極ともいう)と、上部電極と、下部電極と上部電極との間に液晶層2529と、を有する。液晶素子2551は、下部電極と上部電極との間に印加される電圧によって、液晶層2529の配向状態を変えることができる。また、液晶層2529中には、スペーサ2530aと、スペーサ2530bと、が設けられる。また、図31(B)において図示しないが、上部電極及び下部電極の液晶層2529と接する側に、それぞれ配向膜を設ける構成としてもよい。

20

#### 【0413】

液晶層2529としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。また、液晶表示装置として、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相を示す液晶を用いる場合、配向膜を設けなくてもよいのでラビング処理が不要となる。ラビング処理が不要となることで、ラビング処理時に引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。

30

#### 【0414】

スペーサ2530a、2530bとしては、絶縁膜を選択的にエッチングすることで得られる。スペーサ2530a、2530bとしては、基板2510と基板2570との間の距離(セルギャップ)を制御するために設けられる。なお、スペーサ2530a、2530bは、それぞれ大きさを異ならせてもよく、柱状または球状で設けると好ましい。また、図31(B)においては、スペーサ2530a、2530bを、基板2570側に設ける構成について例示したが、これに限定されず、基板2510側に設けてもよい。

40

#### 【0415】

また、液晶素子2551の上部電極は、基板2570側に設けられる。また、該上部電極と、着色層2567及び遮光層2568と、の間には絶縁層2531が設けられる。絶縁層2531は、着色層2567及び遮光層2568に起因する凹凸を平坦化する機能を有する。絶縁層2531としては、例えば、有機樹脂膜を用いればよい。また、液晶素子2551の下部電極は、反射電極としての機能を有する。図31(B)に示す表示装置2501は、外光を利用して下部電極で光を反射して着色層2567を介して表示する、反射型の液晶表示装置である。なお、透過型の液晶表示装置とする場合、下部電極に透明電極として機能を付与すればよい。

50

## 【0416】

また、図31(B)に示す表示装置2501は、絶縁層2522を有する。絶縁層2522は、トランジスタ2502t等を覆う。なお、絶縁層2522は、画素回路に起因する凹凸を平坦化するための機能と、液晶素子の下部電極に凹凸を形成する機能と、を有する。これにより、下部電極の表面に凹凸を形成することが可能となる。したがって、外光が下部電極に入射した場合において、下部電極の表面で光を乱反射することが可能となり、視認性を向上させることができる。なお、透過型の液晶表示装置の場合、上記凹凸を設けない構成としてもよい。

## 【0417】

<5-3. タッチセンサに関する説明>

10

次に、図32を用いて、タッチセンサ2595の詳細について説明する。図32は、図30(B)に示す一点鎖線X3-X4間の断面図に相当する。

## 【0418】

タッチセンサ2595は、基板2590上に千鳥状に配置された電極2591及び電極2592と、電極2591及び電極2592を覆う絶縁層2593と、隣り合う電極2591を電氣的に接続する配線2594とを有する。

## 【0419】

電極2591及び電極2592は、透光性を有する導電材料を用いて形成する。透光性を有する導電性材料としては、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。なお、グラフェンを含む膜を用いることもできる。グラフェンを含む膜は、例えば膜状に形成された酸化グラフェンを含む膜を還元して形成することができる。還元する方法としては、熱を加える方法等を挙げることができる。

20

## 【0420】

例えば、透光性を有する導電性材料を基板2590上にスパッタリング法により成膜した後、フォトリソグラフィ法等の様々なパターニング技術により、不要な部分を除去して、電極2591及び電極2592を形成することができる。

## 【0421】

また、絶縁層2593に用いる材料としては、例えば、アクリル、エポキシなどの樹脂、シロキサン結合を有する樹脂の他、酸化シリコン、酸化窒化シリコン、酸化アルミニウムなどの無機絶縁材料を用いることもできる。

30

## 【0422】

また、電極2591に達する開口が絶縁層2593に設けられ、配線2594が隣接する電極2591と電氣的に接続する。透光性の導電性材料は、タッチパネルの開口率を高めることができるため、配線2594に好適に用いることができる。また、電極2591及び電極2592より導電性の高い材料は、電気抵抗を低減できるため配線2594に好適に用いることができる。

## 【0423】

電極2592は、一方向に延在し、複数の電極2592がストライプ状に設けられている。また、配線2594は電極2592と交差して設けられている。

40

## 【0424】

一对の電極2591が1つの電極2592を挟んで設けられる。また、配線2594は一对の電極2591を電氣的に接続している。

## 【0425】

なお、複数の電極2591は、1つの電極2592と必ずしも直交する方向に配置される必要はなく、0度を超えて90度未満の角度をなすように配置されてもよい。

## 【0426】

また、配線2598は、電極2591または電極2592と電氣的に接続される。また、配線2598の一部は、端子として機能する。配線2598としては、例えば、アルミニウム、金、白金、銀、ニッケル、チタン、タングステン、クロム、モリブデン、鉄、コ

50

バルト、銅、またはパラジウム等の金属材料や、該金属材料を含む合金材料を用いることができる。

【0427】

なお、絶縁層2593及び配線2594を覆う絶縁層を設けて、タッチセンサ2595を保護してもよい。

【0428】

また、接続層2599は、配線2598とFPC2509(2)を電氣的に接続させる。

【0429】

接続層2599としては、異方性導電フィルム(ACF: Anisotropic Conductive Film)や、異方性導電ペースト(ACP: Anisotropic Conductive Paste)などを用いることができる。

【0430】

<5-4. タッチパネルに関する説明>

次に、図33(A)を用いて、タッチパネル2000の詳細について説明する。図33(A)は、図30(A)に示す一点鎖線X5-X6間の断面図に相当する。

【0431】

図33(A)に示すタッチパネル2000は、図31(A)で説明した表示装置2501と、図32で説明したタッチセンサ2595と、を貼り合わせた構成である。

【0432】

また、図33(A)に示すタッチパネル2000は、図31(A)で説明した構成の他、接着層2597と、反射防止層2569と、を有する。

【0433】

接着層2597は、配線2594と接して設けられる。なお、接着層2597は、タッチセンサ2595が表示装置2501に重なるように、基板2590を基板2570に貼り合わせている。また、接着層2597は、透光性を有すると好ましい。また、接着層2597としては、熱硬化性樹脂、または紫外線硬化樹脂を用いることができる。例えば、アクリル系樹脂、ウレタン系樹脂、エポキシ系樹脂、またはシロキサン系樹脂を用いることができる。

【0434】

反射防止層2569は、画素に重なる位置に設けられる。反射防止層2569として、例えば円偏光板を用いることができる。

【0435】

次に、図33(A)に示す構成と異なる構成のタッチパネルについて、図33(B)を用いて説明する。

【0436】

図33(B)は、タッチパネル2001の断面図である。図33(B)に示すタッチパネル2001は、図33(A)に示すタッチパネル2000と、表示装置2501に対するタッチセンサ2595の位置が異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、タッチパネル2000の説明を援用する。

【0437】

着色層2567は、EL素子2550の下方に位置する。また、図33(B)に示すEL素子2550は、トランジスタ2502tが設けられている側に光を射出する。これにより、EL素子2550が発する光の一部は、着色層2567を透過して、図中に示す矢印の方向の発光モジュール2580の外部に射出される。

【0438】

また、タッチセンサ2595は、表示装置2501の基板2510側に設けられている。

【0439】

接着層2597は、基板2510と基板2590の間にあり、表示装置2501とタッ

10

20

30

40

50

チセンサ 2 5 9 5 を貼り合わせる。

【 0 4 4 0 】

図 3 3 ( A ) ( B ) に示すように、発光素子から射出される光は、基板の上面及び下面のいずれか一方または双方に射出されればよい。

【 0 4 4 1 】

< 5 - 5 . タッチパネルの駆動方法に関する説明 >

次に、タッチパネルの駆動方法の一例について、図 3 4 を用いて説明を行う。

【 0 4 4 2 】

図 3 4 ( A ) は、相互容量方式のタッチセンサの構成を示すブロック図である。図 3 4 ( A ) では、パルス電圧出力回路 2 6 0 1、電流検出回路 2 6 0 2 を示している。なお、図 3 4 ( A ) では、パルス電圧が与えられる電極 2 6 2 1 を X 1 - X 6 として、電流の変化を検知する電極 2 6 2 2 を Y 1 - Y 6 として、それぞれ 6 本の配線で例示している。また、図 3 4 ( A ) は、電極 2 6 2 1 と、電極 2 6 2 2 とが重畳することで形成される容量 2 6 0 3 を示している。なお、電極 2 6 2 1 と電極 2 6 2 2 とはその機能を互いに置き換えてもよい。

【 0 4 4 3 】

パルス電圧出力回路 2 6 0 1 は、X 1 - X 6 の配線に順にパルスを印加するための回路である。X 1 - X 6 の配線にパルス電圧が印加されることで、容量 2 6 0 3 を形成する電極 2 6 2 1 と電極 2 6 2 2 との間に電界が生じる。この電極間に生じる電界が遮蔽等により容量 2 6 0 3 の相互容量に変化を生じさせることを利用して、被検知体の近接、または接触を検出することができる。

【 0 4 4 4 】

電流検出回路 2 6 0 2 は、容量 2 6 0 3 での相互容量の変化による、Y 1 から Y 6 の配線での電流の変化を検出するための回路である。Y 1 - Y 6 の配線では、被検知体の近接、または接触がないと検出される電流値に変化はないが、検出する被検知体の近接、または接触により相互容量が減少する場合には電流値が減少する変化を検出する。なお電流の検出は、積分回路等を用いて行えばよい。

【 0 4 4 5 】

次に、図 3 4 ( B ) には、図 3 4 ( A ) で示す相互容量方式のタッチセンサにおける入出力波形のタイミングチャートを示す。図 3 4 ( B ) では、1 フレーム期間で各行列での被検知体の検出を行うものとする。また図 3 4 ( B ) では、被検知体を検出しない場合 ( 非タッチ ) と被検知体を検出する場合 ( タッチ ) との 2 つの場合について示している。なお Y 1 - Y 6 の配線については、検出される電流値に対応する電圧値とした波形を示している。

【 0 4 4 6 】

X 1 - X 6 の配線には、順にパルス電圧が与えられ、該パルス電圧にしたがって Y 1 - Y 6 の配線での波形が変化する。被検知体の近接または接触がない場合には、X 1 - X 6 の配線の電圧の変化に応じて Y 1 - Y 6 の波形が一様に変化する。一方、被検知体が近接または接触する箇所では、電流値が減少するため、これに対応する電圧値の波形も変化する。

【 0 4 4 7 】

このように、相互容量の変化を検出することにより、被検知体の近接または接触を検出することができる。

【 0 4 4 8 】

< 5 - 6 . センサ回路に関する説明 >

また、図 3 4 ( A ) ではタッチセンサとして配線の交差部に容量 2 6 0 3 のみを設けるパッシブ型のタッチセンサの構成を示したが、トランジスタと容量とを有するアクティブ型のタッチセンサとしてもよい。アクティブ型のタッチセンサに含まれるセンサ回路の一例を図 3 5 に示す。

【 0 4 4 9 】



図 3 5 に示すセンサ回路は、容量 2 6 0 3 と、トランジスタ 2 6 1 1 と、トランジスタ 2 6 1 2 と、トランジスタ 2 6 1 3 とを有する。

【 0 4 5 0 】

トランジスタ 2 6 1 3 はゲートに信号 G 2 が与えられ、ソースまたはドレインの一方に電圧 V R E S が与えられ、他方が容量 2 6 0 3 の一方の電極およびトランジスタ 2 6 1 1 のゲートと電氣的に接続する。トランジスタ 2 6 1 1 は、ソースまたはドレインの一方がトランジスタ 2 6 1 2 のソースまたはドレインの一方と電氣的に接続し、他方に電圧 V S S が与えられる。トランジスタ 2 6 1 2 は、ゲートに信号 G 1 が与えられ、ソースまたはドレインの他方が配線 M L と電氣的に接続する。容量 2 6 0 3 の他方の電極には電圧 V S S が与えられる。

10

【 0 4 5 1 】

次に、図 3 5 に示すセンサ回路の動作について説明する。まず、信号 G 2 としてトランジスタ 2 6 1 3 をオン状態とする電位が与えられることで、トランジスタ 2 6 1 1 のゲートが接続されるノード n に電圧 V R E S に対応した電位が与えられる。次に、信号 G 2 としてトランジスタ 2 6 1 3 をオフ状態とする電位が与えられることで、ノード n の電位が保持される。

【 0 4 5 2 】

続いて、指等の被検知体の近接または接触により、容量 2 6 0 3 の相互容量が変化することに伴い、ノード n の電位が V R E S から変化する。

【 0 4 5 3 】

20

読み出し動作は、信号 G 1 にトランジスタ 2 6 1 2 をオン状態とする電位を与える。ノード n の電位に応じてトランジスタ 2 6 1 1 に流れる電流、すなわち配線 M L に流れる電流が変化する。この電流を検出することにより、被検知体の近接または接触を検出することができる。

【 0 4 5 4 】

トランジスタ 2 6 1 1、トランジスタ 2 6 1 2、及びトランジスタ 2 6 1 3 に先の実施の形態に示すトランジスタを適用することができる。とくにトランジスタ 2 6 1 3 に先の実施の形態に示すトランジスタを適用することにより、ノード n の電位を長期間に亘って保持することが可能となり、ノード n に V R E S を供給しなおす動作（リフレッシュ動作）の頻度を減らすことができる。

30

【 0 4 5 5 】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

【 0 4 5 6 】

（実施の形態 6）

本実施の形態では、本発明の一態様の半導体装置を有する表示モジュール及び電子機器について、図 3 6 及び図 3 7 を用いて説明を行う。

【 0 4 5 7 】

< 6 - 1 . 表示モジュールに関する説明 >

図 3 6 に示す表示モジュール 8 0 0 0 は、上部カバー 8 0 0 1 と下部カバー 8 0 0 2 との間に、F P C 8 0 0 3 に接続されたタッチパネル 8 0 0 4、F P C 8 0 0 5 に接続された表示パネル 8 0 0 6、バックライト 8 0 0 7、フレーム 8 0 0 9、プリント基板 8 0 1 0、バッテリー 8 0 1 1 を有する。

40

【 0 4 5 8 】

本発明の一態様の半導体装置は、例えば、表示パネル 8 0 0 6 に用いることができる。

【 0 4 5 9 】

上部カバー 8 0 0 1 及び下部カバー 8 0 0 2 は、タッチパネル 8 0 0 4 及び表示パネル 8 0 0 6 のサイズに合わせて、形状や寸法を適宜変更することができる。

【 0 4 6 0 】

タッチパネル 8 0 0 4 は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル

50

８００６に重畳して用いることができる。また、表示パネル８００６の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル８００６の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

【０４６１】

バックライト８００７は、光源８００８を有する。なお、図３６において、バックライト８００７上に光源８００８を配置する構成について例示したが、これに限定さない。例えば、バックライト８００７の端部に光源８００８を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機ＥＬ素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト８００７を設けない構成としてもよい。

【０４６２】

フレーム８００９は、表示パネル８００６の保護機能の他、プリント基板８０１０の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム８００９は、放熱板としての機能を有していてもよい。

【０４６３】

プリント基板８０１０は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー８０１１による電源であってもよい。バッテリー８０１１は、商用電源を用いる場合には、省略可能である。

【０４６４】

また、表示モジュール８０００は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【０４６５】

< ６ - ２ . 電子機器に関する説明 >

図３７（Ａ）乃至図３７（Ｇ）は、電子機器を示す図である。これらの電子機器は、筐体９０００、表示部９００１、スピーカ９００３、操作キー９００５（電源スイッチ、又は操作スイッチを含む）、接続端子９００６、センサ９００７（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に問い又は赤外線を測定する機能を含むもの）、マイクロフォン９００８、等を有することができる。

【０４６６】

図３７（Ａ）乃至図３７（Ｇ）に示す電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信または受信を行う機能、記録媒体に記録されているプログラムまたはデータを読み出して表示部に表示する機能、等を有することができる。なお、図３７（Ａ）乃至図３７（Ｇ）に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。また、図３７（Ａ）乃至図３７（Ｇ）には図示していないが、電子機器には、複数の表示部を有する構成としてもよい。また、該電子機器にカメラ等を設け、静止画を撮影する機能、動画を撮影する機能、撮影した画像を記録媒体（外部またはカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

【０４６７】

図３７（Ａ）乃至図３７（Ｇ）に示す電子機器の詳細について、以下説明を行う。

【０４６８】

図３７（Ａ）は、携帯情報端末９１００を示す斜視図である。携帯情報端末９１００が有する表示部９００１は、可撓性を有する。そのため、湾曲した筐体９０００の湾曲面に沿って表示部９００１を組み込むことが可能である。また、表示部９００１はタッチセンサを備え、指やスタイラスなどで画面に触れることで操作することができる。例えば、表示部９００１に表示されたアイコンに触れることで、アプリケーションを起動することが

10

20

30

40

50

できる。

#### 【0469】

図37(B)は、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えば電話機、手帳又は情報閲覧装置等から選ばれた一つ又は複数の機能を有する。具体的には、スマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端子9006、センサ9007等を省略して図示しているが、図37(A)に示す携帯情報端末9100と同様の位置に設けることができる。また、携帯情報端末9101は、文字や画像情報をその複数の面に表示することができる。例えば、3つの操作ボタン9050(操作アイコンまたは単にアイコンともいう)を表示部9001の一の面に表示することができる。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することができる。なお、情報9051の一例としては、電子メールやSNS(ソーシャル・ネットワーキング・サービス)や電話などの着信を知らせる表示、電子メールやSNSなどの題名、電子メールやSNSなどの送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報9051が表示されている位置に、情報9051の代わりに、操作ボタン9050などを表示してもよい。

10

#### 【0470】

図37(C)は、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば、携帯情報端末9102の使用人は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、その表示(ここでは情報9053)を確認することができる。具体的には、着信した電話の発信者の電話番号又は氏名等を、携帯情報端末9102の上方から観察できる位置に表示する。使用人は、携帯情報端末9102をポケットから取り出すことなく、表示を確認し、電話を受けるか否かを判断できる。

20

#### 【0471】

図37(D)は、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、通信規格された近距離無線通信を実行することが可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006を有し、他の情報端末とコネクタを介して直接データのやりとりを行うことができる。また接続端子9006を介して充電を行うこともできる。なお、充電動作は接続端子9006を介さずに無線給電により行ってもよい。

30

#### 【0472】

図37(E)(F)(G)は、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図37(E)が携帯情報端末9201を展開した状態の斜視図であり、図37(F)が携帯情報端末9201を展開した状態または折り畳んだ状態の一方から他方に変化する途中の状態の斜視図であり、図37(G)が携帯情報端末9201を折り畳んだ状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では、継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。ヒンジ9055を介して2つの筐体9000間を屈曲させることにより、携帯情報端末9201を展開した状態から折りたたんだ状態に可逆的に変形させることができる。例えば、携帯情報端末9201は、曲率半径1mm以上150mm以下で曲げることができる。

40

#### 【0473】

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。ただし、本発明の一態様の半導体装置は、表示部を有さない電子機

50

器にも適用することができる。また、本実施の形態において述べた電子機器の表示部においては、可撓性を有し、湾曲した表示面に沿って表示を行うことができる構成、または折り畳み可能な表示部の構成について例示したが、これに限定されず、可撓性を有さず、平面部に表示を行う構成としてもよい。

#### 【0474】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

#### 【実施例1】

#### 【0475】

本実施例においては、本発明の一態様の半導体装置が有する酸化物半導体膜、ここではIGZO膜の膜中の水素濃度について評価を行った。本実施例においては、以下に示す試料A1乃至試料A4を作製し評価を行った。

#### 【0476】

##### (試料A1)

試料A1としては、ガラス基板上にIGZO膜を形成した。試料A1の酸化物半導体膜の形成条件としては、厚さ100nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、IGZO膜の成膜条件としては、基板温度を170℃とし、成膜ガス(Ar/O<sub>2</sub> = 180/20 sccm (酸素分圧 = 10%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット(In:Ga:Zn = 4:2:4.1 [原子数比])に2500WのAC電力を投入して成膜した。

#### 【0477】

##### (試料A2)

試料A2としては、ガラス基板上にIGZO膜を形成した。試料A2の酸化物半導体膜の形成条件としては、厚さ100nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、IGZO膜の成膜条件としては、基板温度を170℃とし、成膜ガス(Ar/O<sub>2</sub> = 160/40 sccm (酸素分圧 = 20%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット(In:Ga:Zn = 4:2:4.1 [原子数比])に2500WのAC電力を投入して成膜した。

#### 【0478】

##### (試料A3)

試料A3としては、ガラス基板上にIGZO膜を形成した。試料A3の酸化物半導体膜の形成条件としては、厚さ100nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、IGZO膜の成膜条件としては、基板温度を170℃とし、成膜ガス(Ar/O<sub>2</sub> = 140/60 sccm (酸素分圧 = 30%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット(In:Ga:Zn = 4:2:4.1 [原子数比])に2500WのAC電力を投入して成膜した。

#### 【0479】

##### (試料A4)

試料A4としては、ガラス基板上にIGZO膜を形成した。試料A4の酸化物半導体膜の形成条件としては、厚さ100nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、IGZO膜の成膜条件としては、基板温度を170℃とし、成膜ガス(Ar/O<sub>2</sub> = 100/100 sccm (酸素分圧 = 50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット(In:Ga:Zn = 4:2:4.1 [原子数比])に2500WのAC電力を投入して成膜した。

#### 【0480】

<IGZO膜の膜中の水素濃度の評価について>

上記作製した試料A1乃至A4のIGZO膜中の水素濃度の評価を行った。なお、水素濃度の評価には、SIMS分析装置を用いて測定した。試料A1乃至A4の水素濃度のデプスプロファイルを図38に、試料A1乃至A4のIGZO膜の表面から深さ方向50nm近傍における水素濃度を表1に、それぞれ示す。

【 0 4 8 1 】

【表 1】

	酸素分圧	水素濃度 [atoms/cm <sup>3</sup> ]
試料A1	10%	2.64E+19
試料A2	20%	3.12E+19
試料A3	30%	3.90E+19
試料A4	50%	4.73E+19

10

【 0 4 8 2 】

図 3 8 及び表 1 に示すように、I G Z O 膜の成膜時における、酸素分圧を低くすることで、I G Z O 膜中の水素濃度が低くなっていることが確認された。

【 0 4 8 3 】

以上、本実施例に示す構成は、他の実施の形態に示す構成または他の実施例に示す構成と適宜組み合わせ用いることができる。

【実施例 2】

20

【 0 4 8 4 】

本実施例においては、図 1 5 に示すトランジスタ 2 7 0 B に相当するトランジスタを作製し電気特性及び信頼性試験を行った。本実施例においては、以下に示す試料 B 1 乃至 B 3、及び試料 C 1 乃至 C 3 を作製し評価を行った。なお、試料 B 1、B 2、C 1、C 2 が本発明の一態様のトランジスタであり、試料 B 3、C 3 が比較用のトランジスタである。また、試料 B 1 乃至 B 3 としては、それぞれ基板内にチャネル長  $L = 3 \mu m$ 、チャネル幅  $W = 50 \mu m$  サイズのトランジスタを、10 個形成した。また、試料 C 1 乃至 C 3 としては、それぞれ基板内にチャネル長  $L = 6 \mu m$ 、チャネル幅  $W = 50 \mu m$  サイズのトランジスタを、10 個形成した。

【 0 4 8 5 】

30

本実施例で作製した試料 B 1 乃至 B 3 及び試料 C 1 乃至 C 3 について、以下説明を行う。なお、以下の説明において、図 1 5 に示すトランジスタ 2 7 0 B に付記した符号を用いて説明する。

【 0 4 8 6 】

(試料 B 1、C 1)

まず、基板 2 0 2 上に導電膜 2 0 4 を形成した。基板 2 0 2 としては、ガラス基板を用いた。また、導電膜 2 0 4 としては、厚さ 1 0 0 nm のタングステン膜を、スパッタリング装置を用いて形成した。

【 0 4 8 7 】

次に、基板 2 0 2 及び導電膜 2 0 4 上に絶縁膜 2 0 6、2 0 7 を形成した。絶縁膜 2 0 6 としては、厚さ 4 0 0 nm の窒化シリコン膜を、P E C V D 装置を用いて形成した。また、絶縁膜 2 0 7 としては、厚さ 5 0 nm の酸化窒化シリコン膜を、P E C V D 装置を用いて形成した。

40

【 0 4 8 8 】

次に、絶縁膜 2 0 7 上に酸化物半導体膜 2 0 8 (酸化物半導体膜 2 0 8 b 及び酸化物半導体膜 2 0 8 c) を形成した。酸化物半導体膜 2 0 8 b としては、厚さ 1 0 nm の I G Z O 膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜 2 0 8 b の成膜条件としては、基板温度を 1 7 0 とし、成膜ガス ( $Ar / O_2 = 180 / 20 s c c m$  (酸素分圧 = 1 0 %)) をチャンバー内に導入し、圧力を 0 . 6 Pa とし、金属酸化物スパッタリングターゲット ( $In : Ga : Zn = 4 : 2 : 4 . 1$  [原子数比]) に 2 5 0 0 W

50

のAC電力を投入して成膜した。酸化物半導体膜208cとしては、厚さ15nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜208cの成膜条件としては、基板温度を170とし、成膜ガス( $\text{Ar}/\text{O}_2 = 100/100 \text{ sccm}$  (酸素分圧 = 50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット( $\text{In}:\text{Ga}:\text{Zn} = 1:1:1.2$  [原子数比])に2500WのAC電力を投入して成膜した。

#### 【0489】

次に、絶縁膜207及び酸化物半導体膜208上に導電膜212a、212bを形成した。導電膜212a、212bとしては、厚さ50nmのタングステン膜と、厚さ400nmのアルミニウム膜と、厚さ100nmのチタン膜とを、スパッタリング装置を用いて真空中で連続して形成した。

10

#### 【0490】

次に、酸化物半導体膜208cの表面を洗浄した。該洗浄方法としては、濃度85%のリン酸水溶液を1/100に希釈した薬液を、酸化物半導体膜208c上に塗布し、15sec間処理した。

#### 【0491】

次に、絶縁膜207、酸化物半導体膜208、及び導電膜212a、212b上に酸化物絶縁膜214a、214bを形成した。酸化物絶縁膜214aとしては、厚さ50nmの酸化窒化シリコン膜を、PECVD装置を用いて形成した。また、酸化物絶縁膜214bとしては、厚さ400nmの酸化窒化シリコン膜を、PECVD装置を用いて形成した。なお、酸化物絶縁膜214a及び酸化物絶縁膜214bとしては、PECVD装置により真空中で連続して形成した。

20

#### 【0492】

酸化物絶縁膜214aの成膜条件としては、基板温度を220とし、流量50sccmのシランガスと、流量2000sccmの一酸化二窒素ガスをチャンバー内に導入し、圧力を20Paとし、PECVD装置内に設置された平行平板の電極間に100WのRF電力を供給して成膜した。また、酸化物絶縁膜214bの成膜条件としては、基板温度を220とし、流量160sccmのシランガスと、流量4000sccmの一酸化二窒素ガスをチャンバー内に導入し、圧力を200Paとし、PECVD装置内に設置された平行平板の電極間に1500WのRF電力を供給して成膜した。

30

#### 【0493】

次に、第1の熱処理を行った。該第1の熱処理としては、窒素雰囲気下で3501時間とした。

#### 【0494】

次に、酸化物絶縁膜214b上に保護膜230を形成した。保護膜230としては、厚さ5nmのITSO膜を用いた。該ITSO膜の成膜条件としては、基板温度を室温とし、流量72sccmのアルゴンガスと、流量5sccmの酸素ガスをチャンバー内に導入し、圧力を0.15Paとし、スパッタリング装置内に設置された金属酸化物ターゲット( $\text{In}_2\text{O}_3:\text{SnO}_2:\text{SiO}_2 = 85:10:5$  [重量%])に1000WのDC電力を供給して成膜した。

40

#### 【0495】

次に、保護膜230を介して、酸化物絶縁膜214a、214bに酸素添加処理を行った。該酸素添加処理条件としては、アッシング装置を用い、基板温度を40とし、流量250sccmの酸素ガスをチャンバー内に導入し、圧力を15Paとし、基板側にバイアスが印加されるように、アッシング装置内に設置された平行平板の電極間に4500WのRF電力を120sec供給して行った。

#### 【0496】

次に、保護膜230を除去した。保護膜230の除去方法としては、ウェットエッチング装置を用い、濃度5%のシュウ酸水溶液を用いて300secエッチングし、続けて濃度0.5%のフッ化水素酸を用いて15secエッチングした。

50

## 【0497】

次に、酸化物絶縁膜214b上に窒化物絶縁膜218を形成した。窒化物絶縁膜218としては、厚さ100nmの窒化シリコン膜を、PECVD装置を用いて形成した。窒化物絶縁膜218の成膜条件としては、基板温度を350とし、流量50sccmのシランガスと、流量5000sccmの窒素ガスと、流量100sccmのアンモニアガスをチャンバー内に導入し、圧力を100Paとし、PECVD装置内に設置された平行平板の電極間に1000WのRF電力を供給して成膜した。

## 【0498】

次に、導電膜212bに達する開口部252c及び、導電膜204に達する開口部252a、252bを形成した。開口部252a、252b、252cとしては、ドライエツ

10

## 【0499】

次に、開口部252a、252b、252cを覆うように窒化物絶縁膜218上に導電膜を形成し、該導電膜を加工することで導電膜220a、220bを形成した。導電膜220a、220bとしては、厚さ100nmのITO膜を、スパッタリング装置を用いて形成した。ITO膜に用いたターゲットの組成としては、保護膜230と同様とした。

## 【0500】

次に、第2の熱処理を行った。該第2の熱処理としては、窒素雰囲気下で250

20

## 【0501】

以上の工程で試料B1、C1を作製した。

## 【0502】

(試料B2、C2)

試料B2、C2としては、先に示す試料B1、C1と下記の工程が異なる。下記以外の工程は、試料B1、C1と同様である。

## 【0503】

絶縁膜207上に酸化物半導体膜208(酸化物半導体膜208b及び酸化物半導体膜208c)を形成した。酸化物半導体膜208bとしては、厚さ10nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜208bの成膜条件としては、基板温度を170とし、成膜ガス( $Ar/O_2 = 140/60$ sccm(酸素分圧=30%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット( $In:Ga:Zn = 4:2:4.1$ [原子数比])に2500WのAC電力を投入して成膜した。酸化物半導体膜208cとしては、厚さ15nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜208cの成膜条件としては、基板温度を170とし、成膜ガス( $Ar/O_2 = 100/100$ sccm(酸素分圧=50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット( $In:Ga:Zn = 1:1:1.2$ [原子数比])に2500WのAC電力を投入して成膜した。

30

## 【0504】

(試料B3、C3)

試料B3、C3としては、先に示す試料B1、C1と下記の工程が異なる。下記以外の工程は、試料B1、C1と同様である。

40

## 【0505】

絶縁膜207上に酸化物半導体膜208(酸化物半導体膜208b及び酸化物半導体膜208c)を形成した。酸化物半導体膜208bとしては、厚さ10nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜208bの成膜条件としては、基板温度を170とし、成膜ガス( $Ar/O_2 = 100/100$ sccm(酸素分圧=50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット( $In:Ga:Zn = 4:2:4.1$ [原子数比])に2500WのA

50

C電力を投入して成膜した。酸化物半導体膜208cとしては、厚さ15nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、酸化物半導体膜208cの成膜条件としては、基板温度を170とし、成膜ガス( $\text{Ar}/\text{O}_2 = 100/100\text{ sccm}$  (酸素分圧=50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット( $\text{In}:\text{Ga}:\text{Zn} = 1:1:1.2$  [原子数比])に2500WのAC電力を投入して成膜した。

【0506】

以上の工程で試料B1乃至B3、及び試料C1乃至C3を作製した。

【0507】

<電気特性評価について>

10

上記作製した試料B1乃至B3及び試料C1乃至C3の電気特性について評価を行った。試料B1乃至B3の電気特性結果を、図39(A)(B)及び図40に示す。また、試料C1乃至C3の電気特性結果を、図41(A)(B)及び図42に示す。

【0508】

なお、図39(A)は、試料B1の電気特性結果であり、図39(B)は、試料B2の電気特性結果であり、図40は、試料B3の電気特性結果である。また、図41(A)は、試料C1の電気特性結果であり、図41(B)は、試料C2の電気特性結果であり、図42は、試料C3の電気特性結果である。

【0509】

また、図39乃至図42において、ソース電極とドレイン電極間の電圧( $V_d$ )は1V及び10Vとし、-15Vから20Vまで0.25V間隔で $V_g$ を印加した結果を示している。また、図39乃至図42において、第1縦軸がドレイン電流( $I_d$ )を、第2縦軸が $V_d = 10\text{ V}$ における移動度 $\mu_{FE}$ ( $\text{cm}^2/\text{Vs}$ )を、横軸がゲート電圧( $V_g$ )を、それぞれ表している。また、実線が $I_d$ を、破線が移動度 $\mu_{FE}$ を、それぞれ表し、10個のトランジスタのデータを各々重ねて示している。

20

【0510】

図39乃至図42に示す結果より、試料B1乃至B3及び試料C1乃至C3においては、複数のトランジスタでバラツキが少なく、且つ0V近傍で良好な立ち上がり特性であることが確認できる。また、本発明の一態様の試料B1、B2は、比較用の試料B3と比べ、移動度 $\mu_{FE}$ が高い。また、本発明の一態様の試料C1、C2は、比較用の試料C3と比べ、移動度 $\mu_{FE}$ が高い。

30

【0511】

このように、酸化物半導体膜208bとして用いたIGZO膜の酸素分圧を50%未満とすることで、電気特性が良好なトランジスタを作製することが確認できた。

【0512】

<GBT試験における信頼性評価について>

次に、上記作製した試料C1乃至C3の信頼性評価を行った。信頼性評価としては、バイアス-熱ストレス試験(以下、GBT(Gate Bias Temperature)試験と呼ぶ。)を用いた。

【0513】

40

なお、GBT試験は加速試験の一種であり、長期間の使用によって起こるトランジスタの特性変化を、短時間で評価することができる。特に、GBT試験前後におけるトランジスタのしきい値電圧の変化量( $V_{th}$ )は、信頼性を調べるための重要な指標となる。GBT試験前後において、しきい値電圧の変化量( $V_{th}$ )が小さいほど信頼性が高い。

【0514】

本実施例でのGBT試験条件としては、ゲート電圧( $V_g$ )を $\pm 30\text{ V}$ 、とし、ドレイン電圧( $V_d$ )とソース電圧( $V_s$ )を0V(COMMON)とし、ストレス温度を60とし、ストレス印加時間を1時間とし、測定環境をダーク環境及びフォト環境(白色LEDにて約10000lxの光を照射)の2つの環境で、それぞれ行った。すなわち、ト

50



ランジスタのソース電極とドレイン電極を同電位とし、ゲート電極にはソース電極及びドレイン電極とは異なる電位を一定時間（ここでは1時間）印加した。また、ゲート電極に与える電位がソース電極及びドレイン電極の電位よりも高い場合をプラスストレスとし、ゲート電極に与える電位がソース電極及びドレイン電極の電位よりも低い場合をマイナスストレスとした。したがって、測定環境と合わせて、ダークプラスストレス、ダークマイナスストレス、フォトプラスストレス、及びフォトマイナスストレスの合計4条件のストレス条件にてG B Tストレス試験を実施した。

【0515】

試料C1乃至C3のG B T試験結果を図43(A)に示す。図43(A)において、縦軸がトランジスタのしきい値電圧の変化量（ $V_{th}$ ）を、横軸が試料名を、それぞれ示す。

10

【0516】

図43(A)に示す結果から、本発明の一態様の試料C1及び試料C2は、G B Tストレス試験におけるしきい値電圧の変化量（ $V_{th}$ ）が小さい。とくに、フォトプラスストレスにおいて、比較用の試料C3よりも、試料C1及び試料C2のしきい値電圧の変化量（ $V_{th}$ ）が小さいことが確認できた。

【0517】

このように、本発明の一態様である、試料C1及び試料C2のトランジスタにおいては、バラツキが少ないトランジスタであることが示された。

【0518】

20

< プラスG B T試験におけるデバイス寿命推定について >

次に、上記作製した試料C1乃至C3のプラスG B T試験を行った。ここでは、ゲートB Tストレス試験条件としては、基板温度を60 とし、測定環境をダーク環境下において、ゲート電圧に+30Vを印加してストレス時間を条件振りした。

【0519】

なお、ストレス時間を、0.03h、0.14h、0.42h、0.56h、及び1hとして、しきい値電圧の変化量（ $V_{th}$ ）を測定した。

【0520】

図43(B)に試料C1乃至C3の各ストレス時間における $V_{th}$ と、各 $V_{th}$ から得た近似曲線を示す。なお、図43(B)に示す近似曲線は、全て累乗近似曲線とした。また、図43(B)において、灰色の実線が試料C1の累乗近似曲線を、黒色の破線が試料C2の累乗近似曲線を、黒色の実線が試料C3の累乗近似曲線を、それぞれ示す。また、図43(B)において、縦軸が対数で表した $V_{th}$ を、横軸が対数で表したストレス時間を、それぞれ示す。なお、図43(B)中において、試料C1と試料C2のデータ及び累乗近似曲線が概ね重なっている。

30

【0521】

図43(B)に示す結果より、比較用の試料C3と比べ、本発明の一態様の試料C1、C2のストレス時間に対するしきい値電圧の変化量（ $V_{th}$ ）が小さいことが確認できた。

【0522】

40

このように本発明の一態様である、試料C1及び試料C2のトランジスタにおいては、信頼性の高いトランジスタであることが示された。

【0523】

以上、本実施例に示す構成は、他の実施の形態、または実施例と適宜組み合わせ用いることができる。

【0524】

(参考例)

ここでは、酸化物絶縁膜と、当該酸化物絶縁膜に接する酸化物半導体膜との膜中の酸素濃度について、以下に示す試料D1乃至D5を作製し評価を行った。

【0525】

50

## (試料D1)

試料D1としては、ガラス基板上に酸化物半導体膜を形成した。当該酸化物半導体膜の形成条件としては、厚さ35nmのIGZO膜を、スパッタリング装置を用いて形成した。なお、IGZO膜の成膜条件としては、基板温度を170とし、成膜ガス(Ar/O<sub>2</sub> = 100/100 sccm (酸素分圧 = 50%))をチャンバー内に導入し、圧力を0.6Paとし、金属酸化物スパッタリングターゲット(In:Ga:Zn = 1:1:1.2 [原子数比])に2500WのAC電力を投入して成膜した。

## 【0526】

次に、第1の熱処理を行った。当該第1の熱処理としては、窒素雰囲気下で4501時間の処理を行い、続けて窒素と酸素との混合ガス雰囲気下で4501時間の処理を行った。 10

## 【0527】

次に、酸化物半導体膜上に酸化物絶縁膜を形成した。当該酸化物絶縁膜の形成条件としては、実施例2に示す酸化物絶縁膜214a及び214bと同様の条件を用いた。なお、本参考例において、酸化物絶縁膜をSiONまたはSiON膜と略記する。

## 【0528】

次に、第2の熱処理を行った。当該第2の熱処理としては、窒素雰囲気下で3501時間の処理を行った。

## 【0529】

以上の工程で試料D1を作製した。 20

## 【0530】

## (試料D2)

試料D2としては、試料D1と同様の工程を経た後、酸化物絶縁膜上にITOS膜を形成した。当該ITOS膜の形成条件としては、実施例2に示す保護膜230と同様の条件を用いた。

## 【0531】

次に、ITOS膜を介して、酸化物絶縁膜中に酸素添加処理を行った。当該酸素添加条件としては、アッシング装置を用い、基板温度を40とし、流量150sccmの酸素ガス(<sup>16</sup>O)と、流量100sccmの酸素ガス(<sup>18</sup>O)とをチャンバー内に導入し、圧力を15Paとし、基板側にバイアスが印加されるように、アッシング装置内に設置された平行平板の電極間に4500WのRF電力を120sec供給して行った。なお、酸素ガス(<sup>18</sup>O)を用いた理由としては、SiON膜中に酸素(<sup>16</sup>O)が主成分レベルで含有されているため、酸素添加処理によって、添加される酸素を正確に測定するためである。 30

## 【0532】

以上の工程で試料D2を作製した。

## 【0533】

## (試料D3)

試料D3としては、試料D2と同様の工程を経た後、ITOS膜の除去工程を行った。当該ITOS膜の除去工程としては、実施例2に示す保護膜230の除去方法と同様の条件を用いた。 40

## 【0534】

以上の工程で試料D3を作製した。

## 【0535】

## (試料D4)

試料D4としては、試料D3と同様の工程を経た後、酸化物絶縁膜上に窒化物絶縁膜を形成した。当該窒化物絶縁膜の形成条件としては、実施例2に示す窒化物絶縁膜218と同様の条件を用いた。

## 【0536】

以上の工程で試料D4を作製した。 50

## 【 0 5 3 7 】

( 試料 D 5 )

試料 D 5 としては、試料 D 4 と同様の工程を経た後、第 3 の熱処理を行った。当該第 3 の熱処理条件としては、窒素雰囲気下で 2 5 0 1 時間の処理を行った。

## 【 0 5 3 8 】

以上の工程で試料 D 5 を作製した。

## 【 0 5 3 9 】

< S i O N 膜及び I G Z O 膜の膜中の酸素濃度の評価について >

次に、上記作製した試料 D 1 乃至 D 5 の S i O N 膜及び I G Z O 膜の膜中の酸素濃度について評価を行った。なお、酸素濃度の評価には、S I M S 分析装置を用いて測定した。試料 D 1 乃至 D 5 の酸素濃度のデプスプロファイルを図 4 4 に示す。なお、図 4 4 に示す酸素濃度のデプスプロファイルは、基板側から ( S S D P ( S u b s t r a t e S i d e D e p t h P r o f i l e ) - S I M S と も い う ) 分析した結果である。

## 【 0 5 4 0 】

図 4 4 に示すように、試料 D 1 においては、酸素添加処理工程を行っていないため、S i O N 膜中、及び I G Z O 膜中に酸素 (  $^{18}\text{O}$  ) が略検出されない。酸素 (  $^{18}\text{O}$  ) は、自然存在比で 0 . 2 % しか存在していない。よって、試料 D 1 の S i O N 膜、及び I G Z O 膜中には、ほとんど酸素 (  $^{18}\text{O}$  ) が含有されていない。

## 【 0 5 4 1 】

一方で、酸素添加処理を行った試料 D 2 においては、S i O N 膜中に酸素 (  $^{18}\text{O}$  ) が検出された。また、試料 D 2 よりもさらに工程を進めた試料 D 3 においては、S i O N 膜中の酸素 (  $^{18}\text{O}$  ) が深さ方向に 5 0 n m 程度、拡散している様子がわかる。ただし、試料 D 2、D 3 においては、I G Z O 膜までは酸素 (  $^{18}\text{O}$  ) が拡散していない。

## 【 0 5 4 2 】

また、試料 D 3 よりもさらに工程を進めた試料 D 4、D 5 においては、窒化物絶縁膜が形成された構造であるため、S i O N 膜が窒化物絶縁膜の形成時に 3 5 0 で加熱される。したがって、試料 D 2 及び D 3 では S i O N 膜中にしか検出されていなかった酸素 (  $^{18}\text{O}$  ) が、試料 D 4、D 5 においては、I G Z O 膜の表面近傍または I G Z O 膜中にまで拡散している様子がわかる。

## 【 0 5 4 3 】

以上のように、酸化物絶縁膜中に酸素を添加することで、添加された酸素が酸化物半導体膜側に拡散されることが示された。

## 【 符号の説明 】

## 【 0 5 4 4 】

- 1 0 0 半導体装置
- 1 0 2 基板
- 1 0 8 酸化物半導体膜
- 1 1 4 酸化物絶縁膜
- 1 1 4 a 酸化物絶縁膜
- 1 1 4 b 酸化物絶縁膜
- 1 1 8 窒化物絶縁膜
- 1 3 0 保護膜
- 1 4 2 酸素
- 1 4 4 エッチャント
- 2 0 0 トランジスタ
- 2 0 2 基板
- 2 0 4 導電膜
- 2 0 6 絶縁膜
- 2 0 7 絶縁膜
- 2 0 8 酸化物半導体膜

10

20

30

40

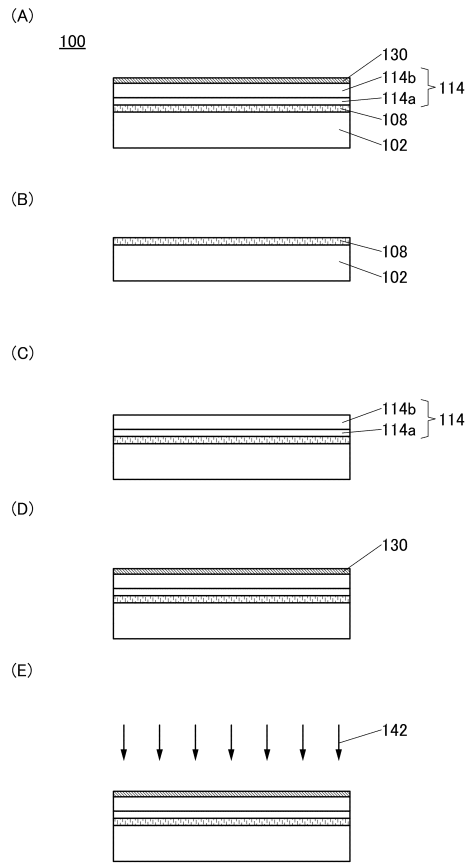
50

2 0 8 a	酸化物半導体膜	
2 0 8 b	酸化物半導体膜	
2 0 8 c	酸化物半導体膜	
2 1 2 a	導電膜	
2 1 2 b	導電膜	
2 1 4	酸化物絶縁膜	
2 1 4 a	酸化物絶縁膜	
2 1 4 b	酸化物絶縁膜	
2 1 8	窒化物絶縁膜	
2 2 0	導電膜	10
2 2 0 a	導電膜	
2 2 0 b	導電膜	
2 3 0	保護膜	
2 4 2	酸素	
2 4 4	エッチャント	
2 5 0	トランジスタ	
2 5 1 a	開口部	
2 5 1 b	開口部	
2 5 2 a	開口部	
2 5 2 b	開口部	20
2 5 2 c	開口部	
2 6 0	トランジスタ	
2 7 0	トランジスタ	
2 7 0 A	トランジスタ	
2 7 0 B	トランジスタ	
5 0 0	表示装置	
5 0 1	画素回路	
5 0 2	画素部	
5 0 4	駆動回路部	
5 0 4 a	ゲートドライバ	30
5 0 4 b	ソースドライバ	
5 0 6	保護回路	
5 0 7	端子部	
5 1 8	窒化物絶縁膜	
5 2 0	導電膜	
5 2 8	酸化物導電膜	
5 3 1	遮光層	
5 3 2	着色層	
5 3 3	絶縁膜	
5 4 0	導電膜	40
5 4 2	スペーサ	
5 4 6	液晶層	
5 5 0	トランジスタ	
5 5 2	トランジスタ	
5 5 4	トランジスタ	
5 6 0	容量素子	
5 6 2	容量素子	
5 7 0	液晶素子	
5 7 2	発光素子	
2 0 0 0	タッチパネル	50

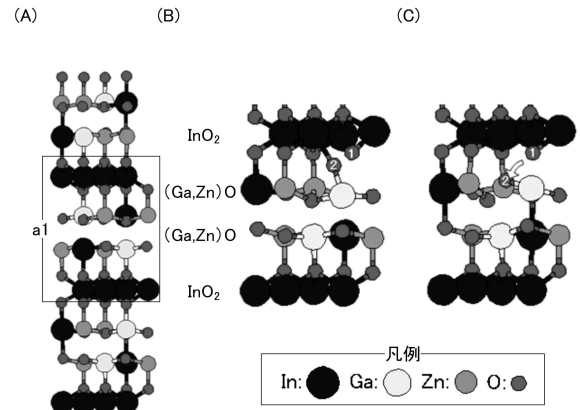
2 0 0 1	タッチパネル	
2 5 0 1	表示装置	
2 5 0 2 t	トランジスタ	
2 5 0 3 c	容量素子	
2 5 0 3 t	トランジスタ	
2 5 0 4	走査線駆動回路	
2 5 0 5	画素	
2 5 0 9	F P C	
2 5 1 0	基板	
2 5 1 0 a	絶縁層	10
2 5 1 0 b	可撓性基板	
2 5 1 0 c	接着層	
2 5 1 1	配線	
2 5 1 9	端子	
2 5 2 1	絶縁層	
2 5 2 2	絶縁層	
2 5 2 8	隔壁	
2 5 2 9	液晶層	
2 5 3 0 a	スペーサ	
2 5 3 0 b	スペーサ	20
2 5 3 1	絶縁層	
2 5 5 0	E L 素子	
2 5 5 1	液晶素子	
2 5 6 0	封止層	
2 5 6 7	着色層	
2 5 6 8	遮光層	
2 5 6 9	反射防止層	
2 5 7 0	基板	
2 5 7 0 a	絶縁層	
2 5 7 0 b	可撓性基板	30
2 5 7 0 c	接着層	
2 5 8 0	発光モジュール	
2 5 9 0	基板	
2 5 9 1	電極	
2 5 9 2	電極	
2 5 9 3	絶縁層	
2 5 9 4	配線	
2 5 9 5	タッチセンサ	
2 5 9 7	接着層	
2 5 9 8	配線	40
2 5 9 9	接続層	
2 6 0 1	パルス電圧出力回路	
2 6 0 2	電流検出回路	
2 6 0 3	容量	
2 6 1 1	トランジスタ	
2 6 1 2	トランジスタ	
2 6 1 3	トランジスタ	
2 6 2 1	電極	
2 6 2 2	電極	
5 1 0 0	ペレット	50

5 1 2 0	基板	
5 1 6 1	領域	
8 0 0 0	表示モジュール	
8 0 0 1	上部カバー	
8 0 0 2	下部カバー	
8 0 0 3	F P C	
8 0 0 4	タッチパネル	
8 0 0 5	F P C	
8 0 0 6	表示パネル	
8 0 0 7	バックライト	10
8 0 0 8	光源	
8 0 0 9	フレーム	
8 0 1 0	プリント基板	
8 0 1 1	배터리	
9 0 0 0	筐体	
9 0 0 1	表示部	
9 0 0 3	スピーカ	
9 0 0 5	操作キー	
9 0 0 6	接続端子	
9 0 0 7	センサ	20
9 0 0 8	マイクロフォン	
9 0 5 0	操作ボタン	
9 0 5 1	情報	
9 0 5 2	情報	
9 0 5 3	情報	
9 0 5 4	情報	
9 0 5 5	ヒンジ	
9 1 0 0	携帯情報端末	
9 1 0 1	携帯情報端末	
9 1 0 2	携帯情報端末	30
9 2 0 0	携帯情報端末	
9 2 0 1	携帯情報端末	

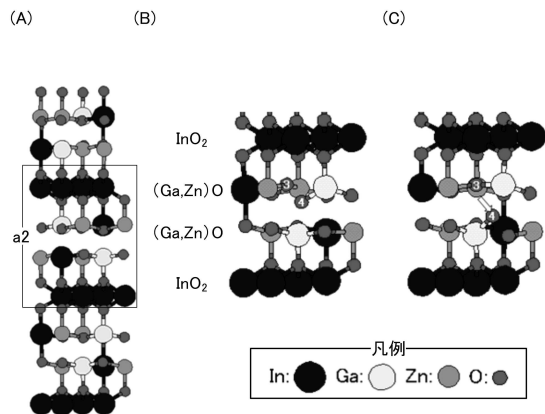
【図 1】



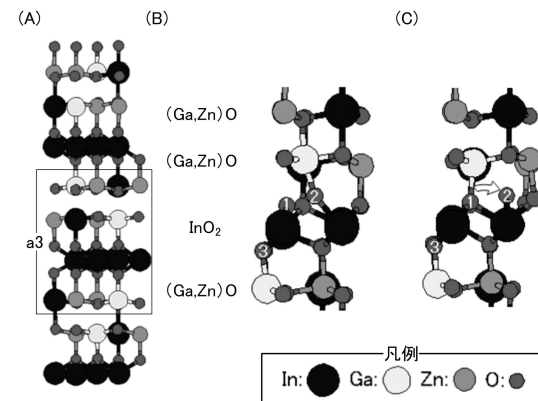
【図 2】



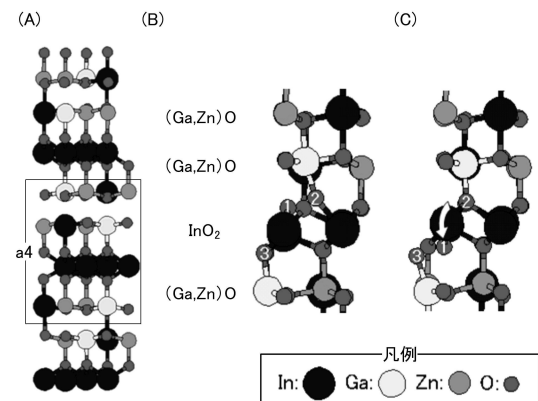
【図 3】



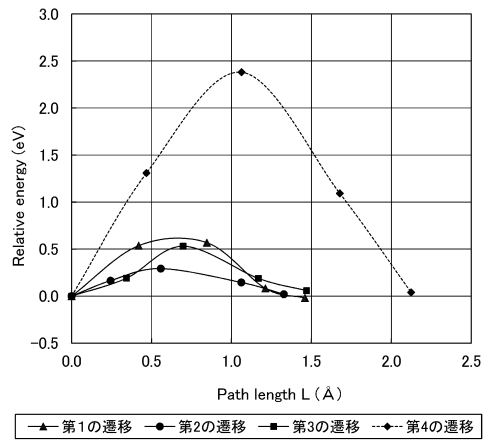
【図 4】



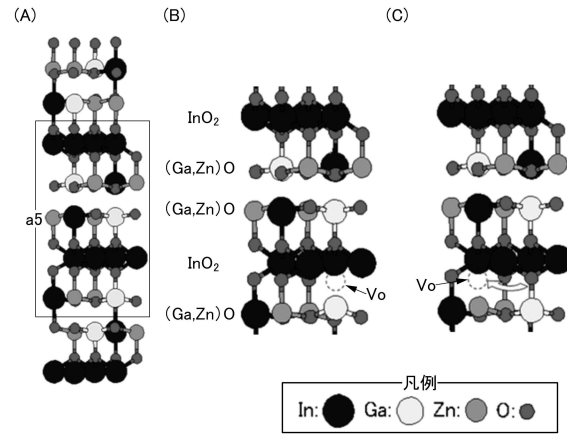
【図 5】



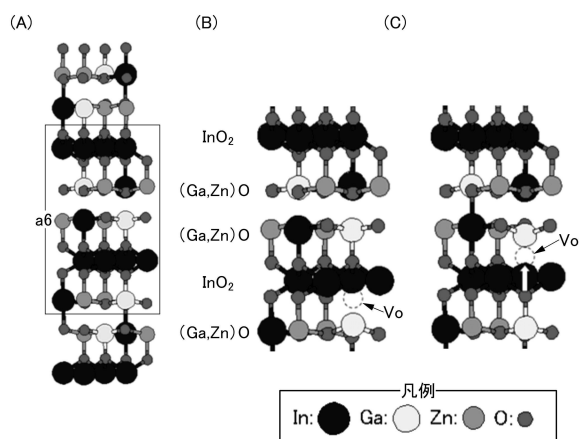
【図 6】



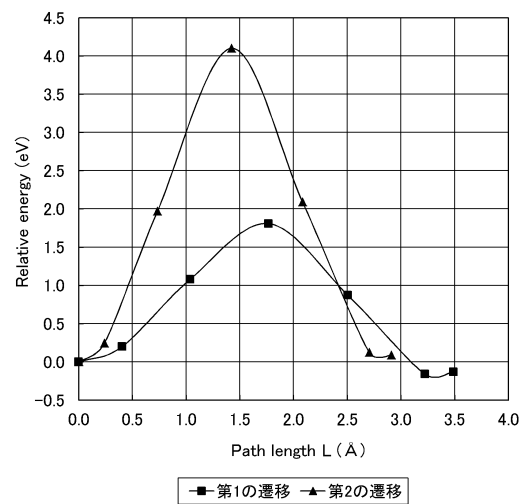
【図 7】



【図 8】



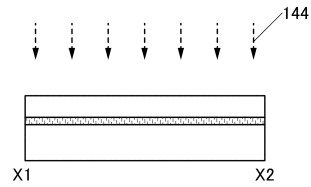
【図 9】



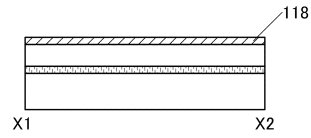


## 【図 10】

(A)

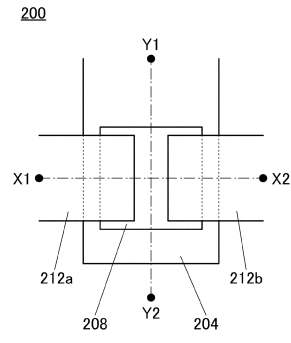


(B)

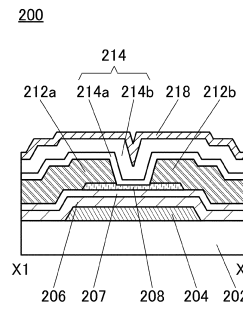


## 【図 11】

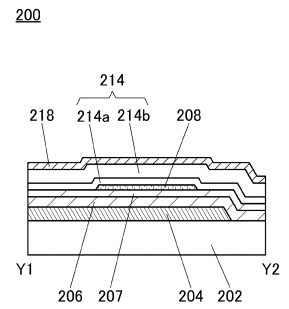
(A)



(B)

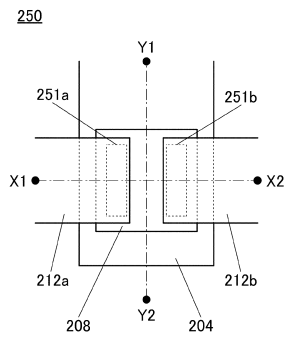


(C)

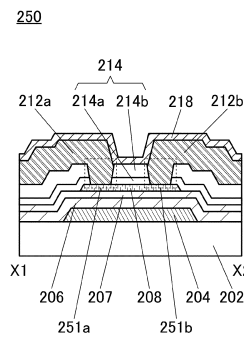


## 【図 12】

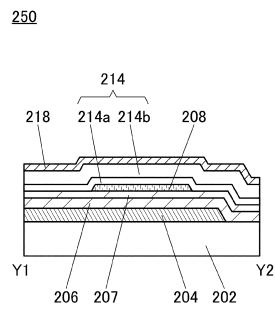
(A)



(B)

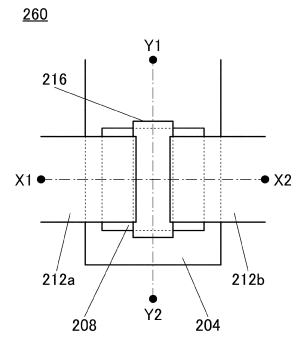


(C)

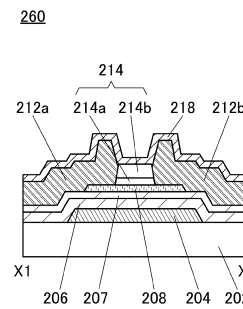


## 【図 13】

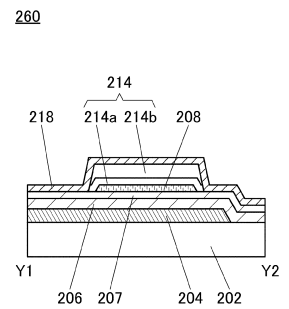
(A)



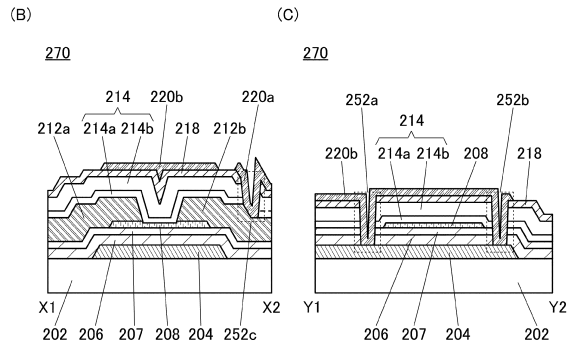
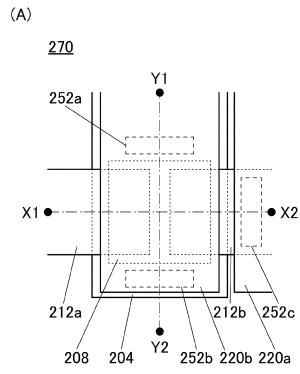
(B)



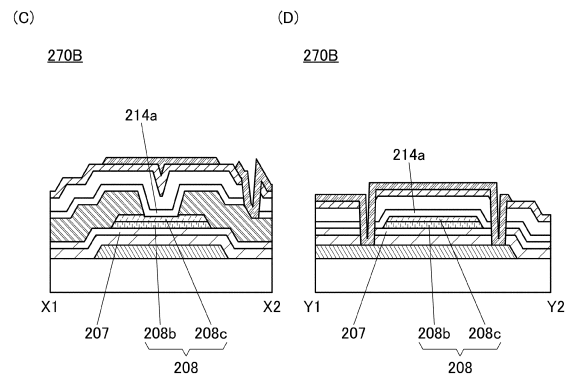
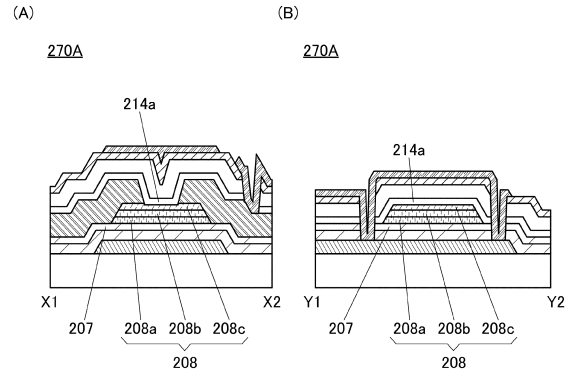
(C)



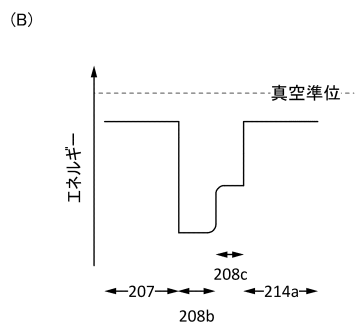
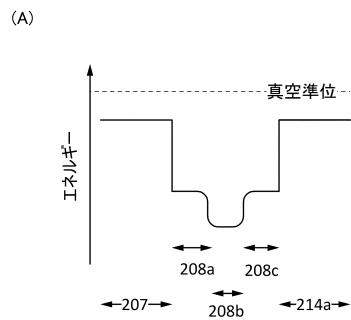
【図 14】



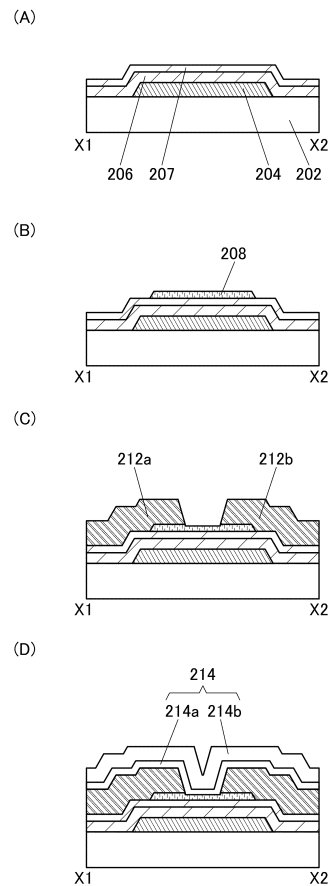
【図 15】



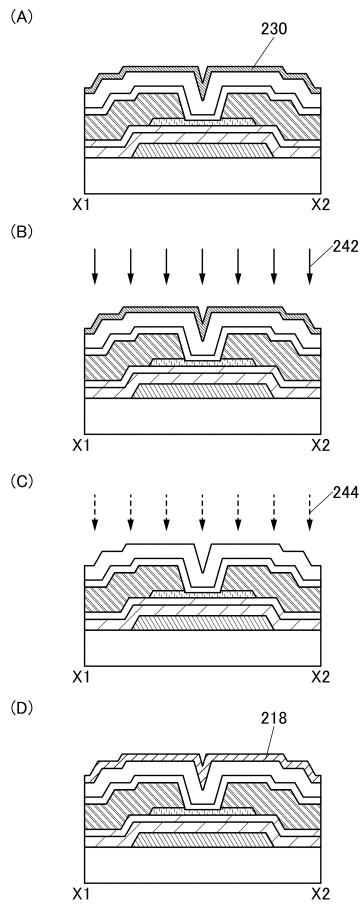
【図 16】



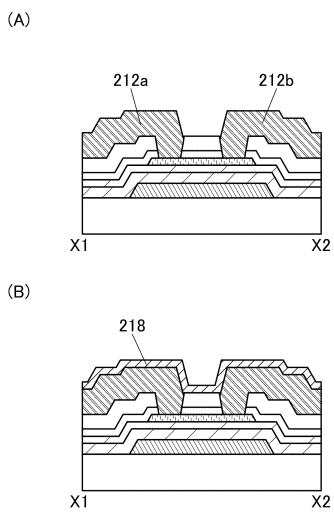
【図 17】



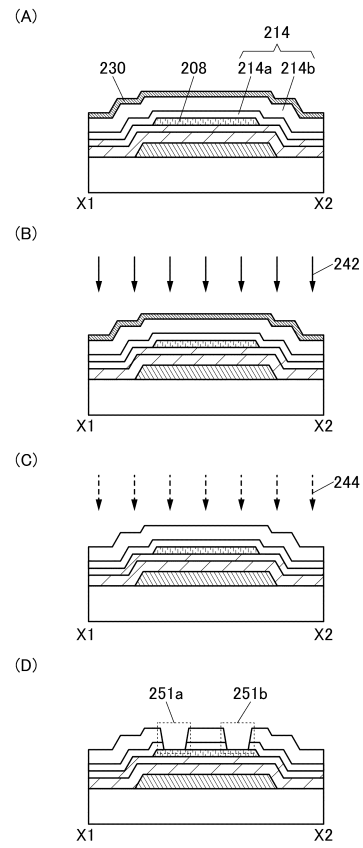
【図 18】



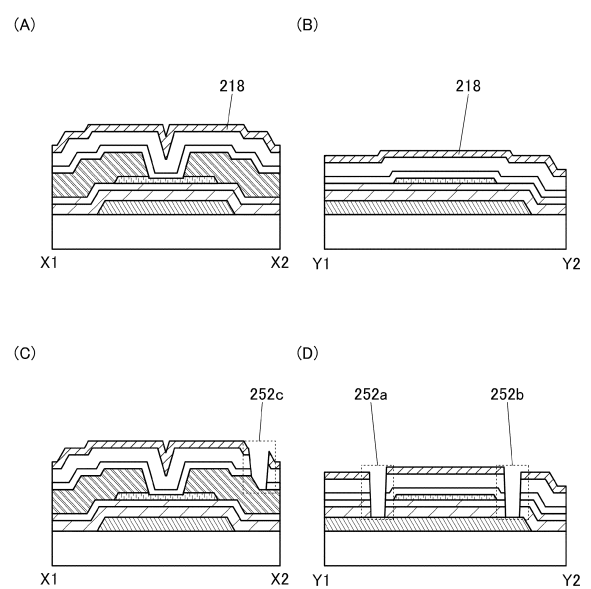
【図 20】



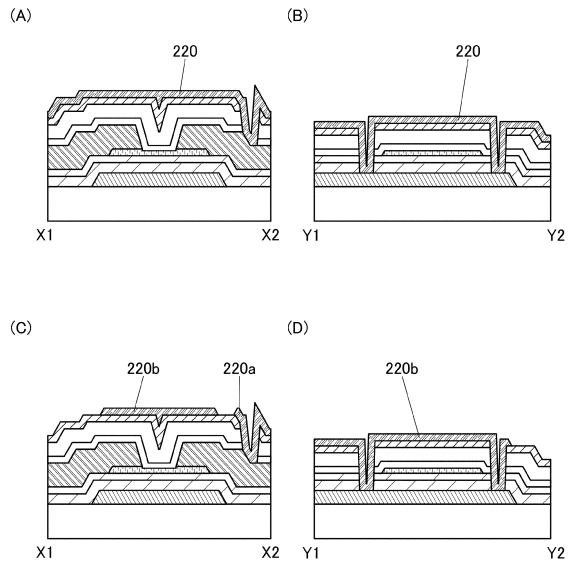
【図 19】



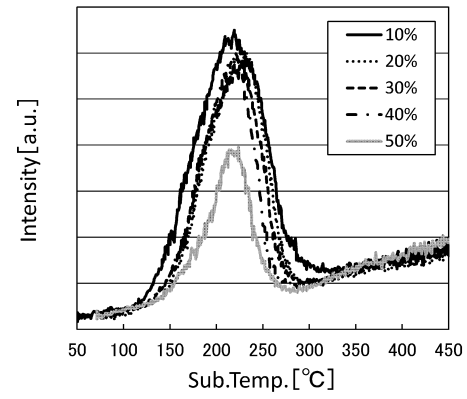
【図 21】



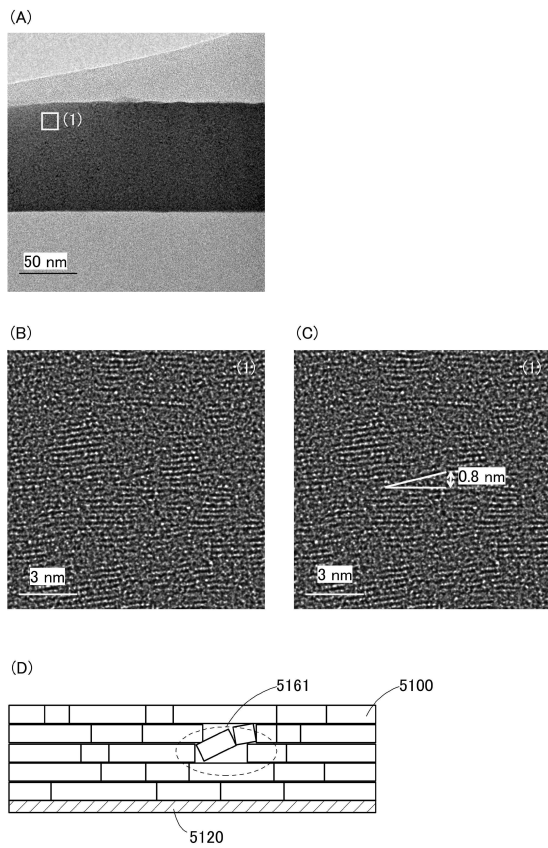
【図 2 2】



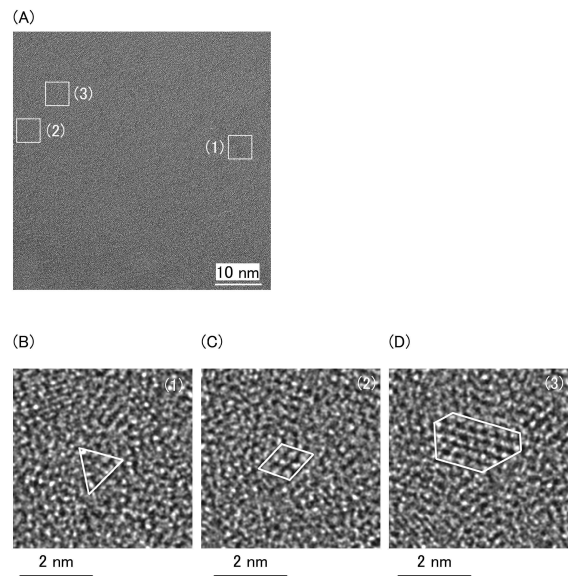
【図 2 3】



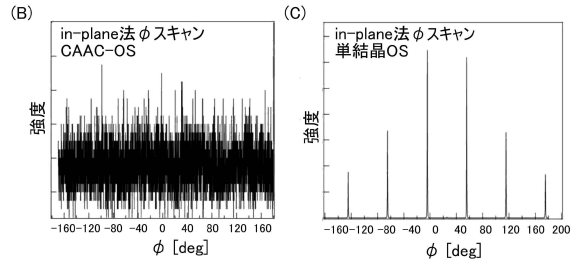
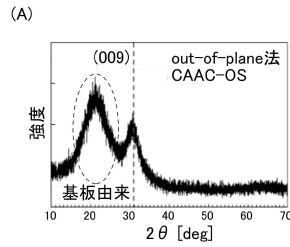
【図 2 4】



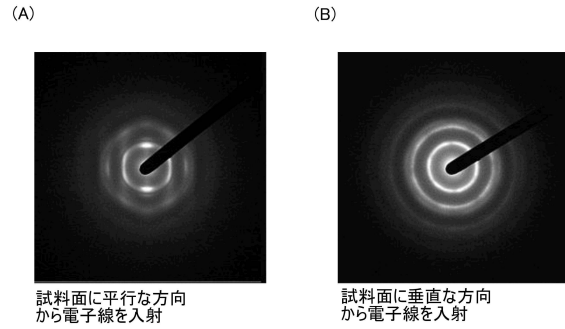
【図 2 5】



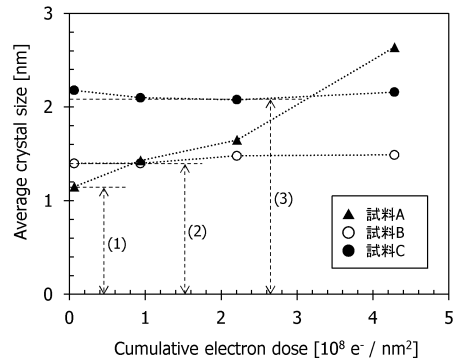
【図 26】



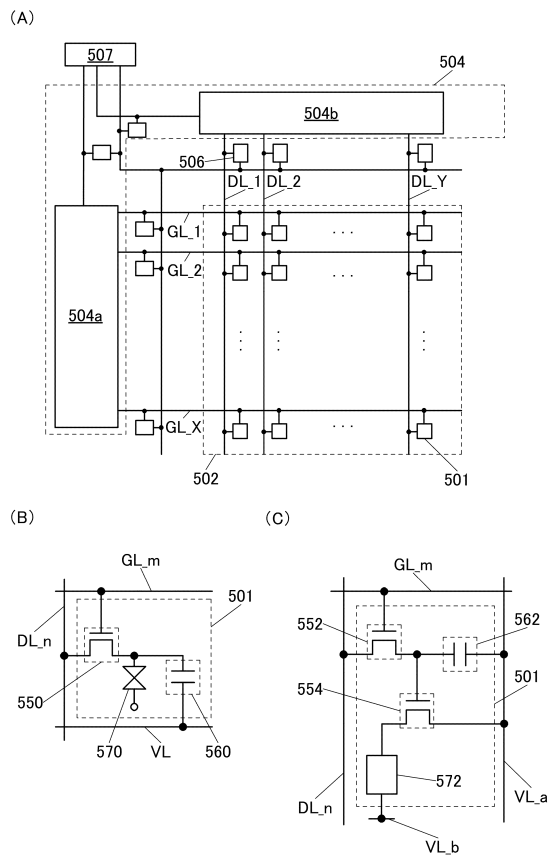
【図 27】



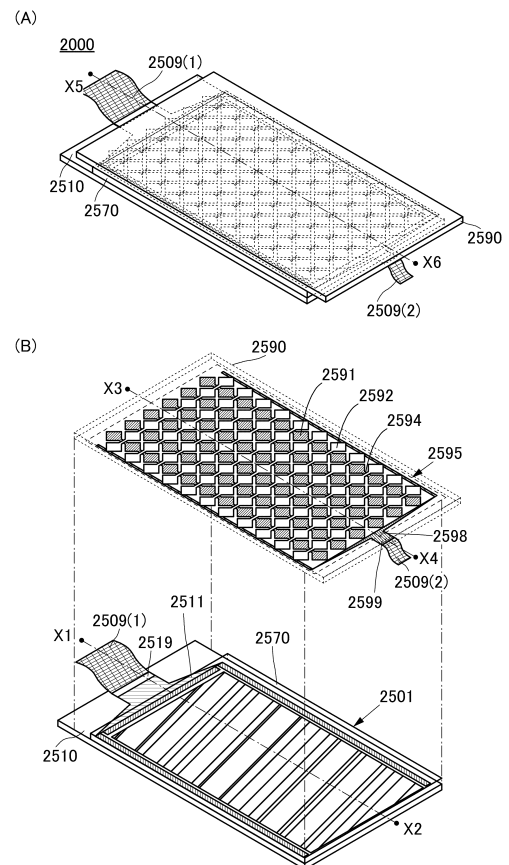
【図 28】



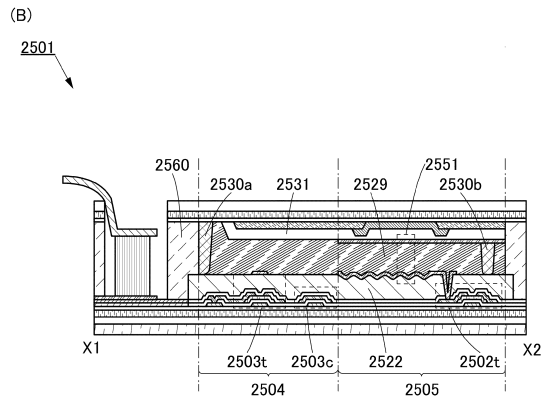
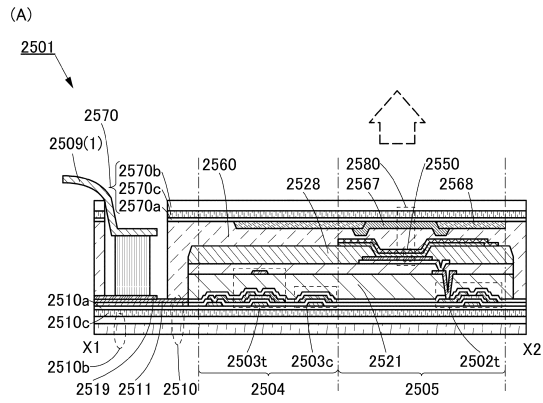
【図 29】



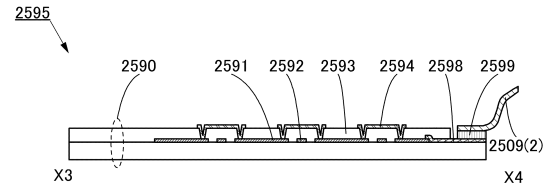
【図 30】



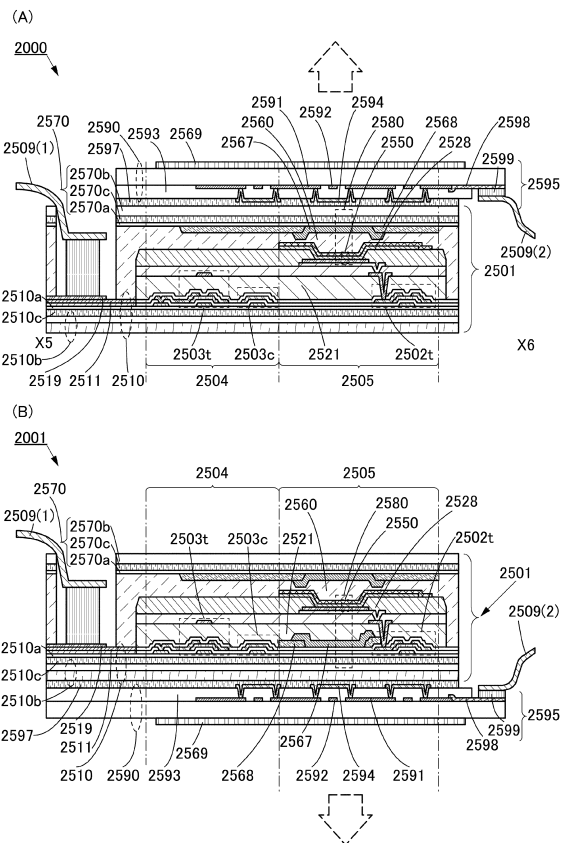
【図 3 1】



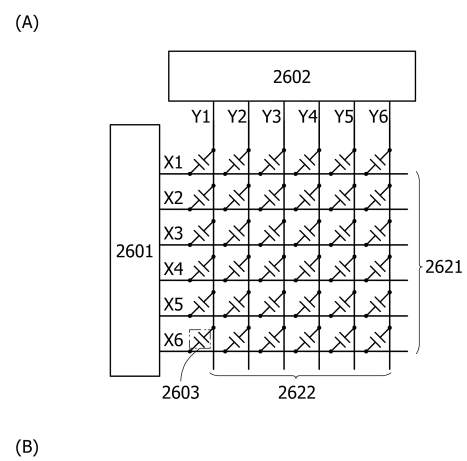
【図 3 2】



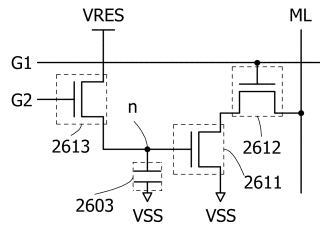
【図 3 3】



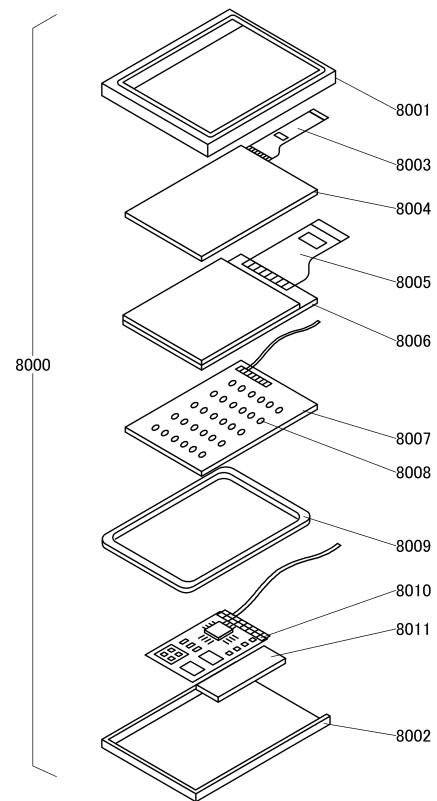
【図 3 4】



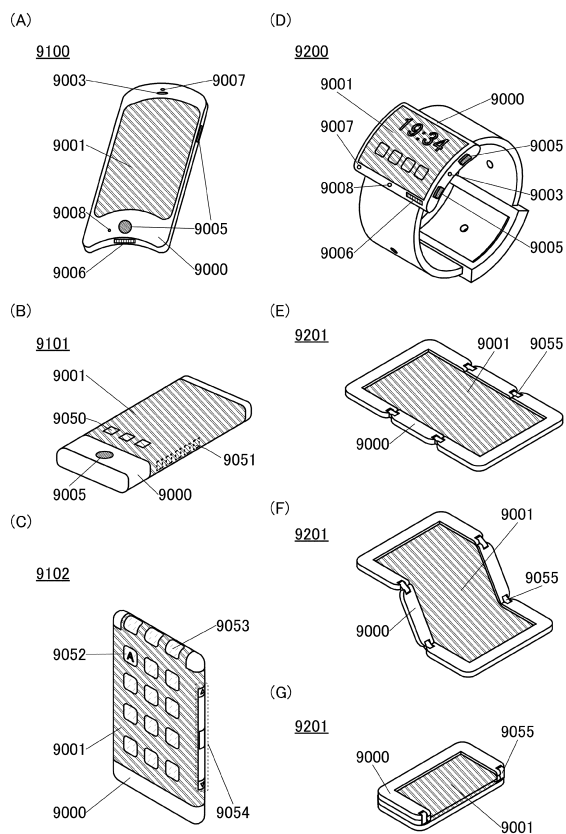
【図 35】



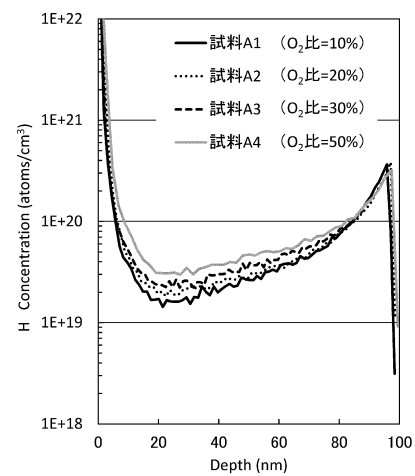
【図 36】



【図 37】

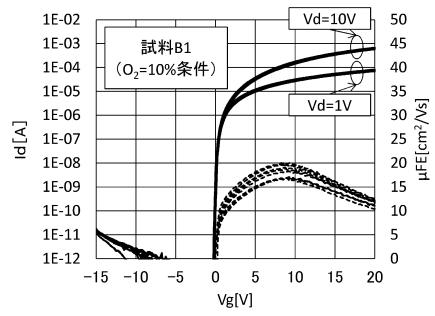


【図 38】

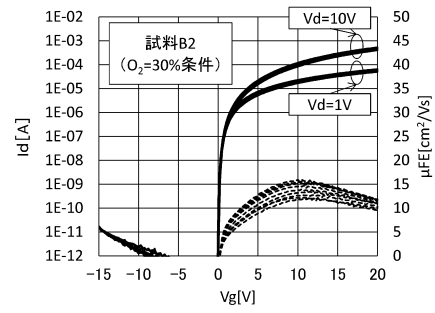


【図 39】

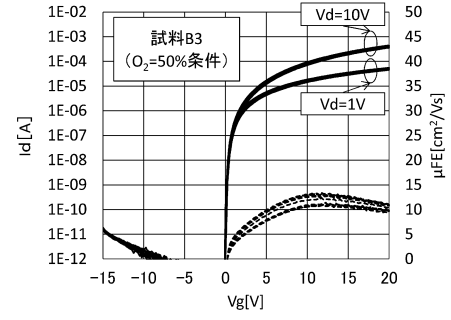
(A)



(B)

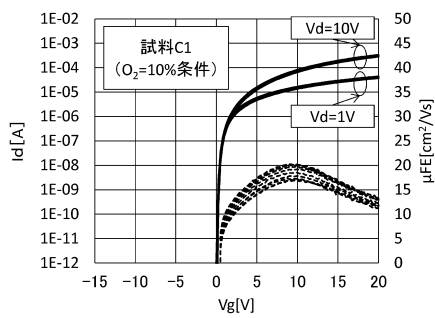


【図 40】

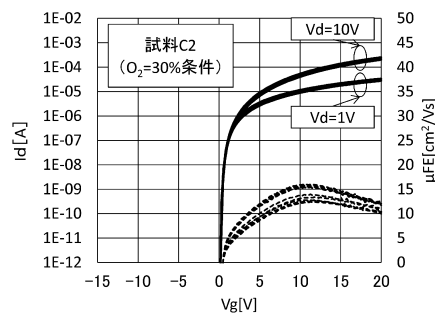


【図 41】

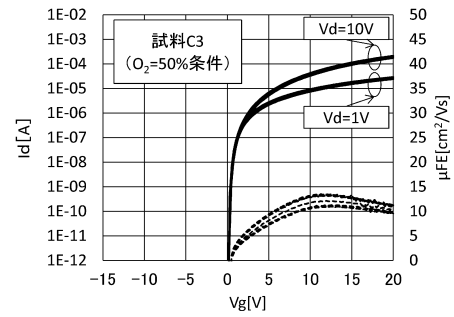
(A)



(B)



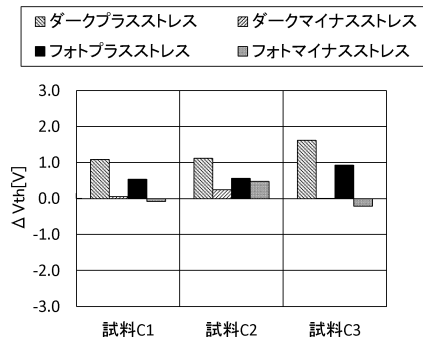
【図 42】



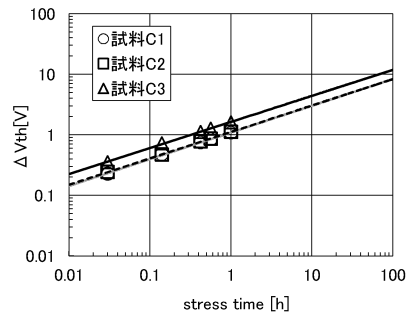


【図 4 3】

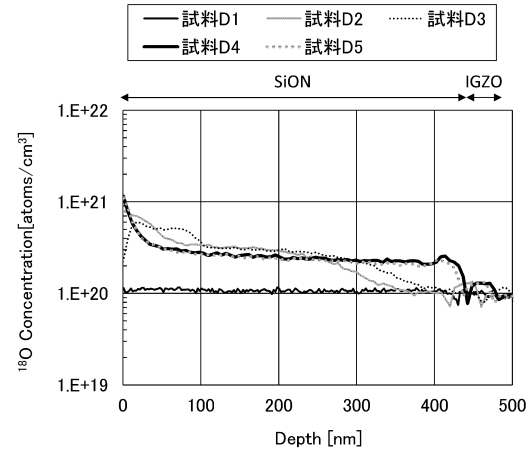
(A)



(B)

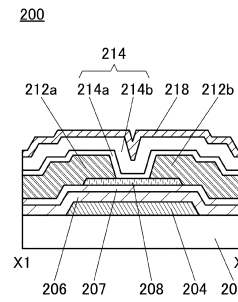


【図 4 4】

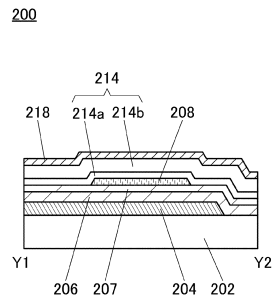


【図 4 5】

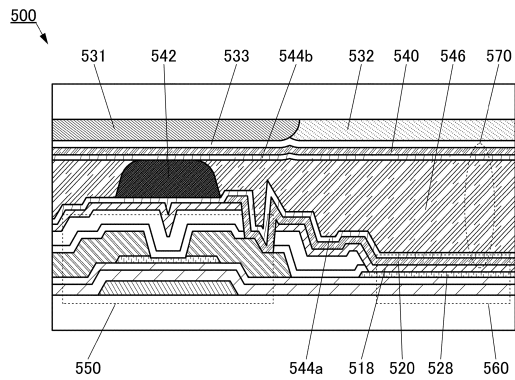
(A)



(B)



【図 4 6】



---

フロントページの続き

(72)発明者 半田 拓哉

栃木県栃木市都賀町升塚 1 6 1 - 2 アドバンスト フィルム ディバイス インク株式会社内

審査官 綿引 隆

(56)参考文献 特開 2 0 1 3 - 1 3 1 5 8 2 ( J P , A )

特開 2 0 1 3 - 1 3 8 1 8 9 ( J P , A )

特開 2 0 1 1 - 2 4 3 9 7 3 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 9 / 7 8 6