

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成29年7月27日(2017.7.27)

【公開番号】特開2016-6840(P2016-6840A)

【公開日】平成28年1月14日(2016.1.14)

【年通号数】公開・登録公報2016-003

【出願番号】特願2014-127439(P2014-127439)

【国際特許分類】

H 01 L 21/308 (2006.01)

H 01 L 27/146 (2006.01)

H 01 L 27/14 (2006.01)

【F I】

H 01 L 21/308 B

H 01 L 27/14 A

H 01 L 27/14 D

H 01 L 27/14 F

【手続補正書】

【提出日】平成29年6月13日(2017.6.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

薄化した第1のシリコン基板と、該第1のシリコン基板を支持する第2のシリコン基板とが積層される構造の半導体装置であって、

当該半導体装置は、

面方位が(100)または(110)の第1の面と、該第1の面の反対側の第2の面とを有する前記第1のシリコン基板と、第3の面と、該第3の面の反対側の面方位が(111)のシリコン面が露出した第4の面とを有する前記第2のシリコン基板とにおける前記第2の面と前記第3の面とを対向させて接合した後に、前記第1の面から前記第2の面向けて予め定めた厚さのシリコンをエッチングして、前記第1のシリコン基板を薄化した、

ことを特徴とする半導体装置。

【請求項2】

前記第1のシリコン基板の前記第2の面側に形成され、入射する光に応じた電荷信号を発生する光電変換部を備えた画素を2次元の行列状に複数配置した画素部、

を備えることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記第2のシリコン基板の前記第3の面側に形成され、前記画素部内のそれぞれの前記画素に備えた前記光電変換部が発生した前記電荷信号に基づいた画素信号に対して、予め定めた処理を行うための回路要素を備えた処理回路、

を備えることを特徴とする請求項2に記載の半導体装置。

【請求項4】

前記第1のシリコン基板の前記第2の面側と、前記第2のシリコン基板の前記第3の面側とのそれぞれに形成され、前記画素部内の回路要素と前記処理回路内の対応する回路要素とを接続する接続部、

を備えることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】

前記第 1 のシリコン基板の前記第 2 の面と、該第 2 の面に対向する前記第 2 のシリコン基板の前記第 3 の面との間に配置され、前記第 1 のシリコン基板の前記第 2 の面と前記第 2 のシリコン基板の前記第 3 の面とを接合する接合層を形成する、

ことを特徴とする請求項 1 から請求項 4 のいずれか 1 の項に記載の半導体装置。

【請求項 6】

薄化した第 1 のシリコン基板と、該第 1 のシリコン基板を支持する第 2 のシリコン基板とが積層される構造の半導体装置の製造方法であって、

当該半導体装置の製造方法は、

面方位が(100)または(110)の第 1 の面と、該第 1 の面の反対側の第 2 の面とを有する前記第 1 のシリコン基板と、第 3 の面と、該第 3 の面の反対側の面方位が(111)のシリコン面が露出した第 4 の面とを有する前記第 2 のシリコン基板とにおける前記第 2 の面と前記第 3 の面とを対向させて接合する第 1 の工程と、

前記第 1 の面と前記第 4 の面とがエッティング液に晒されるように、前記第 1 の工程によって前記第 1 のシリコン基板と前記第 2 のシリコン基板とを接合した状態で、前記エッティング液に浸漬する第 2 の工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 7】

少なくとも前記第 2 の工程の前に、前記第 2 のシリコン基板の少なくとも前記第 4 の面に酸化膜を形成する第 3 の工程、

を含むことを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 8】

前記エッティング液は、

水酸化テトラメチルアンモニウム溶液である、

ことを特徴とする請求項 6 または請求項 7 に記載の半導体装置の製造方法。

【請求項 9】

前記第 1 の工程の前に、前記第 1 のシリコン基板の前記第 2 の面側に、入射する光に応じた電荷信号を発生する光電変換部を備えた画素を 2 次元の行列状に複数配置した画素部を形成する第 4 の工程、

を含むことを特徴とする請求項 6 から請求項 8 のいずれか 1 の項に記載の半導体装置の製造方法。

【請求項 10】

前記第 1 の工程の前に、前記第 2 のシリコン基板の前記第 3 の面側に、前記画素部内のそれぞれの前記画素に備えた前記光電変換部が発生した前記電荷信号に基づいた画素信号に対して、予め定めた処理を行うための回路要素を備えた処理回路を形成する第 5 の工程、

を含むことを特徴とする請求項 9 に記載の半導体装置の製造方法。

【請求項 11】

前記第 4 の工程および前記第 5 の工程の後で、前記第 1 の工程の前に、前記第 1 のシリコン基板の前記第 2 の面側と、前記第 2 のシリコン基板の前記第 3 の面側とのそれぞれに、前記画素部内の回路要素と前記処理回路内の対応する回路要素とを接続する接続部を形成する第 6 の工程、

を含むことを特徴とする請求項 10 に記載の半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

上記の課題を解決するため、本発明の半導体装置は、薄化した第1のシリコン基板と、該第1のシリコン基板を支持する第2のシリコン基板とが積層される構造の半導体装置であって、当該半導体装置は、面方位が(100)または(110)の第1の面と、該第1の面の反対側の第2の面とを有する前記第1のシリコン基板と、第3の面と、該第3の面の反対側の面方位が(111)のシリコン面が露出した第4の面とを有する前記第2のシリコン基板とにおける前記第2の面と前記第3の面とを対向させて接合した後に、前記第1の面から前記第2の面に向けて予め定めた厚さのシリコンをエッチングして、前記第1のシリコン基板を薄化した、ことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

また、本発明の半導体装置の製造方法は、薄化した第1のシリコン基板と、該第1のシリコン基板を支持する第2のシリコン基板とが積層される構造の半導体装置の製造方法であって、当該半導体装置の製造方法は、面方位が(100)または(110)の第1の面と、該第1の面の反対側の第2の面とを有する前記第1のシリコン基板と、第3の面と、該第3の面の反対側の面方位が(111)のシリコン面が露出した第4の面とを有する前記第2のシリコン基板とにおける前記第2の面と前記第3の面とを対向させて接合する第1の工程と、前記第1の面と前記第4の面とがエッチング液に晒されるように、前記第1の工程によって前記第1のシリコン基板と前記第2のシリコン基板とを接合した状態で、前記エッチング液に浸漬する第2の工程と、を含むことを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0082

【補正方法】変更

【補正の内容】

【0082】

ただし、固体撮像装置400では、第2のシリコン基板42にも、固体撮像装置400の機能（動作）を実現する回路要素を形成する。この第2のシリコン基板42に形成する回路要素は、例えば、第1のシリコン基板41に形成されたフォトダイオードP.Dが発生した入射光に応じた電荷信号に基づいた画素信号に対して、予め定めた処理を行うための処理回路などとして構成される。このため、第2のシリコン基板42の一方の側には、拡散層や単層または複層の配線からなるトランジスタTrや配線などを、固体撮像装置400の機能（動作）を実現する回路要素として形成する。図4(c)には、トランジスタTrを形成するためにシリコン層121内に形成した拡散層と、トランジスタTrを形成するために第2のシリコン基板42上に形成した配線層422内の複層構成の配線とを模式的に示している。また、図4(c)に示した第2のシリコン基板42の構造には、配線層422を形成する際に、熱処理などによって適宜形成する酸化膜423も示している。