



(51) Classification internationale des brevets :
H03M 1/18 (2006.01) *G11C 27/02* (2006.01)
H03M 1/12 (2006.01) *G11C 27/04* (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2016/066610

(22) Date de dépôt international :
13 juillet 2016 (13.07.2016)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
1556774 17 juillet 2015 (17.07.2015) FR

(71) Déposant : COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES [FR/FR]; Bat le Ponant, 25 rue Leblanc, 75015 Paris (FR).

(72) Inventeurs : MOLINE, Yoann; 38, rue Alphonse Daudet, 91400 Saclay (FR). THEVENIN, Mathieu; 26 rue du Colombier, 91400 Saclay (FR). CORRE, Gwenole; 2 chemin du Fond Fanet, 91190 Saint-Aubin (FR).

(74) Mandataire : BREVALEX; 95, rue d'Amsterdam, 75378 Paris Cedex 8 (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale (Art. 21(3))

(54) Title : SYSTEM, METHOD AND COMPUTER PROGRAM FOR DIGITISING QUICK PULSES WITHOUT ANY DOWNTIME

(54) Titre : SYSTÈME, PROCÉDÉ ET PROGRAMME D'ORDINATEUR POUR LA NUMÉRISATION D'IMPULSIONS RAPIDES SANS TEMPS MORT

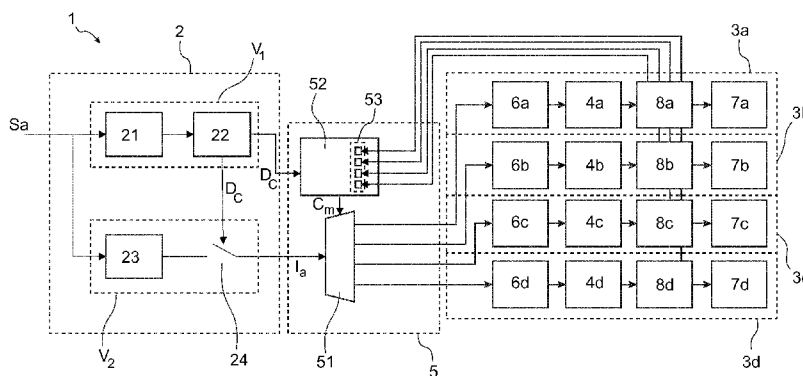


FIG. 1

(57) Abstract : The invention relates to a system for processing an analog signal (Sa) having portions of interest, including: an extraction unit (2) configured to segment the analog signal by separating portions of interest from the rest of the analog signal; a plurality of parallel digitising chains (3a, 3b, 3c, 3d) each including an analog-to-digital converter (4a, 4b, 4c, 4d); a distribution unit (5) configured to distribute a portion of interest, separated from the rest of the analogue signal (1a) by the extraction unit (2), over one digitising chain from among said plurality of parallel digitising chains. The system makes it possible to achieve a high sampling frequency by means of converters on the digitising chains that introduce a downtime linked to the reading of a memory, without the entire system being affected by a downtime.

(57) Abrégé :

[Suite sur la page suivante]



L'invention porte sur un système de traitement d'un signal analogique (Sa) portant des portions d'intérêt, comprenant : - une unité d'extraction (2) configurée pour segmenter le signal analogique en séparant des portions d'intérêts du reste du signal analogique; une pluralité de chaînes de numérisation en parallèle (3a, 3b, 3c, 3d) comprenant chacune un convertisseur analogique-numérique (4a, 4b, 4c, 4d); une unité de distribution (5) configurée pour distribuer une portion d'intérêt séparée du reste du signal analogique (1a) par l'unité d'extraction (2) sur une chaîne de numérisation parmi ladite pluralité de chaînes de numérisation en parallèle. Le système permet d'atteindre une fréquence d'échantillonnage élevée au moyen de convertisseurs sur les chaînes de numérisation qui introduisent un temps mort lié à la lecture d'une mémoire, sans pour autant que le système ne soit globalement affecté par un temps mort.

SYSTÈME, PROCÉDÉ ET PROGRAMME D'ORDINATEUR POUR LA NUMÉRISATION D'IMPULSIONS RAPIDES SANS TEMPS MORT

DESCRIPTION

DOMAINE TECHNIQUE

Le domaine de l'invention est celui de la numérisation d'un signal
5 analogique portant des portions d'intérêt, par exemple des impulsions d'amplitudes et de
durées différentes, dans l'objectif de réaliser un traitement numérique de ces portions
d'intérêt.

L'invention trouve en particulier application dans le domaine de
l'instrumentation nucléaire (notamment en spectrométrie gamma et X, en discrimination
10 neutron-gamma ou en comptage neutronique), dans le domaine de l'analyse de signaux
médicaux (électrocardiogrammes, électro-encéphalogrammes), ou encore dans le
domaine de la détection radar.

ÉTAT DE LA TECHNIQUE ANTÉRIEURE

L'instrumentation nucléaire se caractérise par l'analyse d'un signal
15 spécifique composé d'impulsions d'amplitudes et de durées aléatoires dont les
occurrences suivent un processus poissonnien homogène.

Une chaîne de mesure de radioactivité est composée d'un détecteur qui
convertit les rayonnements afin de produire ces impulsions. Selon le détecteur et l'origine
de(s) l'interaction(s), l'impulsion peut avoir des formes et des durées différentes. Le signal
20 issu du détecteur est traditionnellement pré-amplifié pour ensuite être numérisé et traité
par des calculateurs de traitement des impulsions.

La numérisation du signal est problématique lorsque la durée des
impulsions est trop faible pour que les convertisseurs analogique-numérique puissent
acquérir suffisamment d'échantillons pour répondre aux exigences de résolution
25 énergétique et/ou temporelle imposées par les traitements.

A titre d'exemple, les scintillateurs organiques peuvent produire des impulsions de l'ordre de la nanoseconde. Avec cette résolution temporelle, il est possible de travailler à très haut taux de comptage (jusqu'à 10^7 impulsions/seconde) ce qui les rend ces détecteurs très attractifs pour des expérimentations à basse ou haute énergie en instrumentation nucléaire. De plus, ces détecteurs possèdent également la capacité de discriminer les neutrons et les gammas puisque les impulsions issues de ces deux différentes interactions n'ont pas la même forme. Cependant, et contrairement aux scintillateurs liquides, la qualité de discrimination naturelle de ces détecteurs est faible.

Pour augmenter la qualité de lecture de ces différences de forme, il est donc nécessaire d'utiliser des algorithmes performants et donc d'avoir un maximum d'échantillons sur ces impulsions. Or pour une impulsion de 10 ns, un échantillonnage à 1Ghz ne permet que d'acquérir 10 échantillons, ce qui est insuffisant pour certaines applications du fait notamment de la présence de bruit. De plus la résolution énergétique ne doit pas être négligée compte tenu de la résolution énergétique intrinsèque des détecteurs (12 bits minimum selon l'étude des différents détecteurs existants). Les convertisseurs analogique-numérique traditionnels ne peuvent donc pas être utilisées car ils ne permettent pas de numériser en continu le signal à des fréquences élevées (>1Ghz) pour des résolutions dépassant les 12 bits.

Une solution pour numériser à haute fréquence des impulsions courtes consiste à utiliser des convertisseurs analogique-numérique à acquisition discontinue (ou déclenchée) utilisant des mémoires analogiques à réseau de condensateurs commutés. Si ces convertisseurs permettent d'atteindre des fréquences d'échantillonnage élevées (> 5 GSPS), ils présentent toutefois l'inconvénient que la mémoire analogique est gelée lors de la lecture du signal mémorisé, ce qui empêche de mémoriser le signal entrant. Cette période pendant laquelle le convertisseur ne peut traiter de nouvelles impulsions est appelée temps mort.

Si le temps mort n'est pas problématique dans le cadre d'analyse en laboratoire ou pour des applications ayant un faible taux de comptage, ce n'est pas le cas pour des applications temps réel en ligne à haut taux de comptage.

Le numériseur DT5743 proposé par la société CAEN permet ainsi l'échantillonnage à 3,2 GSPS pour une résolution de 12 bits. Le signal analogique est numérisé en continu à des intervalles pouvant atteindre 312,5 picosecondes dans une mémoire analogique circulaire à base de condensateurs commutés d'une profondeur de 1024 cellules. Lorsqu'un signal de déclenchement intervient, la mémoire analogique est gelée et numérisée avec une résolution de 12 bits dans un tampon numérique. Durant cette conversion, le numériseur DT5743 ne peut pas recevoir d'autre signal de déclenchement sur une période de 125 microsecondes. Ce temps mort de lecture (« *readout deatime* ») implique qu'à haut taux de comptage, où la probabilité d'avoir un grand nombre d'impulsions consécutives augmente, le nombre d'impulsions perdues durant ce temps mort est très grand proportionnellement au nombre d'impulsions acquises. Par exemple, à 10^7 impulsions par seconde, d'une taille moyenne de 10 nanosecondes, il est possible de perdre statistiquement jusqu'à 1250 impulsions durant la lecture d'une seule impulsion.

Afin de contourner cette difficulté, il a été proposé par le brevet US 8,159,379 B2 de ne lire qu'une partie de la portion du signal contenant l'impulsion dans la mémoire analogique pour réduire le temps de numérisation. Cette solution, dite ROI (pour « *Region Of Interest* »), permet de réduire l'impact du temps mort de lecture de la totalité des cellules, tout en conservant la profondeur de celles-ci, ce qui est avantageux compte tenu de la grande variabilité de taille des impulsions.

Si cette solution offre un temps de lecture de la mémoire analogique réduit, elle ne permet pas le supprimer totalement. La possibilité de perdre plusieurs impulsions consécutives persiste donc. En outre, cette solution repose sur un système de déclenchement exploitant un fenêtrage de taille fixe. Elle ne permet donc pas d'extraire dynamiquement les impulsions en fonction de leurs tailles, ce qui est limitant pour des systèmes de discrimination de forme des impulsions.

D'autres variantes ont été proposées afin de compenser les problématiques de temps mort de lecture de mémoire analogique, par exemple une lecture d'un canal possible lors d'une écriture simultanée sur un autre canal. Mais d'une manière générale, cette compensation se fait au détriment de la simplicité du fait de

l'utilisation de dispositifs techniques sur le réseau de condensateurs et de la complexité de la manière dont il est lu par le convertisseur.

EXPOSÉ DE L'INVENTION

Un objectif de l'invention est de permettre un échantillonnage à fréquence élevée, et ce sans temps mort lié à la lecture d'une mémoire analogique, y compris à haut taux de comptage, pour ne pas perdre d'impulsions et répondre ainsi aux exigences de résolution énergétique et/ou temporelle imposées par les traitements numériques.

Elle propose pour ce faire un système de traitement d'un signal analogique portant des portions d'intérêt. Ce système comprend une unité d'extraction configurée pour segmenter le signal analogique en séparant des portions d'intérêts du reste du signal analogique. L'unité d'extraction comprend une première et une deuxième voie sur chacune desquelles le signal analogique est transmis, la deuxième voie (V2) comprenant une ligne à retard et un commutateur. Le système comprend par ailleurs une pluralité de chaînes de numérisation en parallèle comprenant chacune un convertisseur analogique-numérique, et une unité de distribution configurée pour distribuer une portion d'intérêt séparée du reste du signal analogique par l'unité d'extraction sur une chaîne de numérisation parmi ladite pluralité de chaînes de numérisation en parallèle.

La première voie de l'unité d'extraction comprend un convertisseur analogique-numérique et une unité de détection de portion d'intérêt en aval du convertisseur analogique-numérique. L'unité de détection de portion d'intérêt est configurée pour déterminer un instant de début de portion d'intérêt et un instant de fin de portion d'intérêt, et pour élaborer un signal de déclenchement du commutateur de la deuxième voie de telle manière que la deuxième voie fournit en sortie une portion d'intérêt séparée du reste du signal analogique sur une période comprise entre l'instant de début de portion d'intérêt et l'instant de fin de portion d'intérêt.

Certains aspects préférés mais non limitatifs de ce procédé sont les suivants :

- le convertisseur analogique-numérique de la première voie est un convertisseur capable de fonctionner en flux continu sans temps mort ;
- l'unité de distribution comprend un démultiplexeur configuré pour répartir une portion d'intérêt séparée du reste du signal analogique sur l'une des chaînes de numérisation et un ordonnanceur configuré pour élaborer un signal de commande du multiplexeur ;
- l'ordonnanceur comprend une banque de registres dans laquelle un statut de chacune des chaînes de numérisation est renseigné ;
- l'ordonnanceur est configuré pour transmettre un nouveau signal de commande du multiplexeur à l'issue de l'extraction d'une portion d'intérêt par l'unité d'extraction ;
- le convertisseur analogique-numérique de chacune des chaînes de numérisation est un convertisseur introduisant un temps mort de lecture d'une mémoire analogique ;

L'invention porte également sur le procédé de traitement d'un signal analogique mis en œuvre par le système susmentionné, ainsi que sur un produit programme d'ordinateur pour la mise en œuvre du procédé lorsqu'exécuté sur un ordinateur.

BRÈVE DESCRIPTION DES DESSINS

D'autres aspects, buts, avantages et caractéristiques de l'invention apparaîtront mieux à la lecture de la description détaillée suivante de formes de réalisation préférées de celle-ci, donnée à titre d'exemple non limitatif, et faite en référence aux dessins annexés sur lesquels :

- la figure 1 est un schéma illustrant un système de traitement d'un signal analogique conforme à l'invention ;
- la figure 2 est un ordinogramme illustrant un procédé de traitement d'un signal analogique conforme à l'invention.

EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

L'invention concerne la numérisation d'un signal analogique, et plus particulièrement la numérisation de portions d'intérêt contenues dans le signal analogique. On prendra dans ce qui suit l'exemple de portions d'intérêt présentant la
5 forme d'impulsions, sans pour autant que cela ne soit limitatif de l'invention.

L'invention vise plus particulièrement des applications à fréquence d'échantillonnage élevée avec mémorisation, ainsi qu'à taux de comptage élevé et durée de mesure courte qui nécessitent d'être exhaustif en termes de nombre d'impulsions traitées. A titre purement illustratif, l'invention trouve notamment application à la
10 détection temps réel de neutrons dans un bruit de fond gamma au moyen d'un scintillateur organique.

Le terme impulsion correspond dans le domaine de l'instrumentation nucléaire à un évènement de type charge et décharge d'un circuit équivalent résistance-condensateur dont la décroissance peut être approximée par une exponentielle
15 décroissante. La forme d'une impulsion varie selon le système et le type d'évènement rencontré par le détecteur et les potentiels déficits engendrés par la combinaison détecteur et préamplificateur. De même, la relation de proportionnalité entre charge et décharge peut être corrompue par l'apparition d'évènements de réactions retardées.

En référence à la figure 1, l'invention porte sur un système de
20 traitement d'un signal analogique Sa portant des impulsions. Le signal analogique Sa est issu directement d'un dispositif de détection ou de pré-amplification.

Le système 1 comporte une unité d'extraction 2 configurée pour segmenter le signal analogique Sa en séparant des impulsions la du reste du signal analogique. Le système comporte par ailleurs une pluralité de chaînes de numérisation en
25 parallèle 3a, 3b, 3c, 3d comprenant chacune un convertisseur analogique-numérique 4a, 4b, 4c, 4d, ainsi qu'une unité de distribution 5 configurée pour distribuer une impulsion la séparée du reste du signal analogique par l'unité d'extraction 2 sur l'une au moins des chaînes de numérisation en vue de sa numérisation.

Comme cela sera détaillé par la suite, le convertisseur analogique-numérique 4a-4d de chacune des chaînes de numérisation 3a-3d peut être un convertisseur à haute fréquence d'échantillonnage introduisant un temps mort lié à la lecture d'une mémoire analogique sans pour autant que le système 1 selon l'invention n'introduise nécessairement de temps mort.

On notera par ailleurs que l'on prend ici l'exemple de quatre chaînes de numérisation en parallèle 3a-3d. L'invention n'est toutefois aucunement limitée par le nombre de chaînes de numérisation et s'étend ainsi à un nombre quelconque N de chaînes de numérisation.

Par ailleurs, une impulsion la séparée du reste du signal analogique peut être distribuée sur une ou plusieurs chaînes de numérisation. L'invention s'étend ainsi au cas où une impulsion la séparée du reste du signal analogique est distribuée sur plusieurs chaînes de numérisation, par exemple en vue de traitements numériques différenciés sur chacune de chaînes où elle est distribuée.

L'unité d'extraction 2 comprend plus particulièrement une première voie V1 et une deuxième voie V2 sur chacune desquelles le signal analogique Sa est transmis.

La première voie V1 constitue un déclencheur numérique apte à repérer une impulsion et à provoquer la segmentation du signal analogique pour venir isoler les impulsions du reste du signal analogique. On retiendra que si la problématique de numérisation rapide des impulsions est cruciale pour les applications qui analysent ses impulsions, ce n'est pas le cas pour les déclencheurs qui peuvent se permettre de n'avoir que très peu d'échantillons sur une impulsion pour différencier des valeurs d'amplitude par exemple. De plus, les déclencheurs numériques ont la capacité d'extraire dynamiquement les impulsions en fonction de leurs tailles, et même de s'adapter au bruit comme présenté dans l'article de Y.Moline et al. intitulé « Auto-Adaptive Trigger and Pulse Extraction for Digital Processing », in Nuclear Instrumentation Journal, Article DOI: 10.1109/TNS.2015.2411857.

La deuxième voie V2 comprend une ligne à retard 23 et un commutateur 24. Le délai provoqué par la ligne à retard est connu du déclencheur.

La première voie V1 constituant un déclencheur numérique comprend plus particulièrement un convertisseur analogique-numérique 21 et une unité de détection d'impulsion 22 en aval du convertisseur analogique-numérique 21.

Le convertisseur analogique-numérique 21 peut notamment être un convertisseur capable de fonctionner en flux continu sans introduire de temps mort lié à la lecture d'une mémoire. Il s'agit alors d'un convertisseur ayant une fréquence d'échantillonnage plus faible que celle des convertisseurs 4a-4d des chaînes de numérisation 3a-3d qui eux permettent une haute fréquence d'échantillonnage au détriment de l'introduction d'un temps mort de lecture.

L'unité de détection d'impulsion 22 est configurée pour élaborer un signal Dc de déclenchement du commutateur 24 de la deuxième voie V2 de telle manière que la deuxième voie fournit en sortie une impulsion la séparée du reste du signal analogique.

L'unité de détection d'impulsion 22 est plus particulièrement configurée pour déterminer un instant de début d'impulsion et un instant de fin d'impulsion, et le signal Dc de déclenchement du commutateur est élaboré pour segmenter le signal analogique sur une période comprise entre l'instant de début d'impulsion et l'instant de fin d'impulsion.

L'unité de détection d'impulsion 22 peut notamment être configurée pour détecter le pic de l'impulsion et pour déterminer l'instant de fin de l'impulsion à partir d'une durée séparant le pic de l'impulsion et un instant où l'amplitude de l'impulsion correspond à un ratio prédéterminé de l'amplitude du pic de l'impulsion.

L'unité de détection d'impulsion peut notamment être configurée pour calculer la dérivée numérique du signal en sortie du convertisseur analogique-numérique de la première voie. Un passage de cette dérivée numérique au-dessus d'un seuil est alors synonyme du début d'une impulsion, tandis qu'un passage à zéro de cette dérivée est synonyme du pic de l'impulsion. Dans un mode de réalisation privilégié de l'invention, l'unité de détection d'impulsion est conforme à celle présentée dans l'article suscit.

Ainsi, la première voie V1 numérise le signal afin d'identifier la présence de portions d'intérêt dans le signal telles que des impulsions. La seconde voie retarde

quant à elle le signal pour une utilisation ultérieure. Le déclencheur a ainsi temporellement une vue d'avance sur l'impulsion qui arrive au niveau du commutateur, ce qui permet de segmenter le signal analogique sans avoir à tronquer l'impulsion comme c'est par exemple le cas avec des dispositifs de déclenchement à seuil.

5 On a vu que l'utilisation d'un déclencheur numérique n'est pas contraint par la problématique de numérisation à haute fréquence d'une impulsion contrairement aux algorithmes de traitement des impulsions. Cependant, les fréquences atteignables par un déclencheur numérique sont faibles par rapport à la durée d'une impulsion courte (<10ns), ce qui veut dire que les durées de prise de décision et de déclenchement pour la
10 segmentation peuvent ajouter un temps mort. Cependant, en plus d'extraire précisément les impulsions en fonction de leurs tailles, les algorithmes de déclenchement numérique permettent de déterminer à l'avance la fin d'une impulsion. De cette manière, la prise de décision ainsi que l'arrêt de la segmentation du signal analogique peuvent se faire par anticipation, permettant au système de ne pas subir de temps mort si la durée d'une
15 impulsion est supérieure à la durée requise par le déclencheur pour piloter la segmentation du signal.

Dès la segmentation d'une impulsion par l'unité d'extraction 2, celle-ci est distribuée sur l'une des chaînes de numérisation 3a-3d par l'unité de distribution 5. L'unité de distribution 5 comprend plus particulièrement un démultiplexeur 51 configuré
20 pour répartir une impulsion la séparée du reste du signal analogique sur l'une des chaînes de numérisation 3a-3d et un ordonnanceur 52 configuré pour élaborer un signal Cm de commande du multiplexeur 51.

L'ordonnanceur 52 comprend une banque de registres 53 dans laquelle un statut de chacune des chaînes de numérisation est renseigné. Chaque chaîne de
25 numérisation 3a-3d peut comprendre une mémoire numérique 8a-8d en aval du convertisseur analogique-numérique 4a-4b, ainsi qu'une unité de traitement numérique 7a-7d exploitant le contenu de la mémoire numérique pour réaliser un traitement numérique d'impulsion. L'état, vide ou occupé, de chaque mémoire 8a-8d peut être renseigné dans un registre de la banque 53 de l'ordonnanceur 52 en tant que statut de
30 chaque chaîne de numérisation.

La banque de registres 53 est lue par l'ordonnanceur 52 dans un ordre hiérarchique (qui peut être aléatoire ou autre, par interruption, etc.). Dès que le statut d'une chaîne de numérisation correspondant à un état «vide » est lu, un identifiant de la chaîne de numérisation est enregistré. Si le commutateur 24 est à l'état ouvert, cet
5 identifiant est transmis au démultiplexeur 51 pour que la prochaine distribution se fasse vers la chaîne de numérisation ainsi identifiée. Si une impulsion est en cours de distribution, l'ordonnanceur 52 stoppe la scrutation de la banque de registres 53 et attend la fin de la distribution prévue par le déclencheur pour envoyer l'ordre au multiplexeur de changer de voie. Comme représenté sur la figure 1, l'unité de détection
10 d'impulsion 22 fournit pour cela le signal Dc de déclenchement du commutateur à l'ordonnanceur 52. Et l'ordonnanceur 52 est ainsi configuré pour transmettre un nouveau signal de commande du multiplexeur Cm à l'issue de l'extraction d'une impulsion par l'unité d'extraction 2. De cette manière, l'ordre de changement de chaîne de numérisation pour la distribution d'une impulsion et l'arrêt de la segmentation se font en
15 même temps. Cela permet de réduire le risque de tronquer une impulsion consécutivement déclenchée après la fin d'une autre.

Ce mode de fonctionnement permet d'atteindre le zéro-temps mort si la décision est prise entre le début et la fin de l'impulsion en cours de distribution lorsque dans le pire cas l'impulsion est immédiatement suivie par une autre. Cela laisse
20 effectivement, pour des impulsions de 10ns, 10 cycles d'horloge sur un FPGA cadencé à 1Ghz pour gérer l'ordonnancement, ce qui est réaliste pour parcourir la banque de registres 53.

Dans un mode de réalisation possible, l'ordonnanceur 52 peut en outre être configuré pour prendre en compte la taille d'une impulsion séparée du reste du
25 signal analogique par l'unité d'extraction 2 lors de l'élaboration du signal Cm de commande du multiplexeur 51. On vient ainsi distribuer les impulsions sur des chaînes de numérisation différentes en fonction de leur taille (pour éviter par exemple la saturation des plages de tension des convertisseurs analogiques-numériques). La recherche de la meilleure chaîne peut s'opérer avant la fin de l'impulsion en cours de distribution car le

déclencheur numérique peut anticiper la taille d'une impulsion, par exemple dès l'atteinte d'un ratio prédéterminé de l'amplitude de son pic.

Dans un mode de réalisation possible, chacune des chaînes de numérisation 3a-3d comprend, en amont du convertisseur analogique-numérique 4a-4d, une mémoire analogique 6a-6d sous la forme d'un circuit à réseau de condensateurs commutés dont le rôle est l'échantillonnage de l'impulsion analogique. Cette mémoire est auto-déclenchée par la présence d'un signal électrique à son entrée. Une fois le signal mémorisé, il est ensuite converti en un signal numérique à l'aide du convertisseur analogique-numérique 4a-4b. La lecture de la mémoire 6a-6d par le convertisseur analogique-numérique 4a-4d s'opère dès la coupure du signal électrique en entrée de la mémoire.

En rendant chaque chaîne de numérisation indépendante, la gestion du temps mort n'est plus une problématique interne au dispositif constitué par la mémoire analogique et le convertisseur analogique-numérique, mais est liée au nombre de chaînes de numérisation et à la distribution du signal analogique sur les différentes chaînes. Ceci simplifie leur utilisation et permet de s'abstraire du type de dispositif utilisé.

Dans un autre mode de réalisation possible, des amplificateurs analogiques sont employés à la place des mémoires analogiques. Des convertisseurs analogiques-numériques traditionnels peuvent alors être employés, sous réserve que l'impulsion soit de durée suffisamment grande pour qu'une fréquence d'échantillonnage inférieure à celle pouvant être atteinte avec des mémoires analogique soit néanmoins suffisante pour obtenir un grand nombre d'échantillons par impulsion. De cette manière il n'y a plus de temps mort de lecture. Le gain des amplificateurs peut en outre être modifié en fonction de l'amplitude des impulsions. Cela permet en outre de sélectionner la chaîne de numérisation en fonction de l'amplitude et donc de la dynamique voulue.

L'invention proposée permet de réaliser un échantillonnage haute fréquence mais aussi d'atteindre le zéro temps mort pourvu que le nombre de chaînes de numérisation soit suffisant, et ce malgré l'utilisation de convertisseurs analogiques-numériques à acquisition discontinue (ou déclenchée) utilisant des mémoires analogique

à base de circuits à réseau de condensateurs commutés qui introduisent un temps mort de lecture de la mémoire analogique.

L'invention n'est pas limitée au système de traitement précédemment présenté, mais s'étend également à un procédé de traitement d'un signal analogique portant des portions d'intérêt, qui en référence à la figure 2 comprend les étapes suivantes :

- extraction E1-E5 d'une portion d'intérêt du signal analogique ;
- distribution E6 de la portion d'intérêt extraite du signal analogique sur une chaîne de numérisation parmi une pluralité de chaînes de numérisation en parallèle ;
- numérisation E7 de la portion d'intérêt extraite du signal analogique après distribution sur une chaîne de numérisation.

L'étape d'extraction d'une portion d'intérêt depuis le signal analogique comprend les opérations suivantes :

- séparation E1 du signal analogique sur une première et une deuxième voie,
- numérisation E3 du signal analogique sur la première voie et détection E4 de la portion d'intérêt dans le signal numérisé ;
- mise en retard E2 du signal analogique sur la seconde voie et segmentation E5 du signal analogique retardé pour extraire une portion correspondant à la portion d'intérêt détectée dans le signal numérisé.

L'unité de détection de portion d'intérêt 22 et l'unité de distribution 5 peuvent d'une manière générale être implémentée tant en analogique qu'en numérique, qu'avec un code de programme d'ordinateur s'exécutant sur processeur, que sur des supports reconfigurables tels des FPGA (pour « Field Programmable Gate Array ») ou des supports dédiés tels des ASIC (pour « Application Specific Integrated Circuit »). Ainsi l'invention s'étend également à un programme d'ordinateur comprend des instructions de code de programme pour l'exécution, lorsque ledit programme est exécuté sur un ordinateur, de l'étape de détection E4 de la portion d'intérêt dans le signal numérisé et d'une étape d'élaboration d'un signal de mise en œuvre de l'étape de distribution E6 (signal Cm de commande du multiplexeur, élaboré par l'ordonnanceur 52).

REVENDICATIONS

1. Système de traitement d'un signal analogique (Sa) portant des portions d'intérêt, comprenant :

- 5 - une unité d'extraction (2) configurée pour segmenter le signal analogique en séparant des portions d'intérêts du reste du signal analogique, l'unité d'extraction (2) comprenant une première (V1) et une deuxième voie (V2) sur chacune desquelles le signal analogique (Sa) est transmis, la deuxième voie (V2) comprenant une ligne à retard (23) et un commutateur (24),
- 10 - une pluralité de chaînes de numérisation en parallèle (3a, 3b, 3c, 3d) comprenant chacune un convertisseur analogique-numérique (4a, 4b, 4c, 4d);
- une unité de distribution (5) configurée pour distribuer une portion d'intérêt séparée du reste du signal analogique (Ia) par l'unité d'extraction (2) sur une chaîne de numérisation parmi ladite pluralité de chaînes de numérisation en parallèle,
- 15 caractérisé en ce que la première voie (V1) de l'unité d'extraction (2) comprend un convertisseur analogique-numérique (21) et une unité de détection de portion d'intérêt (22) en aval du convertisseur analogique-numérique, l'unité de détection de portion d'intérêt (22) étant configurée pour déterminer un instant de début de portion d'intérêt et un instant de fin de portion d'intérêt, et pour élaborer un signal (Dc) de
- 20 déclenchement du commutateur de la deuxième voie de telle manière que la deuxième voie fournit en sortie une portion d'intérêt séparée du reste du signal analogique sur une période comprise entre l'instant de début de portion d'intérêt et l'instant de fin de portion d'intérêt.

- 25 2. Système selon la revendication 1, dans lequel le convertisseur analogique-numérique (21) de la première voie (V1) est un convertisseur capable de fonctionner en flux continu sans temps mort.

- 30 3. Système selon l'une des revendications 1 et 2, dans lequel l'unité de distribution (5) comprend un démultiplexeur (51) configuré pour répartir une portion d'intérêt (Ia)

séparée du reste du signal analogique sur l'une des chaînes de numérisation (3a, 3b, 3c, 3d) et un ordonnanceur (52) configuré pour élaborer un signal (Cm) de commande du multiplexeur.

5 4. Système selon la revendication 3, dans lequel l'ordonnanceur (52) comprend une banque de registres (53) dans laquelle un statut de chacune des chaînes de numérisation est renseigné.

10 5. Système selon l'une des revendications 3 et 4, dans lequel l'ordonnanceur (52) est configuré pour transmettre un nouveau signal de commande du multiplexeur (Cm) à l'issue de l'extraction d'une portion d'intérêt par l'unité d'extraction (2).

15 6. Système selon l'une des revendications 3 à 5, dans lequel l'ordonnanceur (52) est en outre configuré pour prendre en compte la taille d'une portion d'intérêt séparée du reste du signal analogique par l'unité d'extraction (2) lors de l'élaboration du signal (Cm) de commande du multiplexeur.

7. Système selon l'une des revendications 1 à 6, dans lequel le convertisseur analogique-numérique (4a, 4b, 4c, 4d) de chacune des chaînes de numérisation (3a, 3b, 3c, 3d) est un convertisseur introduisant un temps mort de lecture d'une mémoire analogique.

8. Système selon la revendication 7, dans lequel chacune des chaînes de numérisation (3a, 3b, 3c, 3d) comprend, en amont du convertisseur analogique-numérique (4a, 4b, 4c, 4d), une mémoire analogique (6a, 6b, 6c, 6d) sous la forme d'un circuit à réseau de condensateurs commutés.

9. Système selon l'une des revendications 1 à 8, dans lequel chacune des chaînes de numérisation comprend, en amont du convertisseur analogique-numérique, un amplificateur analogique.

10. Système selon l'une des revendications 1 à 9, dans lequel chacune des chaînes de numérisation (3a, 3b, 3c, 3d) comprend, en aval du convertisseur analogique-numérique (4a, 4b, 4c, 4d), une unité de traitement numérique (7a, 7b, 7c, 7d).

11. Procédé de traitement d'un signal analogique portant des portions d'intérêt, comprenant les étapes suivantes :

- 5 - extraction (E1-E5) d'une portion d'intérêt du signal analogique, ladite extraction comprenant les opérations consistant à :
 - séparer (E1) le signal analogique sur une première et une deuxième voie,
 - retarder (E2) le signal analogique sur la seconde voie et segmenter (E5) le signal analogique retardé pour extraire une portion correspondant à la portion d'intérêt détectée dans le signal numérisé ;
 - 10 - distribution (E6) de la portion d'intérêt extraite du signal analogique sur une chaîne de numérisation parmi une pluralité de chaînes de numérisation en parallèle ;
 - numérisation (E7) de la portion d'intérêt extraite du signal analogique après distribution sur une chaîne de numérisation,
- caractérisé en ce que ladite extraction comprend en outre les opérations consistant à :
- 15 - numériser (E3) le signal analogique sur la première voie,
 - détecter (E4) dans le signal numérisé un instant de début de portion d'intérêt et un instant de fin de portion d'intérêt,
 - élaborer un signal (Dc) de déclenchement du commutateur de la deuxième voie de telle manière que la deuxième voie fournit en sortie une portion d'intérêt séparée du
 - 20 reste du signal analogique sur une période comprise entre l'instant de début de portion d'intérêt et l'instant de fin de portion d'intérêt.

12. Programme d'ordinateur comprend des instructions de code de programme pour l'exécution, lorsque ledit programme est exécuté sur un ordinateur, de l'étape du

25 procédé selon la revendication 11 consistant à détecter dans le signal numérisé un instant de début de portion d'intérêt et un instant de fin de portion d'intérêt et d'une étape

d'élaboration d'un signal de mise en œuvre de l'étape de distribution (E6) du procédé selon la revendications 11.

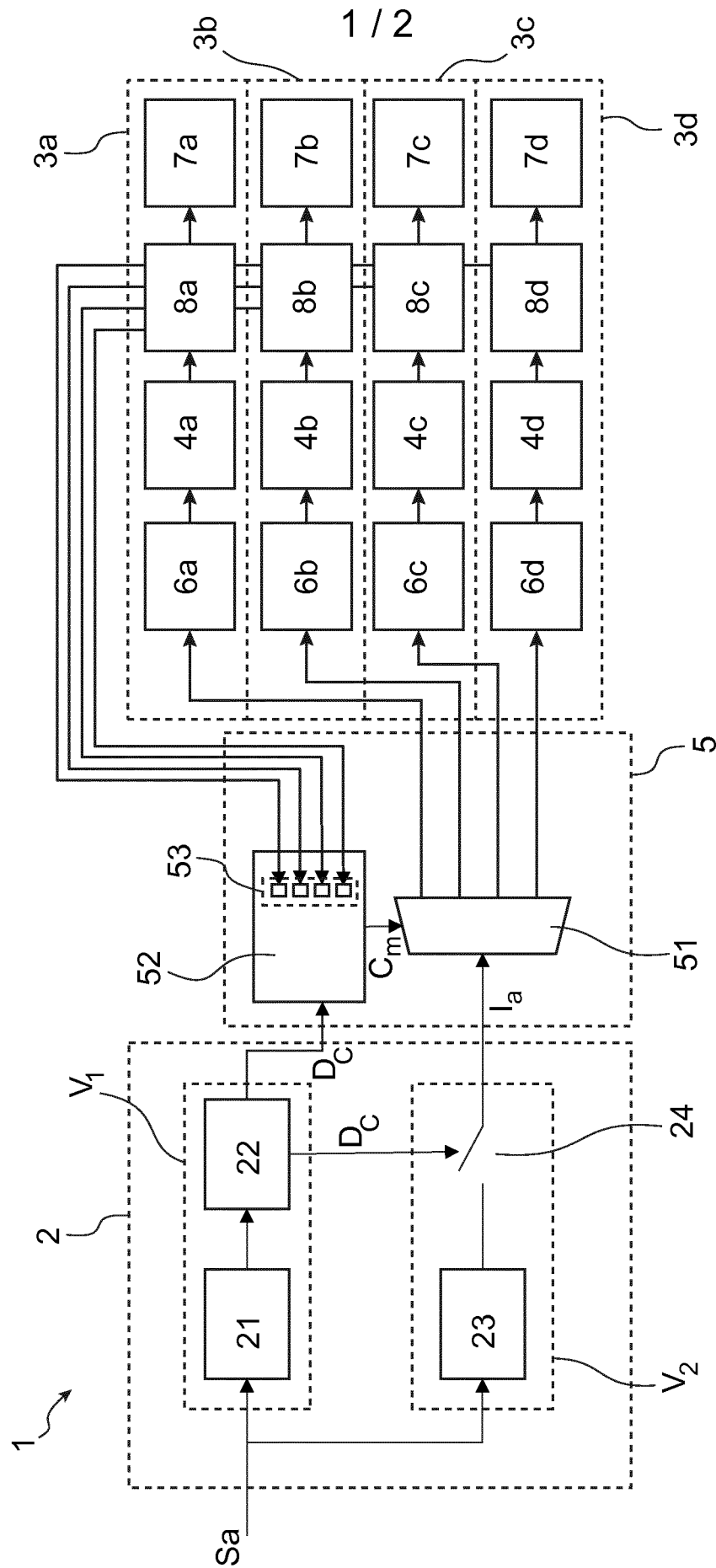


FIG. 1

2 / 2

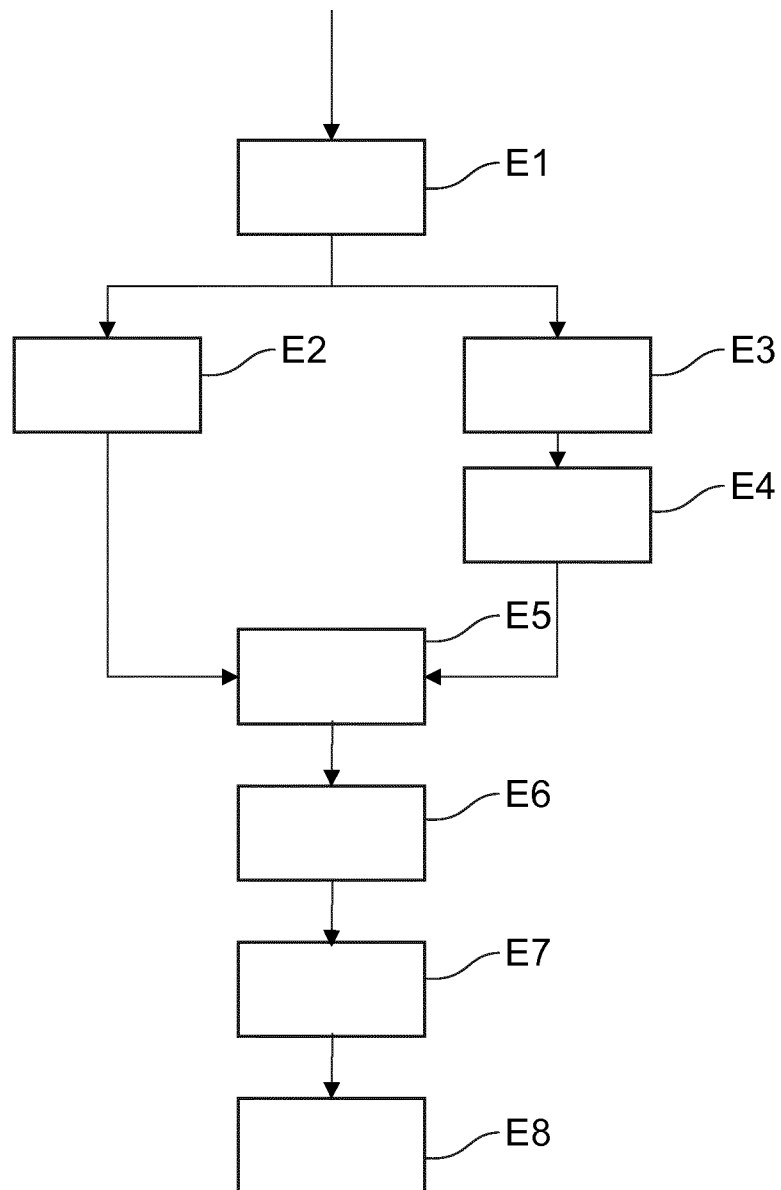


FIG. 2

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/066610

A. CLASSIFICATION OF SUBJECT MATTER
INV. H03M1/18 H03M1/12 G11C27/02 G11C27/04
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03M G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	THE ICECUBE COLLABORATION ET AL: "The IceCube data acquisition system: Signal capture, digitization, and timestamping", NUCLEAR INSTRUMENTS & METHODS IN PHYSICS RESEARCH. SECTION A: ACCELERATORS, SPECTROMETERS, DETECTORS, AND ASSOCIATED EQUIPMENT, ELSEVIER BV * NORTH-HOLLAND, NL, vol. 601, no. 3, April 2009 (2009-04), pages 294-316, XP026070688, ISSN: 0168-9002, DOI: 10.1016/J.NIMA.2009.01.001 [retrieved on 2009-01-10] Section 2.2 Section 2.4.2 Section 2.4.3 Section 2.4.6 Section 2.4.8 figures 5,6 -/--	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 September 2016

Date of mailing of the international search report

28/09/2016

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Rocha, Daniel

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2016/066610

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	----- CARR J ET AL: "Neutrino telescopes in the Mediterranean Sea; Neutrino telescopes in the Mediterranean Sea", NEW JOURNAL OF PHYSICS, INSTITUTE OF PHYSICS PUBLISHING, BRISTOL, GB, vol. 6, no. 1, August 2004 (2004-08), pages 112-112, XP020080470, ISSN: 1367-2630, DOI: 10.1088/1367-2630/6/1/112 Section 4.5.2 figure 16 -----	1-8, 10-12

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/EP2016/066610

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H03M1/18 H03M1/12 G11C27/02 G11C27/04 ADD.		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) H03M G11C		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	THE ICECUBE COLLABORATION ET AL: "The IceCube data acquisition system: Signal capture, digitization, and timestamping", NUCLEAR INSTRUMENTS & METHODS IN PHYSICS RESEARCH. SECTION A: ACCELERATORS, SPECTROMETERS, DETECTORS, AND ASSOCIATED EQUIPMENT, ELSEVIER BV * NORTH-HOLLAND, NL, vol. 601, no. 3, avril 2009 (2009-04), pages 294-316, XP026070688, ISSN: 0168-9002, DOI: 10.1016/J.NIMA.2009.01.001 [extrait le 2009-01-10] Section 2.2 Section 2.4.2 Section 2.4.3 Section 2.4.6 Section 2.4.8 figures 5,6 -/-	1-12
☒ Voir la suite du cadre C pour la fin de la liste des documents ☐ Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités: "A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée "T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets		
Date à laquelle la recherche internationale a été effectivement achevée 20 septembre 2016		Date d'expédition du présent rapport de recherche internationale 28/09/2016
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Fonctionnaire autorisé Rocha, Daniel

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	----- CARR J ET AL: "Neutrino telescopes in the Mediterranean Sea; Neutrino telescopes in the Mediterranean Sea", NEW JOURNAL OF PHYSICS, INSTITUTE OF PHYSICS PUBLISHING, BRISTOL, GB, vol. 6, no. 1, août 2004 (2004-08), pages 112-112, XP020080470, ISSN: 1367-2630, DOI: 10.1088/1367-2630/6/1/112 Section 4.5.2 figure 16 -----	1-8, 10-12