

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成30年2月1日(2018.2.1)

【公表番号】特表2017-503416(P2017-503416A)

【公表日】平成29年1月26日(2017.1.26)

【年通号数】公開・登録公報2017-004

【出願番号】特願2016-542735(P2016-542735)

【国際特許分類】

H 03 F 3/34 (2006.01)

H 03 F 1/30 (2006.01)

G 01 R 19/00 (2006.01)

【F I】

H 03 F 3/34 C

H 03 F 1/30 A

G 01 R 19/00 B

G 01 R 19/00 N

【手続補正書】

【提出日】平成29年12月11日(2017.12.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の差動入力と、第2の差動入力と、出力とを備える第1の増幅器であって、前記第1の差動入力が、レプリカデバイス、およびバッテリの電圧に結合され、前記出力が、制御デバイスに結合され、前記レプリカデバイスが、前記バッテリを通じて流れる電流のレプリカ電流を生成するように構成され、前記第1の増幅器が、前記レプリカ電流を制御するために前記制御デバイスを制御する、第1の増幅器と、

第3の差動入力と、第4の差動入力と、出力とを備える第2の増幅器であって、前記第2の増幅器が、第1の位相の間前記第1の増幅器の前記出力に前記第3の差動入力を選択的に結合し、前記第1の位相の間前記第2の差動入力に前記第2の増幅器の前記出力を選択的に結合し、第2の位相の間前記第4の差動入力に前記第2の増幅器の前記出力を選択的に結合することに基づいて、前記第1の増幅器の第1のオフセット誤差と、前記第2の増幅器の第2のオフセット誤差とを補償するように構成された、第2の増幅器とを備える回路。

【請求項2】

前記第2の位相の間、前記第2の増幅器が、前記第1の位相の間に前記第2の増幅器の前記第2のオフセット誤差を補償する際に使用するために前記第2の増幅器の前記第4の差動入力に結合された記憶要素の第1のセットに前記第2の増幅器の前記第2のオフセット誤差を記憶する、請求項1に記載の回路。

【請求項3】

前記第1の位相の間、前記第2の増幅器が、後続の第2の位相の間に前記第1の増幅器の前記第1のオフセット誤差を補償する際に使用するために前記第1の増幅器の前記第2の差動入力に結合された記憶要素の第2のセットに前記第1の増幅器の前記第1のオフセット誤差を記憶し、

前記第2の増幅器の利得が、前記第1の位相の間の前記第1のオフセット誤差を補償する

ために使用される、請求項2に記載の回路。

**【請求項4】**

前記第2の増幅器が、前記第3の差動入力を含む第3の増幅器と、前記第4の差動入力を含む第4の増幅器とを含み、前記第2の位相の間、

前記第3の差動入力の第1の入力および第2の入力が前記バッテリの前記電圧に結合され、前記第3の増幅器が、前記第2のオフセット誤差の第3の増幅器オフセット誤差を含み、

前記第4の差動入力の第1の入力が前記第2の増幅器の前記出力に結合され、前記第4の増幅器が、前記第2のオフセット誤差の第4の増幅器オフセット誤差を含む、請求項1に記載の回路。

**【請求項5】**

記憶要素の第1のセットが、前記第2の位相の間、前記第4の差動入力と前記第2の増幅器の前記出力とに結合され、

記憶要素の前記第1のセットが、前記第2の位相の間、前記第3の増幅器オフセット誤差と前記第4の増幅器オフセット誤差とを記憶するように構成され、

前記第2の位相の間に記憶された前記第3の増幅器オフセット誤差および前記第4の増幅器オフセット誤差が、後続の第1の位相の間に前記第3の増幅器オフセット誤差と前記第4の増幅器オフセット誤差とを補償するために使用される、請求項4に記載の回路。

**【請求項6】**

前記第4の差動入力の前記第1の入力が、前記第2の増幅器の第1の差動出力に結合され、

前記第4の差動入力の第2の入力が、前記第2の増幅器の第2の差動出力に結合された、請求項4に記載の回路。

**【請求項7】**

前記第1の増幅器が、前記第1の差動入力を含む第5の増幅器と、前記第2の差動入力を含む第6の増幅器とを含み、前記第1の位相の間、

前記第1の差動入力の第1の入力が、前記第1の増幅器の前記出力に結合され、前記第1の差動入力の第2の入力が、前記バッテリの前記電圧に結合され、前記第5の増幅器が、前記第1のオフセット誤差の第5の増幅器オフセット誤差を含み、

前記第2の差動入力の第1の入力が、前記第2の増幅器の前記出力に結合され、前記第6の増幅器が、前記第1のオフセット誤差の第6の増幅器オフセット誤差を含む、請求項4に記載の回路。

**【請求項8】**

前記第2の増幅器の利得が、前記第1の位相の間に前記第5の増幅器オフセット誤差と前記第6の増幅器オフセット誤差とを補償するために使用される、請求項7に記載の回路。

**【請求項9】**

記憶要素の第2のセットが、前記第1の位相の間、前記第2の増幅器の前記第2の差動入力および前記出力に結合され、

記憶要素の前記第2のセットが、前記第1の位相の間、前記第5の増幅器オフセット誤差と前記第6の増幅器オフセット誤差とを記憶するように構成され、

前記第2の位相の間に記憶された前記第5の増幅器オフセット誤差および第6の増幅器オフセット誤差が、後続の第2の位相の間に前記第5の増幅器オフセット誤差と前記第6の増幅器オフセット誤差とを補償するために使用される、請求項8に記載の回路。

**【請求項10】**

前記第2の差動入力の前記第1の入力が、前記第2の増幅器の第1の差動出力に結合され、前記第2の差動入力の第2の入力が、前記第2の増幅器の第2の差動出力に結合された、請求項7に記載の回路。

**【請求項11】**

前記第2の増幅器の前記出力が、差動出力であり、前記回路が、

前記差動出力に結合され、前記差動出力のコモンモード部分を前記バッテリの前記電圧とは異なる一定値に維持するように構成されたコモンモードフィードバック回路をさらに備える、請求項1に記載の回路。

**【請求項 1 2】**

前記レプリカ電流を受け取るように構成された抵抗器をさらに備え、前記抵抗器にわたる電圧が、前記バッテリにわたる前記電圧を監視するために感知され、前記抵抗器が、温度変化を補償するように構成され、

前記抵抗器が、抵抗器の第1のセットと抵抗器の第2のセットとを備え、

抵抗器の前記第1のセットが、第1の温度係数を有し、抵抗器の前記第2のセットが、前記第1の温度係数と反対の第2の温度係数を有し、

抵抗器の前記第1のセットが、複数のタップに選択的に結合され、

前記複数のタップ内のタップが、温度変動を補償するために抵抗器の前記第1のセット内の抵抗器を選択的に接続する、請求項1に記載の回路。

**【請求項 1 3】**

第1の位相の間に、第2の増幅器によって、第2の位相の間に第1の増幅器の第1のオフセット誤差を補償する際に使用するために前記第1の増幅器の前記第1のオフセット誤差を前記第1の増幅器の差動入力に結合された記憶要素の第1のセットに記憶するステップと、

第2の位相の間に、前記第2の増幅器によって、後続の第1の位相の間に前記第2の増幅器の第2のオフセット誤差を補償する際に使用するために前記第2の増幅器の前記第2のオフセット誤差を前記第2の増幅器の差動入力に結合された記憶要素の第2のセットに記憶するステップと、

前記第2の位相の間に、前記第1の増幅器によって、レプリカデバイスによって生成されたレプリカ電流を制御するために制御デバイスを制御するステップであって、前記レプリカ電流がバッテリを通じて流れる電流のレプリカであり、前記第1のオフセット誤差が前記第1の位相の間に記憶された前記第1のオフセット誤差を使用して補償される、ステップと、

後続の第1の位相の間に、前記第1の増幅器によって、前記レプリカ電流を制御するために前記制御デバイスを制御するステップであって、前記第2の増幅器の利得が前記第1のオフセット誤差を補償するために使用され、前記第2のオフセット誤差が前記第2の位相の間に記憶された前記第2のオフセット誤差を使用して補償される、ステップとを備える方法。

**【請求項 1 4】**

前記第2の増幅器の差動出力のコモンモード部分を前記バッテリの電圧とは異なる一定値に維持するステップをさらに備える、請求項13に記載の方法。

**【請求項 1 5】**

前記レプリカ電流を受け取るように構成された抵抗器を前記制御デバイスに結合するステップをさらに備え、前記抵抗器にわたる電圧が、前記バッテリにわたる電圧を監視するために感知され、前記抵抗器が、温度変動を補償するように構成された、請求項13に記載の方法。