(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2013 年 4 月 4 日 (04.04.2013)

WIPO | PCT

(10) 国际公布号
WO 2013/044582 A1

(51) 国际专利分类号:
H01L 21/336 (2006.01) *H01L 29/78* (2006.01)
H01L 21/28 (2006.01) *H01L 29/423* (2006.01)

(21) 国际申请号: PCT/CN2012/000650

(22) 国际申请日: 2012 年 5 月 14 日 (14.05.2012)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201110300840.6 2011 年 9 月 30 日 (30.09.2011) CN

(71) 申请人 (对除美国外的所有指定国): **中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES)** [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。

(72) 发明人; 及

(75) 发明人/申请人 (仅对美国): **尹海洲 (YIN, Haizhou)** [CN/US]; 美国纽约州波基普西市洛克科劳斯特街 11#, New York 12603 (US)。 **朱慧珑 (ZHU, Huilong)** [US/US]; 美国纽约州波基普西市奥特姆路 93#, New York 12603 (US)。 **骆志炯 (LUO, Zhijiong)** [US/US]; 美国纽约州波基普西市洛克科劳斯特街 11#, New York 12603 (US)。

(74) 代理人: **中国专利代理(香港)有限公司 (CHINA PATENT AGENT (H.K.) LTD.)**; 中国香港特别行政区湾仔港湾道 23 号鹰君中心 22 号楼, Hong Kong (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

[见续页]

(54) **Title**: SEMICONDUCTOR STRUCTURE AND MANUFACTURING METHOD THEREOF

(54) **发明名称** : 一种半导体结构及其制造方法

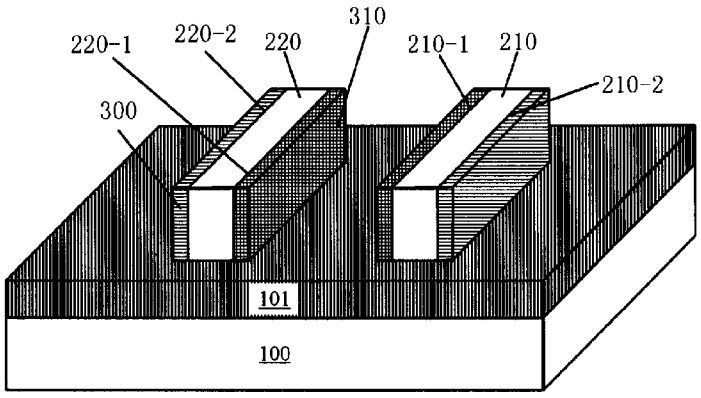

图 10 /Fig.10

(57) **Abstract**: Provided are a semiconductor structure and a manufacturing method thereof. The method comprises: providing a semiconductor substrate (100), forming an insulation layer (101) on the semiconductor substrate (100), and forming a semiconductor base on the insulation layer (101); forming a sacrificial layer and a side wall surrounding the sacrificial layer on the semiconductor base, and etching the semiconductor base by using the side wall as a mask to form a semiconductor base body; forming a dielectric film (300) on a side wall of the semiconductor base body; removing the sacrificial layer and the semiconductor base body located under the sacrificial layer, and forming a first semiconductor fin (210) and a second semiconductor fin (220); and forming an inverted doped well structure on side walls (210-1, 220-1) corresponding to the first semiconductor fin (210) and the second semiconductor fin (220).

(57) **摘要**:

[见续页]

WO 2013/044582 A1

IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

提供了一种半导体结构及其制造方法。所述方法包括：提供半导体衬底（100），在所述半导体衬底(100）上形成绝缘层（101）、以及在该绝缘层（101）上形成半导体基底；在所述半导体基底上形成牺牲层、以及环绕所述牺牲层的侧墙，并以该侧墙为掩模刻蚀所述半导体基底，形成半导体基体；在所述半导体基体的侧壁上形成介质膜（300）；去除所述牺牲层、以及位于所述牺牲层下方的半导体基体，形成第一半导体鳍片（210）和第二半导体鳍片（220）；在所述第一半导体鳍片（210）和第二半导体鳍片（220）相对应的侧壁（210-1，220-1）上形成倒掺杂阱结构。

一种半导体结构及其制造方法

优先权要求

本申请要求了 2011 年 9 月 30 日提交的、申请号为 201110300840.6、发明名称为“一种半导体结构及其制造方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及半导体技术领域，尤其涉及一种半导体结构及其制造方法。

背景技术

在半导体技术中，围绕如何实现全耗尽型器件的整体构思，研发的重心转向立体型器件结构。立体型器件结构是在绝缘体上半导体(SOI)上形成半导体鳍片（用于形成沟道），在半导体鳍片的中间形成沟道区、在半导体鳍片的侧壁形成栅极以及在半导体鳍片的两端形成源/漏区。

当前，立体型器件结构已出现双鳍结构，即，在 SOI 上形成两个平行的半导体鳍片，并将两个平行的半导体鳍片作为鳍形沟道形成两个独立的半导体器件，其中，两个半导体鳍片的相互背离的侧壁上形成有各自的栅极，而两个半导体鳍片相互对应的侧壁是暴露出来的，因此，希望可以对两个半导体鳍片所暴露出来的侧壁进行工艺处理，以提高半导体器件的性能。

发明内容

本发明提供了一种半导体结构及其制作方法，通过在两个半导体鳍片相互对应的侧壁形成倒掺杂阱结构，可以有效地减小源/漏耗尽层的宽度，从而降低短沟道效应。

根据本发明的一个方面，提供了一种半导体结构的制作方法，该方法包括:

a) 提供半导体衬底，在所述半导体衬底上形成绝缘层、以及在该绝缘层上形成半导体基底;

b) 在所述半导体基底上形成牺牲层、以及环绕所述牺牲层的侧墙，

并以该所述侧墙为掩膜刻蚀所述半导体基底，形成半导体基体；

c) 在所述半导体基体的侧壁上形成介质膜；

d) 去除所述牺牲层、以及位于所述牺牲层下方的所述半导体基体，形成第一半导体鳍片和第二半导体鳍片；

e) 在所述第一半导体鳍片和第二半导体鳍片相对应的侧壁上形成倒掺杂阱结构。

根据本发明的另一个方面，还提供了一种半导体结构，该半导体结构包括衬底、位于该衬底之上的绝缘层、以及位于该绝缘层之上的半导体鳍片，其中：

所述半导体鳍片包括相互平行的第一半导体鳍片和第二半导体鳍片；

在所述第一半导体鳍片和第二半导体鳍片相互背离的侧壁上存在介质膜；以及

在所述第一半导体鳍片和第二半导体鳍片相互对应的侧壁上具有倒掺杂阱结构。

与现有技术相比，本发明具有如下优点：对于具有双鳍的半导体结构，通过在两个半导体鳍片相互对应的侧壁上形成倒掺杂阱结构，有效地减小了源/漏耗尽层的宽度，从而降低了短沟道效应，提高了半导体器件的性能。

附图说明

通过阅读参照以下附图所作的对非限制性实施例所作的详细描述，本发明的其它特征、目的和优点将会变得更明显。

图 1 为根据本发明的半导体结构制造方法的流程图；

图 2 至图 9 为根据本发明的一个优选实施例按照图 1 所示流程制造半导体结构的各个阶段的剖面示意图；以及

图 10 为图 9 所示的半导体结构的立体示意图。

附图中相同或相似的附图标记代表相同或相似的部件。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明的实施例作详细描述。

下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其

中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，仅用于解释本发明，而不能解释为对本发明的限制。

下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施例和/或设置之间的关系。此外，本发明提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的可应用性和/或其他材料的使用。另外，以下描述的第一特征在第二特征之"上"的结构可以包括第一和第二特征形成为直接接触的实施例，也可以包括另外的特征形成在第一和第二特征之间的实施例，这样第一和第二特征可能不是直接接触，本文内所述的各种结构之间的相互关系包含由于工艺或制程的需要所作的必要的延展，例如，术语"垂直"意指两平面之间的夹角与 90° 之差在工艺或制程允许的范围内。

根据本发明的一个方面，提供了一种半导体结构的制作方法，如图 1 所示。下面，将结合图 2 至图 10 对图 1 中半导体结构的制作方法进行具体地描述，其中，图 2 至图 10 为根据本发明的一个实施例按照图 1 所示的半导体结构制作方法的各个阶段的剖面示意图。

首先，在步骤 S101 中，提供半导体衬底 100，在所述半导体衬底 100 上形成绝缘层 101、以及在该绝缘层 101 上形成半导体基底 102。

具体地，如图 2 所示，提供半导体衬底 100，在半导体衬底 100 上依次沉积绝缘材料以及半导体材料，以形成绝缘层 101、半导体基底 102。其中，在本实施例中，所述半导体衬底 100 为单晶硅。在其他实施例中，所述半导体衬底 100 还可以包括其他基本半导体，例如锗。或者，所述基底层 101 还可以包括化合物半导体，例如，碳化硅、砷化镓、砷化铟或者磷化铟。典型地，所述半导体衬底 100 的厚度可以约为但不限于几百微米，例如从 0.5mm-1.5mm 的厚度范围。

所述绝缘层 101 的材料为二氧化硅、氮化硅或者其他任何适当的绝缘材料，典型地，所述绝缘层 101 的厚度范围为 200nm-300nm。

所述半导体基底 102 的材料为所述半导体衬底 100 所包括的半导体中

的任何一种。在本实施例中，所述半导体基底 102 为单晶硅。在其他实施例中，所述半导体基底 102 还可以包括其他基本半导体或者化合物半导体。其中，所述半导体基底 102 的厚度范围为 50nm-100nm，优选地，所述半导体基底 102 的厚度与后续将要形成的半导体鳍片的高度一致。

接着，执行步骤 S102，在所述半导体基底 102 上形成牺牲层 200、以及环绕所述牺牲层 200 的侧墙 201，并以该所述侧墙 201 为掩膜刻蚀所述半导体基底 102，形成半导体基体 103。

具体地，如图 3 所示，首先，在所述半导体基底 102 上形成牺牲层 200，所述半导体基底 102 被该牺牲层 200 所覆盖的区域将用于限定将要形成的两个半导体鳍片之间的距离。其中，所述牺牲层 200 的材料包括氧化硅、氮化硅以及其他适合的材料，其厚度范围为 30nm-80nm。形成所述牺牲层的方法为本领域技术人员所公知的常识，在此不再赘述。

接着，如图 4 所示，形成环绕所述牺牲层 200 的侧墙 201，所述侧墙 201 材料可为氮化硅、氧化硅、氮氧化硅、碳化硅中的一种或者其任意组合，侧墙 201 可以具有多层结构，其可以通过包括沉积-刻蚀工艺形成，其厚度范围为为 5nm-40nm，如 10nm、20nm 或 35nm，其中，所述侧墙 201 的厚度即为后续将要生成的半导体鳍片的厚度。

然后，如图 5 所示，以所述侧墙 201 为掩膜，刻蚀所述半导体基底 102，在所述侧墙 201 以及牺牲层下方，形成半导体基体 103，其中，刻蚀所述半导体基底 102 可以采用例如干法刻蚀和/或湿法刻蚀等适合的工艺。

在步骤 S103 中，在所述半导体基体 103 的侧壁上形成氧化膜 300。

具体地，如图 6 所示，在形成半导体基体 103 后，通过热氧化的方式，在位于所述侧墙 201 下方的半导体基体 103 的侧壁上形成氧化膜 300，该氧化膜 300 的厚度范围为 7nm-10nm。此外，形成氧化膜 300 的方法不局限于热氧化法，还可采用等离子氧化或者高温的高氯酸溶液的氧化法等。在本实施例中，所述半导体基体 103 的材料为单晶硅，则所述氧化膜 300 为二氧化硅。对于本发明的其他实施例来说，也可以形成其他的不同绝缘膜，例如氮化膜、氮氧化膜或其他任何能够实现绝缘保护作用的介质膜。

接着，执行步骤 S104，去除所述牺牲层 200、以及位于所述牺牲层 200 下方的所述半导体基体 103，形成第一半导体鳍片 210 和第二半导体鳍片 220。

如图 7 所示，首先，选择性刻蚀所述牺牲层 200，暴露所述半导体基体 103，然后，以所述侧墙 201 为掩膜、以及以所述绝缘层 101 为刻蚀停止层，对所述半导体基体 103 的暴露区域进行刻蚀，直至暴露所述绝缘层 101。其中，刻蚀可以采用例如干法刻蚀和/或湿法刻蚀等适合的工艺，在此不再赘述。刻蚀结束后，在所述侧墙 201 下方形成半导体鳍片，该半导体鳍片包括相互平行的第一半导体鳍片 210 和第二半导体鳍片 220，每个鳍片均具有两个侧壁，即，所述第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2，以及所述第二半导体鳍片 220 的侧壁 220-1 和侧壁 220-2，其中，所述第一半导体鳍片的侧壁 210-1 与所述第二半导体鳍片的侧壁 220-1 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的内侧，相互对应，而所述第一半导体鳍片的侧壁 210-2 与所述第二半导体鳍片的侧壁 220-2 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的外侧，相互背离。所述第一半导体鳍片 210 和/或第二半导体鳍片 220 的厚度范围为 5nm-40nm，其高度的范围为 50nm-100nm，以第一半导体鳍片 210 为例，所述厚度指第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2 之间的距离，所述高度指第一半导体鳍片 210 上表面与绝缘层之间的距离。形成所述半导体鳍片后，选择性去除所述侧墙 201，如图 8 所示。可选地，所述侧墙 201 也可以在后续形成倒掺杂阱结构后再去除。

最后，在步骤 S105 中，在所述第一半导体鳍片 210 和第二半导体鳍片 220 相对应的侧壁上形成倒掺杂阱结构。

具体地，如图 9 和图 10 所示(为清晰起见给出图 10，图 10 为图 9 所示的半导体结构的立体示意图)，通过例如选择性外延生长的方法在所述第一半导体鳍片 210 和第二半导体鳍片 220 相对应的侧壁 210-1 和侧壁 220-1 的表面上形成外延层 310，其厚度范围为 10nm-20nm，在外延生长过程中同时进行原位掺杂，其中，所述原位掺杂浓度要高于第一半导体鳍片 210 和第二半导体鳍片 220 中的掺杂浓度，从而形成超陡的倒掺杂阱结构，在本实施例中，所述原位掺杂浓度为 5×10^{18}-$5\times10^{19}cm^{-3}$。对于 NMOS 器件，所述外延层 310 的掺杂类型为 P 型；对于 PMOS 器件，所述外延层 310 掺杂类型为 N 型。超陡的倒掺杂阱结构利于减薄耗尽层，从而有效地降低短沟道效应。选择性外延生长以及原位掺杂均为本领域的技术人员所公知的技术，在此不再赘述。

在上述步骤完成后，形成了具有双鳍的半导体结构，其中，在两

个半导体鳍片相互对应的侧壁上具有倒掺杂阱结构，该倒掺杂阱结构可以有效地减小源/漏耗尽层的宽度，从而降低短沟道效应，提高半导体器件的性能。

根据本发明的另一个方面，还提供了一种半导体结构，如图 9 和图 10 所示，该半导体结构包括半导体衬底 100、位于该衬底之上的绝缘层 101、以及位于该绝缘层之上的半导体鳍片 210，其中，所述半导体鳍片包括相互平行的第一半导体鳍片 210 和第二半导体鳍片 220，在所介质膜 300，在所述第一半导体鳍片 210 和第二半导体鳍片 220 相互对应的侧壁上具有倒掺杂阱结构。

所述的“平行”，允许在半导体制造工艺允许的误差范围内基本平行。

具体地，在本实施例中，所述半导体衬底 100 为单晶硅。在其他实施例中，所述半导体衬底 100 还可以包括其他基本半导体，例如锗。或者，所述基底层 101 还可以包括化合物半导体，例如，碳化硅、砷化镓、砷化铟或者磷化铟。典型地，所述半导体衬底 100 的厚度可以约为但不限于几百微米，例如从 0.5mm-1.5mm 的厚度范围。

所述绝缘层 101 为二氧化硅、氮化硅或者其他任何适当的绝缘材料，典型地，所述绝缘层 101 的厚度范围为 200nm-300nm。

所述第一半导体鳍片 210 和第二半导体鳍片 220 的材料为所述半导体衬底 100 所包括的半导体中的任何一种。在本实施例中，所述第一半导体鳍片 210 和第二半导体鳍片 220 为单晶硅。在其他实施例中，所述第一半导体鳍片 210 和第二半导体鳍片 220 还可以包括其他基本半导体或者化合物半导体。其中，每个鳍片均具有两个侧壁，即，所述第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2，以及所述第二半导体鳍片 220 的侧壁 220-1 和侧壁 220-2，其中，所述第一半导体鳍片的侧壁 210-1 与所述第二半导体鳍片的侧壁 220-1 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的内侧，相互对应，而所述第一半导体鳍片的侧壁 210-2 与所述第二半导体鳍片的侧壁 220-2 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的外侧，相互背离。所述第一半导体鳍片 210 和第二半导体鳍片 220 的厚度范围为 5nm-40nm，其高度的范围为 50nm-100nm，以第一半导体鳍片 210 为例，所述厚度指第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2 之间的

距离，所述高度指第一半导体鳍片 210 上表面与绝缘层之间的距离。

在所述第一半导体鳍片 210 和第二半导体鳍片 220 相互背离的侧壁 210-2 和侧壁 220-2 上存在介质膜 300，其厚度范围为 7nm-10nm。在本实施例中，所述第一半导体鳍片 210 和第二半导体鳍片 220 的材料为单晶硅，所述氧化膜 300 为二氧化硅。在本发明的其他实施例中，所述介质膜 300 也可以是其他的不同绝缘膜，例如氮化膜、氮氧化膜或其他任何能够实现绝缘保护作用的介质膜。

在所述第一半导体鳍片 210 和第二半导体鳍片 220 相互对应的侧壁 210-1 和侧壁 220-1 上具有外延层 310，其掺杂浓度要高于第一半导体鳍片 210 和第二半导体鳍片 220 中的掺杂浓度，从而形成超陡的倒掺杂阱结构。其中，在本实施例中，所述外延层 310 的掺杂浓度 5×10^{18}-$5 \times 10^{19} cm^{-3}$。对于 NMOS 器件，所述外延层 310 的掺杂类型为 P 型；对于 PMOS 器件，所述外延层 310 掺杂类型为 N 型。

本发明所提供的半导体结构为双鳍结构，在两个半导体鳍片相互对应的侧壁上具有倒掺杂阱结构，该倒掺杂阱结构可以有效地减小源/漏耗尽层的宽度，从而降低短沟道效应，提高半导体器件的性能。

虽然关于示例实施例及其优点已经详细说明，应当理解在不脱离本发明的精神和所附权利要求限定的保护范围的情况下，可以对这些实施例进行各种变化、替换和修改。对于其他例子，本领域的普通技术人员应当容易理解在保持本发明保护范围内的同时，工艺步骤的次序可以变化。

此外，本发明的应用范围不局限于说明书中描述的特定实施例的工艺、机构、制造、物质组成、手段、方法及步骤。从本发明的公开内容，作为本领域的普通技术人员将容易地理解，对于目前已存在或者以后即将开发出的工艺、机构、制造、物质组成、手段、方法或步骤，其中它们执行与本发明描述的对应实施例大体相同的功能或者获得大体相同的结果，依照本发明可以对它们进行应用。因此，本发明所附权利要求旨在将这些工艺、机构、制造、物质组成、手段、方法或步骤包含在其保护范围内。

权 利 要 求

1. 一种半导体结构的制作方法，该方法包括：

a) 提供半导体衬底(100)，在所述半导体衬底(100)上形成绝缘层(101)、以及在该绝缘层(101)上形成半导体基底(102)；

b) 在所述半导体基底(102)上形成牺牲层(200)、以及环绕所述牺牲层(200)的侧墙(201)，并以该所述侧墙(201)为掩膜刻蚀所述半导体基底(102)，形成半导体基体(103)；

c) 在所述半导体基体(103)的侧壁上形成介质膜(300)；

d) 去除所述牺牲层(200)、以及位于所述牺牲层(200)下方的所述半导体基体(103)，形成第一半导体鳍片(210)和第二半导体鳍片(220)；

e) 在所述第一半导体鳍片(210)和第二半导体鳍片(220)相对应的侧壁上形成倒掺杂阱结构。

2. 根据权利要求 1 所述的制作方法，其中，所述步骤 e)包括：

在所述第一半导体鳍片(210)和第二半导体鳍片(220)相对应的侧壁上通过选择性生长形成外延层(310)，其中，该外延层(310)的掺杂浓度高于所述第一半导体鳍片(210)和第二半导体鳍片(220)的掺杂浓度。

3. 根据权利要求 2 所述的制作方法，其中：

所述外延层(310)的掺杂浓度范围为 5×10^{18}-$5\times10^{19}cm^{-3}$。

4. 根据权利要求 2 所述的制作方法，其中：

所述外延层(310)的厚度范围为 10nm-20nm。

5. 根据权利要求 1 或 2 所述的制作方法，其中，所述步骤 c)包括：

对所述半导体基体(103)进行热氧化操作从而形成氧化膜作为所述介质膜(300)。

6. 根据权利要求 1 所述的制作方法，其中，所述介质膜(300)的厚度范围为 7nm-10nm。

7. 根据权利要求 1 或 2 所述的制作方法，其中，所述步骤 d)包括：

以所述侧墙(201)为掩膜刻蚀所述牺牲层(200)；以及

以所述侧墙(201)为掩膜、以所述绝缘层(101)为刻蚀停止层刻蚀所述半导体基体(103)，在所述侧墙(201)下方形成所述第一半导体鳍片(210)和第二半导体鳍片(220)。

8. 根据权利要求 7 所述的制造方法，其中：

所述第一半导体鳍片(210)和/或第二半导体鳍片(220)的厚度范围为 5nm-40nm；以及

所述第一半导体鳍片(210)和/或第二半导体鳍片(220)的高度范围为 50nm-100nm。

9. 根据权利要求 1 所述的制作方法，其中，在所述步骤 d)之后还包括:

f) 去除所述侧墙(201)。

10. 一种半导体结构，该半导体结构包括衬底(100)、位于该衬底(100)之上的绝缘层(101)、以及位于该绝缘层(101)之上的半导体鳍片，其中:

所述半导体鳍片包括相互平行的第一半导体鳍片(210)和第二半导体鳍片(220)，其特征在于:

在所述第一半导体鳍片(210)和第二半导体鳍片(220)相互背离的侧壁上存在介质膜(300)；以及

在所述第一半导体鳍片(210)和第二半导体鳍片(220)相互对应的侧壁上具有倒掺杂阱结构。

11. 根据权利要求 10 所述的半导体结构，其中:

在所述第一半导体鳍片(210)和第二半导体鳍片(220)相互对应的侧壁上具有外延层(310)，该外延层(310)的掺杂浓度高于所述第一半导体鳍片(210)和第二半导体鳍片(220)的掺杂浓度。

12. 根据权利要求 11 所述的半导体结构，其中:

所述外延层(310)的掺杂浓度范围为 5×10^{18}-$5 \times 10^{19} cm^{-3}$。

13. 根据权利要求 11 所述的半导体结构，其中:

所述外延层(310)的厚度范围为 10nm-20nm。

14. 根据权利要求 10 或 11 所述的半导体结构，其中:

所述第一半导体鳍片(210)和/或第二半导体鳍片(220)的厚度范围为 5nm-40nm；以及

所述第一半导体鳍片(210)和/或第二半导体鳍片(220)的高度范围为 50nm-100nm。

15. 根据权利要求 10 或 11 所述的半导体结构，其中，所述介质膜(300)的厚度范围为 7nm-10nm。

16. 根据权利要求 10 至 13 之一所述的半导体结构，其中所述介质膜(300)为氧化膜。

5

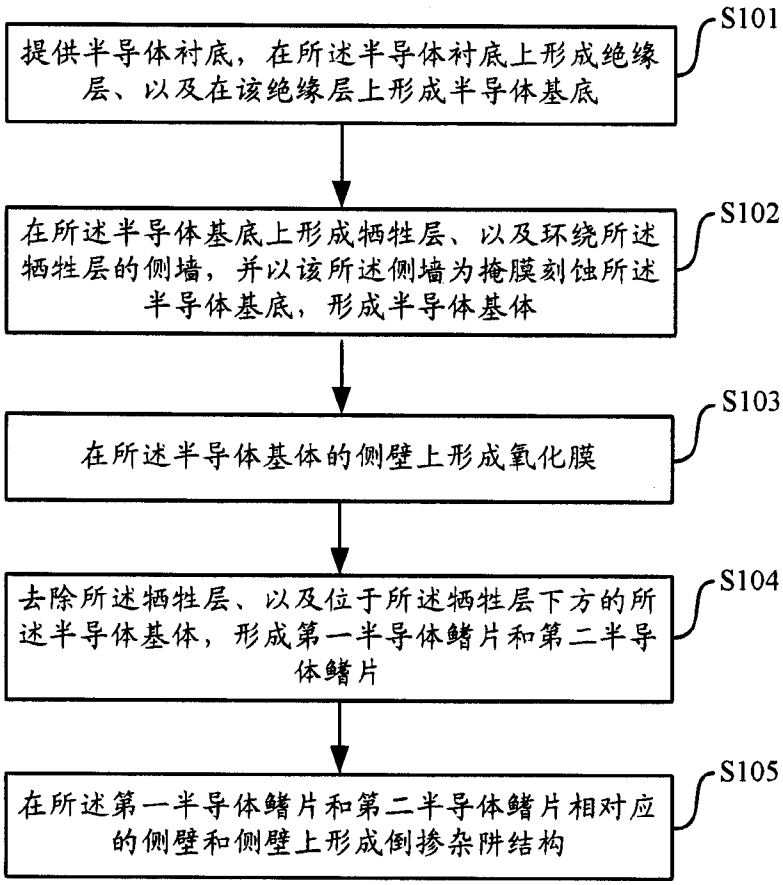
S101
提供半导体衬底，在所述半导体衬底上形成绝缘层、以及在该绝缘层上形成半导体基底
S102
在所述半导体基底上形成牺牲层、以及环绕所述牺牲层的侧墙，并以该所述侧墙为掩膜刻蚀所述半导体基底，形成半导体基体
S103
在所述半导体基体的侧壁上形成氧化膜
S104
去除所述牺牲层、以及位于所述牺牲层下方的所述半导体基体，形成第一半导体鳍片和第二半导体鳍片
S105
在所述第一半导体鳍片和第二半导体鳍片相对应的侧壁和侧壁上形成倒掺杂阱结构

图 1

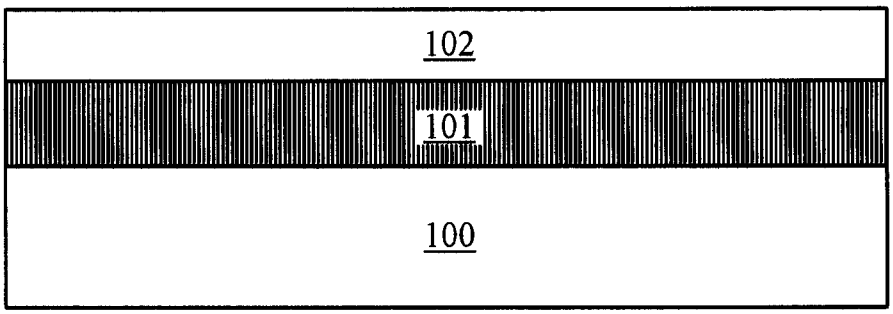

图 2

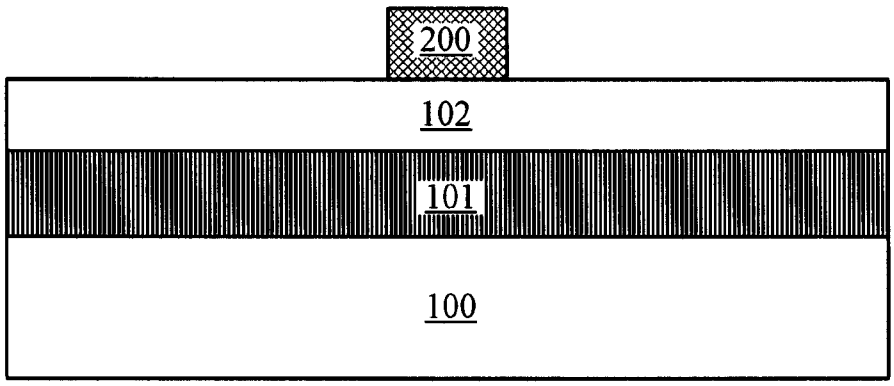

图 3

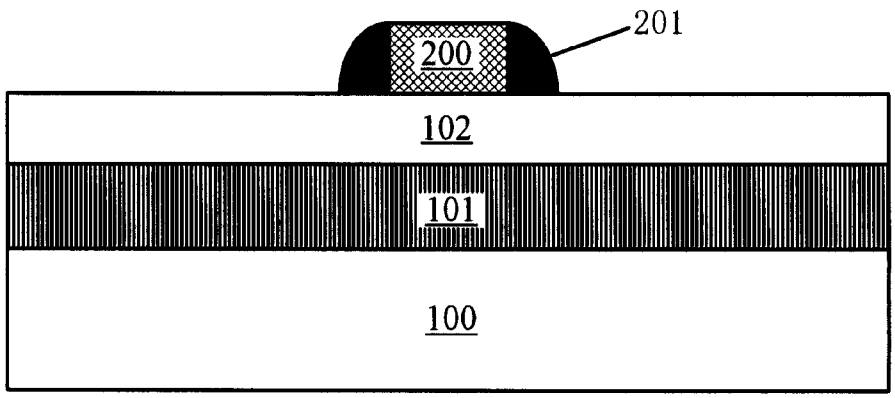

图 4

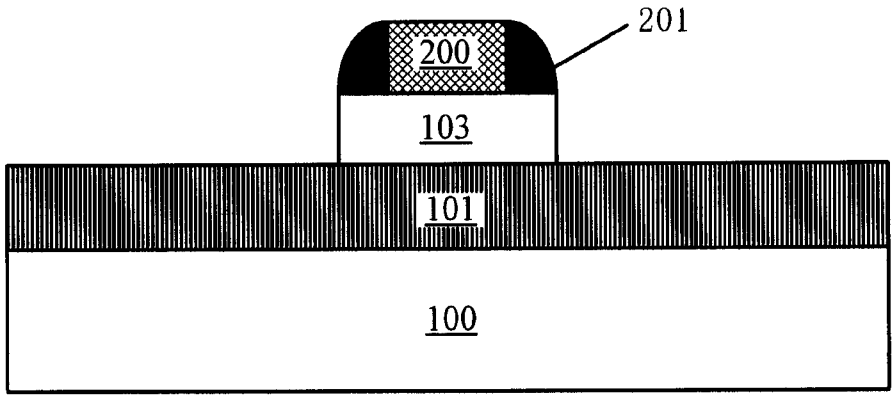
201
200
103
101
100

图 5

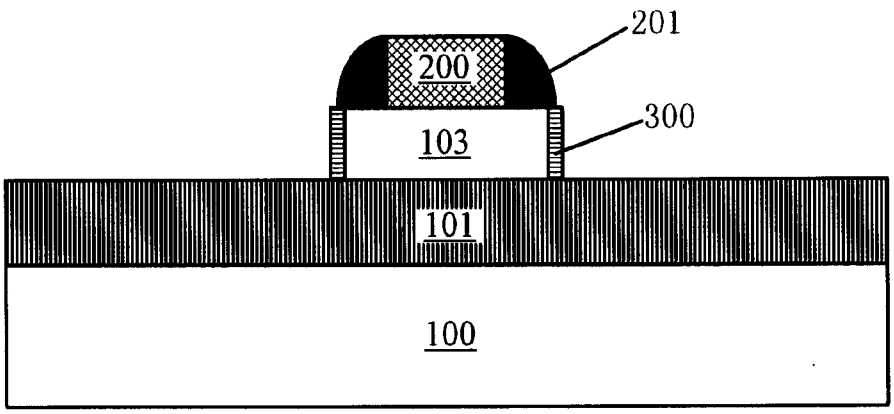
201
200
300
103
101
100

图 6

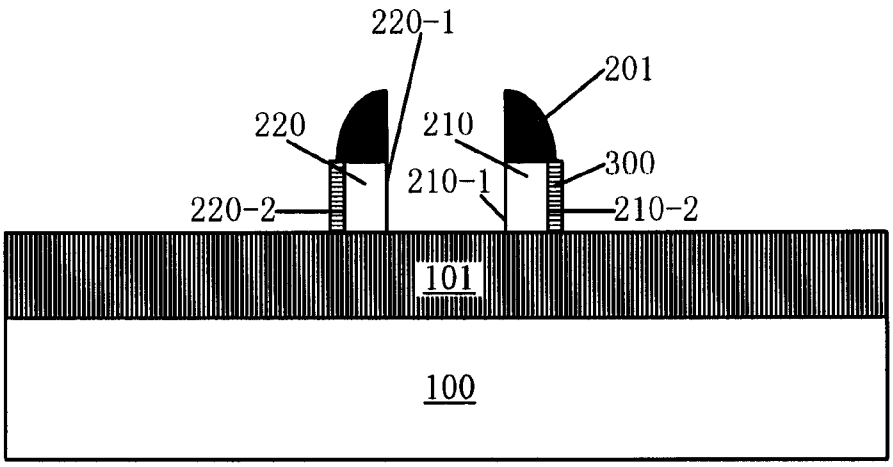
220-1
201
220
210
300
210-1
220-2
210-2
101
100

图 7

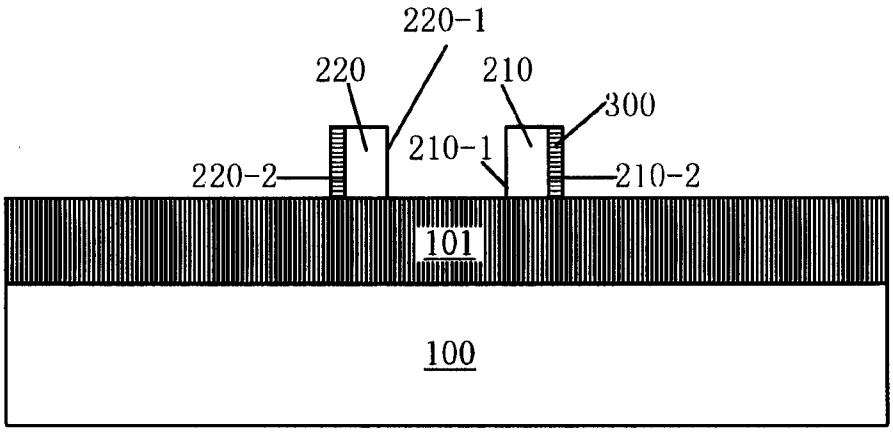
220-1
220
210
300
210-1
220-2
210-2
101
100

图 8

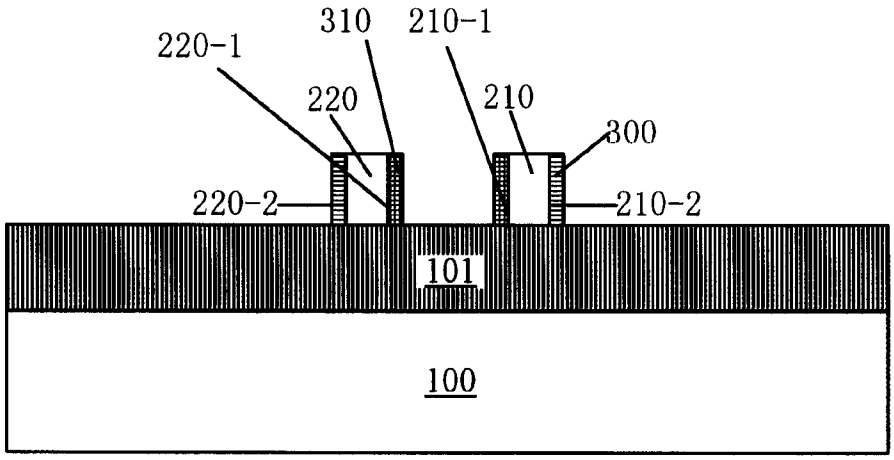
310
210-1
220-1
220
210
300
220-2
210-2
101
100

图 9

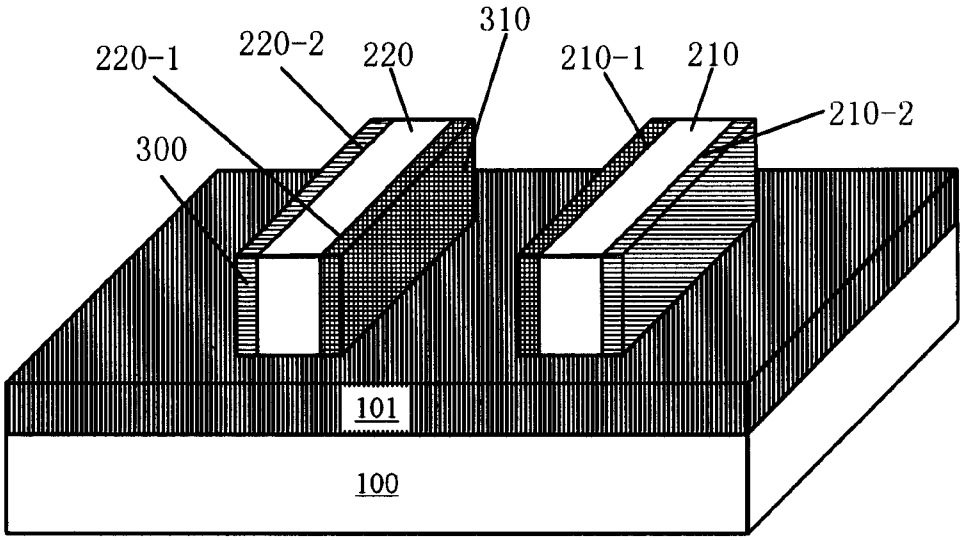

图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/000650

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNKI, CNTXT, DWPI: short channel, semiconductor, insulate, fin, dual, dope, implant, well, short, channel, substrate, retrograde, effect

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 101068029 A (PEKING UNIVERSITY), 07 November 2007 (07.11.2007), description, pages 6-8, and figures 3-4	10-16
Y	US 2008001227 A1 (ZHU et al.), 03 January 2008 (03.01.2008), description, paragraph 25, and figure 14	10-16
A	CN 1846309 A (INTERNATIONAL BUSINESS MACHINES CORPORATION), 11 October 2006 (11.10.2006), description, pages 4-6, and figures 2-10	1-16
A	CN 101079450 A (PEKING UNIVERSITY), 28 November 2007 (28.11.2007), the whole document	1-16
A	CN 1691294 A (INTERNATIONAL BUSINESS MACHINES CORPORATION), 02 November 2005 (02.11.2005), the whole document	1-16

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 July 2012 (19.07.2012)	**30 August 2012 (30.08.2012)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **XU, Jian** Telephone No.: (86-10) **62411591**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/000650

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101068029 A	07.11.2007	CN 100527442 C	12.08.2009
US 2008001227 A1	03.01.2008	None	
CN 1846309 A	11.10.2006	US 2005001273 A1	06.01.2005
		EP 1639648 A2	29.03.2006
		EP 1639648 B1	13.08.2008
		JP 2007525015 A	30.08.2007
		CN 100483734 C	29.04.2009
		DE 602004015793 D1	25.09.2008
		US 6943405 B2	13.09.2005
		WO 2005004206 A2	13.01.2005
		KR 20060031676 A	12.04.2006
		IN 200600550 P1	17.08.2007
		KR 100792604 B1	09.01.2008
		IN 249109 B	07.10.2011
		WO 2005004206 A3	17.02.2005
CN 101079450 A	28.11.2007	CN 100490182 C	20.05.2009
CN 1691294 A	02.11.2005	JP 2005317978 A	10.11.2005
		US 2005245009 A1	03.11.2005
		US 7056773 B2	06.06.2006
		TW 200539279 A	01.12.2005
		CN 100375252 C	12.03.2008

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/000650

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i

H01L 21/28 (2006.01) i

H01L 29/78 (2006.01) i

H01L 29/423 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

国际检索报告

国际申请号
PCT/CN2012/000650

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC：H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNABS，CNKI，CNTXT，DWPI：半导体，绝缘，鳍，双，倒，掺杂，阱，短沟道，衬底，基底，效应，semiconductor, insulate, fin, dual, dope, implant, well, short, channel, substrate, retrograde, effect

C. 相关文件

类　型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN101068029A（北京大学）07.11 月 2007（07.11.2007） 说明书第 6-8 页，图 3-4	10-16
Y	US2008001227A1（Zhu 等）03.1 月 2008（03.01.2008） 说明书第 25 段，图 14	10-16
A	CN1846309A（国际商业机器公司）11.10 月 2006（11.10.2006） 说明书第 4-6 页，图 2-10	1-16
A	CN101079450A（北京大学）28.11 月 2007（28.11.2007）全文	1-16
A	CN1691294A（国际商业机器公司）02.11 月 2005（02.11.2005）全文	1-16

☐ 其余文件在 C 栏的续页中列出。　　☒ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
19.7 月 2012（19.07.2012）	**30.8 月 2012 (30.08.2012)**
ISA/CN 的名称和邮寄地址： 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号：　(86-10)62019451	受权官员 徐健 电话号码：(86-10) **62411591**

国际检索报告

关于同族专利的信息

国际申请号
PCT/CN2012/000650

检索报告中引用的专利文件	公布日期	同族专利	公布日期
CN101068029A	07.11.2007	CN100527442C	12.08.2009
US2008001227A1	03.01.2008	无	
CN1846309A	11.10.2006	US2005001273A1	06.01.2005
		EP1639648A2	29.03.2006
		EP1639648B1	13.08.2008
		JP2007525015A	30.08.2007
		CN100483734C	29.04.2009
		DE602004015793D1	25.09.2008
		US6943405B2	13.09.2005
		WO2005004206A2	13.01.2005
		KR20060031676A	12.04.2006
		IN200600550P1	17.08.2007
		KR100792604B1	09.01.2008
		IN249109B	07.10.2011
		WO2005004206A3	17.02.2005
CN101079450A	28.11.2007	CN100490182C	20.05.2009
CN1691294A	02.11.2005	JP2005317978A	10.11.2005
		US2005245009A1	03.11.2005
		US7056773B2	06.06.2006
		TW200539279A	01.12.2005
		CN100375252C	12.03.2008

国际检索报告

国际申请号
PCT/CN2012/000650

A. 主题的分类

H01L 21/336（2006.01）i

H01L 21/28（2006.01）i

H01L 29/78（2006.01）i

H01L 29/423（2006.01）i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类