

申請日期	85. 8. 31.
案 號	85110654
類 別	G06F ¹³ / ₀₂ - 1 ³ / ₃₆

A4
C4
305961

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	用於電腦系統匯流排上從屬直接記憶體存取模擬之裝置
	英 文	"APPARATUS FOR SLAVE DMA EMULATION ON A COMPUTER SYSTEM BUS"
二、發明 人	姓 名	提摩西 C. 尼
	國 籍	美國
	住、居所	美國北卡羅萊納州卡瑞市肯恩朗101號
三、申請人	姓 名 (名稱)	美商萬國商業機器公司
	國 籍	美國
	住、居所 (事務所)	美國紐約州阿蒙市
	代 表 人 姓 名	費羅普

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

美 國(地區) 申請專利，申請日期：1996.5.31 案號：08/656 657，有 無主張優先權

有關微生物已寄存於：，寄存日期：，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

相關申請案之對照

本申請案與待審之共同讓渡申請案_____ "用於一電腦系統匯流排上從屬裝置直接記憶體存取模擬之方法" 有關，該共同讓渡申請案係於本案相同之日期提出申請。

背景

發明領域

本發明係有關用於電腦系統匯流排上的直接記憶體存取(Direct Memory Access; 簡稱DMA)。更具體而言，本發明係有關一種可在一本質上不支援"從屬"DMA裝置("slave" DMA device)的電腦系統匯流排上完成從屬裝置DMA模擬(slave DMA emulation)之方法。

問題定義

由於個人電腦在商業及個人生活各方面的用途愈來愈廣，因而對插入這些個人電腦的周邊裝置介面卡需要有更強大的能力。介面卡包含特殊用途的電路，用以執行使用者所需的特殊功能。例如，介面卡可作為數據機、音效處理器、或視訊處理器。一周邊裝置介面卡通常包含一諸如數位信號處理器或嵌入式控制器等特殊微處理器。增強周邊裝置介面卡能力的一種方式即是提供介面卡與主電腦的主系統記憶體間之直接資料交換。業界稱此種資料交換為直接記憶體存取或"DMA"。具有DMA能力的電腦系統匯流排之工作原理為本門技術中所熟知的，且多種現代的電腦系統匯流排都具有DMA能力。例如，IBM相容個人電腦中常用的工業標準架構(industry standard architecture)或ISA匯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

東

五、發明說明(2)

流排提供了DMA能力。

包括ISA匯流排等某些具有DMA能力的電腦系統匯流排提供兩種DMA裝置的作業，這兩種DMA裝置即是主控裝置及從屬裝置。為了便於說明本案之揭露事項，我們稱此種匯流排為"主從式"("master/slave")電腦系統匯流排。為了提供從屬裝置之作業，必須將該匯流排連接到一系統DMA控制器，該系統DMA控制器係用來在從屬裝置作DMA資料轉移時管理資料流動。然而，在DMA資料轉移進出一主控裝置時，並不使用系統DMA控制器。此時反而將一DMA控制器安裝在周邊裝置介面卡上。具有此種DMA控制器的周邊裝置介面卡稱為匯流排主控裝置介面卡(busmaster card)。於1995年11月2日提出申請的美國專利申請案08/556,773說明了用來作為匯流排主控裝置的介面卡的一些優點，該專利申請案也是讓渡給本申請案的同一受讓人，本案特此引用該申請案以供參照。在電腦系統匯流排上有一匯流排主控裝置介面卡的情形下，該介面卡上稱為區域DMA控制器(local DMA controller)的DMA控制器於DMA資料轉移時取得該匯流排之控制權，並管理資料流動。

某些周邊裝置介面卡需要執行DMA資料轉移，但卻沒有區域DMA控制器。此種介面卡必須以從屬裝置之方式運作，以便執行該介面卡與電腦系統主記憶體間之DMA資料轉移。在有一從屬裝置的情形下，在主電腦系統中執行的裝置驅動軟體將所要發生的DMA資料轉移之起始位址

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

大

五、發明說明(3)

及深度通知系統DMA控制器。該介面卡上的從屬裝置然後要求系統DMA控制器取得匯流排之控制權，並管理主電腦記憶體與該介面卡上該裝置間之DMA資料轉移。此要求經由該匯流排中一組特定的連接線而傳送到系統DMA控制器。在工業標準架構(ISA)匯流排中，介面卡經由一稱為DMA要求或"DRQ"信號線要求系統DMA控制器執行一資料轉移，並經由DMA確認或"DACK"信號線自系統DMA控制器接收確認信號。系統DMA控制器然後取得匯流排之控制權，並以匯流排主控裝置介面卡所採用的相同方式管理資料轉移。

從屬裝置有下列問題存在：從屬裝置所依賴的匯流排必須有一系統DMA控制器。有些電腦系統匯流排並未設有任何系統DMA控制器，因而完全無法配合從屬裝置運作，只能配合匯流排主控裝置運作。為了便於說明本案之揭露事項，我們稱此種匯流排為"只搭配匯流排主控裝置的"電腦系統匯流排("master-only" computer system bus)。只搭配匯流排主控裝置的匯流排之一例是個人電腦互連(Personal Computer Interconnect)或"PCI"匯流排。在PCI匯流排上，所有的匯流排週期起始裝置必須以匯流排主控裝置的方式運作。在PCI匯流排上並無從屬裝置DMA支援、及系統DMA控制器。PCI匯流排提供高頻寬及快速的時脈速度，使此種匯流排廣泛用於現代高效能的IBM相容個人電腦。為了利用這些特性，介面卡設計者正為其周邊裝置介面卡設計PCI的版本。

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明(4)

使用PCI介面卡的問題在於：原來設計配合ISA版本的介面卡而運作的應用軟體在某些情形中預期在DMA資料轉移時將此介面卡當作從屬裝置而運作。電腦使用者則希望其現有的應用軟體可用於PCI版本的介面卡。若利用類似的電路，則PCI版本的介面卡可執行與ISA版本的介面卡相同的功能。為了便於說明本案之揭露事項，我們稱此種可在介面卡上執行特殊功能的電路為模擬電路(emulation circuitry)。此種電路可執行聲音產生、通訊、或某些其他的功能。如果介面卡的應用軟體從屬裝置之方式運作ISA版本的介面卡，則除非介面卡上的DMA控制器模擬從屬裝置作業並以匯流排主控裝置之方式運作，否則該軟體將無法配合PCI版本的介面卡運作。此種情形常發生在相當普及的SoundBlaster™相容介面卡及許多流行的電玩應用軟體。然而，如果上述個人電腦同時具有只搭配匯流排主控裝置的電腦系統匯流排及主從式電腦系統匯流排，則該個人電腦亦將具有一系統DMA控制器。在此種情形中，如果介面卡上的區域DMA控制器用來作為系統DMA控制器，使該介面卡以從屬裝置之方式運作，則將發生無法接受的裝置衝突。目前需要一種在一諸如PCI匯流排等只搭配主控裝置的電腦系統匯流排上模擬從屬裝置DMA作業之方法，其模擬方式為提供設於電腦系統上的系統DMA控制器之能力。

發明概述

本發明可滿足上述的需求，因為本發明提供了一種處理

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

人

五、發明說明(5)

電路，該處理電路包含一可以兩種模式運作的介面卡之區域DMA控制器。該區域DMA控制器可提供一完全DMA模式，用以作為一匯流排主控裝置，但又在匯流排上提供適當的暫存器，使應用軟體可檢視到一從屬裝置及一系統DMA控制器。此外，該區域DMA控制器亦可在被安裝到一包含一只搭配主控裝置的匯流排及一主從式匯流排之主電腦系統時，以一種從屬裝置DMA模擬模式運作。此種從屬裝置DMA模擬模式在IBM相容個人電腦中相當有用，此種個人電腦通常包含一工業標準架構(ISA)匯流排及一個人電腦互連(PCI)匯流排。此種個人電腦有一系統DMA控制器，如果保持適當的作業，該系統DMA控制器不會與介面卡上的區域DMA控制器衝突。

最好是在一諸如數位信號處理器(Digital Signal Processor；簡稱DSP)等特殊用途微處理器上實施本發明。除了核心邏輯電路之外，此種微處理器還設有其本身內建的稱為區域DMA控制器的DMA控制器。根據本發明的區域DMA控制器不只具有只搭配主控裝置的匯流排介面邏輯電路之連接線，而且也具有一系統DMA控制器的連接線，該系統DMA控制器係包含在具有一主從式電腦系統匯流排及一只搭配主控裝置的電腦系統匯流排之電腦系統中。在一為主從式匯流排是ISA匯流排的系統所設計的微處理器中，這些連接線是上述的DRQ連接線及DACK連接線。該微處理器亦包含：配置在該區域DMA控制器與該核心邏輯電路間之只搭配主控裝置的匯流排介面邏輯電路；以及配置在

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

天

五、發明說明(6)

該區域DMA控制器與該核心邏輯電路間之模擬邏輯電路。該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面。

上述的區域DMA控制器係用於主電腦系統中，且通常用在介面卡上。可將上述的處理電路安裝在一設計成在不具有系統DMA控制器的主電腦系統中作業的介面卡。此種介面卡將有一專用於只搭配主控裝置的匯流排之連接器。在此種情形中，並不使用系統DMA控制器的連接線。亦可將本發明用在一具有一只搭配主控裝置的電腦系統匯流排及一主從式電腦系統匯流排的連接器之介面卡。在此種情形中，介面卡上的處理電路係經由主從式電腦系統匯流排而連接到系統DMA控制器。在以上兩種情形中，可將諸如區域DMA控制器或模擬邏輯電路等介面卡上的各種組件放在各別的晶片上，但是最好將這些組件整合在單一微處理器中。

本發明最常被用來在一主電腦系統中提供從屬裝置DMA模擬，其中該主電腦系統具有一中央處理單元或CPU、一鍵盤、若干用於一顯示器之連接線、若干介面卡連接器、以及只搭配主控裝置的匯流排與主從式匯流排。該等介面卡連接器提供諸如PCI匯流排等只搭配主控裝置的電腦系統匯流排及諸如ISA匯流排等主從式電腦系統匯流排之連接。該主電腦亦包含一連接到該主從式電腦系統匯流排之系統DMA控制器。可將實施本發明之處理電路安裝在主電腦的主機板或某些特殊電路板擴充卡上，其中係以線路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(7)

將實施本發明所需的各種元件直接連接到各匯流排及CPU。在此種方式下，仍然可將該處理電路完全包含在一前文所述之微處理器中，或者該處理電路亦可包含若干連接在一起的分立式組件。

本發明提供了一種具有一區域DMA控制器的用途廣泛之處理電路，該區域DMA控制器不只可在沒有系統DMA控制器的情況下於完全DMA模式下作業，而且也在具有一系統DMA控制器的情況下提供用於作業的若干連接線。本發明可用於一具有一諸如PCI匯流排等只搭配主控裝置的電腦系統匯流排之電腦系統。本發明亦可用於具有一只搭配主控裝置的電腦系統匯流排及一諸如ISA匯流排等主從式電腦系統匯流排的電腦系統中，其中此種電腦系統具有一系統DMA控制器。可將實施本發明的處理電路完全整合到一單一特殊用途的微處理器中。本發明在任一種類型的系統中都提供了主控裝置DMA作業及從屬裝置DMA作業，而不會造成裝置衝突的問題。

附圖簡述

圖1示出本發明在一只具有一只搭配主控裝置的電腦系統匯流排的系統中所用的處理電路。

圖2示出本發明在一具有一只搭配主控裝置的電腦系統匯流排及一主從式電腦系統匯流排的系統中所用的處理電路。

圖3示出根據本發明而在完全DMA模式下操作一區域DMA控制器之方法。

五、發明說明(8)

圖4示出根據本發明而在從屬裝置DMA模擬模式下利用區域DMA控制器執行一DMA寫入之方法。

圖5示出根據本發明而在從屬裝置DMA模擬模式下利用區域DMA控制器執行一DMA讀取之方法。

圖6示出一實施本發明且包含一介面卡之主電腦系統。

圖7示出一主電腦系統，其中係在系統主機板上實施本發明。

較佳實施之詳細說明

圖1示出一處理電路106，該處理電路106利用本發明而連接到一諸如PCI匯流排之只搭配主控裝置的電腦系統匯流排110。該處理電路106通常係整合在一諸如數位信號處理器等單一微處理器中。微處理器核心105係連接到匯流排介面邏輯電路103及模擬邏輯電路104。

模擬邏輯電路104提供硬體，用以實施介面卡的一種或多種使用功能。這些功能可以是音效產生、數據機功能、視訊、語音辨識、電話答錄功能、或是上述或其他功能的組合。模擬邏輯電路104可包含一些額外的連接器，以供諸如麥克風或喇叭等主電腦系統外部的裝置。為了圖示的簡潔，圖中並未示出這些裝置。

匯流排介面邏輯電路103及模擬邏輯電路104都係連接到區域DMA控制器102。假設本發明所使用的介面卡設計成配合PCI匯流排而作業，則該區域DMA控制器係經由由只搭配主控裝置的匯流排介面邏輯電路103及只搭配主控裝置的匯流排介面108而連接到PCI匯流排110。PCI匯流排

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

大

五、發明說明(9)

110係經由一CPU橋接器而連接到主電腦系統CPU 101。

匯流排介面邏輯電路103在上述內部邏輯元件102及105與該只搭配主控裝置的匯流排之間提供呼叫連繫介面控制。此種控制可讓核心邏輯電路105及區域DMA控制器102用於各種匯流排架構中。在PCI匯流排的情形中，該匯流排介面是一PCI橋接器，用以支援該區域DMA控制器及該核心邏輯電路之區域介面通訊協定。CPU橋接器則提供主CPU與一特定只搭配主控裝置的電腦系統匯流排間之呼叫連繫。此CPU橋接器亦可包含諸如一記憶體控制器或視訊控制器等與CPU緊密耦合的其他邏輯元件。在一PCI系統的情形中，該CPU橋接器包含一DRAM控制器。

區域DMA控制器102具有若干用於一系統DMA控制器的連接線109。如果將該區域DMA控制器設計成在一具有一ISA匯流排的電腦系統中配合ISA架構而運作，則這些連接線是DRQ及DACK。在圖1中，該介面卡只連接到該只搭配主控裝置的PCI匯流排；因此，並不使用該等連接線109。在此種情形中，如果該介面卡之功能需要系統中執行的軟體存取作為一從屬裝置之該介面卡，則該區域DMA控制器在完全DMA模式下作業。該區域DMA控制器然後模擬一系統DMA控制器。在本發明的較佳實施例中，原本係在ISA匯流排上實施該介面卡的功能，且該區域DMA控制器模擬一在使用ISA或工業標準架構的個人電腦中常用的Intel 8237 DMA控制器。

該區域DMA控制器模擬8237 DMA控制器時，係提供與

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(10)

8237中各暫存器相同的下列DMA暫存器。在圖中只示出一個DMA通道。如果選擇另一DMA通道，則使用該通道適用的一些暫存器。若要得知Intel 8237控制器的暫存器組及功能之完整說明，請參閱"Intel Peripheral Data Book" (1989年10月出版)或"CS8233 PEAK/386 AT Chipset Data Book" (1990年12月出版)，本案特此引用上述兩種資料以供參照。

ISA I/O位址	讀取或寫入作業	DMA暫存器
00010	讀取	通道1現有暫存器
00010	寫入	通道1基礎及現有暫存器
00011	讀取	通道1現有字組數
00011	寫入	通道1基礎及現有字組數
01000	讀取	狀態暫存器
01000	寫入	寫入命令暫存器
01001	寫入	寫入要求暫存器
01010	寫入	寫入單一遮罩暫存器
01011	寫入	寫入模式暫存器
01100	寫入	寫入位元組指標正反器
01101	讀取	讀取暫時暫存器
01101	寫入	主清除
01110	寫入	清除遮罩暫存器
01111	寫入	寫入所有的遮罩暫存器位元

在完全DMA模式中將區域DMA控制器1.02設定給適當的通

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

人

五、發明說明 (11)

道之後，區域DMA控制器102將要求對這些暫存器的所有存取。

圖3示出在將區域DMA控制器設定給適當的通道之後該區域DMA控制器在完全DMA模式下執行一DMA資料轉移所用之方法。系統之基本輸入輸出系統(BIOS)或裝置驅動程式在開機或程式載入時設定此通道。在步驟301中，區域DMA控制器接收次一DMA資料轉移之字組數、基址、及方向。在步驟302中，在主電腦系統中執行的應用軟體或軟體驅動程式要求DMA資料轉移，且區域DMA控制器自模擬邏輯電路接收此要求。在步驟303中，區域DMA控制器經由匯流排執行此資料轉移。區域DMA控制器執行此資料轉移時，係先發出一匯流排要求，然後接收一確認信號，然後執行讀取及(或)寫入匯流排週期到適當的記憶體位址。當此程序完成時，區域DMA控制器在步驟304更新其內部位址、字組數、及狀態暫存器。此步驟是必要的，因為應用軟體或驅動軟體經常檢查這些暫存器的狀態。在步驟305中，區域DMA控制器將該資料轉移已完成的訊息通知模擬邏輯電路。在步驟306中，決定是否必須移動更多的資料才能完成該資料轉移。如果必須移動更多的資料，則自步驟302開始處理另一次資料轉移要求。如果該資料轉移已完成，則在下一次需要一DMA資料轉移時才重複此程序。

圖2示出在從屬裝置DMA模擬模式下作業的一介面卡。特殊用途電路或微處理器206具有與圖1所示者相同的組件

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(12)

：微處理器核心205；匯流排介面208；匯流排介面邏輯電路203；模擬邏輯電路204；及區域DMA控制器202。在此種情形中，本發明係用於一具有一只搭配主控裝置的匯流排210(在本實施例中是一PCI匯流排)及一主從式匯流排211(在本實施例中是一ISA匯流排)的系統。只搭配主控裝置的匯流排介面208將匯流排介面邏輯電路203連接到該只搭配主控裝置的匯流排。該只搭配主控裝置的匯流排然後經由一橋接器而連接到一主電腦系統CPU 201。

在圖2的配置中，主電腦系統具有一系統DMA控制器207。在此種情形中，用於一系統DMA控制器209之各連接線DRQ及DACK係連接到系統DMA控制器207。通常是經由一個匯流排而作出這些連接線，但是為了更清楚地示出本發明之觀念，圖中所示的這些連接線係直接在各DMA控制器之間。此種配置可讓區域DMA控制器202檢核PCI匯流排210是否有DMA活動。如果具有模擬邏輯電路功能的ISA版本的介面卡是一從屬裝置，則應用軟體或驅動程式首先將次一資料轉移的起始位址及深度傳送到系統DMA控制器207，而嘗試起動從屬裝置DMA資料轉移。區域DMA控制器202捕獲此資訊，但隨即指示系統DMA控制器207在ISA匯流排上執行資料轉移，以便得到其各暫存器的正確狀態。對於從屬裝置DMA寫入而言，系統DMA控制器207將因為各提升電阻通常係連接到ISA匯流排而自ISA匯流排讀取所有的1，並將所有的1寫入系統記憶體。區域DMA控制器202然後將以模擬邏輯電路204供應的正確資料取代記憶體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (13)

中之資料。對於DMA讀取而言，系統DMA控制器207將把資料寫到ISA匯流排，且將捨棄此資料；然而，區域DMA控制器202也將把正確的資料寫到模擬邏輯電路204。在此種方式下，系統DMA控制器在其各暫存器中將永遠有正確的狀態，應用軟體可以詢問這些正確的狀態，但是將不會影響到實際的DMA資料轉移。

圖4示出根據本發明而在從屬裝置DMA模擬模式下利用區域DMA控制器執行一寫入之方法。區域DMA控制器在步驟401中監視匯流排是否有DMA活動。當主電腦系統CPU將其中包括次一資料轉移的起始位址及深度的DMA控制資訊寫到系統DMA控制器時，區域DMA控制器在步驟402中鎖定此資訊。區域DMA控制器在步驟403中將介面卡上模擬邏輯電路所發出的資料轉移到該區域DMA控制器。在步驟410中，區域DMA控制器有兩種選擇。在區域DMA控制器要求系統DMA控制器在主從式匯流排上執行同一資料轉移之前，該區域DMA控制器可先在步驟409中改變系統DMA控制器之現行位址。此外，該區域DMA控制器亦可直接進入步驟404。如果該區域DMA控制器改變位址，則該區域DMA控制器在執行資料轉移要求之前，先將一虛擬32位元的位址寫到系統DMA控制器。位址的位置在系統啓動時即預先被分配。若改變現行位址，則在區域DMA控制器寫入實際資料之前，區域DMA控制器可避免系統DMA控制器侵入所需的DMA目標記憶體。如果主電腦系統軟體正習慣性讀取目標記憶體之位置而檢查一特

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (14)

定值是否有變化，則步驟409將是必要的。

在步驟404中，區域DMA控制器要求系統DMA控制器在主從式匯流排上執行同一資料轉移，並接收一確認信號。如前文所述，在ISA匯流排的情形中，係由DRQ及DACK信號處理此一活動。在步驟405中，檢查該虛擬資料轉移是否已完成。一旦該資料轉移已完成，則區域DMA控制器在步驟406中將實際的資料經由只搭配主控裝置的匯流排傳送到系統記憶體。在步驟407中，區域DMA控制器將該資料轉移已完成的訊息通知模擬邏輯電路。在步驟408中，決定是否需要移動更多的資料才能完成該資料轉移。如果確係如此，則本程序自步驟403開始重複。如果並非如此，則本程序重新開始。

如前文所述，系統DMA控制器開始時將所有的1寫入記憶體。因為當虛擬資料轉移完成時必須以實際的資料取代此資料，所以在步驟405中決定何時完成了此虛擬資料轉移是相當重要的。儘速將實際資料放入系統記憶體的較佳方式是否直接監視此資料轉移，其方式係檢查只搭配主控裝置的匯流排，而決定何時完成了此資料轉移。如果在停止觸發DACK信號線之後系統DMA控制器將所有的1寫入記憶體中，則利用匯流排檢查功能而作出此決定可將喪失資料的可能性降至最低。如果並無喪失資料的可能性，而使時序非關重要時，則在步驟405中可監視DACK信號線是否停止觸發，而作出資料轉移是否已完成的決定。DACK信號線的停止觸發係作為系統DMA控制器對一資料轉移

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明 (15)

已經完成的確認訊息。後一種方法簡化了介面卡的設計。

圖5示出根據本發明而在從屬裝置DMA模擬模式下利用區域DMA控制器執行一DMA讀取之方法。在步驟501中監視只搭配主控裝置的匯流排。當主電腦系統準備好可執行一DMA資料轉移時，將其中包括此資料轉移的起始位址及深度之DMA控制資訊寫入系統DMA控制器。在步驟502中，區域DMA控制器正檢查該匯流排，並鎖定此資訊。區域DMA控制器然後在步驟503中接收此資料，且同時在步驟504中要求系統DMA控制器經由主從式電腦系統匯流排執行此資料轉移。區域DMA控制器亦接收一確認信號。經由DRQ及DACK信號線處理此要求及確認。在步驟505中，區域DMA控制器等候系統DMA控制器完成此資料轉移。當停止觸發DACK信號線時，即完成此資料轉移。在步驟506中，區域DMA控制器將此資料轉移到模擬邏輯電路。在步驟507中，檢查是否必須移動更多的資料才能完成此資料轉移。如果確係如此，則本程序自步驟503開始重複。如果並非如此，則本程序重新開始。

如圖6所示，採用本發明的一介面卡係用於桌上型式或可攜式電腦系統600。該系統包含：一系統單元606、一鍵盤607、及若干用於電腦顯示器601的連接線。這些連接線係在該系統單元的背部，圖中並未示出。該系統的中央處理單元或CPU 603係包含在系統主機板上。該系統具有至少一個連接到主從式電腦系統匯流排及只搭配主控裝置的電腦系統匯流排之介面卡608。在IBM相容個人電腦中，

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(16)

將各匯流排連接器對設計成一個介面卡可連接到兩種匯流排。採用本發明的電路605包含區域DMA控制器及微處理器核心邏輯電路，該電路605係包含在介面卡608上。此電路亦包含模擬邏輯電路及只搭配主控裝置的匯流排介面。通常係將這些功能整合到一單一數位信號處理器或"DSP"中。該電腦系統亦包含一圖中並未示出的系統DMA控制器。

圖7示出一電腦系統700，其中採用本發明之電路係包含在電腦系統單元之主機板上。電腦系統700包含：系統單元706、鍵盤707、及用於一電腦顯示器701之若干連接線。這些連接線在圖中並未示出。該系統單元並未包含CPU 703。本發明之處理電路705(通常是一DSP)係包含在具有CPU 703的系統單元之主機板上。該處理電路係以固定線路連接到只搭配主控裝置的電腦系統匯流排及主從式電腦系統匯流排，且該處理電路包含：區域DMA控制器、微處理器核心邏輯電路、模擬邏輯電路、及只搭配主控裝置的匯流排介面。

我們已示出了本發明的一些特定實施例，其中可利用一特殊方法操作在一主電腦的特殊用途介面卡上或主機板上的一區域DMA控制器。可在完全DMA模式下或從屬裝置DMA模擬模式下操作此區域DMA控制器。本發明提供了一種供主電腦系統的軟體操作之方式，其中係將該主電腦系統設計成縱使搭配一並無從屬裝置DMA支援的匯流排上之介面卡，亦可使該介面卡在作為從屬裝置的情形下正

五、發明說明 (17)

常運作。雖然已說明了本發明的一些特定實施例，但是對本門技術具有一般知識者當可了解，本發明尚有許多其他可能的實施例。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要 (發明之名稱：用於電腦系統匯流排上從屬直接記憶體存取模擬之裝置)

本發明揭露了一種在一諸如個人電腦互連或"PCI"匯流排等不支援從屬裝置的電腦系統匯流排上提供從屬裝置直接記憶體存取(DMA)之裝置。一介面卡或微處理器具有一區域DMA控制器，該區域DMA控制器可以作為一匯流排主控裝置，並可模擬一通常用於從屬裝置DMA作業時之系統DMA控制器。此外，該區域DMA控制器亦可配合一現有的系統DMA控制器而運作，因而在應用軟體詢問該系統DMA控制器中之各暫存器時，該應用軟體可接收到正確的狀態。該區域DMA控制器可讓系統DMA控制器以該系統DMA控制器如同正控制DMA資料轉移之方式而作業。在此種方式下，可避免該系統DMA控制器與該區域DMA控制器間之裝置衝突。

英文發明摘要 (發明之名稱："APPARATUS FOR SLAVE DMA EMULATION ON A COMPUTER SYSTEM BUS")

Apparatus for providing slave direct memory access (DMA) support on a computer system bus that does not support slave devices, such as the personal computer interconnect or "PCI" bus. An adapter card or microprocessor has a local DMA controller that can act as a busmaster and simulate a system DMA controller which would normally be used during slave DMA operations. Alternatively, the local DMA controller can work with an existing system DMA controller so that application software receives the correct status when polling registers in the system DMA controller. The local DMA controller allows the system DMA controller to operate as if the system DMA controller is controlling DMA transfers. In this way device contention between the system DMA controller and the local DMA controller is avoided.

六、申請專利範圍

1. 一種微處理器，包含：

核心邏輯電路；

一區域直接記憶體存取(DMA)控制器，該區域DMA控制器可執行完全的DMA模擬，因而在該微處理器係連接到一只搭配主控裝置的電腦系統匯流排時，可提供從屬裝置DMA功能，該區域DMA控制器具有若干連接線，以供一連接到一主從式電腦系統匯流排之系統DMA控制器；

配置在該區域DMA控制器與該核心邏輯電路間之只搭配主控裝置的匯流排介面邏輯電路，該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面；以及

配置在該區域DMA控制器與該核心邏輯電路間之模擬邏輯電路。

2. 根據申請專利範圍第1項之微處理器，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排。
3. 一種用於一電腦系統之介面卡，該電腦系統具有一只搭配主控裝置的電腦系統匯流排，該介面卡包含：

一用於該只搭配主控裝置的電腦系統匯流排之連接器；

微處理器核心邏輯電路；

一區域直接記憶體存取(DMA)控制器，該區域DMA控制器可執行完全的DMA模擬，因而在該介面卡係連接到一只搭配主控裝置的電腦系統匯流排時，可提供從屬裝

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

置DMA功能，該區域DMA控制器具有若干用於一系統DMA控制器之連接線；

配置在該區域DMA控制器與該微處理器核心邏輯電路間之只搭配主控裝置的匯流排介面邏輯電路，該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面，用以經由該連接器而連接到該只搭配主控裝置的電腦系統匯流排；以及

配置在該區域DMA控制器與該微處理器核心邏輯電路間之模擬邏輯電路。

4. 根據申請專利範圍第3項之介面卡，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排。
5. 一種用於一電腦系統之介面卡，該電腦系統具有一只搭配主控裝置的電腦系統匯流排及一主從式電腦系統匯流排，該介面卡包含：

一用於該只搭配主控裝置的電腦系統匯流排及該主從式電腦系統匯流排之連接器；

微處理器核心邏輯電路；

一區域直接記憶體存取(DMA)控制器，該區域DMA控制器可執行完全的DMA模擬，因而在該介面卡係連接到該只搭配主控裝置的電腦系統匯流排時，可提供從屬裝置DMA功能，該區域DMA控制器具有若干用於一在該主從式電腦系統匯流排上的系統DMA控制器之連接線，且係經由該連接器而連接到該系統DMA控制器；

配置在該區域DMA控制器與該微處理器核心邏輯電路

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

間之只搭配主控裝置的匯流排介面邏輯電路，該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面，用以經由該連接器而連接到該只搭配主控裝置的電腦系統匯流排；以及

配置在該區域DMA控制器與該微處理器核心邏輯電路間之模擬邏輯電路。

6. 根據申請專利範圍第5項之介面卡，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排。
7. 根據申請專利範圍第5項之介面卡，其中該主從式電腦系統匯流排是一工業標準架構(ISA)匯流排。
8. 根據申請專利範圍第5項之介面卡，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排，且該主從式電腦系統匯流排是一工業標準架構(ISA)匯流排。
9. 一種電腦系統，包含：
 - 一中央處理單元(CPU)；
 - 一鍵盤；
 - 用於一電腦顯示器的若干連接線；
 - 至少一個介面卡連接器對；
 - 配置在該CPU與該介面卡連接器間之一只搭配主控裝置的電腦系統匯流排；
 - 配置在該CPU與該介面卡連接器間之一主從式電腦系統匯流排；
 - 連接到該主從式電腦系統匯流排之一系統直接記憶體

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

存取(DMA)控制器；以及

一介面卡，該介面卡包含：

微處理器核心邏輯電路；

一區域直接記憶體存取(DMA)控制器，該區域DMA控制器可執行完全的DMA模擬，因而在該只搭配主控裝置的電腦系統匯流排上提供從屬裝置DMA功能，該區域DMA控制器係經由該連接器對而連接到該主從式電腦系統匯流排上的該系統DMA控制器；

配置在該區域DMA控制器與該微處理器核心邏輯電路間之只搭配主控裝置的匯流排介面邏輯電路，該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面，用以經由該連接器對而連接到該只搭配主控裝置的電腦系統匯流排；以及

配置在該區域DMA控制器與該微處理器核心邏輯電路間之模擬邏輯電路。

10. 根據申請專利範圍第9項之電腦系統，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排。
11. 根據申請專利範圍第9項之電腦系統，其中該主從式電腦系統匯流排是一工業標準架構(ISA)匯流排。
12. 根據申請專利範圍第9項之電腦系統，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排，且該主從式電腦系統匯流排是一工業標準架構(ISA)匯流排。
13. 一種電腦系統，包含：

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

一 中央處理單元(CPU)；

一 鍵盤；

用於一電腦顯示器的若干連接線；

一 連接到該CPU之只搭配主控裝置的電腦系統匯流排；

一 系統直接記憶體存取(DMA)控制器；以及

連接到該只搭配主控裝置的電腦系統匯流排及該系統DMA控制器之處理電路，該處理電路又包含：

微處理器核心邏輯電路；

一 區域直接記憶體存取(DMA)控制器，該區域DMA控制器可執行完全的DMA模擬，因而在該只搭配主控裝置的電腦系統匯流排上提供從屬裝置DMA功能，該區域DMA控制器係連接到該系統DMA控制器；

配置在該區域DMA控制器與該微處理器核心邏輯電路間之只搭配主控裝置的匯流排介面邏輯電路，該只搭配主控裝置的匯流排介面邏輯電路具有一只搭配主控裝置的匯流排介面，用以連接到該只搭配主控裝置的電腦系統匯流排；以及

配置在該區域DMA控制器與該微處理器核心邏輯電路間之模擬邏輯電路。

14. 根據申請專利範圍第13項之電腦系統，其中該只搭配主控裝置的電腦系統匯流排是一個人電腦互連(PCI)匯流排。

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

85/110654

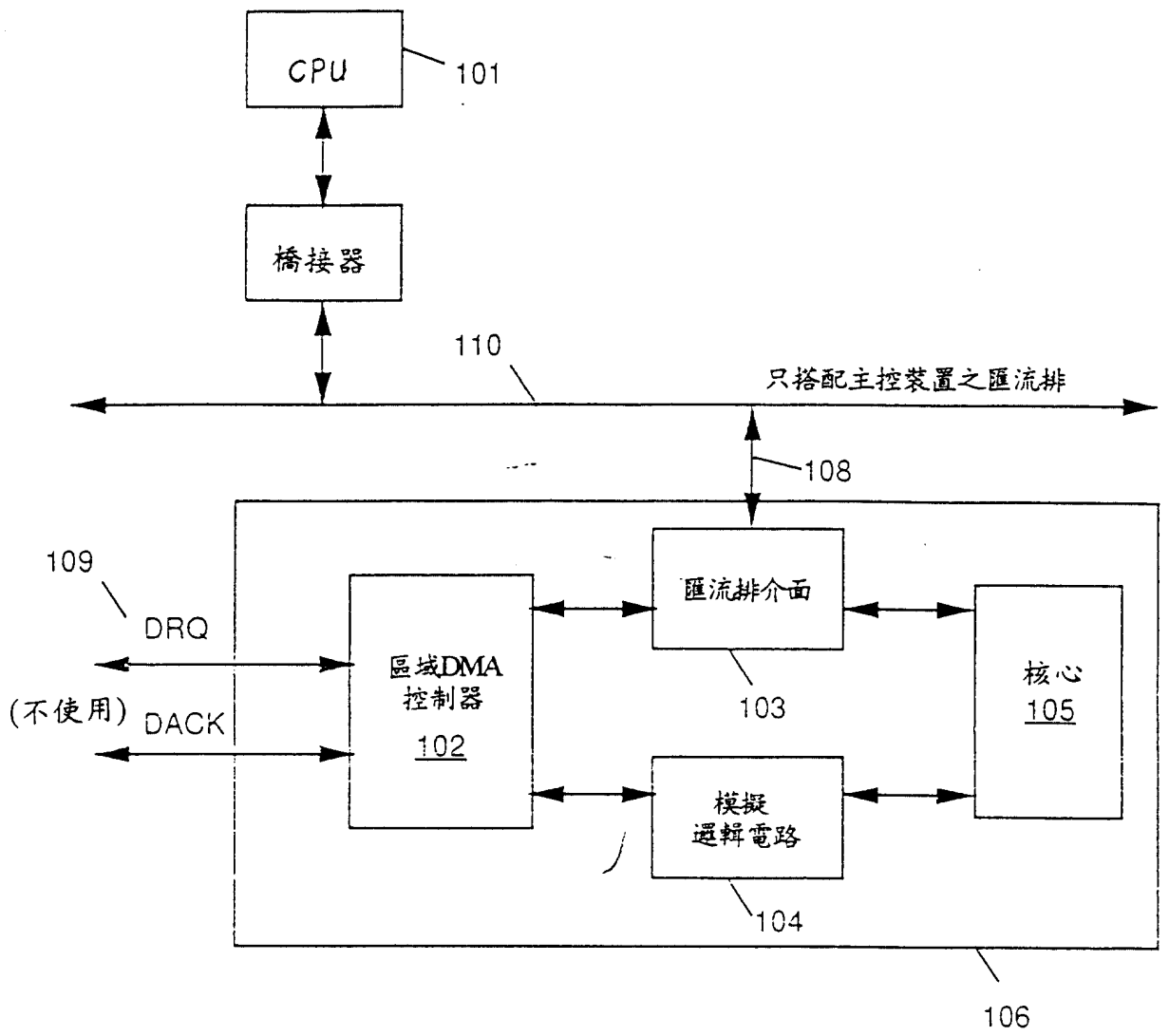


圖 1

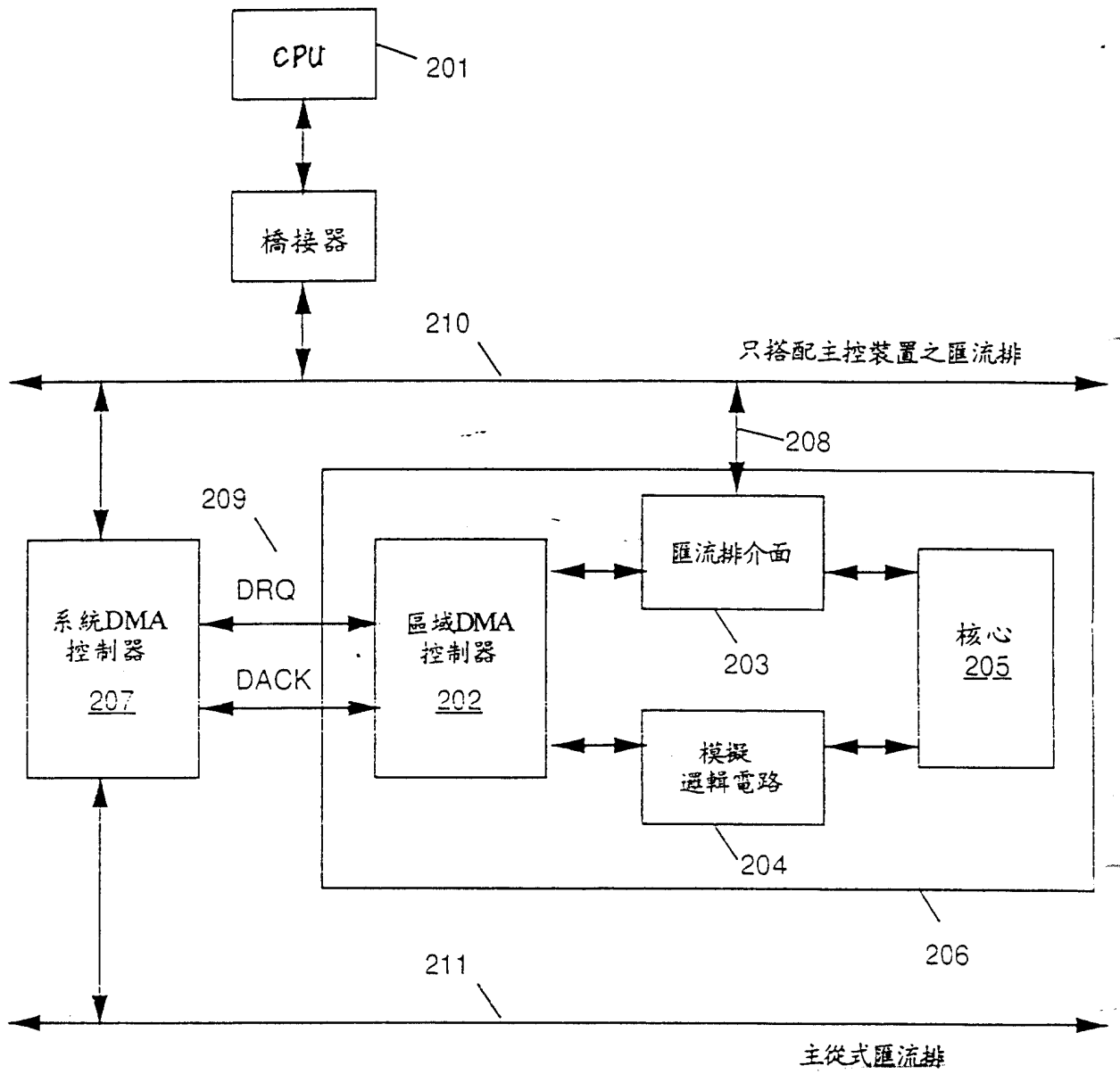


圖 2

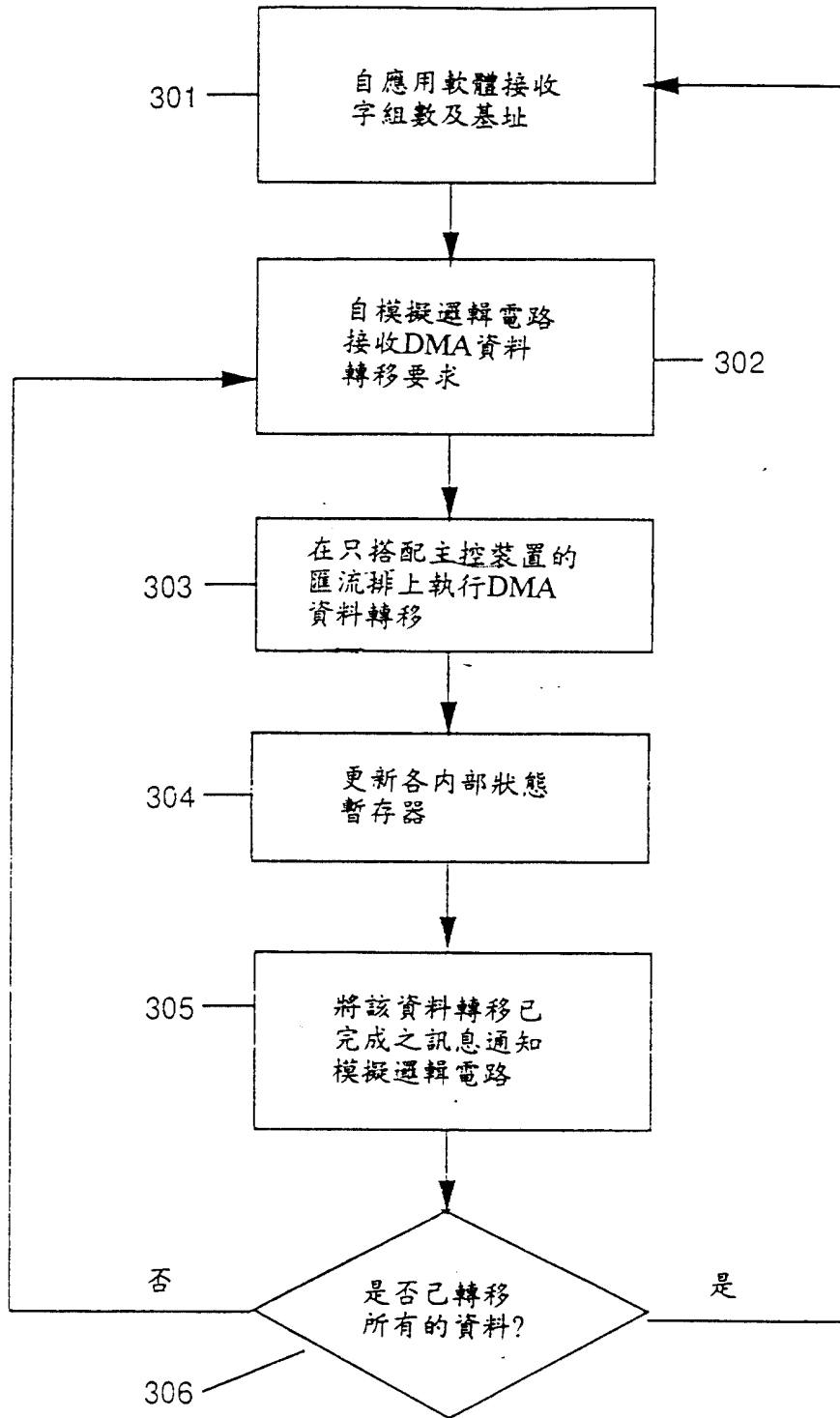


圖 3

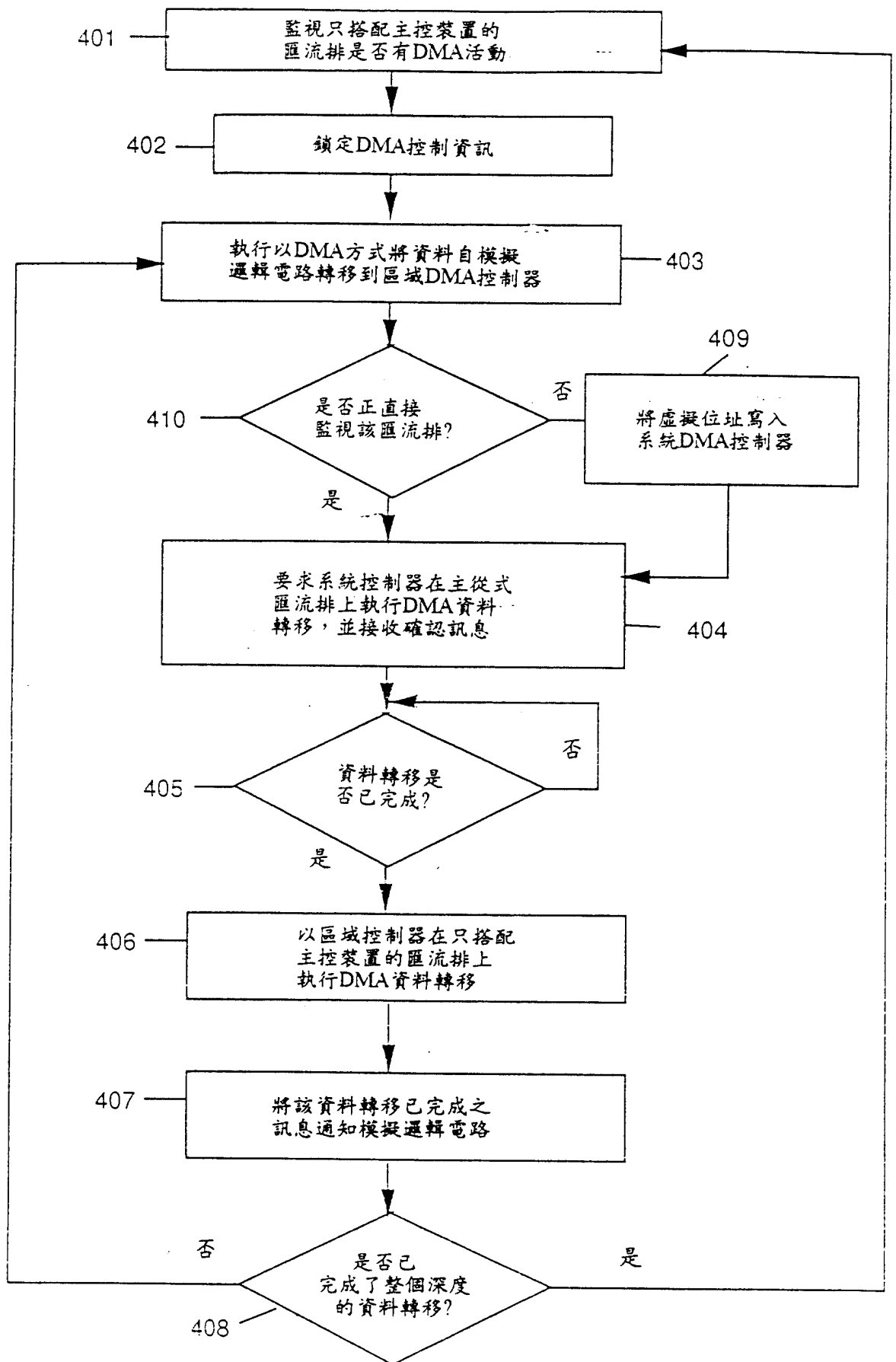


圖 4

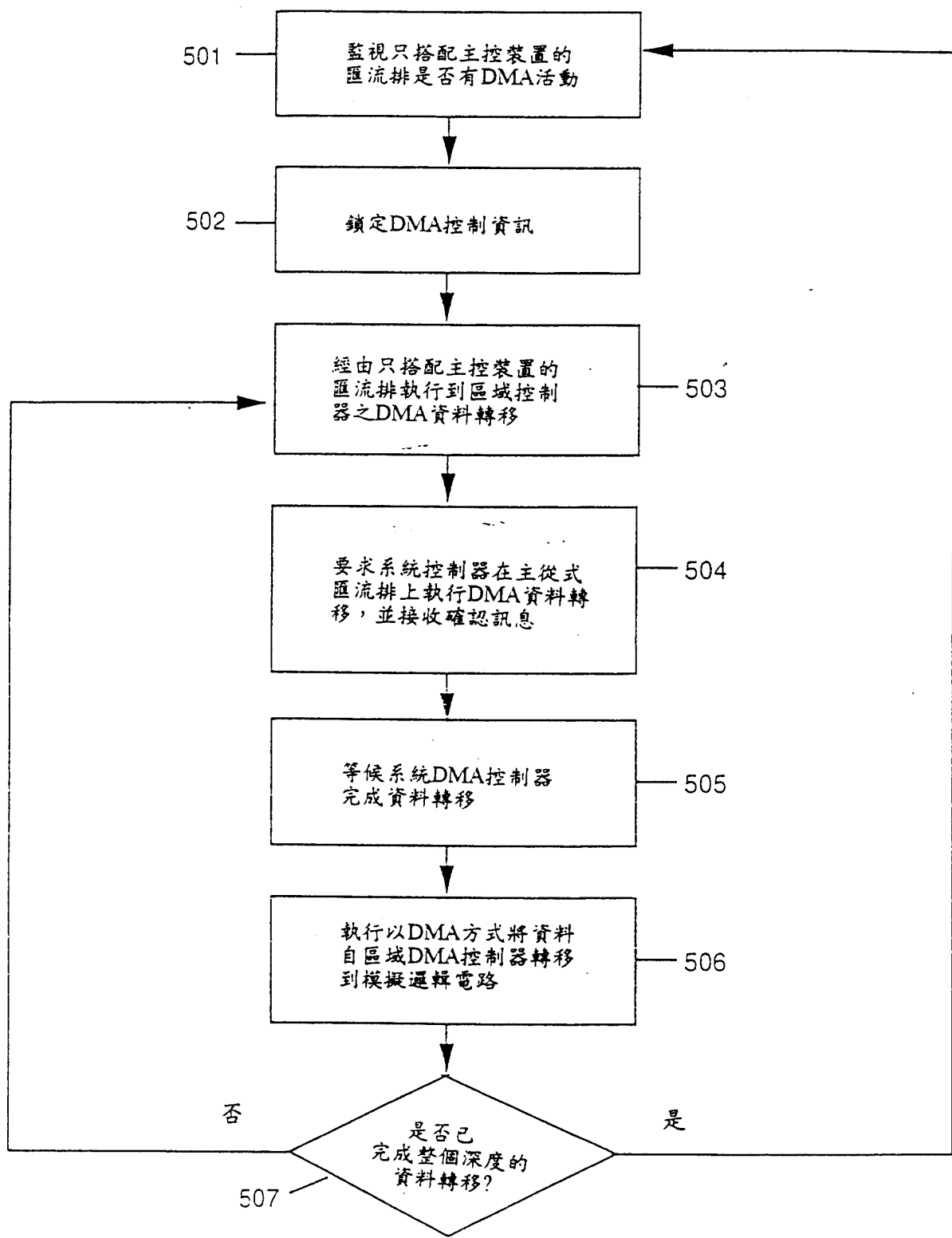


圖 5

305961

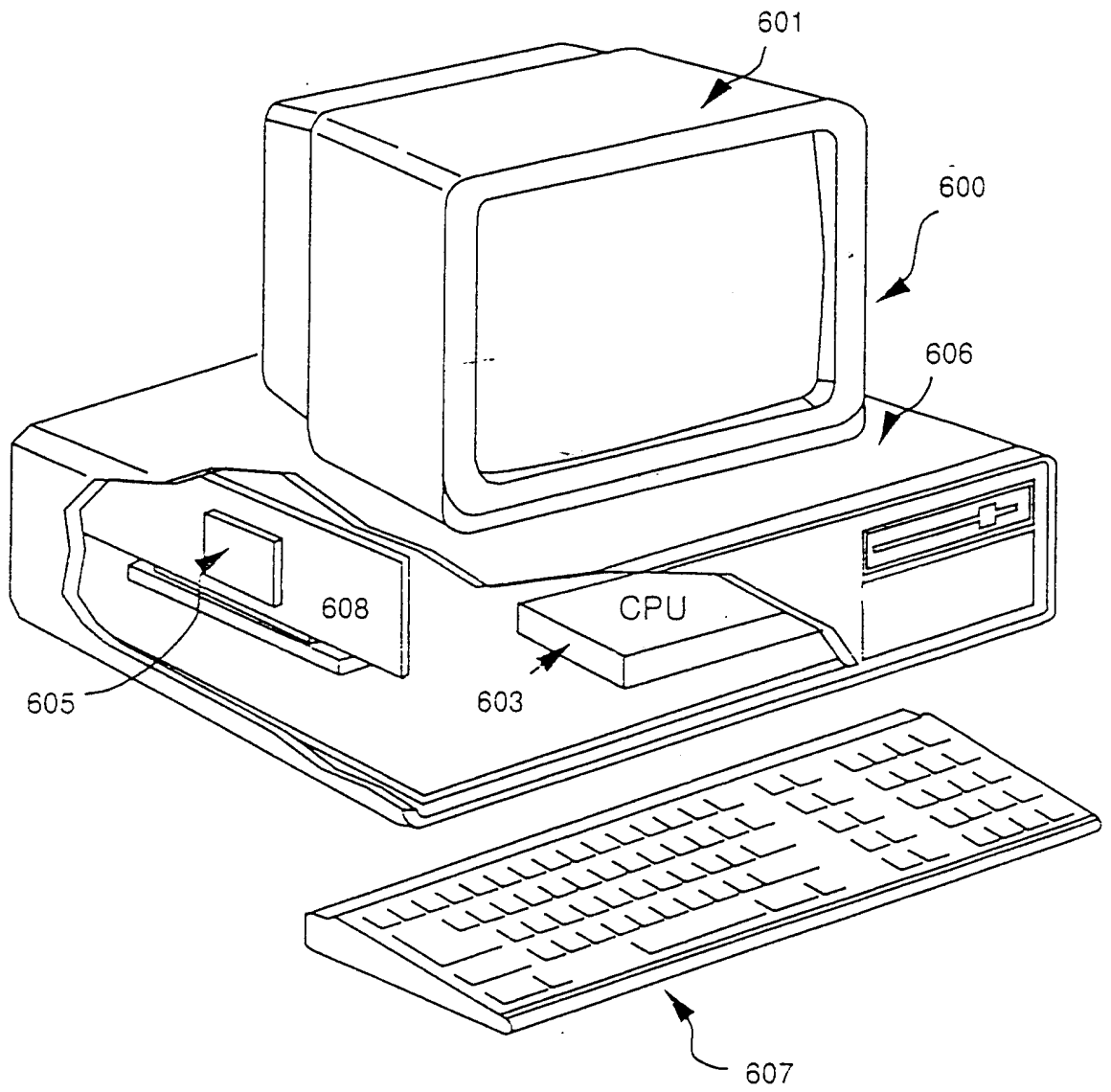


圖 6

305961

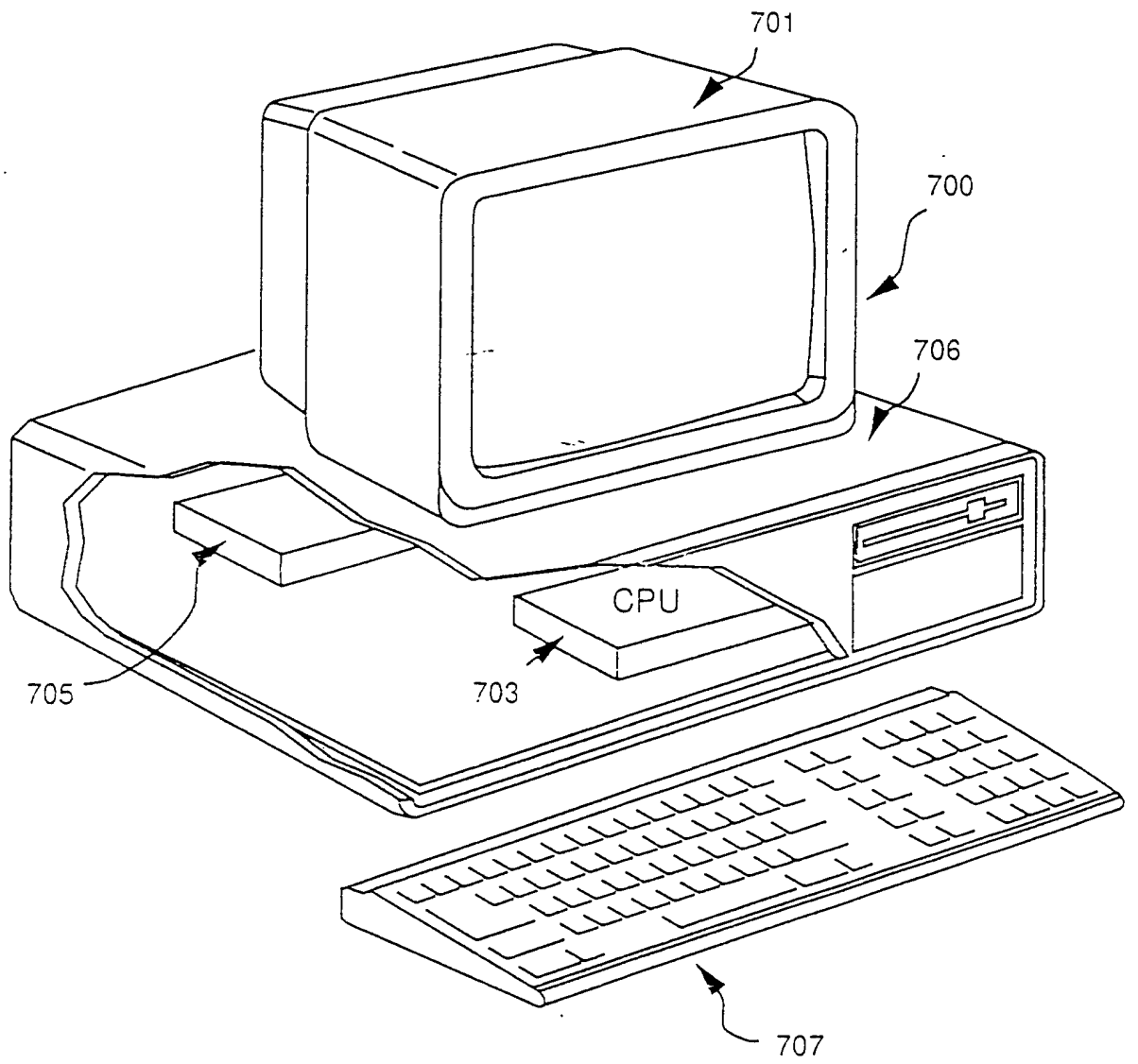


圖 7