



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 01800248. X

[45] 授权公告日 2004 年 7 月 28 日

[11] 授权公告号 CN 1159858C

[22] 申请日 2001. 1. 17 [21] 申请号 01800248. X

[30] 优先权

[32] 2000. 1. 17 [33] DE [31] 10001649. 9

[86] 国际申请 PCT/EP2001/000494 2001. 1. 17

[87] 国际公布 WO2001/054322 英 2001. 7. 26

[85] 进入国家阶段日期 2001. 10. 17

[71] 专利权人 印菲内奥技术股份有限公司

地址 德国慕尼黑

[72] 发明人 马库斯·特施鲁斯 泰德亚·凯拉

彼得·施密德 彼得·琼

约尔格·普莱辛格 米歇尔·施耐德

审查员 吴兴强

[74] 专利代理机构 北京三友知识产权代理有限公司

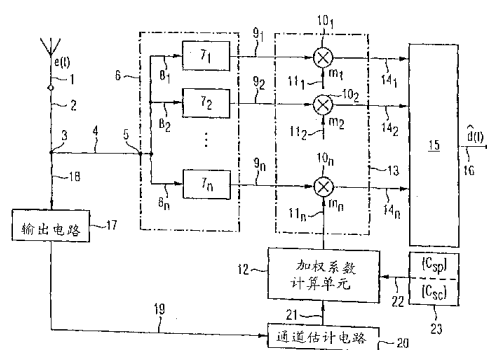
代理人 马娅佳

权利要求书 2 页 说明书 9 页 附图 3 页

[54] 发明名称 CDMA 接收器

[57] 摘要

本发明涉及用于多用户环境中接收 CDMA 信号的 CDMA 接收器，CDMA 信号经由物理传送通道的不同信号路径以码片速率被发送器发送，CDMA 接收器包括：用于接收 CDMA 信号的接收器件 1；用于检测经由不同的信号路径发送的 CDMA 信号的不同信号成分的、带有一定数量并联延时器件 $7_1 - 7_n$ 的 Rake 接收电路 6；借助包含在接收到的 CDMA 信号中预置的参考数据序列估计传送通道 H 的通道系数 h 的通道估计电路 20；依据估计的通道系数 h 、存储的扩频码及加扰码，对 CDMA 信号的不同信号成分计算加权系数 m 的加权系数计算单元 12；用计算出的加权系数 m 对信号成分加权的加权电路 12；将加权的信号成分组合成一接收数据估计信号的组合器 15。



1、CDMA 接收器，用于接收 CDMA 信号，该信号在多个用户环境中，从发送器经物理传送通道的各种信号路径，以码片时钟速率被传送，该 CDMA 接收器具有：

5 (a) 接收装置 (1)，用于接收 CDMA 信号；

 (b) Rake 接收电路 (6)，有多个并联的用于检测经由各种信号路径传送来的 CDMA 信号的信号成分的延时器件 (7_1-7_n)；

 (c) 通道估计电路 (20)，用于通过包含在接收到的 CDMA 信号中预置的参考数据序列来估计传送通道 H 的通道系数 h；

10 (d) 加权系数计算器件 (12)，对 CDMA 信号的各种信号成分计算加权系数 m，作为估计通道系数 h、存储的扩频及加扰码的函数；

 (e) 存储器 (23)，其存储有所有用户的扩频码 C_{sp} 和来自发送器的加扰码 C_{sc} ；

 (f) 加权电路 (13)，用计算出来的加权系数 m 对信号成分进行加
15 权；以及

 (g) 组合器 (15)，组合加权了的信号成分形成一个估计的接收数据信号。

2、根据权利要求 1 所述的 CDMA 接收器，其特征在于：
组合器 (15) 是用于相加加权了的信号成分的加法器。

20 3、根据权利要求 1 所述的 CDMA 接收器，其特征在于：
参考数据系列由通道估计电路 (20) 以码片时钟速率 T_c 来处理。

4、根据权利要求 1 所述的 CDMA 接收器，其特征在于：

Rake 接收电路 (6) 的延时器件 (7_1-7_n) 对接收到的 CDMA 信号延迟相关的时间延迟 τ ，在各种时延器件之间时延 τ 的差别精确地是一个
25 码片时钟周期 T_c 。

5、根据权利要求 1 所述的 CDMA 接收器，其特征在于：

接收装置(1)是一个接收天线,其后有对接收到的 CDMA 信号采样的采样电路。

6、根据权利要求1所述的 CDMA 接收器,其特征在于:

提供输出电路(17)用于输出来自接收到的 CDMA 信号的参考数据序列。

7、根据权利要求1所述的 CDMA 接收器,其特征在于:

加权电路(13)包含着大量的乘法电路(10_1-10_n),其每一个跟随着延时器件(7_1-7_n)。

8、根据权利要求1所述的 CDMA 接收器,其特征在于:

提供一个缓冲存储器用于缓冲存储由 CDMA 接收信号采样的接收数据。

9、根据权利要求1所述的 CDMA 接收器,其特征在于:

通道估计电路(20)是 DSP 处理器。

10、根据权利要求1所述的 CDMA 接收器,其特征在于:

加权系数计算器是 DSP 处理器。

11、根据权利要求1所述的 CDMA 接收器,其特征在于:

存储器(23)是 RAM 存储器。

CDMA 接收器

技术领域

本发明涉及接收 CDMA 信号的 CDMA 接收器，该 CDMA 信号是从发送器
5 经由物理传送通道的各种信号路径以码片时钟速率发送的。

背景技术

CDMA 方式（CDMA：一码分多址）是一种通道访问方法，其应用于各种蜂窝系统，特别是用于移动无线通信领域。在这种情况下，窄带信号
10 用一个码被扩展成宽带信号，从同时有效的那些用户来的用户信号，在同样的用户频带下被用户—专用的 CDMA 码进行频带扩展。在 CDMA 方式中，一个指针（fingerprint），它尽可能是唯一的，被印在每个数据符号上。这可使用正交的 OVSF 编码器来达到。

图 1 表示蜂窝式移动无线系统中的一个小区，在该系统中三个用户
15 或使用者 U1、U2、U3 处于一个移动无线小区中，并接收来自基站 BS 的 CDMA 发送信号。一个用户 U 经由物理通道路径 H 接收来自基站的 CDMA 信号。该物理通道 H 包含大量的信号传播路径，这是因为例如反射或信号散射的缘故。

图 2 表示一个从基站到用户 U 传送数据的简单模型。数据流 $d(t)$ 在
20 基站产生，并扩频、编码和加扰形成发送信号 $S(t)$ 在基站中的 CDMA 发送器发送。该发送信号经过物理通道 H 成为到达用户的 CDMA 接收器的接收信号 $e(t)$ 。在 CDMA 接收器中，此接收到的信号被解扰、解扩和译码形成一个估计数据流 $\hat{d}(t)$ ，它通常对应于 CDMA 发送器接收的数据流 $d(t)$ 。

图 3 表示依据现有技术的 CDMA 发送器，该发送器接收试图用于不同
25 用户的数据流 d_1 、 d_2 ... d_k ，它们并行地来自不同的数据源。数据流 d 被

用成对正交的 OVSF 码在相关的扩频电路中扩频和编码。已扩频和编码的数据流被送到加法器，加法器叠加各种已扩频和编码的数据流，并将整个数据流送到加扰电路。该叠加的数据流被加扰并从基站 BS 发射作为传送数据流 S 到用户 U。加扰过程被用户用来识别基站 BS。

5 图 4 表示一个依据现有技术的 CDMA 接收器。CDMA 接收信号 $e(t)$ 被用户接收，经由天线 A 并由它提供给 Rake 接收电路。Rake 接收电路有一定数量的相互平行的信号路径，每个路径包含一个延时器件、一个解扰电路和一个解扩电路。这些不同的并联连接信号路径也被称为 Rake 指针。Rake 接收电路用于检测被传送的 CDMA 传送信号的各种信号成分，它们产生于物理传送通道的各种信号路径。在这种情况下，延时器件考虑到在传输通道的各种信号路径上的各种信号传输时延。延时器件中的延迟时间是可调节的，并能在接收 CDMA 信号期间适配于传输通道。在 CDMA 接收信号中的各种信号成分，在各种 Rake 指针中被解扰。然后，借助于 OVSF 码被解码。在输出侧，由 Rake 指针检测到的 CDMA 信号成分被乘法器乘以加权系数，并在组合器中转换成估计数据信号 $\hat{d}$ 。组合器是一个加法电路，它把各种加权了的信号成分加在一起。加权系数 m 在加权系数计算器件中计算，此计算是基于通道估计电路确定的估计通道系数 h 。由 CDMA 接收信号 $e(t)$ ，经输出电路输出一个参考数据序列，该序列在解扰电路中被解扰，在解扩电路中被解扩，送到通道估计电路。

10

15

20 如图 4 所示的基于现有技术的 CDMA 接收器有个缺点，无论如何，它不能在一个移动无线小区的不同用户之间克服信号干扰。图 4 中所描述的 CDMA 接收器仅适用于单个的用户检测，在那种场合，诸用户之间的码间干扰和用户间的多址干涉无法克服，因此仅能达到低的频谱效率。图 4 所示的 CDMA 接收器，没有数据关系到小区中其它用户的扩频码 C_{sp} 。所以它不能考虑或抑制该小区中其它用户传送信号所引起的干扰。

25

发明内容

本发明的目的是提供一个 CDMA 接收器，它能够克服其他用户传送信号所产生的信号干扰。

此目的已为根据本发明的 CDMA 接收器所达到。

- 5 本发明提供一种接收 CDMA 信号的 CDMA 接收器，该 CDMA 信号在多个用户环境中，从发送器经由一个物理传送通道的各种信号路径，以码片时钟速率传送；CDMA 接收器有接收 CDMA 信号的接收器件；有 Rake 接收电路，此电路带有一定数量的并联延时器件，用于检测经由不同的信号路径传送的 CDMA 信号；有一个通道估计电路，它通过接收到的 CDMA 信号中所包含的预置的参考数据序列，来估计组合传送通道的通道系数；
- 10 有一个对 CDMA 信号的各种信号成分计算加权系数的加权系数计算器件，此加权系数是估计通道系数、储存的扩频码和加扰码的函数；有一个加权电路，用于以计算出的加权系数来对信号成分加权；以及有一个组合器，来组合被加权了的信号成分，以形成一个估计接收数据信号用于进
- 15 一步的数据处理。

本发明的 CDMA 接收器的一个优点是，普通的 Rake 接收器结构可以被保留。

- 本发明的 CDMA 接收器有效地克服了在一个小区中不同用户之间的信号干扰。这就允许在一个小区中增加用户的数量，以及数据可以以较高的速率从基站传送到用户。用本发明的 CDMA 接收器抑制多址干扰，也可减少误码率。
- 20 加权系数计算器件最好连到一个存储器。

该存储器最好存储扩频码供其他用户使用，并且存储加扰码供发送器使用。

- 25 在一个优选实施例中，组合器是一个用于对加权了的诸信号成分进行相加的加法器。

参考数据序列最好以码片时钟速率由通道估计电路处理。

Rake 接收电路中的延时器件以相关的时延来延时接收 CDMA 信号, 在各种延时器件间的时延最好精确地相差一个码片时钟周期。

接收器最好具有接收天线和采样电路, 对接收到的 CDMA 信号采样。

- 5 更进一步, 最好提供一个输出电路以输出来自接收到的 CDMA 信号的参考数据序列。

在一个本发明的 CDMA 接收器的优选实施例中, 加权电路包括大量的乘法电路, 它们各自跟着一个延时器件。

- 10 在一个本发明的 CDMA 接收器特别优选实施例中, 提供一个缓冲存储器用于被采样的 CDMA 接收数据的缓冲存储。

通道估计电路和加权系数计算单元最好按在 DSP 处理器中的相应算法里的顺序来提供。

附图说明

- 15 为了解释本发明的基本特点, 依据本发明的 CDMA 接收器的一个优选实施例将在下文中参阅所附的图进行描述, 附图有:

图 1 表示具有一定数量用户的移动无线小区的简要说明;

图 2 表示一个简单的数据通道模型;

图 3 表示依据现有技术的 CDMA 发送器;

- 20 图 4 表示依据现有技术的 CDMA 接收器; 而

图 5 表示依据本发明的 CDMA 接收器的一个优选实施例。

具体实施方式

- 25 由图 5 所示可见, 依据本发明的 CDMA 接收器有接收天线 1, 它接收由基站发送的 CDMA 信号, 并且通过天线 1 接收接收信号 $e(t)$ 。天线 1 经连线 2 将接收到的 CDMA 信号 $e(t)$ 传到输出节点 3, 节点 3 经连线 4 连到

Rake 接收电路 6 的信号输入端 5。Rake 接收电路 6 有一定数量的延时器件 $7_1, 7_2, \dots, 7_n$ 。延时器件 7 通过内部信号线 $8_1, 8_2, \dots, 8_n$ ，相互并联连接，而信号线 8 被连到 Rake 接收电路 6 的信号输入端 5。在输出侧，延时器件 7_1-7_n 通过连线 9_1-9_n 连到乘法电路 10_1-10_n 。乘法电路 10_1-10_n 各自把由延时器件 7_1-7_n 发来的 CDMA 信号的信号成分乘以由加权系数计算器件 12 经连线 11_1-11_n 发来的各自加权系数 m_1-m_n ，诸乘法电路 10_1-10_n 在一起形成一个加权电路 13。由乘法器 10_1-10_n 发出的信号成分经由连线 14_1-14_n 发到组合器 15，它组合各种被加权的信号成分形成一个估计的接收数据的信号 $\hat{d}(t)$ ，它经由连线 16 发送，以供接收器中进一步的

天线 1 接收到的 CDMA 信号 $e(t)$ 包含一个参考数据序列，该序列由输出电路 17 在输出点 3 输出。为此目的，输出电路 17 经由连线 18 接到输出节点 3。由输出电路 17 输出的参考数据序列，由连线 19 直接连到通道估计电路 20。通道估计电路用输出参考数据序列来估计物理传送通道 H 的通道系数 h ，并且经由连线 21 把所确定的通道系数 h 发至加权系数计算器件 12。

加权系数计算器件 12 经存储器读出线 22 连到存储器 23，例如，存储器 23 可以是 RAM 存储器。对其他用户 U 的扩频码 C_{sp} 以及对基站 BS 的加扰码 C_{sc} 存在存储器 23 中，加权系数计算器件 12 为 CDMA 信号的各种信号成分计算加权系数 m ， m 是被估计的通道系数 h 、被存储的扩频码 C_{sp} 和加扰码 C_{sc} 的函数。计算出来的加权系数 m 经由连线 11_1-11_n 发到加权电路 13 中的各个乘法电路 10_1-10_n ，在那里它们与从延时器件 7_1-7_n 来的信号成分相乘。以此种方式被加权的信号成分在组合器 15 相互组合，形成一个估计的接收数据流 $\hat{d}(t)$ 。在这种场合，组合器最好是个加法器，它将各种已加权信号成分加起来。

CDMA 信号通过天线 1 为接收器所接收，依赖于发送信号 S 和物理传

送通道 H 。物理发送通道可以表示为一个数据矩阵 H ，它包含有大量的通道系数 h 。应用矢量记号，接收到的数据矢量 e 变成：

$$\bar{e} = [H] \cdot \bar{S} \quad (1)$$

CDMA 接收器同样可表示为一个数据矩阵 M ，它具有从被接收的数据

5 矢量获得的估计的数据矢量，于是给出：

$$\hat{\bar{d}} = [M] \cdot \bar{e} \quad (2)$$

因此，估计的数据矢量 $\hat{\bar{d}}$ 依赖于物理发送通道的数据矩阵 H ，以及接收矩阵 M ：

$$\hat{\bar{d}} = [M] \cdot [H] \cdot \bar{S} \quad (3)$$

10 发送数据矢量依赖于从数据源原始地发送到发射器的数据 d ，依赖于扩频码 C_{sp} 和加扰码 C_{sc} 。正如已在相关的图 3 中所已经解释的，数据流 d 首先在发送器中用扩频码 C_{sp} 扩展，然后用加扰码 C_{sc} 在加扰电路上加扰。

估计的数据矢量因此变成：

$$15 \quad \hat{\bar{d}} = [M] [H] [C_{sp}] [C_{sc}] \cdot \bar{d} \quad (4)$$

因为物理发送通道 (t)、扩频电路和加扰电路可认为是个组合通道，用于组合通道的系数矩阵 H' 变成：

$$[H'] = [H] [C_{sp}] [C_{sc}] \quad (5)$$

因此，所接收到的估计数据矢量 $\hat{\bar{d}}$ 依赖于接收器的系数矩阵 M ，依赖于
20 于组合通道的系数矩阵 H' 。

$$\hat{\bar{d}} = [M] \cdot [H'] \cdot \bar{d} \quad (6)$$

在一个假设的情况下，理想的估计物理传送通道，接收器矩阵 M 的系数 m 必须由加权系数计算器件 12 所设定：

$$[M] \cdot [H'] \rightarrow I \quad (7)$$

25 在此 I 对应于单位矩阵。

物理传送通道 H 的信号系数 h ，是由加权系数计算器件 12 从通道估计电路 20 经过连线 21 被接收到的。其他用户的正交 OVSF 码的扩频系数 C_{sp} 被储存在存储器 23 中，并且能被加权系数计算器件 12 经由连线 22 读出。

- 5 同样，基站 BSs 的加扰码 C_{sc} 储存在存储器 23 中，并被加权系数计算器件 12 读出，用以计算组合通道 H' 的通道系数。

加权系数计算器件 12 包含一个处理器，它完成方程式 (7) 规定的计算，并以这样的方式来计算接收器的加权系数 m ，即接收器矩阵 M 乘以组合通道的通道系数矩阵 H' 近乎为单位矩阵 I 。

- 10 通过比较图 4，它表示按现有技术的 CDMA 接收器，和图 5，它表示依据本发明的 CDMA 接收器，可以看出，本发明的 CDMA 接收器在电路上要简单些。本发明的 CDMA 接收器的 Rake 接收电路 6 只包含延时器件 7_1 — 7_n ，而不包含任何用于各自信号成分的解扰或者解扩电路。进一步，依据本发明，CDMA 接收器中的输出电路 17 经由连线 19 直接连到通道估计电路 20。输出电路 17 输出的参考数据序列，被通道估计电路 20 使用码片时钟速率 T_c 处理，而不是使用符号数据时钟速率 T_b 处理。在 Rake 接收电路 6 中的延时器件 7_1 — 7_n 对接收到的 CDMA 信号 $e(t)$ 延迟一个相关的时间 τ ，在各个延时器件 7_1 — 7_n 之间，延时时间 τ 的差别精确地是一个码片时钟周期 T_c 。

- 20 依据本发明的 CDMA 接收器有存储器 23，其中存有所有用户的扩频码 C_{sp} 和基站的加扰码 C_{sc} 。这意味着，依据本发明的 CDMA 接收器在计算加权系数 m 时也能考虑到在该小区的其他用户的正交扩频码，和因此从它们接收的信号。在此过程中，加权系数计算器件 12 以此种方式来计算加权系数 m ，即从 CDMA 传送信号发射到其他用户的信号干扰被抑制或克服。在此过程中，通道估计电路 20 估计传输通道 H ，是按照码片时钟水平 T_c ，而不是按照数据符号水平 T_b 。
- 25

存储的其他用户的扩频码，允许依据本发明的 CDMA 接收器完成多个用户检测，此检测不仅考虑符号间干扰，而且考虑多址干扰，并因此改善了频谱效率。

标记符号表

	1	天线
	2	连线
5	3	输出节点
	4	连线
	5	信号输入
	6	Rake 接收电路
	7_1-7_n	延时器件
10	8_1-8_n	信号线
	9_1-9_n	信号线
	10_1-10_n	乘法电路
	11_1-11_n	连线
	13	加权电路
15	14_1-14_n	信号线
	15	组合器
	16	输出线
	17	输出电路
	18	连线
20	19	连线
	20	通道估计电路
	21	连线
	22	存储器读出线
	23	存储器
25		

图 1

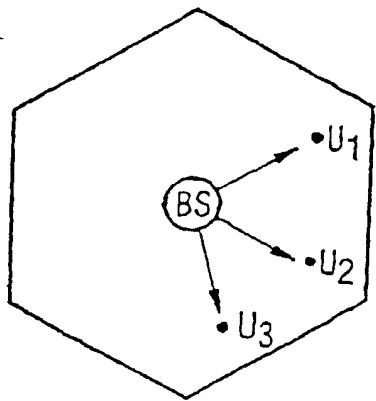


图 2

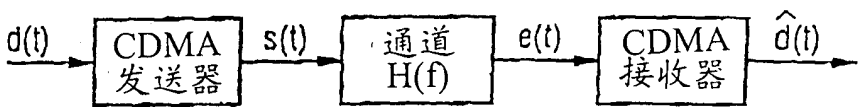


图 3

现有技术

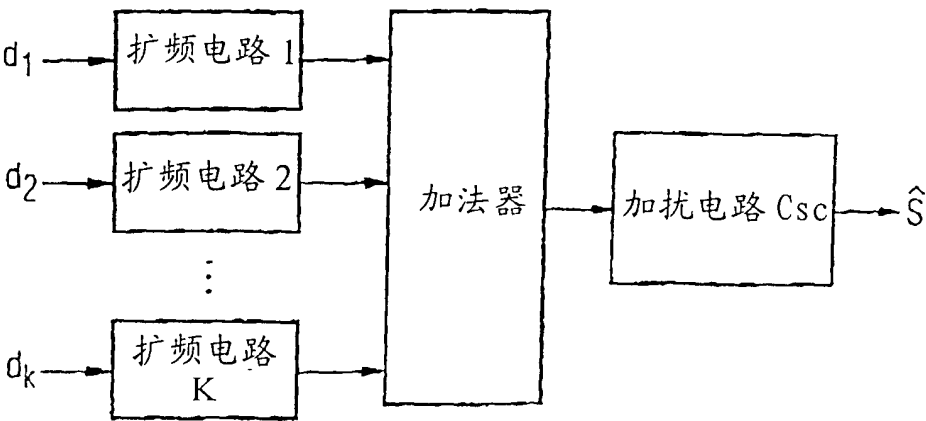


图 4 现有技术

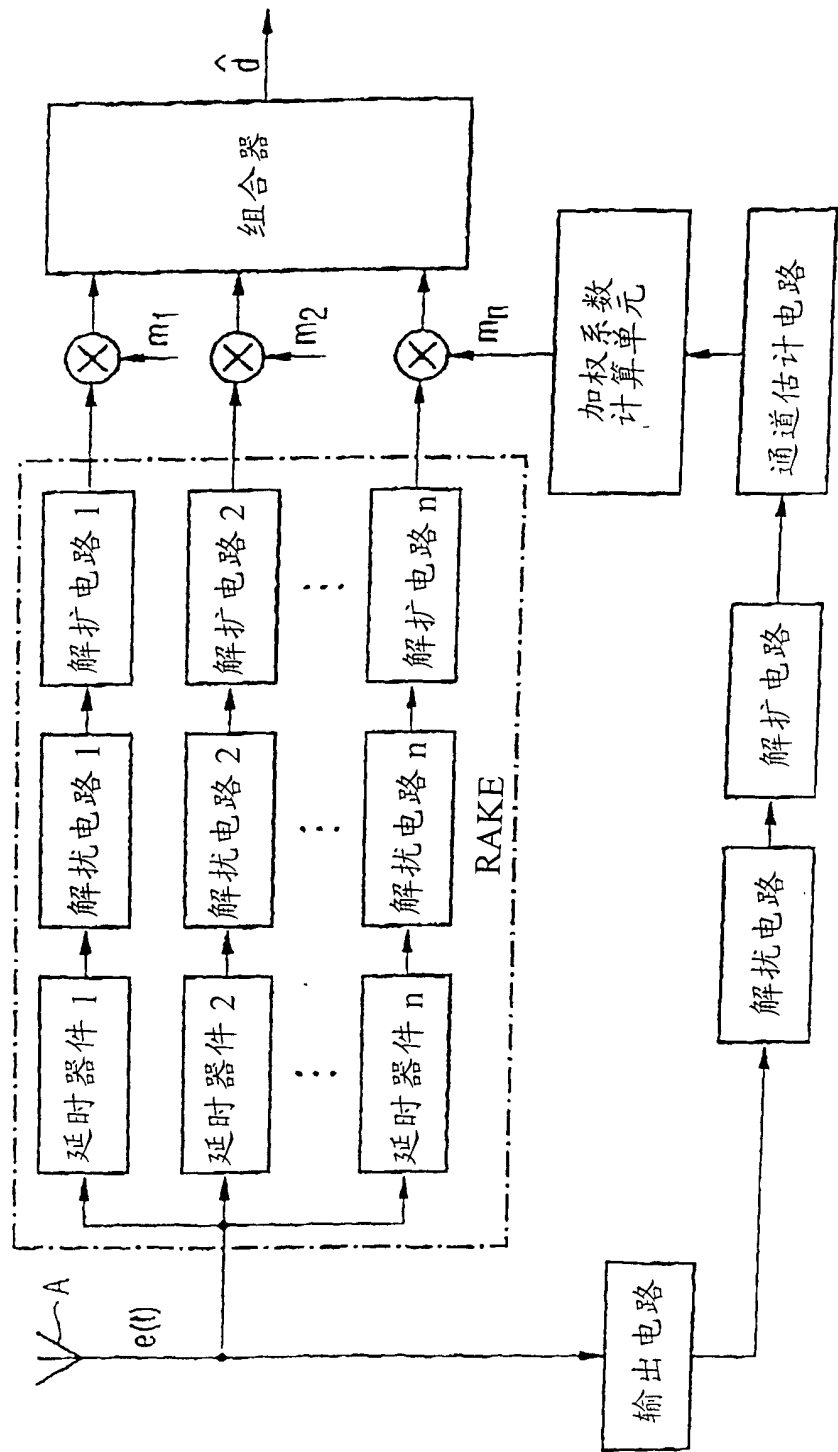


图 5

