



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl.	(45) 공고일자	2007년07월03일
H01L 27/00 (2006.01)	(11) 등록번호	10-0734999
H01L 27/02 (2006.01)	(24) 등록일자	2007년06월27일

(21) 출원번호	10-2005-7012783	(65) 공개번호	10-2005-0092038
(22) 출원일자	2005년07월08일	(43) 공개일자	2005년09월16일
심사청구일자	2005년07월08일		
번역문 제출일자	2005년07월08일		
(86) 국제출원번호	PCT/GB2004/000434	(87) 국제공개번호	WO 2004/070773
국제출원일자	2004년02월04일	국제공개일자	2004년08월19일

(30) 우선권주장      10/248,696      2003년02월10일      미국(US)

(73) 특허권자      인터내셔널 비지네스 머신즈 코포레이션  
미국 10504 뉴욕주 아몬크 뉴오차드 로드

(72) 발명자      부펫, 패트릭  
미국 05452 버몬트주 치텐덴 에섹 정선 패참 레인 16

콘, 존  
미국 05477 버몬트주 리치몬드 두스버리 로드 20

그로셀핑거, 케빈  
미국 05403 버몬트주 사우스 버링톤 주니퍼 드라이브 175

리치텐스테이거, 수산  
미국 05452 버몬트주 에섹 정선 포레스트 로드 30

스미스, 윌리엄  
미국 05477 버몬트주 리치몬드 위스 화이트 힐 1376

(74) 대리인      장수길  
주성민

(56) 선행기술조사문헌      KR100109857 B1      KR100270414 B1

심사관 : 정병홍

전체 청구항 수 : 총 3 항

(54) 집적 회로 전력 스위치 회로 사이징 및 배치 기술

(57) 요약

적어도 하나의 전압 독립 지대와 전압 독립 지대 내의 전력 스위치들의 패턴을 구비한 집적 회로 구조가 개시된다. 패턴은 전력 스위치들 각각이 전력을 공급할 수 있는 서비스 가능 영역의 크기에 따라 전력 스위치들의 수(및 대등하게 공간)를 결정한다. 전력 스위치들의 크기는 전력 버스에 의해 제공되는 전류 및 전압과 매칭된다. 전력 스위치들 각각이 전력을 공급할 수 있는 서비스 가능 영역의 크기는 전력 스위치들의 크기에 종속한다.

## 대표도

도 8

## 특허청구의 범위

### 청구항 1.

집적 회로 구조의 전압 독립 지대(voltage island; 10) - 상기 전압 독립 지대는 상기 집적 회로 구조의 복수의 기능 블록 중 하나이며, 상기 기능 블록들 각각은 고유한 전력 특성을 가질 수 있음 - 에 전력 스위치들(11)을 배치하는 방법으로서,

상기 전압 독립 지대에 전력을 공급하는 전력 버스의 배선 길이, 폭 및 부하에 기초하여, 상기 전력 버스 상에 존재할 전류 및 전압을 결정하는 단계;

상기 전력 스위치들(11)의 크기를 상기 결정된 전류 및 전압과 매칭시키는 단계(800);

전력 버스 전류, 전압 및 분포에 기초하여, 상기 전력 스위치들 각각이 전력을 제공할 수 있는 서비스 가능 영역의 크기를 결정하는 단계(802);

상기 전압 독립 지대의 면적을 상기 서비스 가능 영역의 크기로 나눔으로써, 요구되는 전력 스위치들의 개수를 결정하는 단계(806); 및

상기 결정된 개수의 전력 스위치들을 상기 전압 독립 지대 내에 배치하는 단계(804)

를 포함하는 방법.

### 청구항 2.

제1항에 있어서,

상기 배치 단계는 상기 전압 독립 지대 내의 논리 코어 영역들(logic core areas)의 주변을 따라 상기 전력 스위치들의 그룹을 배치하는 단계를 포함하는 방법.

### 청구항 3.

제1항 또는 제2항의 방법에 따라 배치된 전력 스위치들을 구비하는 집적 회로 구조.

### 청구항 4.

삭제

### 청구항 5.

삭제

## 청구항 6.

삭제

## 청구항 7.

삭제

## 청구항 8.

삭제

## 청구항 9.

삭제

## 명세서

### 기술분야

본 발명은 일반적으로 집적 회로에 관한 것으로서, 보다 상세하게는 칩 전력 소모를 제어하기 위해 전원 스위칭 기술을 점증적으로 이용하는 주문형 반도체(application specific integrated circuit; ASIC) 설계에서 전압 독립 지대(voltage islands)를 이용하는 개량된 집적 회로 설계 및 방법에 관한 것이다.

### 배경기술

회로 밀도 및 성능을 향상시키기 위해 축소화(scales) 기술이 발전함에 따라, 전력 소모를 줄일 필요성이 크게 증가하는데, 이는 설계자들이 진보된 실리콘 성능을 이용하려 하는 경우 더욱 그러하다. 소비자 제품 시장은 칩 전력 소모를 최소화할 필요성을 더욱 증가시킨다.

통상의 CMOS 회로에 의해 소모되는 총 전력은 회로들이 상태를 스위칭하고 스위칭 노드와 관련된 용량을 충전 또는 방전할 때 이 회로들에 의해 소모되는 능동 전력을 포함한다. 능동 전력은 신호 상태를 스위칭하고 이에 따라 논리 기능을 실행하기 위해 의도된 회로의 동작에 의해 소모되는 전력을 나타낸다. 이 전력은 당해 회로가 능동적으로 스위칭하지 않는 경우에는 존재하지 않는다. 능동 전력은 스위칭되는 용량, 동작 주파수 및 전원 전압의 제곱에 비례한다. 축소화 기술(technology scaling)로 인하여, 단위 면적당 용량은 각각의 프로세스 세대에 따라 증가하고 있다. 이러한 용량 증가에 의해 나타나는 전력 증가는 전원 전압(Vdd)의 축소(scaling)와 상쇄된다.

그러나, 동작 주파수는 각각의 세대에 따라 증가하여, 기술 세대마다 전반적인 능동 전력 밀도의 증가를 불러오고 있다. 이러한 전력 밀도의 증가는 다시 더욱 고가의 패키징, 복잡한 냉각 솔루션 및 온도 증가로 인한 신뢰성 저하에 대비한 필요를 불러온다.

### 발명의 상세한 설명

따라서, 성능을 향상시키는 동시에 전력 소모를 감소시킬 수 있는 방법 및 구조가 필요하다. 후술하는 본 발명은 전원 스위치 회로의 최적 배치의 문제에 대한 솔루션을 제공함으로써 이러한 요구를 충족시킨다.

본 발명은 청구항 1에서 청구된 방법 및 이에 대응하는 청구항 3에 청구된 집적 회로 구조를 제공한다.

본 발명은 도면들을 참조로 하여 본 발명의 바람직한 실시예에 대한 이하의 상세한 설명으로부터 더욱 잘 이해될 것이다.

### 실시예

진보된 기술들에 의해 제기되는 전력 문제는 시스템 설계자들에게 이들이 설계하고 있는 기능들에 대한 소자, 구조 및 전압 레벨에 관한 선택을 강요한다. 이전 세대에서는, 동일 칩 상에 대규모 기능 블록들이 집적되지 않았으며, 따라서 그러한 선택은 각 블록에 대해 독립적으로 이루어질 수 있었다. 시스템-온-칩(system-on-a-chip; SoC) 가능 기술에 의해 지원되는 높은 집적도는 단일 칩 구현을 가능하게 하는데, 전력 분배 및 성능 최적화에 대한 종래의 접근법은 이전의 비집적 솔루션의 전력 및 기술 최적화의 유연성을 제공하지 못하고 있다.

보다 새로운 기술들은 각각의 반도체 칩을 미국 특허출원 제10/065,201호 및 제10/065,202호에 설명되어 있는 바와 같이 개별 기능 블록들(전압 독립 지대들)로 분할한다. 이러한 SoC 설계의 전압 독립 지대들은 설계의 나머지 부분과 다른 고유한 전력 특성을 가질 수 있으며, 본 발명에 따라 적절히 최적화될 수 있다.

전압 독립 지대들에 기초한 SoC 구조는 전력을 분배하고 관리하기 위하여 전력 스위치와 같은 추가 설계 컴포넌트를 이용한다. ASIC 설계는 전원 스위칭 기술을 점증적으로 이용하여 칩 전력 소모를 제어하고 있다. 따라서, 소정의 전압 독립 지대들이 유휴 상태(idle)일 때 이들을 스위치 오프시킴으로써 전력을 보존할 수 있다. 본 발명은 이러한 전원 스위치 회로들의 최적 배치의 문제에 대한 솔루션을 제공한다.

구체적으로, 도 1은 다수의 분리 블록을 포함할 수 있는 집적 회로를 나타내는데, 이들 블록 중 하나가 "전압 독립 지대(Voltage Island)"(10)로 표시되어 있다. 박스(10)의 경계 내의 회로의 전원은 칩의 나머지와 분리되어 있으며, 전력 스위치 회로(11)에 의해 제어된다. 설명의 편의를 위해, 이 특정 예는 전력 스위치(11)를 통해 단일 주변 I/O 셀(12)로부터 나온 후 독립 지대 내의 모든 셀에 분배되는 독립 지대 전력을 설명한다. 그러나, 단일 I/O 셀(12), 접속 배선(13) 및 전력 스위치 셀(11)은 제한된 전류 용량을 갖는다. 따라서, 전원 스위칭의 이점을 완전하게 이용하기 위해서는, 각각의 전압 독립 지대에서 다수의 전력 스위치 회로를 사용하는 것이 바람직하다. 다음은 필요한 전력 스위치 셀들의 수량 및 다양한 전압 독립 지대 내용에 대한 이들의 배치를 결정하기 위한 기술을 설명한다.

도 2는 집적 회로 배선에 통합된 전력 스위치 회로(11)를 나타낸다. 이 예에서, 도시된 최고 레벨의 금속(Mx)은 전력 스위치 회로에 스위치되지 않은 전류를 제공한다. 전력 스위치(11)는 스위치된 전류를 이 예에서 MX-1 및 MX-2인 하부 금속층을 통해 전력 독립 지대에 공급한다. 전력 스위치 셀의 전류 용량은 선폭 또는 스위칭 기능을 제공하는 회로에 의해 제한된다. 어느 경우이나, 각각의 전력 스위치 셀은 제한된 전류 용량을 가지며, 그 일부는 MX-1 상에서 이용 가능하며, 나머지는 MX-2 상에서 이용 가능하다. 전력 스위치 셀에 의해 구동되는 직교하는 금속 라인들의 전류 용량이 동일한 경우, 각 금속 레벨 상에서 동일한 전류가 이용될 수 있다. 적절히 설계된 경우, 전류 밀도는 금속 배선의 용량을 초과하지 않으며, 전압 강하(전압 강하는 구동 거리에 따라 증가한다)는 회로가 전력 스위치 셀로부터 얼마나 멀리까지 구동될 수 있는지에 대한 제한 요소이다.

도 3은 단일 주기 상의 다양한 폭의 금속 라인들(Wa, Wb, Wc로 도시됨)의 주어진 부하에 대해 전압 강하와 최대 구동 거리 사이의 관계를 나타내는 일련의 곡선들을 나타낸다. 도 3에서 Wa는 가장 좁은 라인이며, Wc는 가장 넓은 라인이다. 곡선들은 특정 전력 패턴 및 부하를 나타내지만, 일반적으로 전압 강하는 구동 거리에 따라 증가한다. 본 발명은 이용 가능한 전력 버스 폭에 의해 지원되는 전류만을 제공하도록 전력 스위치의 크기를 매칭시킨다. 따라서, 배선 길이, 폭 및 부하를 알면, 전력 버스 상에 존재하는 전류 및 전압을 계산할 수 있다. 전압 독립 지대 내의 전력 스위치의 크기는 이러한 전류 및 전압에 매칭하도록 선택된다. 전력 스위치 회로 크기와 전력 버스 폭의 매칭은 최소한의 영역 오버헤드가 전력 스위칭 회로에 제공되는 것을 보장한다.

전압 독립 지대 내의 전력 스위치 셀들의 효율적인 배치는 독립 지대 내의 회로에 의존한다. 전력 스위치 셀의 유효 지원 영역은 셀이 구동하는 전력 버스의 설계에 밀접하게 관련된다. 정규 직교 전력 분배에 대해, 전력 스위치의 유효 지원 영역은 도 3에 도시된 최대 구동 거리와 동일한 반경의 원으로 근사화될 수 있다. 도 4는 최대 구동 거리에서 유효 영역으로의 변환을 나타낸다. 유효 지원 영역의 일변의 치수(dimension of a side)의 1/2은 유효 소자 거리이다. 이 관계는 전력 분배에 이용할 수 있는 금속 레벨들의 수 및 이들의 기하 관계와 설계 종속적으로 관련된다. 본 발명은 전력 스위치 회로의 배치가 서비스 가능 영역과 관련될 수 있는 어떠한 설계 스타일에도 적용할 수 있다.

도 5는 균일 무작위 논리 배치 및 전력 소모 구조를 가진 전압 독립 지대를 나타낸다. 먼저, 이 실시예는 전력 버스 상에서 발생하는 전류 및 전압 강하를 결정한다. 이로부터, 실시예는 적절한 크기의 전력 스위치를 선택한다. 이어서, 실시예는 기술한 바와 같이 전력 버스 폭 및 분배에 대한 최대 전력 스위치 구동 거리를 결정한다. 이어서, 실시예는 전압 독립 지대 면적을 전력 스위치의 서비스 가능 면적으로 나누어, 필요한 전력 스위치 셀의 수를 결정한다. 실시예는 전압 독립 지대 전체에 전력 스위치 회로를 균일하게 분배하여, 구동 거리가 도 5의 x 또는 y를 초과하지 않는 것을 보장한다(x 및 y는 주어진 전력 버스 폭 및 분배에 대한 최대 전력 스위치 서비스 가능 면적이다).

즉, 도 8에 도시된 바와 같이, 실시예는 전력 스위치의 크기를 전압 독립 지대에 전력을 공급하는 하나 이상의 전력 버스의 폭과 매칭시킨다(800). 매칭 프로세스(800)는 전력 스위치의 크기를 전력 버스에 의해 제공되는 전류 및 전압과 매칭시킨다. 이어서, 실시예는 전력 스위치 각각이 전력을 공급할 수 있는 서비스 가능 영역의 크기를 결정한다(802). 서비스 가능

영역은 전력 버스 전류, 전압 강하 및 분배에 의존한다. 이어서, 실시예는 전력 스위치 각각의 서비스 가능 영역의 크기에 따라 전압 독립 지대 내의 전력 스위치를 배치한다(804). 구체적으로, 실시예는 전압 독립 지대 면적을 서비스 가능 영역의 크기로 나누어 필요한 전력 스위치의 수를 계산한다.

그러나, 독립 지대 내에 대형 코어(large core)가 있는 경우와 같이 균일한 스위치 배치가 항상 가능한 것은 아니다. 예를 들어, 도 6은  $P \times Q$ 의 치수를 가진 논리 코어(logic core; 60)를 구비한 비균일 배치의 전압 독립 지대를 나타낸다. 먼저, 실시예는 다시 전압 강하와 스위치 크기를 결정한다(800). 이어서, 실시예는 독립 지대의 비 코어 부분(61)에 대한 전압 독립 지대 전력 버스 분배를 위한 최대 전력 스위치 구동 거리(예컨대, 서비스 가능 영역)를 결정한다(802). 논리 코어(60)의 면적을 전체 전압 독립 지대 면적에서 감산하여 비 코어(61)의 면적을 계산한다. 이어서, 실시예는 비 코어 영역(도 6의 U로 표시) 전체에 전력 스위치 셀들을 균일하게 분배한다(804). 다시, 실시예는 서비스 가능 면적 및 논리 코어(60) 영역에 대해 필요한 전력 스위치들의 수를 계산한다(논리 코어 면적을 전력 스위치 서비스 가능 면적으로 나눔)(806). 이어서, 실시예는 상기 수의 전력 스위치 회로들을 항목(808)에 도시된 바와 같이 코어(60)의 변들(sides)을 따라 균일하게 배치한다(위치, 분배 등). 구체적으로, 코어 영역(C)에 대한 전력 스위치 회로들은 코어(60)의 장변들(longer sides)을 따라 배치된다. 이것은 전력 스위치들 간의 거리를 최소화하여 논리 코어(60)의 모든 영역에 대한 적절한 전력 인가를 보장한다.

단변 코어 치수(shorter core dimension) Q가 유효 구동 거리의 2배를 초과하거나, 전력 스위치들 간의 거리가 유효 구동 거리의 2배보다 큰 경우( $2x$  또는  $2y$ ), 추가 전력 버스들이 이용될 수 있는 정도까지 추가 전력 스위치 셀들이 추가된다. 이러한 추가 전력 스위치들(Ca)의 예가 도 7에 도시되어 있다. 지원 구동 거리는 추가된 추가 전력 스위치 셀들(Ca)에 비례하여 증가한다. 추가 셀들의 배치는 전술한 바와 같이 다시 논리 코어의 장변의 주변을 따른다. 이러한 기법은 코어 영역 내의 전력 버스 폭을 증가시켜 전력 스위치들의 크기 및 전력 스위치 서비스 가능 영역을 증가시킴으로써 더욱 보완될 수 있다.

실시예는 적어도 하나의 전압 독립 지대(10) 및 전압 독립 지대 내의 전력 스위치들(11)의 패턴을 포함하는 도 5 내지 도 7에 도시된 구조를 생성한다. 패턴(11)은 전력 스위치들 각각이 전력을 제공할 수 있는 서비스 가능 영역의 크기에 따라 전력 스위치들의 균형을 유지한다. 전력 버스들(MX-1, MX-2)은 전력 스위치들(11)에 접속된다. 전술한 바와 같이, 전력 스위치들(11)의 크기는 전력 버스들(MX)에 의해 제공되는 전류 및 전압과 매칭된다. 전력 스위치들 각각이 전력을 제공할 수 있는 서비스 가능 영역의 크기는 전력 스위치들의 크기 및 전력 버스 폭에 종속한다. 따라서, 보다 큰 전력 스위치들은 작은 전력 스위치들보다 큰 서비스 가능 영역을 갖는다. 전술한 바와 같이, 전력 스위치들의 수는 전압 독립 지대의 면적을 서비스 가능 면적으로 나눈 값과 동일하다.

도 6 및 도 7에 도시된 바와 같이, 구조는 전압 독립 지대 내에 다수의 논리 코어 영역을 포함할 수 있다(도면에는 간명화를 위해 하나의 논리 코어(60)만이 도시되어 있다). 전력 스위치들(C, Ca)의 서브 그룹은 논리 코어 영역들의 주변을 따라 배치된다. 논리 코어 영역들은 일반적으로 한 쌍의 장변과 한 쌍의 단변을 가진 직사각형을 포함한다. 전술한 바와 같이, 전력 스위치들은 논리 코어 영역들의 장변들을 따라 배치되어 스위치들 간의 거리를 최소화한다.

따라서, 전술한 바와 같이, 실시예는 필요한 전력 스위치 셀들의 수량을 결정하고, 전력 스위치 셀들의 수를 최소화할 수 있는 분석 및 배치 기술을 제공한다. 배치는 전력 버스 설계 및 회로 전력 소모에 의해 조정된다.

또한, 전력 스위치 셀들은 주어진 전압 독립 지대 내의 상이한 영역들(상이한 전력 요구를 갖는 영역들)이 개별적으로 처리될 수 있도록 불균일하게 분배될 수 있다. 보다 높은 밀도의 전력 스위치 셀들은 보다 높은 전력 밀도 영역에 배치될 수 있다. 이것은 전압 독립 지대 전반에 전력 스위치 셀들의 불균일한 분배를 낳는다. 코어의 근처에서, 배치는 2개의 대향 변(two opposite sides)만을 따른다. 전체 그림에서, 전압 독립 지대의 국부 영역들에 전력 스위치 셀들을 불균일하게 배치하여 전압 독립 지대 전체에 불균일한 분배를 이루기 위해 여러 스킴(scheme)이 이용될 수 있다. 따라서, 이것은 전압 독립 지대의 각각의 영역이 그의 특정 요구에 따라 처리되는 것을 허용함으로써 필요한 경우에만 전력 스위치 셀들이 이용될 수 있게 한다. 이것은 설계에서 사용되는 전력 스위치 셀들의 수를 최소화하며, 또한 전력 소모를 줄인다.

## 도면의 간단한 설명

도 1은 다수의 분리된 블록들을 포함하는 집적 회로.

도 2는 집적 회로 배선에 통합된 전력 스위치 회로.

도 3은 다양한 폭의 금속 라인들에서 전압 강하와 최대 구동 거리 사이의 관계를 나타내는 일련의 곡선들을 나타내는 도면.

도 4는 구동 거리에서 유효 면적으로의 변환을 나타내는 도면.

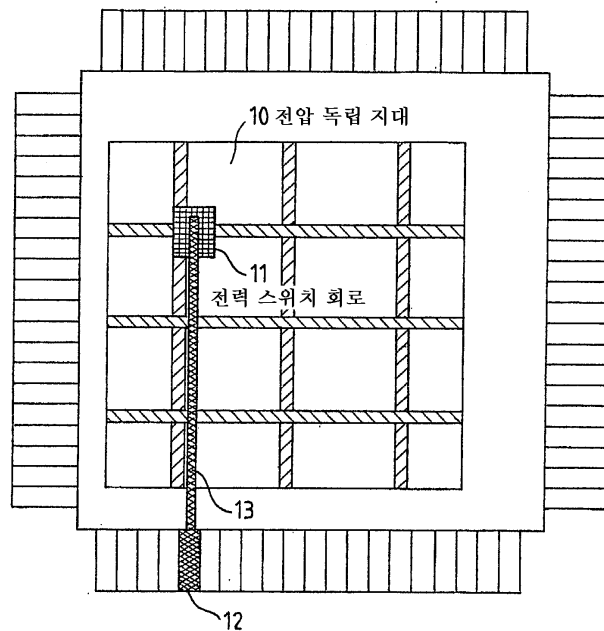
도 5는 균일 무작위 논리 배치 구조를 가진 전압 독립 지대를 나타내는 도면.

도 6 및 도 7은 전압 독립 지대 내에 다수의 논리 코어 영역(logic core areas)을 포함할 수 있는 구조를 나타내는 도면.

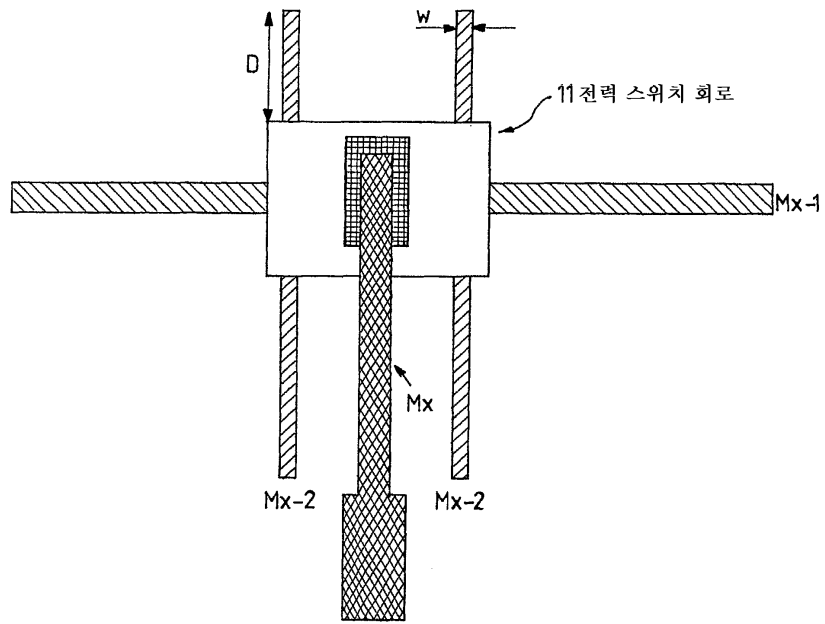
도 8은 본 발명이 전력 스위치들의 크기를 하나 이상의 전력 버스의 폭과 매칭시키는 방법을 나타내는 흐름도.

도면

도면1

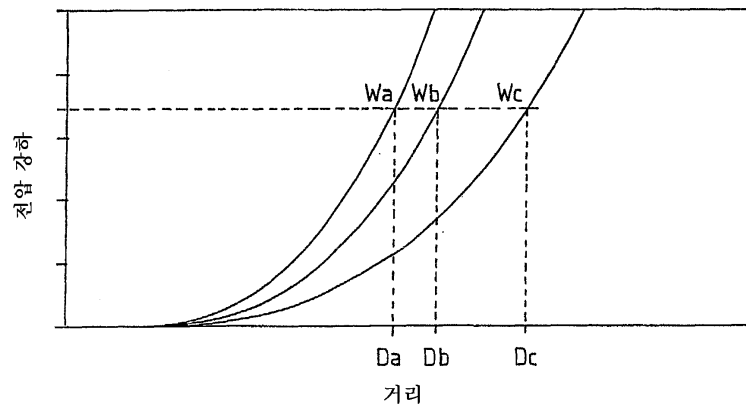


도면2



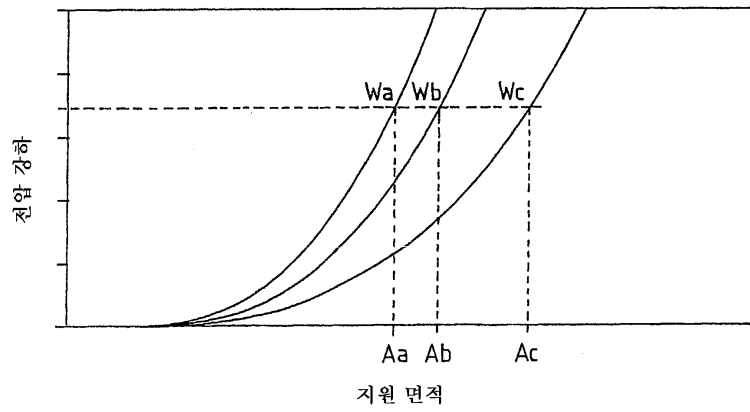
도면3

여러 금속 라인 폭(Wx)에 대한  
전압 강하 대 구동 거리

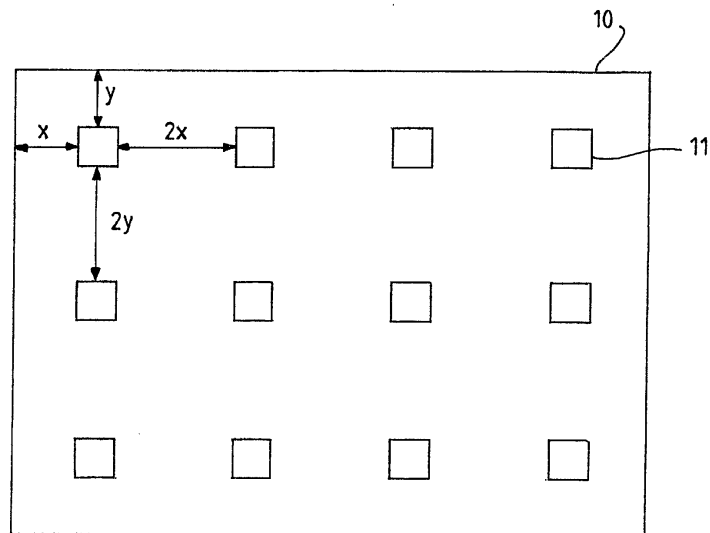


도면4

여러 금속 라인 폭( $W_x$ )에 대한  
전압 강하 대 지원 면적

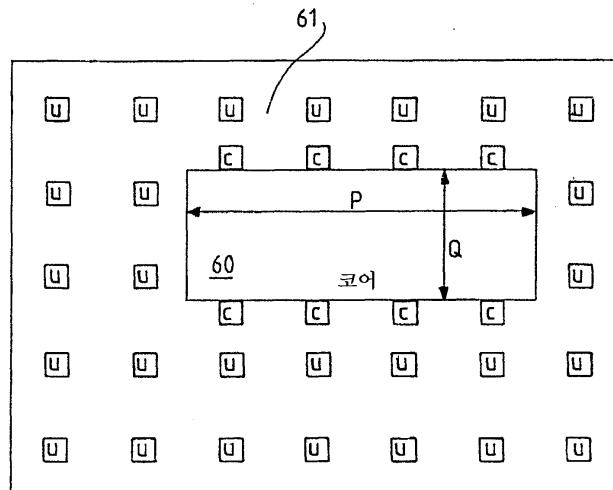


도면5





도면6

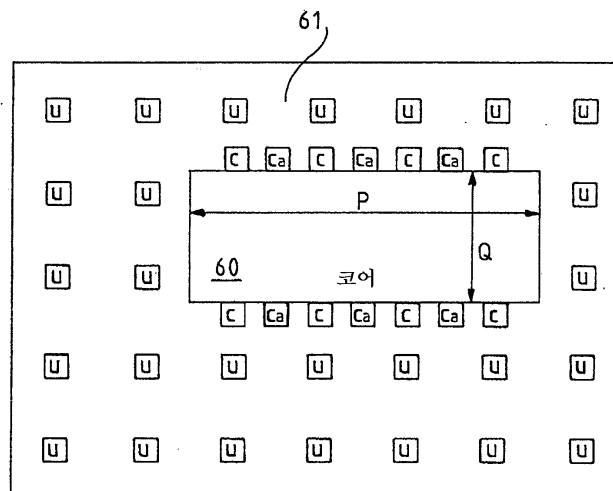


전력 스위치 지원 면적

[U] 균일 분배

[C] 코어 영역

도면7



전력 스위치 지원 면적

[U] 균일 분배

[C] 코어 영역

[Ca] 추가 코어 영역

도면8

